

Développement de briques technologiques pour la fabrication de composants MOS diamant : contacts ohmiques et capacités MIS sur diamant de type P

Lya Fontaine, Karine Isoird, Josiane Tasselli, Patrick Austin, Alain Cazarré,

Riadh Issaoui

▶ To cite this version:

Lya Fontaine, Karine Isoird, Josiane Tasselli, Patrick Austin, Alain Cazarré, et al.. Développement de briques technologiques pour la fabrication de composants MOS diamant : contacts ohmiques et capacités MIS sur diamant de type P. SYMPOSIUM DE GENIE ELECTRIQUE (SGE 2020), Jul 2021, Nantes, France. hal-02918490v1

HAL Id: hal-02918490 https://laas.hal.science/hal-02918490v1

Submitted on 20 Aug 2020 (v1), last revised 27 Sep 2021 (v2)

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers. L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Développement de briques technologiques pour la fabrication de composants MOS diamant : contacts ohmiques et capacités MIS sur diamant de type P

Lya FONTAINE¹, Karine ISOIRD¹, Josiane TASSELLI¹, Patrick AUSTIN¹, Alain CAZARRE¹, Riadh ISSAOUI² ¹LAAS-CNRS, ²LSPM

RESUME -Des contacts ohmiques de très bonne qualité électriques et des capacités MIS fonctionnelles sur diamant de type P sont des briques technologiques fondamentales pour envisager la fabrication de composants MOS diamant. La technique de caractérisation des contacts ohmiques par TLM circulaire a été validée et des diodes MIS ont donc été fabriquées. Même si des optimisations sont encore nécessaires, les résultats présentés permettent d'envisager la fabrication d'un démonstrateur de type diode P-TMBS (*Trench MOS Barrier Schottky*) en diamant.

Mots-clés—Diamant, MOS, Contacts ohmiques, Capacités MIS

1. INTRODUCTION

Les exigences de l'électronique de puissance en termes de fortes tensions, de fortes densités de puissance, de température et de fréquences plus élevées étant de plus en plus sévères, des matériaux alternatifs au silicium sont étudiés pour concevoir les composants de demain. C'est le cas du diamant, semiconducteur à large bande interdite (Eg = 5,5 eV) aux propriétés prometteuses.

De nombreux verrous technologiques restent cependant à lever pour conduire à la réalisation de composants de puissance à base de diamant. Si la fabrication de contacts ohmiques sur diamant de type P est maitrisée [1], la résistance spécifique de contact doit encore être améliorée pour minimiser son impact sur les performances électriques des composants de puissance diamant. De plus, le dépôt et la maitrise de l'interface entre diélectrique et diamant doivent être parfaitement contrôlés pour permettre la fabrication de composants MOS. Les études sur les capacités MIS réalisées [2] montrent une densité de charges dans la couche diélectrique et à l'interface diamant/diélectrique encore très élevée qu'il est encore nécessaire d'améliorer.

Dans cet article nous présentons l'étude menée sur les procédés de fabrication de TLM et cTLM et des capacités MIS sur diamant de type P.

2. Etude des contacts ohmiques sur diamant de type \boldsymbol{P}

Les contacts ohmiques ont été étudiés à l'aide de deux motifs de tests : les TLM droits (Transmission Line Model) et les TLM circulaires (ou cTLM) [3]. Le but de cette étude est de vérifier l'impact de la température de recuit sur la formation de contacts ohmiques et de comparer ces deux motifs sur un même échantillon afin de valider l'utilisation des cTLM, qui sont des motifs que l'on peut intégrer facilement lors de la fabrication des composants.

2.1. Réalisation technologique des contacts ohmiques

Les couches de type P de $3x3mm^2$ ont été épitaxiées au LSPM. La concentration de Bore est estimée à $1x10^{20}$ at/cm³ pour une épaisseur d'environ 8µm. Une image optique de l'échantillon après fabrication des contacts ohmiques est présentée à la Fig. 1. Le métal est déposé par évaporation thermique (Ti/Pt/Au, 50/50/500nm) et après le *lift-off* un recuit est effectué pour former les contacts ohmiques à 500°C (échantillon P₁) et à 600°C (échantillon P₂).



Fig. 1 Image optique d'un échantillon après fabrication des motifs de TLM droits et de cTLM

2.2. Caractérisation électrique des contacts ohmiques

Les courbes I(V) mesurées en fonction de la température sont linéaires pour les deux motifs sur les deux échantillons, indiquant que les contacts sont ohmiques. À partir de ces mesures, nous avons estimé la résistance spécifique de contact de l'échantillon P₁ à $\rho_{C TLM} = 3,52 \times 10^{-4} \Omega.cm^2$ pour les motifs de TLM et à $\rho_{CTLM} = 7.02 \text{ x} 10^{-4} \Omega.\text{ cm}^2$ pour les motifs de cTLM. Pour l'échantillon P2, la résistance spécifique de contact vaut $\rho_{C TLM} = 3,09 \text{ x } 10^{-4} \Omega.cm^2$ pour les motifs de TLM et $\rho_{C TLM} = 6,16 \times 10^{-4} \Omega.cm^2$ pour les motifs de cTLM. Ces résistances sont du même ordre de grandeur pour les deux motifs de TLM droits et de cTLM, validant ainsi l'utilisation de ces derniers pour caractériser les contacts ohmiques. La résistance de couche modifiée sous le contact Rsk est bien inférieure à la résistance de couche R_{SH} (R_{SK} = 33,24 Ω / contre R_{SH} = 1070,22 pour l'échantillon P₁ et $R_{SK} = 35,99 \Omega$ / contre $R_{SH} = 685,6$ Ω/ Ω/ pour l'échantillon P₂), ce qui indique la présence d'une couche alliée de carbure de titane permettant de favoriser la formation de contacts ohmigues.

L'augmentation de la température de recuit n'a pas amélioré les contacts de façon significative. Les résistances spécifiques de

contacts obtenues sont légèrement supérieures à celles attendues. Une optimisation du procédé de fabrication semble donc encore nécessaire.

3. REALISATION DE CAPACITES MIS SUR DIAMANT DE TYPE P

Afin d'ouvrir la voie au développement de composants MOS diamant, il est nécessaire de maitriser le dépôt de couche diélectrique et l'interface avec le diamant pour pouvoir observer la déplétion caractéristique de l'effet MOS. Au travers de motifs de tests de type capacité MIS, nous avons étudié ce dépôt et cette interface.

3.1. Réalisation technologique des capacités MIS

Des capacités MIS pseudo-verticales ont été réalisées sur un empilement de type substrat IIb/P⁺/P⁻ réalisé au LSPM, d'orientation cristalline (100) et de dimensions $3x3mm^2$. La couche P⁺ a une épaisseur d'environ 10µm et un dopage estimé à [B] = $1x10^{20}$ at.cm⁻³. Par-dessus cette dernière se trouve la couche P⁻ d'une épaisseur d'environ 4µm et de dopage [B] = $1x10^{17}$ at.cm⁻³. Afin d'obtenir des informations sur la surface du diamant avant dépôt du diélectrique, nous avons effectué une étude XPS au CIRIMAT avant et après nettoyage chimique et traitement à l'UV Ozone. Cela a permis de vérifier que tous les contaminants présents en surface de l'échantillon ont été éliminés par le nettoyage et qu'une partie des liaisons pendantes en surface ont été remplacées par des liaisons oxygène lors du traitement à l'UV Ozone afin de limiter la présence de pièges à l'interface diamant/diélectrique.

Le diélectrique Si_3N_4 (30nm) a ensuite été déposé par LPCVD (*Low Pressure Chemical Vapour Deposition*) à 770°C. Le reste du procédé de fabrication sera détaillé dans l'article final.

3.2. Caractérisation électrique des capacités MIS

Un balayage en fréquence est réalisé à l'aide d'une station sous pointes Signatone CM210 et d'un analyseur d'impédance Agilent 4294a. La Fig. 2 présente les variations de module et d'argument de l'impédance pour des capacités de 300µm de diamètre à une tension de polarisation de 0V, et -16V (en régime d'accumulation), pour une amplitude du signal ac de 30mV. La mesure de phase à -90° montre le caractère purement capacitif des structures réalisées sur un large bande de fréquence allant de 1kHz à 100kHz. L'influence de la résistivité de la couche semiconductrice est donc négligeable sur cette bande de fréquence. Un modèle à deux éléments (capacité et résistance représentant les fuites en parallèle) est donc utilisé ici comme schéma électrique équivalent pour extraire des mesures l'évolution de C en fonction de la tension.



Fig. 2 a) Module et b) argument de l'impédance mesurée en fonction de la fréquence pour les capacités de 300µm de diamètre de l'échantillon MOS_P à température ambiante

La Fig. 3 présente les mesures C(V) réalisées pour des tensions de polarisation de -15V à +30V. La caractéristique obtenue permet d'identifier les différents régimes d'accumulation, de déplétion et de déplétion profonde.

En la comparant à la courbe théorique calculée à partir du modèle classique de la capacité MIS idéale (pour laquelle la différence de travaux de sortie entre métal et semiconducteur est prise en compte), on mesure une tension de bande plate élevée ($V_{BP} = -6,6V$) et une densité de charges fixes dans le diélectrique de l'ordre de $N_f = 1,23 \times 10^{13} \text{ cm}^{-2}$. Une quantité importante de charges est donc présente dans la couche diélectrique et à l'interface entre celle-ci et le diamant. Ce point sera détaillé davantage dans l'article final.



Fig. 3 Caractéristiques C(V) mesurées à 10kHz à température ambiante comparées à la courbe théorique

4. CONCLUSION

Le développement de ces différentes briques technologiques ouvre la voie vers la fabrication de composants MOS de puissance en diamant. La technique de caractérisation des contacts ohmiques par cTLM a été validée et des capacités MIS diamant fonctionnelles ont été fabriquées. Cependant, l'amélioration des contacts ohmiques sur diamant de type P et la limitation des charges dans le diélectrique des capacités MIS sont encore nécessaires pour permettre la fabrication de ces composants complexes. Ces résultats encourageants restent donc à être améliorés, notamment par l'optimisation des procédés de fabrication, mais ils permettent dès à présent la fabrication de diodes TMBS (*Trench MOS Barrier Schottky*) en diamant de type P.

5. REMERCIEMENTS

Ce travail est soutenu par l'Agence Nationale de la Recherche ANR à travers le projet MOVeToDIAM : ANR-17-CE05-0019-02 et par la plateforme de micro et nanotechnologies LAAS-CNRS, membre du réseau français RENATECH. Les auteurs remercient Nicolas Mauran, responsable de la plateforme de caractérisation du LAAS-CNRS, pour son aide précieuse ainsi que Jérôme Esvan du CIRIMAT pour les mesures XPS.

6. References

[1] G. Civrac, "Vers la réalisation de composants haute tension, forte puissance sur diamant CVD. Développement des technologies associées," INP Toulouse, Toulouse, 2009.

[2] A. Maréchal, « Metal-oxide-semiconductor capacitor for diamond transistor : simulation, fabrication and electrical analysis », thesis, Grenoble Alpes, 2015.

[3] L. Fontaine, K. Isoird, J. Tasselli, A. Cazarré, P. Austin, et A. Laborde, « Développement de briques technologiques pour la réalisation de composants de puissance sur diamant », JCGE 2019, France, 2019.