



HAL
open science

Développement d'une filière technologique 3D pour l'intégration de circuits passifs complexes aux fréquences millimétriques

Audrey Cayron

► To cite this version:

Audrey Cayron. Développement d'une filière technologique 3D pour l'intégration de circuits passifs complexes aux fréquences millimétriques. Journée annuelle de l'École Doctorale GEET, Apr 2019, Toulouse, France. hal-03058281

HAL Id: hal-03058281

<https://laas.hal.science/hal-03058281v1>

Submitted on 11 Dec 2020

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Développement d'une filière technologique 3D pour l'intégration de circuits passifs complexes aux fréquences millimétriques

Audrey CAYRON

LAAS-CNRS, Université de Toulouse, CNRS, INSA, UPS, 7 avenue du Colonel Roche, F-31062 Toulouse

Les travaux de thèse ont porté sur la valorisation et l'évolution d'une filière technologique 3D faible coût permettant l'intégration de composants passifs 3D. Afin de démontrer le potentiel de cette technologie à répondre totalement aux exigences requises par les applications haut débit futures en termes de performances et de coût d'intégration, une matrice de Butler 3D a été réalisée, et est présentée dans ce papier. Elle couvre la large bande 25-29 GHz visée par les futures applications 5G. Les résultats obtenus rapportent des performances comparables à l'état de l'art tout en offrant un circuit extrêmement compact dont l'aire totale est inférieure à $0,9 \text{ mm}^2$.

I. INTRODUCTION

La montée en fréquence au-delà de 20 GHz des prochaines générations de systèmes radio à très haut débit, comme, par exemple pour le standard 5G, peut tirer profit de la miniaturisation des antennes et de leur organisation en faisceaux directifs (beamforming), pour notamment compenser les pertes de propagation. Les circuits de pilotage placés en amont des antennes doivent donc présenter des encombrements limités et compatibles avec l'intégration des faisceaux. Parmi ces circuits, la matrice de Butler est une des solutions explorées, mais elle présente souvent des dimensions importantes, des performances et/ou des coûts de fabrication peu favorables. Ainsi, les technologies IPD offrent un compromis intéressant, avec des surfaces de l'ordre de 5 mm^2 et des performances élevées [1]. Elles rivalisent avec les technologies SIW faible coût qui offrent des performances à l'état de l'art, avec des transmissions de l'ordre de -6 dB à -8 dB pour des largeurs de bande jusqu'à 4 GHz, mais qui souffrent d'un encombrement excessif (entre 1035 et 3800 mm^2) [2][3]. C'est dans ce contexte que nous proposons une matrice de Butler reposant sur une technologie IPD-3D faible coût. Les performances affichées sont analogues aux technologies SIW, mais avec des dimensions bien plus réduites que l'IPD, puisque la surface occupée est de $0,84 \text{ mm}^2$.

La section II introduit cette technologie IPD-3D à travers les premiers démonstrateurs réalisés. La section II se focalise sur la conception de la matrice de Butler, pour aborder en dernière partie sa réalisation et sa caractérisation.

II. PREMIERS DEMONSTRATEURS INTEGRES PAR PROCEDE IPD-3D

La technologie IPD-3D permet l'intégration de

solénoïdes 3D compacts à fort coefficient de qualité, qui ont fait l'objet d'une lettre dans une revue [4]. Nous avons ensuite fait évoluer la technologie pour y implémenter des capacités MIM (Métal-Isolant-Métal) et des transformateurs composés de 2 solénoïdes imbriqués [5]. Les réalisations ont été menées avec la contribution de la société 3DiS Technologies qui détient l'expertise de cette technologie 3D. Les performances obtenues sur le démonstrateur de la Figure 1 ont été présentées à travers une communication orale aux JNM en 2017. L'ensemble des résultats précédents a permis de valider la technologie IPD-3D et de confirmer qu'elle était une solution viable pour la fabrication de passifs compacts performants.

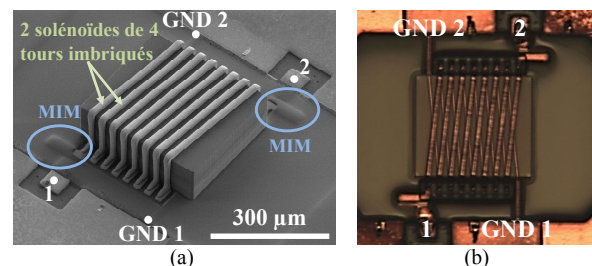


FIG 1. Transformateur d'impédance 50Ω : (a) microphotographie MEB ; (b) photographie optique

Les solénoïdes 3D réalisés sont constitués de deux niveaux métalliques, structurés à l'aide d'un plot de résine époxy qui constitue le noyau des solénoïdes. Les capacités MIM sont constituées d'une couche d'aluminium, d'un isolant Si_xN_y déposé à basse température (100°C) et d'une électrode supérieure en cuivre réalisée avec le premier niveau des solénoïdes. Les températures du procédé n'excédant pas 150°C , ce dernier peut être utilisé sur n'importe quel type de substrat, et est compatible avec une intégration above-IC.

III. CONCEPTION DE LA MATRICE DE BUTLER 3D

Comme présenté sur la Figure 2, la matrice de Butler standard 4×4 est un système pilotant 4 antennes distinctes. Les transmissions théoriques sont identiques et égales à -6 dB pour les sorties 5 à 8. Les déphasages $\Delta\phi$ théoriques dépendent de l'accès excité numéroté de 1 à 4, et prennent les valeurs respectives de -45° , 135° , -135° et 45° .

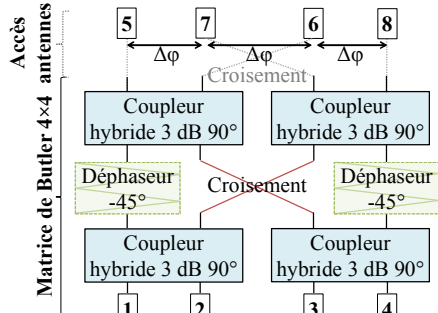


FIG 2. Diagramme d'une matrice de Butler 4×4.

Un dimensionnement électrique de la matrice a été réalisé sous ADS. Des simulations électromagnétiques (ANSYS HFSS) ont été ensuite menées afin de considérer les interactions électromagnétiques et pour optimiser le circuit. La Figure 3 présente la matrice simulée sous HFSS.

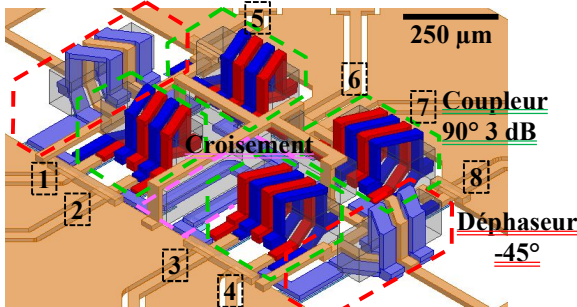


FIG 3. Vue 3D de la matrice.

Les coupleurs 3 dB de la matrice, simulés et mesurés seuls (Figure 4), résultent d'une intégration en éléments localisés, basée sur le modèle électrique π -LC de lignes couplées. Ils occupent une aire de $0,11 \text{ mm}^2$, et sont chacun constitués de 2 solénoïdes 3D imbriqués (en rouge et bleu), qui assurent le couplage. Des capacités MIM renforcent le couplage (C_c) et adaptent les coupleurs sur 50Ω (C_{m1} et C_{m2}). En simulation, ces circuits opèrent sur la large bande 22-30 GHz, en considérant des pertes d'insertion inférieures à 0,6 dB par rapport aux 3 dB théoriques. La phase de $90^\circ \pm 3^\circ$ est atteinte sur la bande 12,5-30 GHz. L'ensemble de ces performances sont conservées en mesure sur la bande 19,5-26,5 GHz. Le décalage en fréquence provient de la contribution des lignes d'accès qui disparaissent lors de l'intégration du coupleur dans la matrice de Butler, ainsi que d'une dérive technologique (variation de

la permittivité du Si_3N_4 et des dimensions des solénoïdes). Cette dérive a été corrigée lors de la fabrication de la matrice.

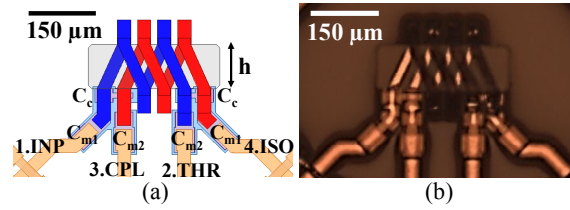


FIG 4. (a) Modèle HFSS du coupleur 3D; (b) Photographie optique du coupleur mesuré.

Le déphaseur -45° repose également sur un enroulement 3D, adapté sur 50Ω par des capacités MIM disposées en série sur chaque accès. Son dimensionnement permet de réaliser un déphasage de -45° sur une large bande fréquentielle en maintenant un écart constant avec la phase du croisement. Un déphasage de $-45^\circ \pm 5^\circ$ issu de la différence des 2 phases est obtenu sur une large bande 20-40 GHz. Les performances des 4 coupleurs, des 2 déphaseurs et du croisement, simulés séparément, sont maintenues dans la matrice grâce à la présence de murs électriques 3D qui atténuent les interactions entre cellules voisines. Au final, la matrice de Butler occupe une surface de $1,2 \times 0,7 \text{ mm}^2$, ce qui rend cette intégration 6 fois plus compacte que les réalisations basées sur des technologies IPD planaires [1].

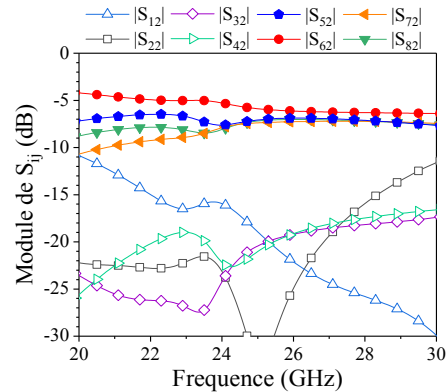


FIG 5. Modules des paramètres S pour un signal appliqué à l'accès 2 en fonction de la fréquence.

Les performances simulées du circuit pour un signal appliqué sur l'accès 2 sont présentées sur la Figure 5. Les transmissions relevées pour les 4 voies en sortie de la matrice sont meilleures que $-7,5 \text{ dB}$ sur une bande 24,5-29 GHz, et donc proches des -6 dB théoriques. Ces performances sont comparables à celles obtenues par les dernières réalisations en technologies SIW. La réflexion et l'isolation des autres accès d'entrée restent inférieures à $-13,5 \text{ dB}$. Ces performances sont maintenues sur la bande 25-29 GHz pour un signal appliqué sur les autres accès.

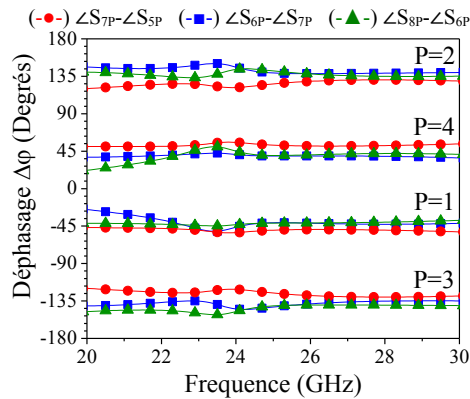


FIG 6. Déphasage $\Delta\phi$ pour un signal appliqué à l'accès numéro P.

Les déphasages entre les sorties sont représentés sur la Figure 6 quand le signal est appliqué successivement sur chacun des accès d'entrée. Les déphasages théoriques sont atteints sur une bande de 6 GHz allant de 25 à 31 GHz, avec un écart de phase maximal de seulement $\pm 10^\circ$, quand des écarts supérieurs à $\pm 13^\circ$ sont rapportés dans l'état de l'art pour des largeurs de bande de 4 GHz [3]. Aux fréquences de 26 GHz et 28 GHz particulièrement ciblées par les applications 5G, les phases de référence sont obtenues avec un écart inférieur à $\pm 6,5^\circ$.

IV. REALISATION ET MESURES

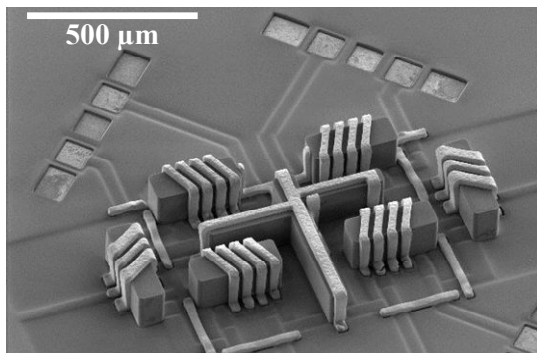


FIG 7. Microphotographie MEB de la matrice.

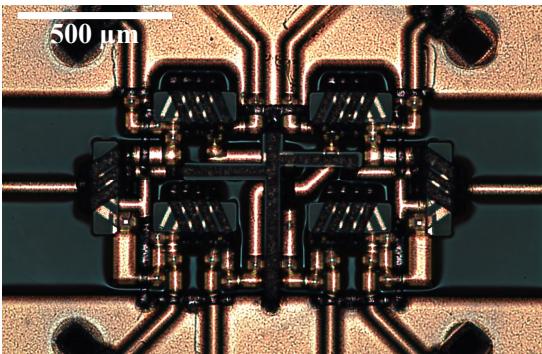


FIG 8. Photographie optique de la matrice.

La matrice de Butler, fabriquée sur un substrat verre, est présentée sur les Figures 7 et 8. Afin de réaliser les mesures, des accès coplanaires 50 Ω ont

été ajoutés au circuit pour permettre le posé de 2 paires de pointes différentielles GSGSG. Les mesures seront effectuées à l'aide d'un analyseur de réseau vectoriel 4 ports sur une gamme de fréquence 1-40 GHz. La matrice disposant de 8 accès, les 4 accès restant seront connectés à des charges de précision 50 Ω par des pointes GSGSG. La réalisation de la matrice de Butler venant d'être achevée, les mesures et leur traitement vont débiter. Ces dernières se situant dans la bande 20-30 GHz, une nouvelle procédure d'épluchage des accès est actuellement étudiée afin d'extraire le plus fidèlement possible les performances de la matrice des mesures brutes. La méthode consiste à considérer les accès comme des éléments distribués et non plus localisés (cette hypothèse n'étant plus valide pour des fréquences au-delà d'environ 12 GHz), et à recréer la matrice chaîne à partir des mesures de motifs de test spécifiques.

V. CONCLUSION

Cet article présente la conception et le test d'une matrice de Butler 4x4 intégrée à l'aide d'un procédé technologique IPD-3D bas coût. Cette solution conduit à des densités d'intégration innovantes (la surface de 0,84 mm² est 6 fois plus faible les réalisations les plus compactes en technologies IPD conventionnelles [1]), tout en présentant des niveaux de pertes (1,5 dB) et des largeurs de bande (4 GHz en bande K) comparables à ce qu'autorise la technologie SIW. Ces résultats démontrent que le circuit réalisé répond parfaitement aux exigences requises pour les futures applications 5G et valorisent la technologie 3D en tant que solution viable pour ce type d'intégration. Les caractérisations expérimentales sont à venir afin de valider l'ensemble de l'étude.

REFERENCES

- [1] W.-C. Lee, et al., « *A compact switched beam-forming network using silicon IPD technology for low-cost 5G communication* », IEEE MTT-S Int. Microwave Symp., IMS, San Francisco, USA, pp. 1-3, 2016.
- [2] Q.-L. Yang, et al., « *SIW Multibeam Array for 5G Mobile Devices* », IEEE Access, vol. 4, pp. 2788-2796, 2016.
- [3] Q.-L. Yang, et al., « *SIW Butler Matrix with Modified Hybrid Coupler for Slot Antenna Array* », IEEE Access, vol. 4, pp. 9561-9569, 2016.
- [4] A. Cayron, et al., « *High-Performance Compact 3-D Solenoids for RF Applications* », IEEE Microwave and Wireless Comp. Lett., vol. 28, n° 6, pp. 479-481, 2018.
- [5] A. Cayron, et al., « *Transformateurs d'impédance 3D adaptés en fréquence pour applications RF* », Journées Nationales Microondes, JNM, Saint-Malo, France, 2017.