



HAL
open science

Conception de circuits RF en CMOS SOI pour modules d'antenne reconfigurables

Dominique Nicolas

► **To cite this version:**

Dominique Nicolas. Conception de circuits RF en CMOS SOI pour modules d'antenne reconfigurables. Micro et nanotechnologies/Microélectronique. Université Paul Sabatier (Toulouse 3), 2017. Français. NNT: . tel-01591595

HAL Id: tel-01591595

<https://laas.hal.science/tel-01591595>

Submitted on 21 Sep 2017

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



THÈSE

En vue de l'obtention du

DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par *l'Université Toulouse III Paul Sabatier*

Présentée et soutenue le *03 mai 2017* par

DOMINIQUE NICOLAS

**Conception de circuits RF en CMOS SOI
pour modules d'antenne reconfigurables**

JURY

M. THIERRY TARIS	Professeur (IMS / Université de Bordeaux)	Rapporteur
M. JEAN GAUBERT	Professeur (IM2NP / Polytech Marseille)	Rapporteur
MME ESTELLE LAUGA	Maître de conférences (IMEP-LAHC / INP Grenoble)	Examineur
M. JACQUES VERDIER	Maître de conférences (INSA Lyon)	Examineur
M. THIERRY PARRA	Professeur (LAAS-CNRS / Université Toulouse III)	Directeur de thèse
M. ALEXANDRE GIRY	Docteur-ingénieur de recherche (CEA Grenoble)	Co-directeur de thèse
M. SERGE BORIES	Docteur-ingénieur de recherche (CEA Grenoble)	Invité

École doctorale et spécialité :

GEET : Électromagnétisme et Systèmes Haute Fréquence

Unités de Recherche :

Commissariat à l'Énergie Atomique et aux Énergies Alternatives (CEA)

Laboratoire d'Analyse et d'Architecture des Systèmes (LAAS)

UNIVERSITÉ DE TOULOUSE

Résumé

Université Toulouse III Paul Sabatier

Doctorat

Conception de circuits RF en CMOS SOI pour modules d'antenne reconfigurables

par Dominique NICOLAS

Dans le contexte des applications mobiles, les contraintes de conception des chaînes d'émission toujours plus performantes et de taille réduite demandent de compenser la forte sensibilité des caractéristiques des antennes à leur environnement. En particulier, il est nécessaire de maîtriser l'impédance de l'antenne pour optimiser l'efficacité énergétique de la chaîne de transmission. Or, les solutions actuelles se montrent encombrantes. Dans cette thèse, plusieurs pistes basées sur l'implémentation de condensateurs variables ont été étudiées et ont conduit à la réalisation et la caractérisation de nouveaux dispositifs RF intégrés à même de participer à cet effort.

Après une présentation du contexte et de l'état de l'art, nous proposons une étude de condensateurs variables basés sur la technique des capacités commutées. L'étude a permis la réalisation de deux condensateurs variables en technologie CMOS SOI 130 nm pour des applications d'adaptation d'impédance et d'antenne agile en fréquence. Un premier démonstrateur d'antenne fente agile en fréquence visant les bandes LTE situées entre 500 MHz et 1 GHz et utilisant ce type de condensateur a ensuite été réalisé puis validé.

Un système d'accord permettant de corriger les désadaptations d'antenne a ensuite été étudié et a donné lieu à la réalisation de deux circuits intégrés en technologie CMOS SOI 130 nm. Le premier circuit est un détecteur d'impédance capable de fonctionner sur une gamme de puissance étendue de 0-40 dBm pour une plage de fréquences de 600 MHz-2,5 GHz. Le deuxième circuit intègre une version améliorée du détecteur avec un circuit d'adaptation variable autorisant la réalisation d'un système d'accord d'antenne autonome et compact représentant une avancée importante par rapport à l'état de l'art.

Remerciements

Les travaux présentés dans ce manuscrit ont été effectués au sein du laboratoire LAIR (Laboratoire Architectures Intégrées Radiofréquences) du CEA-LETI Minatec à Grenoble et en collaboration avec le LAAS-CNRS (Laboratoire d'Analyse et d'Architecture des Systèmes), dans le cadre d'une thèse de l'Université Toulouse III Paul Sabatier. Cette thèse, qui a officiellement commencé le 03 novembre 2013, a été financée par une allocation du CEA.

Tout d'abord, je souhaite remercier M. Pierre VINCENT pour m'avoir accueilli au LAIR afin de réaliser mes travaux de recherche, ainsi que pour son soutien et ses encouragements répétés. Je souhaite également remercier M. Éric MERCIER pour m'avoir soutenu suite à son changement de responsabilités. Je ne voudrais pas omettre de rappeler l'extrême qualité des moyens mis à disposition des doctorants du laboratoire, notamment pour les opportunités et l'accès aisé à la fabrication de puces silicium.

Je souhaite remercier très sincèrement M. Thierry PARRA, Professeur à l'Université Paul Sabatier et directeur de ma thèse, pour l'attention et le suivi qu'il m'a manifestés durant les trois années de thèse, que ce soit pour me faire bénéficier de son expérience, que pour son attachement à ma formation. Mon regret, expatriation oblige, serait de n'avoir pas pu échanger davantage sur d'autres sujets techniques passionnants. J'adresse ces mêmes remerciements à M. Alexandre GIRY, Docteur-ingénieur de recherche au CEA-LETI et encadrant de ma thèse, pour son suivi et ses apports de qualité, ainsi que pour son exigence saine qui, je pense, m'ont permis de m'améliorer. Ce fut un plaisir que de me développer auprès d'eux. En somme, lorsque les sages m'ont patiemment montré la Lune, j'espère n'avoir pas regardé que les doigts. J'espère humblement pouvoir continuer à échanger avec eux par la suite.

Je remercie tout particulièrement MM. Thierry TARIS, Professeur à l'INP Bordeaux, et Jean GAUBERT, Professeur à Polytech Marseille, pour avoir accepté de rapporter mes travaux et de participer au jury de thèse.

Mes remerciements les plus chaleureux vont également à Mme Estelle LAUGA, Maître de conférences à l'IMEP-LAHC, et M. Jacques VERDIER, Maître de conférences à l'INSA Lyon, pour l'intérêt qu'ils ont porté à ce travail en acceptant d'en être les examinateurs et de participer au jury de thèse.

Je souhaiterais déposer un mot cordial à l'égard de M. Serge BORIES, Docteur-ingénieur de recherche au CEA-LETI dans le domaine des antennes, qui a également été directeur d'une thèse durant la même période que la mienne et qui, à ce titre, m'a régulièrement suivi dans mes travaux tout en me faisant bénéficier de ses connaissances, de son dynamisme et de sa bonne humeur. Je remercie également Christophe DELAVEAUD.

Assia, mon homologue antenniste, aura partagé avec moi une partie de mon travail et donc mes interrogations, le vécu de nos mesures et essais, parfois mes déceptions, mais finalement, aura surtout partagé ma satisfaction de voir nos prototypes fonctionner. Pour sa disponibilité, son travail courageux et ses qualités humaines, qu'elle en soit ici chaleureusement remerciée.

Je voudrais mentionner mon employeur Airbus Defence & Space, qui m'a permis de soutenir cette thèse et, j'en profiterais, qui m'a donné l'opportunité d'exercer dans le domaine spatial, me permettant d'atteindre un peu plus mes rêves d'enfant.

Je souhaite également remercier les autres doctorants du laboratoire, en particulier Gauthier, qui par sa disponibilité, ses connaissances et son impressionnant travail, m'a marqué ; Alin, pour sa passion et son aide précieuse ; Matthieu, pour ses connaissances et sa grande pédagogie ; et David B., pour son dynamisme et son ingéniosité. Je n'oublie pas Clément, Nelvyn, Robert, Zyad, Andreina, Florian, Anthony, Jennifer, Tu, et Marguerite. Autant de sources d'entraide, de discussions passionnantes et de qualités humaines fabuleuses. Je souhaiterais témoigner mon respect à la passion et l'investissement impressionnants d'Ayssar, qui est un élément décisif du laboratoire. Merci également à Damien et Pierre pour avoir travaillé avec moi dans une équipe organisée ! Je remercie Guillaume pour notre passion commune de l'électronique mais aussi pour ses anecdotes et le partage de ses activités ludiques, ainsi qu'Alex L. et Matthieu B. Plus généralement, je remercie tous les membres du LAIR pour la vie du labo et la bonne humeur générale qui y règne. Ainsi que mes collègues du rendez-vous gastronomique pseudo-hebdomadaire : Florent, Maxime, David R., Anna, Camille, Sophie, André, François, Veronica, Nour. Merci à Judy pour son soutien, son enthousiasme et les nombreux moments passés ensemble, à Grenoble comme à l'étranger.

De tout cœur, je remercie mes parents et ma famille pour le réconfort qu'ils m'apportent, ainsi que pour leur soutien permanent et sans faille présent depuis le début.

Trois ans de thèse, ça passe vite. Pourtant, on peut en vivre, des choses, durant ce laps de temps. J'aurai multiplié par trois le nombre de pays abordés, j'aurai randonné, visité, exposé, présenté, chartreusisé, bleu-du-vercorisé, passé des examens, corrigé des examens, crémaillé, me serai déguisé, réconcilié avec le ski, et me serai davantage pris d'affection encore pour la montagne. J'aurai passé mon certificat de radioamateur. Avec un pincement au cœur, j'aurai vécu la fin d'aventures spatiales ardemment suivies depuis leurs débuts. Merci à mes amis pour tous les bons moments dans la capitale des Alpes, que j'ai (finalement) appris à aimer pour ce qu'elle est. Quitter tous ces gens nécessite de retirer de terre quelques racines, alors je me permets d'emmener un peu de ce sol avec moi. Il est maintenant l'heure de clore ce chapitre pour, une nouvelle fois, aborder de nouveaux horizons... Merci Grenoble, et à la prochaine nostalgie !

Table des matières

Résumé	i
Remerciements	iii
Sommaire	v
Liste des figures	x
Liste des tableaux	xvii
Abréviations	xviii
Introduction générale	1
1 Contexte et état de l'art	3
1.1 Contexte	3
1.1.1 Chaînes RF multistandards	3
1.1.2 Antenne	5
1.1.2.1 Contraintes géométriques	5
1.1.2.2 Impact des pertes du composant actif	7
1.2 État de l'art	8
1.2.1 Antennes agiles en fréquence	8
1.2.1.1 Modification de la longueur électrique de l'antenne	8
1.2.1.2 Charge réactive sur l'élément radiatif	9
1.2.2 Adaptation dynamique de l'antenne	14
1.2.2.1 Systèmes itératifs	16
1.2.2.2 Systèmes à reconfiguration instantanée	19
1.2.2.2.a Déplacement dans des régions délimitées de l'abaque de Smith	19
1.2.2.2.b Stockage des valeurs dans une table de données (LUT)	20
1.2.2.2.c Prédiction analytique de l'adaptation optimale	21
1.3 Synthèse et propositions	24
1.3.1 Technologie CMOS SOI	24
1.3.2 Développements	24
1.3.3 Conclusion	25

2	Condensateurs variables à capacités commutées en technologie CMOS SOI	27
2.1	Introduction	27
2.1.1	État de l'art	28
2.1.2	Capacité d'un interrupteur SOI à l'état OFF	29
2.1.3	Facteur de mérite (<i>FOM</i>)	30
2.2	Structure d'un condensateur variable à capacités commutées	31
2.2.1	Évolution de la capacité en fonction de l'état binaire	32
2.2.2	Résistance série équivalente	34
2.2.3	Empilement de transistors	34
2.2.4	Architectures	37
2.2.4.1	Implémentation en technologie CMOS SOI	38
2.2.5	Association parallèle des branches du condensateur variable	39
2.2.6	Polarisation des grilles	40
2.3	Dimensionnement	41
2.3.1	Largeur de grille des FET de l'interrupteur	41
2.3.2	Excursion capacitive	42
2.3.3	Compromis entre TR_C et le facteur de qualité Q_{Cmax}	43
2.3.4	Compromis entre résistance de grille et temps de commutation	44
2.4	Facteur de qualité	47
2.4.1	Facteur de qualité à l'état OFF	47
2.4.1.1	Calcul du quadripôle équivalent	48
2.4.1.1.a	Transformation d'un empilement d'interrupteurs en un interrupteur équivalent unique	48
2.4.1.1.b	Résistance commune de grilles	51
2.4.1.2	Impédance équivalente	52
2.4.1.2.a	Impédance sans résistance commune de grilles	52
2.4.1.2.b	Impédance avec résistance commune de grilles	53
2.4.1.3	Validation du calcul	53
2.4.2	Expression analytique du facteur de qualité global	54
2.4.2.1	Facteur de qualité pour une branche à l'état ON	55
2.4.2.2	Facteur de qualité pour une branche à l'état OFF	55
2.4.2.3	Facteur de qualité global	56
2.5	Réalisations	59
2.5.1	Mesures d'un condensateur variable déjà intégré	59
2.5.2	Condensateur variable faible puissance	62
2.5.2.1	Circuit	62
2.5.2.2	Routage des interrupteurs	64
2.5.2.3	Extraction des caractéristiques du condensateur variable (capacité série, résistance série et facteur de qualité)	65
2.5.3	Condensateur variable forte puissance	67
2.5.3.1	Circuit	67
2.5.3.2	Dessin des masques	68
2.5.3.3	Simulations petit signal	69
2.5.3.4	Simulation grand signal	70
2.5.3.5	Simulation des temps de commutation	72
2.6	Conclusion	73

3	Antenne reconfigurable	75
3.1	Introduction	75
3.1.1	Définitions	76
3.1.2	Antennes large bande et antennes agiles en fréquence	76
3.1.3	Lien entre excursion fréquentielle et excursion capacitive	77
3.1.4	Antenne agile à pas fréquentiel constant	78
3.2	Antenne fente	80
3.2.1	Modèle d'antenne pour la résonance	81
3.2.2	Efficacité de l'antenne	82
3.2.3	Simulations petit signal	83
3.2.3.1	Fréquence de résonance	84
3.2.3.2	Pertes	85
3.2.3.3	Tensions aux bornes du condensateur variable	86
3.2.4	Simulations grand signal	87
3.2.4.1	Signal CW	87
3.2.4.2	Signal modulé (LTE)	90
3.2.4.3	Conclusion	91
3.3	Réalisation et mesures d'un prototype d'antenne agile	91
3.3.1	Description du prototype	91
3.3.2	Mesures petit signal	92
3.3.3	Efficacité	93
3.3.4	Mesures grand signal	94
3.3.5	Mesure du temps de commutation	95
3.4	Conclusion	97
4	Système de détection et de correction d'impédance	99
4.1	Introduction	99
4.2	Tuners d'antenne	101
4.2.1	Caractéristiques principales	101
4.2.1.1	Amélioration de la puissance délivrée (<i>PDI</i>)	101
4.2.1.2	Couverture d'impédance	105
4.2.1.2.a	Revue des grandeurs de quantification utilisées dans la littérature	105
4.2.1.2.b	Revue des méthodes d'évaluation	106
4.2.2	Dimensionnement d'un tuner en π	109
4.2.3	Synthèse des réactances du tuner	114
4.2.3.1	Configurations LC	114
4.2.3.1.a	Réactance inductive constituée d'un réseau LC série	115
4.2.3.1.b	Réactance capacitive constituée d'un réseau LC série	115
4.2.3.1.c	Réactance inductive constituée d'un réseau LC parallèle	115
4.2.3.1.d	Réactance capacitive constituée d'un réseau LC parallèle	116
4.2.3.2	Applications numériques	116
4.2.3.3	Diminution de la « zone morte » de la plage d'impédances	118
4.2.3.3.a	Réseau LC parallèle	119
4.2.3.3.b	Réseau LC série	120
4.3	Détection d'impédance	120
4.3.1	Principe	120

4.3.2	Configurations	122
4.3.3	Simulations	123
4.3.4	Contrôle du tuner pour la correction	125
4.3.5	Conclusion sur la détection	125
4.4	Réalisations	128
4.4.1	Détecteur d'impédance intégré	128
4.4.1.1	Atténuateur variable	129
4.4.1.1.a	Architecture	129
4.4.1.1.b	Contrôle automatique d'atténuation	130
4.4.1.1.c	Simulations de l'atténuateur variable	133
4.4.1.2	Chaîne de conversion	137
4.4.1.2.a	Balun actif	137
4.4.1.2.b	Mélangeur actif	138
4.4.1.2.c	Amplificateur IF	139
4.4.1.2.d	Détecteur d'amplitude	140
4.4.1.3	Détecteur de phase	140
4.4.1.4	Dessin des masques	142
4.4.1.5	Mesures d'un système hybride	142
4.4.1.5.a	Consommation	143
4.4.1.5.b	Détection d'amplitude de signaux CW en boucle fermée	144
4.4.1.5.c	Détection d'amplitude de signaux CW et LTE en boucle ouverte	145
4.4.1.5.d	Variations de la tension du détecteur d'amplitude	147
4.4.1.5.e	Détection de déphasage	149
4.4.1.5.f	Extraction d'une impédance variable en fonction de Γ_L	151
4.4.2	Détecteur d'impédance avec tuner réglable	153
4.4.2.1	Atténuateur variable	155
4.4.2.1.a	Présentation générale	155
4.4.2.1.b	Bloc logique de décision	156
4.4.2.1.c	Simulation	160
4.4.2.2	Chaîne de conversion	162
4.4.2.3	Tuner intégré et bus SPI	164
4.4.2.4	Pompe de charge	165
4.4.2.5	Dessin des masques	166
4.4.2.6	Simulations du détecteur	167
4.4.2.7	Simulations du tuner	168
4.5	Conclusion	171
Conclusion générale		173
Publications et communications		175
A Raison géométrique q entre deux branches successives		177
B Quadripôle équivalent à plusieurs quadripôles en cascade		179

C	Quadripôle équivalent à plusieurs quadripôles en cascade (théorème de Caley-Hamilton)	180
D	Calcul matrice quadripôle prenant en compte la résistance R_{DS}	184
E	Transformation du modèle du FET à l'état OFF à l'aide du théorème de Kennelly	186
F	Équations des impédances d'entrées des condensateurs variables	188
F.1	TC	188
F.1.1	TC avec RF- à la masse	188
F.1.2	TC avec RF+ à la masse	189
F.2	TCT	189
F.3	CTC	189
G	Calcul des résistances pour un facteur de qualité à l'état OFF donné	190
H	PDI exprimé en paramètres Y	192
I	Mesure des temps de commutation de l'antenne avec le condensateur variable <i>Renton</i>	194
J	Calcul de la résistance série équivalente d'un condensateur variable	197
K	Amplitude maximale admissible aux bornes du condensateur variable	198
	Bibliographie	199

Liste des figures

1.1	Schéma-bloc d'un <i>front-end</i> RF 2G/3G [1].	4
1.2	Schéma-bloc d'un <i>front-end</i> RF 2G/3G/4G [1].	4
1.3	Tendance de l'évolution de l'épaisseur des téléphones mobiles de 2007 à 2014 [2].	5
1.4	Comparaison de principe des coefficients de réflexion et des efficacités, d'une part, d'une antenne agile en fréquence, et d'autre part, d'une antenne large bande [3].	6
1.5	Exemple d'antenne PIFA [4].	6
1.6	Évaluation de l'effet des pertes d'un interrupteur sur une antenne agile utilisant ce composant : (a) schéma associé représentant l'antenne, un générateur d'alimentation RF et l'interrupteur de résistance série R_{ON} , (b) efficacité de rayonnement en fonction de la fréquence pour plusieurs valeurs de R_{ON} [5].	7
1.7	Exemple de reconfiguration à base d'interrupteurs [6].	8
1.8	Connexion d'une charge série ou parallèle sur l'antenne dipôle modélisant l'antenne fente [7].	10
1.9	Facteur de miniaturisation pour une inductance chargée en série [7].	10
1.10	Dessin de l'antenne PIFA utilisée dans [8].	11
1.11	Efficacité de rayonnement en fonction de la résistance série équivalente pour les capacités minimale et maximale [8].	11
1.12	Efficacités rayonnée et totale (a) de l'antenne large bande, (b) de l'antenne reconfigurable [9].	13
1.13	Architecture générale d'un système de détection et de correction d'impédance. . .	14
1.14	Détection du module et de la phase du coefficient de réflexion [10].	15
1.15	(a) Lieu d'impédance visé par le système présenté, (b) système de détection et de correction associé [11].	16
1.16	Système proposé dans [12] : (a) tuner réglable à l'aide d'un compteur et de condensateurs variables (b) algorithme itératif associé.	17
1.17	Schéma et algorithme associés proposés dans [13].	18
1.18	(a) Système de détection (b) exemple de convergence par itérations avec l'évolution du ROS à partir d'une valeur initiale $ROS = 10$, d'après [14].	19
1.19	(a) Algorithme utilisé, (b) séparation de l'abaque de Smith en quatre zones distinctes, (c) architecture du tuner à base d'interrupteurs et de capacités, (d) Photographie du dispositif hybride [15].	20
1.20	Schéma du système [16, 17].	21
1.21	(a) Schéma du système, (b) Méthode mise en œuvre [18].	22
1.22	Schéma du système de détection et correction [19].	22
1.23	Architecture de chaîne d'émission classique.	25
1.24	Architecture de chaîne d'émission reconfigurable.	26
2.1	Modèle petit signal d'un FET à l'état OFF.	29

2.2	Modèle équivalent AC simplifié du FET à l'état OFF avec la résistance de polarisation de grille.	30
2.3	Évolution du facteur de mérite (<i>FOM</i>) de la technologie CMOS SOI utilisée [20].	31
2.4	Schéma simplifié d'un condensateur variable à capacités commutées.	32
2.5	Capacité d'un condensateur variable à capacités commutées (5 branches).	33
2.6	Empilement en série de transistors.	35
2.7	Géométrie simplifiée (a) d'un transistor FET en technologie CMOS SOI, (b) d'un interrupteur à base de trois transistors FET empilés en technologie CMOS SOI. .	35
2.8	Répartition de la tension V_{RF} sur une branche.	36
2.9	Implémentation de N_T transistors empilés et des résistances de polarisation associées.	37
2.10	Schémas simplifiés d'un condensateur variable pour différentes architectures : (a) TC, (b) TCT (c) CTC.	37
2.11	Schémas simplifiés en CMOS SOI d'un condensateur variable en configuration (a) TC, (b) TCT, (c) CTC.	38
2.12	Association de 31 branches identiques pour $N_B = 5$	39
2.13	Association de 5 branches différentes pour $N_B = 5$	39
2.14	Stratégies de connexion des grilles.	41
2.15	Polarisation de grille possible pour l'architecture CTC [21, 22].	41
2.16	Compromis entre TR_C et Q_{Cmax} à 1 GHz pour plusieurs valeurs du <i>FOM</i>	44
2.17	Simulation de l'évolution temporelle de la capacité et du facteur de qualité (a) pour une commande ON \rightarrow OFF (b) pour une commande OFF \rightarrow ON.	45
2.18	Simulation, en fonction des résistances de grille, des temps (a) de descente (identiques pour les différentes architectures), (b) de montée (identiques pour les différentes architectures).	46
2.19	Algorithme de calcul du quadripôle équivalent.	48
2.20	Modèle de l'interrupteur.	49
2.21	Modèle équivalent en T de l'interrupteur.	49
2.22	Passage d'une cascade de quadripôles à un quadripôle unique équivalent.	50
2.23	Simplification d'un empilement de n interrupteurs en un interrupteur équivalent unique avec prise en compte de la résistance commune de grilles R_{Gcom}	51
2.24	Modèles équivalent pour : architecture TC avec (a) RF- à la masse, (b) RF+ à la masse, (c) architecture TCT, (d) architecture CTC.	52
2.25	Comparaison entre simulation électrique et calcul du facteur de qualité à l'état OFF pour les différentes configurations.	54
2.26	Modèle équivalent associé aux états ON et OFF d'une branche.	55
2.27	Facteur de qualité à l'état OFF en fonction de R_G et R_{DS}	56
2.28	Transformation série/parallèle.	56
2.29	Calcul numérique pour $C_{OFF(u)} = 500 fF$	57
2.30	Schéma équivalent à l'état OFF.	58
2.31	(a) Capacité C_{TC} (b) facteur de qualité Q_{TC} en fonction de l'état à 420 MHz et 790 MHz pour l'architecture « TC avec RF- à la masse ».	58
2.32	Mise en parallèle du condensateur variable avec un condensateur fixe.	59
2.33	(a) Structure interne du condensateur variable, (b) Photomicrographie du condensateur variable.	60
2.34	(a) Schéma équivalent du condensateur variable connecté par des micro-fils, (b) Mesures en configurations dipôle et quadripôle.	61
2.35	Extraction des capacités, résistances et facteurs de qualité de <i>Renton</i>	62

2.36	Tuner différentiel [23, 24].	63
2.37	Schéma-bloc du circuit.	63
2.38	Dessin et schéma de (a) la cellule unitaire ($N_T = 2$), (b) la mise en parallèle de deux de ces cellules (le rectangle en pointillés délimite la cellule unitaire).	64
2.39	Photomicrographie du condensateur variable avec ses micro-fils.	65
2.40	Photographies du PCB assemblé avec la puce <i>Ocelot</i> (a) vue globale, (b) vue zoomée sur la puce.	65
2.41	Comparaison mesures/simulations en fonction de l'état pour les deux architectures « TC avec RF+ à la masse » et « TC avec RF- à la masse » (a) de la capacité série, (b) de la résistance série, (c) du facteur de qualité.	66
2.42	Schéma-bloc du circuit <i>Panthera</i>	67
2.43	Dessin des masques du circuit <i>Panthera</i> ($1400 \times 1600 \mu m^2$).	68
2.44	Simulation à 700 MHz et 900 MHz (a) de la capacité et de la résistance série, (b) du facteur de qualité en fonction de l'état.	69
2.45	Schéma de simulation grand signal.	70
2.46	Simulation des gains entre l'amplitude simulée du signal RF aux bornes du condensateur variable et la puissance disponible (a) à la fréquence fondamentale, (b) à l'harmonique 2, (c) à l'harmonique 3.	71
2.47	(a) Simulation de l'évolution de la capacité en fonction du temps, (b) Temps de montée et de descente.	72
3.1	Allures des modules des coefficients de réflexion pour une antenne réglable et une antenne à large bande.	76
3.2	(a) Dessin d'une antenne fente agile composée de l'antenne passive et du condensateur variable associé, (b) Modèle LC équivalent de l'antenne.	77
3.3	Évolution en fonction de l'état du condensateur variable de (a) la fréquence de résonance de l'antenne pour un pas fréquentiel Δf constant ($f_{min} = 400 MHz$ et $f_{max} = 1 GHz$), (b) la capacité C_i nécessaire pour un Δf constant ($\Delta f = 19 MHz$).	79
3.4	Dessin de l'antenne imprimée (a) vue générale face fente avec la ligne microruban sur la face opposée, (b) autour de la fente équipée du condensateur variable.	81
3.5	Modèle électrique de l'antenne fente à base de lignes de transmission.	81
3.6	Comparaison de l'impédance de l'antenne entre la modélisation par lignes de transmission et la simulation (HFSS).	82
3.7	Efficacité simulée de l'antenne en fonction de la fréquence pour plusieurs valeurs de résistance série du condensateur variable.	83
3.8	Principe de l'association de l'antenne avec le condensateur d'adaptation et le condensateur variable.	83
3.9	Schéma du principe de la simulation basé sur un fichier de type « Touchstone » multiport auquel on connecte des composants linéaires ou non-linéaires.	84
3.10	Représentation des harmoniques de f_{min} et f_{max} jusqu'à l'ordre n	84
3.11	Simulation de la résonance de l'antenne pour les 32 états du condensateur variable : évolutions (a) du module du coefficient de réflexion à l'entrée de l'antenne, (b) de la fréquence de résonance en fonction de l'état du condensateur variable.	85
3.12	Simulation en fonction de l'état du condensateur associé à la fréquence de résonance correspondante (a) du facteur de qualité du condensateur en position flottante sur la fente, (b) du rapport de la puissance active dissipée dans le condensateur variable par la puissance entrante de l'antenne.	86
3.13	Simulation des amplitudes de la tension RF aux bornes du condensateur variable pour plusieurs valeurs de P_{AVS} (état 15).	87

3.14	Tension V_{sw} sur un FET.	88
3.15	Simulation, en fonction de la puissance disponible et pour un signal CW, de (a) la puissance P_{in} entrante de l'antenne (b) l'amplitude V_{sw} de la tension RF à la fréquence fondamentale sur un FET de l'empilement d'une branche à l'état 00.	88
3.16	Simulation (signal CW), en fonction de la puissance disponible, de l'amplitude de la tension RF aux bornes du condensateur variable (a) à f_0 , (b) à $3f_0$	89
3.17	Simulation (signal CW) en fonction de la puissance disponible et à la fréquence fondamentale des pertes par effet Joule dans le condensateur variable.	89
3.18	Simulation de la tension aux bornes du condensateur variable pour trois valeurs de P_{AVS} (13, 20 et 29 dBm) avec un signal modulé LTE de largeur de bande 1,4 MHz (a) à l'état 00, (b) à l'état 31.	90
3.19	Simulation des ACLR aux bornes du condensateur variable en fonction de P_{AVS} avec un signal modulé LTE de largeur de bande 1,4 MHz (a) à l'état 00, (b) à l'état 31.	90
3.20	Photographie (vue de haut) de l'antenne avec le condensateur variable connecté par micro-fils (<i>wire-bonding</i>), avant ajout des connecteurs.	92
3.21	Comparaison simulations/mesures du module du coefficient de réflexion de l'antenne intégrant le condensateur variable.	93
3.22	Comparaison simulation (pointillés)/mesure (traits pleins) de l'efficacité totale de l'antenne associée au condensateur variable.	94
3.23	Photographies (a) du banc de programmation, (b), (c) de l'antenne à l'intérieur de la chambre anéchoïque.	94
3.24	ACLR mesuré en émission avec l'antenne équipée du condensateur variable.	95
3.25	Principe de la mesure du temps de commutation de l'antenne (AUT).	96
3.26	Temps de commutation mesuré de chaque branche à 800 MHz et à la fréquence finale f_{fin} , où l'état initial est OFF pour toutes les branches.	97
4.1	Association d'un amplificateur de puissance (PA) et d'une antenne.	99
4.2	Association d'un amplificateur de puissance (PA), d'un synthétiseur d'impédance variable et d'une antenne.	100
4.3	Schéma de l'association d'une source d'impédance Z_S , d'un tuner et d'une charge d'impédance Z_L	101
4.4	Schéma du tuner en π considéré.	102
4.5	Simulation pour une inductance avec et sans pertes (a) du gain de puissance du tuner, (b) du coefficient de réflexion en entrée du tuner.	103
4.6	Structure générale d'un tuner en π , et convention d'écriture.	104
4.7	PDI simulé et théorique (échelle linéaire) en fonction du ROS pour un tuner sans pertes.	105
4.8	Séparation de l'abaque de Smith en cercles de $ \Gamma $ constants (ou de ROS constants) et en arguments de Γ	107
4.9	Exemples de couvertures avec la séparation par zones pour 5 intervalles de module et 36 intervalles d'angle (soit 180 zones) pour 180 points.	108
4.10	Transformation en éléments parallèles de l'impédance de source et de l'impédance de charge associées à un réseau en π comportant des éléments idéaux.	109
4.11	Introduction de la résistance fictive R_V	111
4.12	(a) Inductance et (b) capacités du réseau en π nécessaires pour effectuer une adaptation utilisant des composants idéaux pour $Q_{des} = 15$ à 790 MHz, en fonction du ROS	112

4.13	(a) PDI pour des composants sans pertes en fonction de $arg(\Gamma_L)$ et avec le ROS en paramètre, (b) excursion limitée de valeurs de la capacité C_L associée à l'effet sur le PDI qu'elle provoque.	113
4.14	Convention d'écriture des trois impédances du tuner.	114
4.15	Calcul de l'inductance et de la capacité minimale nécessaires pour (a) un réseau LC parallèle de nature capacitive, (b) un réseau LC série de nature capacitive.	117
4.16	Calcul de l'inductance et de la capacité minimale nécessaires pour (a) un réseau LC parallèle de nature inductive, (b) un réseau LC série de nature inductive.	117
4.17	Exemples de zone morte (cercle jaune) à 1 GHz pour (a) $X_T = 37,7 \Omega$, (b) $X_T = 25,1 \Omega$	118
4.18	Structure générale du quadripôle de détection, placé entre une source d'impédance Z_S et une charge d'impédance Z_L	121
4.19	Schéma de la conversion des tensions RF en tensions en bande de base à l'aide de mélangeurs.	121
4.20	Possibilités d'architectures de détection : (a) tuner seul, (b) composant de détection côté charge, (c) composant de détection côté source.	122
4.21	Confrontation théorie et simulation pour la détection (a) avec le tuner seul, (b) avec le tuner en aval du composant de détection, (c) avec le tuner en amont du composant de détection.	124
4.22	Différentes possibilités de lecture des tensions sur une chaîne de transmission à l'aide d'un détecteur produisant des signaux en bande de base pour déterminer une impédance.	126
4.23	Système de détection proposé.	128
4.24	Schéma de l'atténuateur variable.	130
4.25	Schéma du système de réaction proposé pour le contrôle automatique d'atténuation.	130
4.26	Convertisseur analogique-numérique (CAN) fournissant la logique de contrôle de l'atténuateur.	131
4.27	Translateurs de niveaux (a) pour les grilles, (b) pour les <i>bodies</i>	132
4.28	(a) Schéma du détecteur d'amplitude RF, (b) Simulation de la tension continue de sortie et de la fonction de transfert, en fonction de l'amplitude d'entrée.	133
4.29	Simulation grand signal du système en fonction de la puissance RF d'entrée : (a) tension en entrée du CAN et niveaux des bits, (b) amplitudes des tensions RF d'entrée et de sortie de l'atténuateur.	134
4.30	Simulation transitoire : (a) tension RF d'entrée, (b) niveaux des bits b_1 et b_2 , tension ADC_{in} en sortie du CAN, tension RF_{out} en sortie de l'atténuateur.	135
4.31	Simulation transitoire avec saut d'un seuil : (a) tension RF d'entrée, (b) niveaux des bits b_1 et b_2 , tension ADC_{in} en sortie du CAN, tension RF_{out} en sortie de l'atténuateur.	136
4.32	Schéma du <i>balun</i>	137
4.33	Simulation en fonction de la puissance disponible en entrée (a) de la puissance de sortie (normalisée à 50Ω et exprimée en dBm), (b) du déphasage de sortie.	138
4.34	Schémas (a) de la cellule de Gilbert, (b) de la cellule de polarisation.	138
4.35	Simulation du gain de conversion du mélangeur avec $f_{RF} = 790 MHz$, $f_{IF} = 3 MHz$ (a) en fonction de P_{LO} pour $P_{in} = -25 dBm$, (b) en fonction de P_{in} pour $P_{LO} = 6 dBm$	139
4.36	Schéma de l'amplificateur IF.	139
4.37	Schéma du détecteur d'amplitude IF.	140
4.38	Schéma du détecteur de phase.	140

4.39	Simulations transitoires de la tension de sortie du détecteur de phase, avec un signal LTE de bande passante 1,4 MHz, $f_{RF} = 790 \text{ MHz}$ et $f_{IF} = 3 \text{ MHz}$: (a) évolution temporelle pour plusieurs valeurs du déphasage, (b) fonction de transfert en fonction du déphasage entre les deux signaux d'entrée.	141
4.40	(a) Dessin des masques et emplacement des blocs du circuit, (b) photomicrographie du circuit.	142
4.41	Photographies de l'assemblage du détecteur et des condensateurs variables (a) vue globale (b) vue zoomée.	143
4.42	Photographie du banc de tests.	143
4.43	Schéma de principe de la caractérisation de la détection d'amplitude.	144
4.44	Comparaison simulations/mesure de la tension de sortie du détecteur d'amplitude en boucle fermée pour un signal CW à $f_{RF} = 790 \text{ MHz}$, $f_{IF} = 3 \text{ MHz}$ et pour plusieurs valeurs de P_{LO}	145
4.45	Comparaison simulations/mesures de la tension continue de sortie du détecteur d'amplitude (a) à l'état 00, (b) à l'état 01, (c) à l'état 10, (d) à l'état 11.	146
4.46	Mesures de la tension de sortie, en fonction de la puissance RF, pour des signaux LTE, avec $f_{RF} = 790 \text{ MHz}$, $f_{IF} = 3 \text{ MHz}$, $P_{LO} = 5 \text{ dBm}$ (atténuateur à l'état '00').	147
4.47	Mesure de la tension de sortie normalisée d'un détecteur d'amplitude, pour un signal CW, en fonction (a) de la puissance du générateur P_{LO} , avec $f_{RF} = 790 \text{ MHz}$, $f_{IF} = 3 \text{ MHz}$, $P_{in} = -30 \text{ dBm}$, (b) de la fréquence f_{RF} , avec $P_{LO} = 1 \text{ dBm}$, $f_{IF} = 3 \text{ MHz}$	148
4.48	Comparaison simulations/mesures de la tension normalisée d'un détecteur d'amplitude à 790 MHz en fonction de la fréquence intermédiaire f_{IF} , pour des signaux CW et LTE.	149
4.49	Schéma de principe de la caractérisation du déphasage.	150
4.50	Mesure (en boucle fermée) de la tension continue de sortie du détecteur de phase, en fonction du déphasage ϕ_{RF} , pour deux niveaux de puissance du signal CW.	150
4.51	Tension continue de sortie du détecteur de phase en fonction du déphasage entre les deux signaux RF pour un signal CW à 790 MHz et plusieurs valeurs de f_{IF} (a) en simulation, (b) en mesure.	151
4.52	Simulation de la tension de sortie du détecteur de phase en fonction du déphasage entre les deux signaux RF pour différents signaux LTE et différentes valeurs de f_{IF}	151
4.53	Schéma du tuner assemblé de façon hybride à partir de trois condensateurs variables intégrés et d'une inductance discrète.	152
4.54	Schéma de principe de la mesure pour laquelle l'antenne est émulée par un tuner programmable.	152
4.55	Comparaison des impédances extraites à l'aide du détecteur (triangles) et des impédances du tuner (cercles).	153
4.56	Schéma du système de détection proposé.	154
4.57	Blocs contenus dans le circuit et signaux associés.	154
4.58	Schémas des architectures respectives de l'atténuateur de (a) <i>Kodkod</i> , (b) <i>Neofelis</i>	155
4.59	Schéma du système de rétroaction proposé pour le contrôle automatique d'atténuation.	156
4.60	Schéma-bloc du comportement du bloc logique.	158
4.61	Schéma du circuit de logique proposé pour créer des événements afin de mettre à jour automatiquement les états d'atténuation via les bits b_1 et b_2	159

4.62	Simulation transitoire de la boucle de réaction en réponse à l'application d'un signal RF de 790 MHz d'amplitude 0 V, 20 V, 2 V puis 40 V.	160
4.63	Simulation de la consommation pour la situation de la figure 4.62.	162
4.64	Schéma du mélangeur « simplement équilibré ».	163
4.65	Simulation, pour les quatre états de l'atténuateur et en fonction de la puissance RF (a) du gain de conversion du mélangeur (b) de la tension continue en sortie du détecteur d'amplitude IF.	164
4.66	Exemples d'assemblage du tuner sur PCB.	165
4.67	Distribution des bits du bus SPI.	165
4.68	Schéma-bloc de la pompe de charge et son oscillateur, et signaux associés.	166
4.69	Dessin des masques du circuit ($2700 \times 1400 \mu m^2$).	166
4.70	Schéma de principe de la simulation d'une chaîne du détecteur.	167
4.71	Simulation (atténuateur en boucle fermée), en fonction de la puissance de la source, de la fonction de transfert de la chaîne de détection d'amplitude avec un signal LTE de largeur de bande 1,4 MHz, avec $f_{RF} = 790 MHz$, $P_{LO} = 1 dBm$	167
4.72	Schéma de principe de la simulation du tuner.	168
4.73	Simulations de la couverture du tuner de avec $L_T = 7 nH$ à (a) 600 MHz, (b) 698 MHz, (c) 960 MHz.	169
4.74	Simulations du PDI du tuner de avec $L_T = 7 nH$ à (a) 600 MHz, (b) 698 MHz, (c) 960 MHz.	170
D.1	Quadripôles en parallèle.	184
E.1	Transformation du modèle d'un interrupteur à l'état OFF avec la résistance R_{DS} à l'aide du théorème de Kennelly.	186
F.1	Quadripôle simplifié de l'interrupteur basé sur un FET unitaire ($N_T = 1$) à l'état OFF pour déterminer les paramètres de la matrice ABCD.	188
I.1	Mesure des temps de montée (a) à 800 MHz (b) aux fréquences adaptées à la résonance.	195
I.2	Mesure des temps de descente (a) à 800 MHz (b) aux fréquences adaptées à la résonance.	196

Liste des tableaux

1.1	États des interrupteurs pour la reconfiguration de l'antenne [6].	9
1.2	Amplitudes des courants simulés pour les antennes A2 (fort facteur de qualité) et A1 (faible facteur de qualité) pour une puissance d'entrée de 1 W [25].	12
1.3	État de l'art sur des antennes agiles en fréquence.	13
1.4	État de l'art des systèmes de détection et correction d'impédance.	23
2.1	Points forts et points faibles des technologies de référence pour réaliser des capacités variables.	29
2.2	Caractéristiques principales du circuit.	60
2.3	État de l'art de condensateurs variables.	73
3.1	Capacité intrinsèque de l'antenne C_0 à partir des relevés des fréquences de résonance respectives.	93
3.2	Description des transitions d'états particuliers impliquant une branche spécifique à la fois et des transitions liées aux états 15 et 31.	97
4.1	Valeurs utilisées pour la simulation.	123
4.2	Table de vérité du comportement selon le niveau de signal.	131
4.3	Niveaux de polarisation des interrupteurs d'une branche donnée du condensateur variable.	131
4.4	Correspondance entre la puissance RF d'entrée et V_{in}	133
4.5	Tensions et consommation de polarisation ($V_{DD} = 2,5 V$).	144
4.6	Valeurs de polarisations pour $V_{DD} = 2,5 V$	155
4.7	Table de vérité du bloc logique selon le niveau du signal détecté et des bits actuels.	157
4.8	Tableau de vérité de la cellule de Muller.	158

Abréviations

AC	A lternating C urrent
ACLR	A djacent C hannel L eakage R atio
ACPR	A djacent C hannel P ower R atio
AOP	A mplificateur O pérationnel
ATM	A ntenna T uning M odule
AUT	A ntenna U nder T est
BEOL	B ack-end O f L ine
CAA	C ontrôle A utomatique d' A tténuation
CAN	C onvertisseur- A nalogique- N umérique
CI	C ircuit I ntégré
CMOS	C omplementary M etal- O xide- S emiconductor
CMS	C omposant M onté en S urface
CW	C ontinuous W ave
DC	D irect C urrent
DK	D esign K it
DTC	D igitally T unable C apacitor
DUT	D evice U nder T est
ESD	E lectro- S tatic D ischarges
ESR	E quivalent S eries R esistance
ET	E nvelope T racking
FEM	F ront-end M odules
FEOL	F ront-end O f L ine
FET	F ield- E ffect T ransistor
FOM	F igure O f M erit
HB	H armonic B alance

IF	I ntermediate F requency
IFA	I nverted- F A ntenna
ISWR	current S tanding W ave R atio
LSB	L east S ignificant B it
LTE	L ong T erm E volution
LUT	L ook- U p T able
MEMS	M icro- E lectro- M echanical S ystem
MIM	M etal- I nsulator- M etal
MLI	M odulation de L argeur d' I mpulsion
MOM	M etal- O xide- M etal
MSB	M ost S ignificant B it
PA	P ower A mplifier
PCB	P rinted C ircuit B oard
PDI	P ower D elivered I mprovement
PIFA	P lanar I nverted- F A ntenna
PVT	P rocess, V oltage and T emperature
PXI	P CI e Xtensions for I nstrumentation
RAI	R éseau d' A daptation d' I mpédance
RF	R adio- F requencies
RFFE	R adio- F requencies F ront-end
ROS	R apport d' O nde S tationnaire
RTG	R elative T ransducer G ain
S&H	S ample & H old
SOI	S ilicon O n I nsulator
SOS	S ilicon O n S apphire
SPI	S erial P eripheral I nterface
SWR	S tanding W ave R atio
TMN	T unable M atching N etwork
TR	T uning R ange, T uning R atio
VNA	V ector N etwork A nalyzer
VSWR	V oltage S tanding W ave R atio

*à ma Maman et mon Papa,
à Rosetta et Philæ*

Introduction générale

Depuis l'avènement des télécommunications à l'aide d'appareils mobiles, s'est manifestée la volonté d'améliorer l'autonomie des terminaux mobiles, leur encombrement et leurs performances. La demande croissante pour davantage de performance dans les applications sans-fil pousse vers le développement de chaînes d'émission et de réception possédant des fonctions RF toujours plus avancées. Ainsi, les chaînes d'émission complexes intègrent de nombreux amplificateurs et dispositifs passifs qui augmentent l'encombrement et réduisent l'efficacité globale des circuits. Elles sont ainsi souvent responsables de la diminution de l'autonomie des appareils mobiles. En outre, pour satisfaire des demandes de diversité des applications et de débits élevés, les antennes des appareils mobiles sont utilisées sur des bandes fréquentielles de plus en plus nombreuses et/ou étendues alors que leur taille doit suivre une tendance à la miniaturisation, ce qui dégrade leur efficacité. Pour ces raisons, la poursuite de la croissance de la complexité des chaînes d'émission devient incompatible avec l'augmentation de la durée de vie des batteries et donc avec l'objectif d'une mobilité grandissante des appareils sans-fil. De plus, les antennes large bande peuvent être fortement désadaptées par leur environnement immédiat, notamment par la présence de l'utilisateur, et contribuent ainsi à abaisser encore l'efficacité globale des chaînes d'émission.

Pour réduire la complexité de la chaîne d'émission et diminuer la sensibilité des antennes à leur environnement immédiat, et ainsi repousser les inconvénients cités précédemment, il apparaît donc nécessaire de mettre au point des dispositifs reconfigurables et agiles en fréquence. De cette façon, il devient possible d'utiliser une chaîne RF reconfigurable simple constituée notamment d'un seul amplificateur connecté à une antenne unique. En contrepartie de cette approche, un travail de dimensionnement optimal de blocs électroniques RF indispensables à de tels dispositifs doit être effectué.

C'est le travail sur lequel a porté cette thèse, en essayant également de tirer le meilleur profit d'une technologie CMOS SOI. En effet, ce type de technologie offre un faible coût, une fiabilité élevée, des performances RF compétitives et un fort niveau d'intégration qui l'érigent en solution prometteuse pour les modules d'antenne reconfigurables du futur. Ainsi, cette thèse se focalise sur la conception de plusieurs circuits RF destinés à équiper des modules d'antennes

reconfigurables. Ces circuits sont les éléments de reconfiguration qui permettent d'atteindre les objectifs d'autonomie, d'encombrement et de performance. La technologie CMOS SOI 130 nm de ST Microelectronics est utilisée pour ces développements. Les travaux rapportés représentent une avancée importante par rapport à l'état de l'art. Ce manuscrit est divisé en quatre parties.

Le premier chapitre présente le contexte et l'état de l'art associés aux travaux de cette thèse. Les avancées produites par les dispositifs abordés par cet état de l'art ainsi que leurs inconvénients sont exposés. L'utilisation avantageuse de la technologie CMOS SOI pour les dispositifs envisagés, en particulier les interrupteurs RF à base de transistors FET, est soulignée, l'encombrement, l'efficacité et l'autonomie des circuits conçus étant indirectement liée aux performances de la technologie.

Dans le second chapitre, nous proposons une étude de condensateurs variables en technologie CMOS SOI basés sur la technique des capacités commutées. Le dimensionnement de ce composant et les compromis associés y sont abordés, en particulier le facteur de qualité et l'excursion de la valeur de la capacité. Ce composant implémenté avec des transistors de type FET est à la base des performances des dispositifs développés dans cette thèse, notamment les antennes agiles en fréquence et les tuners. Deux circuits intégrés en technologie CMOS SOI 130 nm faible puissance et forte puissance sont décrits, ces circuits étant destinés à des dispositifs reconfigurables et agiles en fréquence.

Le troisième chapitre aborde la réalisation et la caractérisation d'une antenne agile en fréquence destinée aux bandes LTE. Elle utilise un condensateur variable en technologie CMOS SOI 130 nm développé préalablement à la thèse et non-optimisé. L'intérêt de la fabrication et des tests de ce dispositif réside dans la validation des choix de conception de l'antenne agile, et dans la définition d'une orientation pour optimiser la conception des condensateurs variables. Ce travail a été effectué conjointement avec une doctorante du laboratoire d'antennes du CEA-LETI.

Le quatrième et dernier chapitre présente une étude du dimensionnement des tuners d'antenne, et présente la technique d'extraction de la valeur complexe de l'impédance envisagée pour la détection de la désadaptation et la reconfiguration des tuners. Il s'agit de détecter une impédance contenant une information complexe (module et phase) afin de réaliser un transfert de puissance maximal entre le PA et l'antenne. L'approche historique, désormais obsolète, consiste en effet à détecter uniquement le module d'une impédance, ce qui conduit à adapter en minimisant les réflexions d'onde et donc à subir potentiellement davantage de pertes. Ensuite, nous décrivons un démonstrateur de détection d'impédance complexe destiné à valider un bloc majeur d'un système d'accord permettant de corriger les désadaptations d'antenne. Ce chapitre présente également un dernier circuit qui comprend une version améliorée du détecteur mais aussi un tuner. L'intégration complète des deux dispositifs sur une même puce est destinée à améliorer l'efficacité, la compacité et l'autonomie des futurs appareils sans-fil. Cette dernière puce a été réalisée en technologie CMOS SOI 130 nm du fondeur ST Microelectronics.

Chapitre 1

Contexte et état de l'art

« On ne peut voir un trou noir. Si on voyait un trou noir, ce serait troublant. »

André Brahic, astrophysicien français

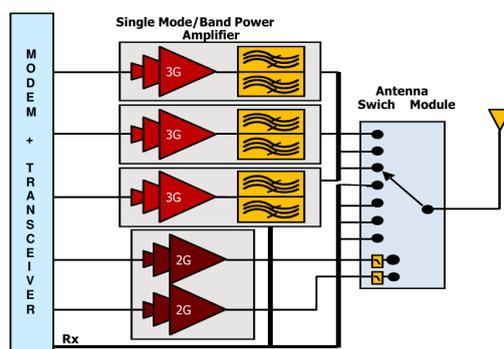
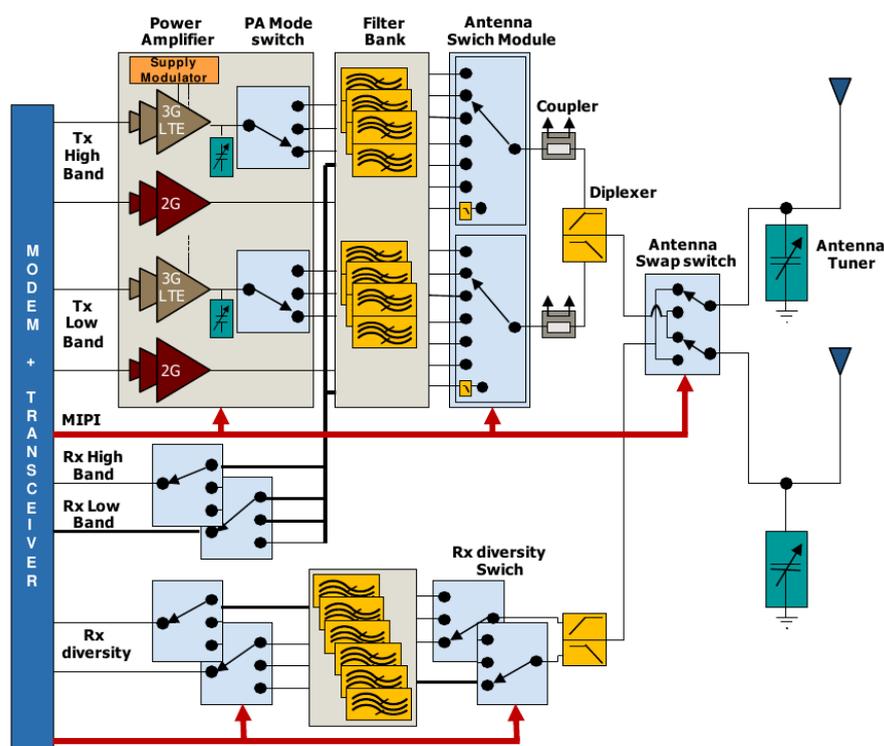
1.1 Contexte

La demande croissante pour davantage de débit dans les applications sans fil et l'émergence de nouveaux standards poussent vers le développement de circuits intégrés RF de plus en plus complexes. En conséquence, les contraintes en termes de consommation deviendraient difficiles à tenir si de nouvelles architectures n'étaient développées pour améliorer les rendements énergétiques des divers composants du *front-end* RF. Parallèlement, la demande de miniaturisation des circuits RF mais aussi des antennes est constamment présente.

1.1.1 Chaînes RF multistandards

Les figure 1.1 et figure 1.2 montrent l'évolution de la complexité des *front-ends* RF associés aux standards 3G et 4G. On constate que le nombre d'interrupteurs est en nette augmentation, ainsi que le nombre de filtres. Une partie des amplificateurs de puissance a été associée à un bloc de modulation d'alimentation afin d'améliorer le rendement global. Des réseaux d'adaptation d'impédance maximisent le transfert de puissance vers la ou les antenne(s) dans le but de maximiser l'efficacité énergétique de la chaîne RF.

Il paraît aujourd'hui de plus en plus nécessaire d'utiliser plusieurs antennes pour communiquer efficacement sur les différentes bandes que l'appareil exploite. Actuellement, le standard de téléphonie mobile LTE (4G), développé à la fin des années 2000, nécessite la possibilité d'exploiter

FIGURE 1.1: Schéma-bloc d'un *front-end* RF 2G/3G [1].FIGURE 1.2: Schéma-bloc d'un *front-end* RF 2G/3G/4G [1].

plus de 40 bandes de fréquence [26], ce qui demande l'utilisation de plusieurs amplificateurs de puissance (PA) et filtres. Cette stratégie n'est pas optimale en termes de surface d'intégration, car elle entraîne une augmentation de la surface occupée par les PA et les réseaux d'adaptation associés. Il est donc nécessaire de développer de nouvelles architectures RF reconfigurables au niveau antenne mais aussi circuits RF (PA, filtres...). De plus, la complexité croissante des modules RF conduit à l'augmentation des coûts et des surfaces occupées par ces modules. Or, les coûts et la surface occupée sont des paramètres qu'il est nécessaire de diminuer. Il s'agit donc de réduire cette complexité. Pour les raisons qui ont été évoquées, les futurs modules sans-fil devront donc être reconfigurables, posséder des rendements élevés et présenter une forte compacité.

Les *front-ends* RF doivent posséder une efficacité la plus élevée possible pour optimiser la durée de vie des batteries. Ainsi, toutes les pertes de la chaîne d'émission (TX) sont à minimiser. En particulier, les contraintes liées aux antennes sont parmi les plus sévères à cause du besoin de leur faire couvrir de larges bandes de fréquence tout en réduisant leur taille physique.

1.1.2 Antenne

Dans un contexte de téléphonie mobile, les facteurs environnementaux (en particulier la proximité immédiate de l'utilisateur) influent considérablement sur l'élément rayonnant. Ces facteurs environnementaux peuvent créer sur les lignes d'interconnexions des conditions de rapport d'ondes stationnaires (*ROS*) telles que le transfert de puissance est particulièrement dégradé. En outre, la multiplication des bandes de fréquence mène à des défis importants dans la conception des antennes. Pour répondre à la multiplication des bandes de fréquence à utiliser, les antennes doivent en effet fonctionner sur une large bande de fréquence tout en occupant un faible espace physique.

1.1.2.1 Contraintes géométriques

La figure 1.3 illustre, sur la période de 2007 à 2014, l'évolution de l'épaisseur des téléphones mobiles [2]. Cette figure montre que l'implémentation de nombreuses fonctions dans l'appareil sans-fil diminue l'emplacement physique disponible pour l'antenne et rend nécessaire la miniaturisation de cette antenne.

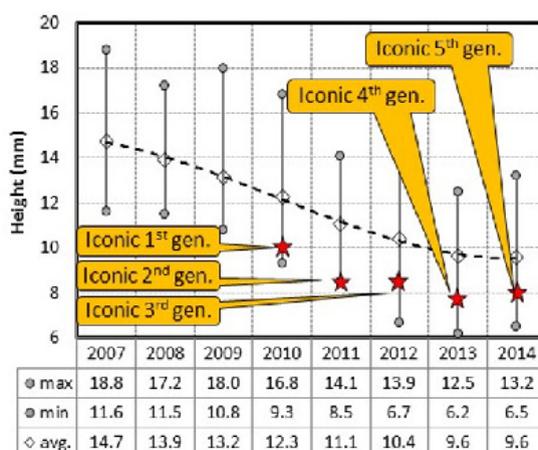


FIGURE 1.3: Tendance de l'évolution de l'épaisseur des téléphones mobiles de 2007 à 2014 [2].

Les contraintes de miniaturisation peuvent être illustrées par l'équation de Wheeler [27], donnée par (1.1), qui relie la fréquence de fonctionnement (f_c) et la bande passante (BP) au volume V_{ant} requis pour une utilisation efficace de l'antenne [28].

$$V_{ant} = \frac{\lambda_c^3}{K} \frac{BP}{f_c} \quad (1.1)$$

où K est une constante dépendant du type de l'antenne (d'une valeur comprise entre 50 et 100) [29], et λ_c , la longueur d'onde associée à f_c .

Cette équation montre que pour une bande passante donnée, le volume augmente quand f_c diminue. Pour une fréquence de fonctionnement donnée, la bande passante diminue avec le volume de l'antenne.

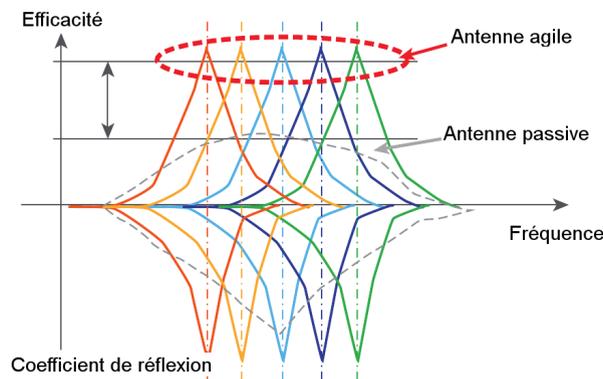


FIGURE 1.4: Comparaison de principe des coefficients de réflexion et des efficacités, d'une part, d'une antenne agile en fréquence, et d'autre part, d'une antenne large bande [3].

Un des défis consiste donc à concevoir des antennes qui gardent une bonne efficacité lorsqu'elles sont utilisées à des fréquences inférieures à leur fréquence de résonance naturelle. Pour contrer la perte d'efficacité inhérente à ce régime de fonctionnement, des antennes agiles en fréquence ont été récemment proposées. La figure 1.4 illustre l'avantage en termes d'efficacité que possèdent les antenne agiles sur les antennes large bande. Ces antennes agiles dépendent d'un interrupteur ou d'un composant réglable, comme un condensateur variable. Diverses technologies de composants actifs peuvent être utilisées pour rendre les antennes agiles.

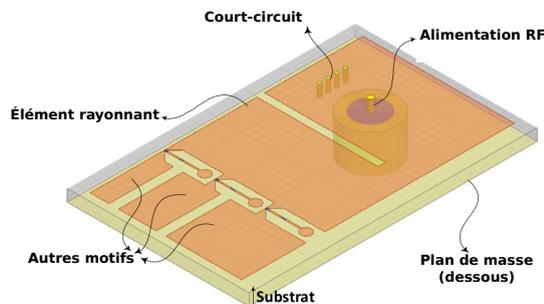


FIGURE 1.5: Exemple d'antenne PIFA [4].

Nous décrirons principalement les résultats obtenus pour des antennes quart d'onde court-circuitées, aussi connues sous le nom de (P)IFA, pour *(Planar)-Inverted-F Antenna*. Ces antennes peuvent être construites sur un circuit imprimé (PCB), et l'élément rayonnant possède

une taille approximative de $\lambda_0/4$, où λ_0 est la longueur d'onde dans le vide à la fréquence de rayonnement. Le PCB comprend, d'une part, un plan métallique faisant office de plan de masse, et d'autre part, un quasi-court-circuit qui peut être planaire ou en motif 3D. Un exemple d'antenne PIFA est décrit sur la figure 1.5. Si elle intègre un composant actif reconfigurable, l'antenne peut être rendue agile en fréquence.

1.1.2.2 Impact des pertes du composant actif

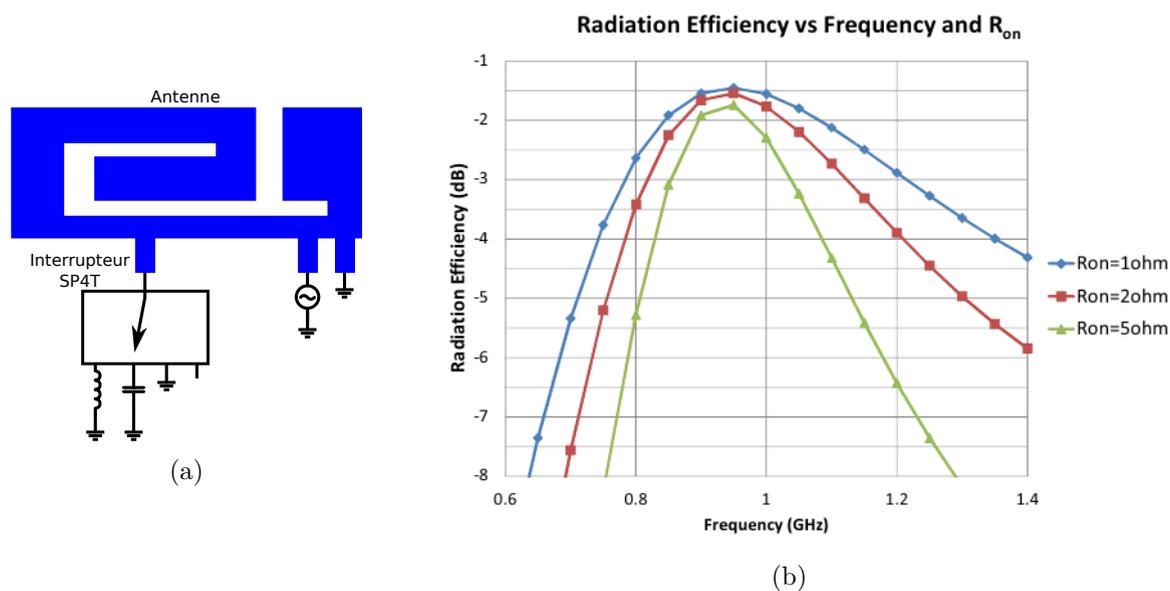


FIGURE 1.6: Évaluation de l'effet des pertes d'un interrupteur sur une antenne agile utilisant ce composant : (a) schéma associé représentant l'antenne, un générateur d'alimentation RF et l'interrupteur de résistance série R_{ON} , (b) efficacité de rayonnement en fonction de la fréquence pour plusieurs valeurs de R_{ON} [5].

Le rôle du composant actif est de modifier la longueur électrique de l'antenne [7, 30], afin de faire correspondre la fréquence de résonance de l'antenne à la bande visée. L'action d'abaisser la fréquence de résonance par ce procédé est donc intéressante pour opérer sur des bandes basses avec une antenne géométriquement petite dont la fréquence de résonance naturelle est située au-delà.

La résistance série (ou le facteur de qualité) du composant actif est une spécification critique. En effet, afin de maximiser l'excursion fréquentielle, le composant reconfigurable est généralement placé dans la zone où circule le maximum de courant. La figure 1.6b montre la simulation de l'efficacité d'une antenne utilisée avec des interrupteurs de reconfiguration (*band switching*, figure 1.6a) en fonction de la fréquence pour plusieurs valeurs de résistance série [5]. Cette figure montre que lorsque R_{ON} augmente, l'efficacité se dégrade et la bande passante de l'antenne diminue.

1.2 État de l'art

Cet état de l'art propose une revue des principales solutions proposées dans la littérature concernant les antennes agiles en fréquence (*aperture tuning*) et les systèmes d'adaptation d'impédance.

1.2.1 Antennes agiles en fréquence

Cette partie propose un aperçu de plusieurs méthodes répandues pour rendre les antennes agiles en fréquences. Dans cette optique, la notion de facteur de miniaturisation est utilisée. Le facteur de miniaturisation est défini comme le rapport de la fréquence de résonance naturelle (antenne à vide) par la fréquence de résonance la plus basse atteinte grâce au composant reconfigurable. Plus l'antenne est capable d'être efficacement utilisée loin de sa fréquence de résonance, plus ce facteur de miniaturisation est élevé.

1.2.1.1 Modification de la longueur électrique de l'antenne

Une méthode simple de modification de la longueur électrique de l'antenne consiste à associer des interrupteurs à un élément rayonnant. Les interrupteurs permettent de modifier les chemins de courant, ce qui modifie les caractéristiques de l'antenne. Les différentes surfaces servent ou non d'éléments rayonnants selon la configuration des interrupteurs.

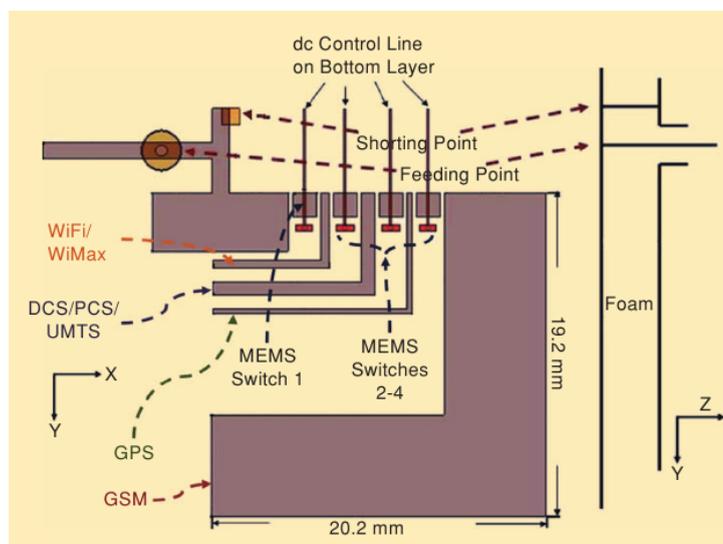


FIGURE 1.7: Exemple de reconfiguration à base d'interrupteurs [6].

L'inconvénient principal de ces antennes utilisant des interrupteurs est le nombre limité de reconfigurations.

La figure 1.7 montre un exemple d'une telle antenne [6]. Chaque branche en L produit une résonance à une fréquence spécifique. Des MEMS RF sont utilisés pour jouer le rôle d'interrupteurs.

Mode	État interrupteur			
	1	2	3	4
GSM850, GSM900 (820–960 MHz)	ON	ON	ON	ON
GPS (1,575 GHz)	ON	ON	ON	OFF
DCS, PCS, UMTS (1,71–2.17 GHz)	ON	ON	OFF	OFF
WiFi, WiMax, (2,3–2,7 GHz)	ON	OFF	OFF	OFF

TABLEAU 1.1: États des interrupteurs pour la reconfiguration de l'antenne [6].

Le tableau 1.1 montre les quatre configurations possibles pour cet exemple comprenant quatre interrupteurs (l'interrupteur 1 étant toujours à l'état ON).

1.2.1.2 Charge réactive sur l'élément radiatif

Cette méthode repose sur la modification des chemins de courants sur l'élément rayonnant. Il s'agit de remplacer une portion de l'élément radiatif par une ligne de longueur électrique réglable.

Dans [7], Ali propose une étude des antennes PIFA agiles en fréquence reposant sur l'assimilation de ces antennes à un modèle de dipôle (figure 1.8) et à l'utilisation de différentes charges sur ce dipôle :

- charge inductive série ;
- charge capacitive série ;
- charge inductive parallèle ;
- charge capacitive parallèle ;
- charge LC parallèle ;
- charge LC série.

On montre sur la figure 1.8 le modèle de dipôle équilibré de longueur L_d auquel est assimilée l'antenne, ainsi que les connexions série et parallèle d'une charge qui peut être inductive ou capacitive.

Avec les deux dernières solutions, la capacité est réglable et l'inductance est fixe, les solutions technologiques actuelles d'inductances variables présentant des facteurs de qualité limités.

L'auteur étudie l'effet sur la fréquence de résonance f_{res} de la façon d'associer un composant reconfigurable à l'antenne ainsi que l'effet de son positionnement. Il montre en particulier que :

- une charge inductive en série permet de diminuer f_{res} (« miniaturiser » l'antenne) ;
- une charge capacitive en série permet d'augmenter f_{res} (« agrandir » l'antenne) ;
- une charge inductive en parallèle permet d'augmenter f_{res} (« agrandir » l'antenne) ;
- une charge capacitive en parallèle permet de diminuer f_{res} (« miniaturiser » l'antenne).

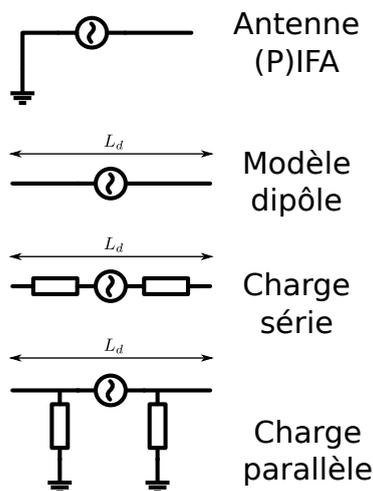


FIGURE 1.8: Connexion d'une charge série ou parallèle sur l'antenne dipôle modélisant l'antenne fente [7].

Par exemple, pour une inductance chargée en série, l'auteur évalue le facteur de miniaturisation comme indiqué sur la figure 1.9.

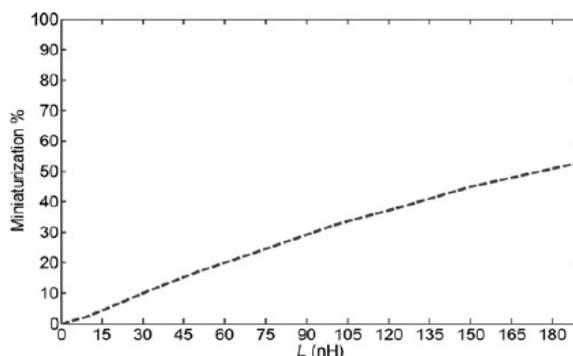


FIGURE 1.9: Facteur de miniaturisation pour une inductance chargée en série [7].

Les cas d'un circuit « LC parallèle » et d'un circuit « LC série » placés en série et pour lesquels l'inductance est fixée sont étudiés. En effet, l'auteur souligne qu'il peut être nécessaire d'avoir un circuit réglable qui puisse être inductif ou capacitif selon sa configuration. Dans le premier cas, l'impédance doit être inductive à la fréquence de fonctionnement, ce qui conduit à n'utiliser que les fréquences inférieures à la fréquence de résonance $f_{res} = 1/2\pi\sqrt{LC}$. À la résonance, l'impédance est forte, c'est donc à cette valeur que le facteur de miniaturisation est maximisé. Dans le second cas, l'impédance doit également être inductive à la fréquence de fonctionnement, ce qui conduit à n'utiliser que les fréquences supérieures à la fréquence de résonance f_{res} . À la résonance, l'impédance est nulle, aucune modification de la taille électrique de l'antenne n'apparaît donc. Les cas d'un circuit « LC parallèle » et d'un circuit « LC série » placés en parallèle ne sont pas étudiés, mais le comportement de ces circuits est dual à ceux des circuits placés en série, c'est-à-dire qu'ils doivent cette fois être capacitifs. Enfin, Ali souligne que la présence d'une inductance introduit des pertes, tout particulièrement près de la résonance. Cette

dernière remarque conduit à choisir précautionneusement le compromis entre miniaturisation et efficacité de l'antenne.

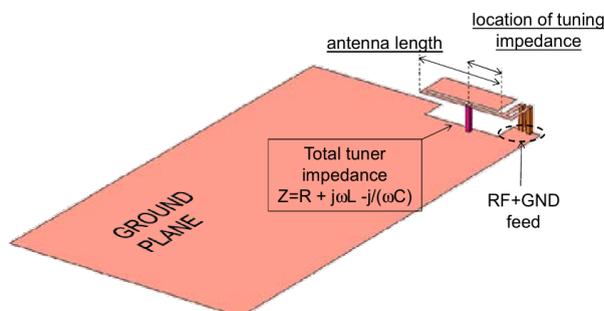


FIGURE 1.10: Dessin de l'antenne PIFA utilisée dans [8].

Dans [8], Tornatta propose une antenne (P)IFA utilisable sur la bande 700-900 MHz avec un condensateur connecté à la masse pour abaisser la fréquence de résonance. La capacité de ce condensateur s'étend de 1,0 pF à 3,5 pF. Les pertes du condensateur sont représentées par une résistance série dont l'impact sur l'efficacité est estimé en la faisant varier de 0 Ω à 1,0 Ω . Les simulations montrent une efficacité de 75 % à 900 MHz et 50 % à 700 MHz pour l'antenne utilisée avec un condensateur idéal (figure 1.11). Pour la capacité minimale, la résistance série a peu d'influence sur l'efficacité. En revanche, pour la capacité maximale, l'efficacité chute rapidement. Pour une résistance série supérieure à 0,5 Ω , l'efficacité à 700 MHz avec la capacité maximale est moins bonne que celle à 700 MHz avec la capacité minimale. L'auteur en conclut donc que, pour le cas étudié, cette valeur de résistance série constitue la limite à partir de laquelle la reconfiguration de structure de l'antenne n'est plus d'aucun intérêt et devient pénalisante. Tornatta se sert de cette approche pour sélectionner un composant présentant de meilleures performances. Avec un condensateur variable en technologie MEMS, des efficacités de 32-63 % sont obtenues (sans que les valeurs de résistance correspondantes soient données).

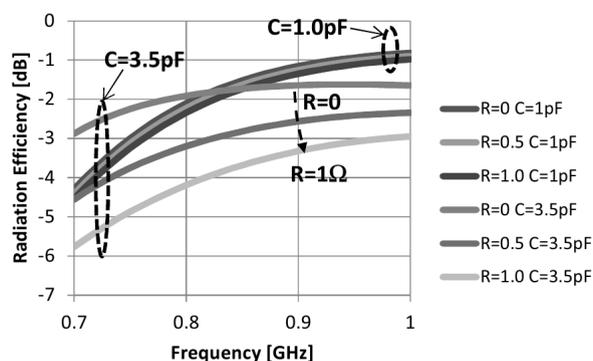


FIGURE 1.11: Efficacité de rayonnement en fonction de la résistance série équivalente pour les capacités minimale et maximale [8].

Dans [25], l'auteur compare les efficacités d'antennes à faible et fort facteurs de qualité qui sont toutes deux rendues reconfigurables par l'utilisation d'une capacité variable, et étudie les

mécanismes de perte dans l'antenne. L'avantage des antennes à fort facteur de qualité (donc à bande étroite) est qu'elles jouent le rôle de filtres. Cela permet de se dispenser d'un filtre spécifique, ce qui évite de complexifier le *front-end* RF et d'aggraver les pertes. Les deux antennes sont basées sur la même géométrie, et l'option facteur de qualité fort ou faible est réalisée par la distance entre la (P)IFA et le plan métallique (respectivement 2 mm ou 8 mm). L'étude se concentre sur les fréquences de 808 MHz et 960 MHz, où 808 MHz est la fréquence de résonance atteinte par la variation de la capacité, et où 960 MHz est la fréquence de résonance à vide.

C (pF)	Absente	0,125	0,25	0,375	0,50	0,625	0,75	0,875	1,0
$\eta_{tot}(A1)$	63 %			60 %					
$\eta_{tot}(A2)$	60 %								44 %
I_{A1} (A)		0,04	0,08	0,13	-	-	-	-	-
I_{A2} (A)		0,05	0,10	0,15	0,21	0,26	0,32	0,38	0,45

TABLEAU 1.2: Amplitudes des courants simulés pour les antennes A2 (fort facteur de qualité) et A1 (faible facteur de qualité) pour une puissance d'entrée de 1 W [25].

Les données sont résumées dans le tableau 1.2. Pour l'antenne à faible facteur de qualité (A1) et l'antenne à fort facteur de qualité (A2), les mesures montrent des efficacités totales η_{tot} de respectivement 63 % et 60 % à 960 MHz (absence de capacité), et de respectivement 60 % et 44 % à 808 MHz. Les capacités pour résonner à 808 MHz sont respectivement de 0,375 pF et 1,0 pF pour l'antenne à faible facteur de qualité et l'antenne à fort facteur de qualité. Le fait que l'efficacité diminue quand la capacité croît, c'est-à-dire quand la fréquence de résonance diminue, s'explique par l'évolution de l'amplitude du courant, qui est plus que triplée. En effet, alors que la capacité augmente, la résistance série équivalente diminue. Mais les pertes par effet Joule étant proportionnelles à la résistance série ainsi qu'au carré de l'amplitude du courant, l'effet de l'augmentation de l'amplitude du courant est plus important que l'effet de diminution de la résistance série. Ainsi, l'un ne compense pas l'autre, ce qui fait chuter l'efficacité.

Le même auteur, dans une tentative de concevoir une antenne miniature fonctionnant à 600 MHz [9], compare une antenne large bande à une antenne reconfigurable (à bandes étroites). Les efficacités totales obtenues vont de 6 % à 31 % à respectivement 600 MHz et 920 MHz pour l'antenne à large bande, et de 13 % à 31 % à respectivement 600 MHz et 920 MHz pour l'antenne reconfigurable. En particulier, par rapport à l'antenne large bande, l'antenne reconfigurable est davantage adaptée à chaque fréquence, ce qui diminue les pertes par désadaptation. La conclusion de l'étude est que, pour les mêmes bandes visées, l'efficacité de l'antenne reconfigurable est légèrement meilleure, alors que l'espace occupé est deux fois moindre, ce qui laisse apparaître l'antenne reconfigurable comme solution la plus prometteuse.

Le tableau 1.3 résume l'état de l'art dans le domaine des antennes agiles en fréquence. Les facteurs de miniaturisation ne sont pas représentés car il est nécessaire de connaître la fréquence de résonance naturelle, qui est rarement indiquée dans les publications.

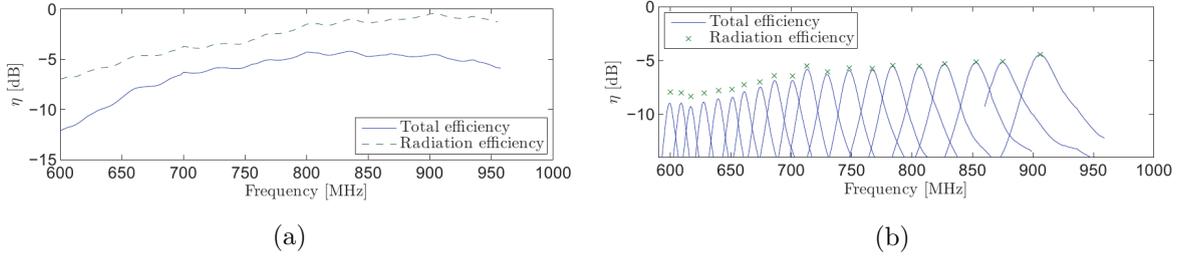


FIGURE 1.12: Efficacités rayonnée et totale (a) de l'antenne large bande, (b) de l'antenne reconfigurable [9].

Caractéristique	Référence		
	[25]	[8]	[9]
Type	(P)IFA	(P)IFA	(P)IFA
Substrat	NC	Plastique	FR4
Dimensions	$55 \times 10 \text{ mm}^2$ (antenne)	$9,5 \times 55 \text{ mm}^2$ (antenne)	$6 \times 25 \text{ mm}^2$ (antenne)
	NC	h=8 mm	h=5 mm
	$55 \times 120 \text{ mm}^2$ (plan métallique)	$60 \times 90 \text{ mm}^2$ (plan métallique)	$55 \times 120 \text{ mm}^2$ (plan métallique)
Excursion fréquentielle [31]	800-960 MHz	700-900 MHz	600-920 MHz
Technologie du composant variable	MEMS	MEMS	MEMS
Excursion du composant variable	0,13-1,0 pF	0,9-3,0 pF	0,1-4,0 pF
Efficacité totale mesurée	60-63 % (Q faible) 40-60 % (Q fort)	32-63 %	13-31 %

TABEAU 1.3: État de l'art sur des antennes agiles en fréquence.

Dans la littérature, plusieurs expressions définissent l'excursion fréquentielle. La première expression, nommée *tuning range* en anglais, est définie par (1.2) [31].

$$TR_{f_{max}-f_{min}} = \frac{\Delta f}{f_c} = \frac{2(f_{max} - f_{min})}{f_{max} + f_{min}} \quad (1.2)$$

où f_{max} et f_{min} sont les fréquences de résonance respectivement maximale et minimale, f_c est la fréquence centrale, et $\Delta f = f_{max} - f_{min}$.

La deuxième expression TR_f , qui est celle utilisée par la suite, est nommée rapport d'excursion fréquentielle (*tuning ratio* en anglais) et est définie par (1.3) [31].

$$TR_f = \frac{f_{max}}{f_{min}} \quad (1.3)$$

En conclusion, les antennes agiles en fréquence sont un moyen prometteur de parvenir à l'agilité fréquentielle et à la miniaturisation pour une efficacité satisfaisante par rapport à une antenne statique. Cependant, l'implémentation de cette technique dans les terminaux mobiles actuels reste moins populaire que l'utilisation de l'adaptation d'impédance, dont l'utilité est complémentaire. Les pertes d'insertion du composant reconfigurable, les parasites inévitablement amenés lors de l'association avec l'antenne, et parfois le coût et la taille du composant sont les raisons principales qui freinent l'utilisation de cette technique [8].

La combinaison de cette technique avec un système d'adaptation dynamique peut permettre de mettre au point des systèmes antennaires capables de :

- s'adapter à la fréquence d'utilisation pour maximiser l'efficacité rayonnée tout en utilisant une antenne de taille réduite ;
- maximiser le transfert de puissance entre le *front-end* RF et l'antenne (adaptation dynamique de l'antenne).

1.2.2 Adaptation dynamique de l'antenne

Les modules d'adaptation dynamique d'antenne (ATM) fournissent une reconfiguration dynamique de l'impédance de l'antenne sur une bande de fréquence donnée. Utilisés pour les applications multibandes, les ATM deviennent incontournables pour minimiser les pertes par désadaptation.

La figure 1.13 illustre l'architecture générale d'un système ATM comprenant un détecteur et un correcteur d'impédance. Un composant de détection est intercalé entre le *front-end* RF et le bloc d'adaptation variable. L'information récupérée par ce composant de détection est transmise à un bloc de décision qui peut être réalisé en logique ou être basé sur des tables de données (LUT). Le bloc de correction génère les commandes nécessaires au changement d'impédance en agissant sur l'état du tuner. Les blocs décision et correction, dans le cas particulier d'architectures disposant d'unités logiques programmables, peuvent être regroupés en un seul et même bloc.

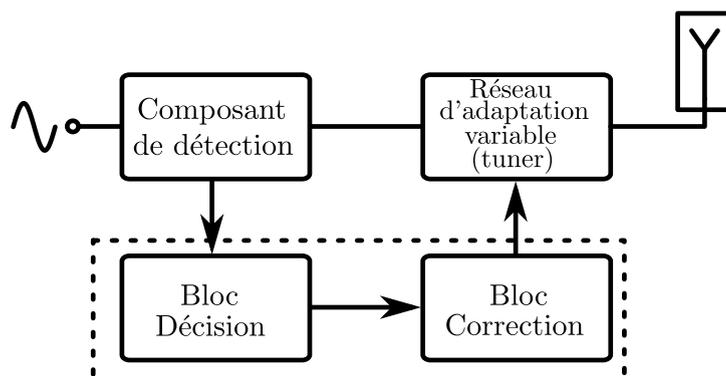


FIGURE 1.13: Architecture générale d'un système de détection et de correction d'impédance.

Il existe deux types de détection :

- la détection scalaire, qui permet de récupérer le module du coefficient de réflexion ;
- la détection vectorielle, qui permet de récupérer le module et la phase du coefficient de réflexion.

Dans le cas de la détection scalaire, un coupleur permet de récupérer une information scalaire du coefficient de réflexion défini par le rapport entre les tensions d'une onde réfléchie et d'une onde incidente. Si cette méthode était par le passé répandue, ce n'est plus le cas aujourd'hui. En effet, une détection par cette méthode conduit à minimiser le rapport d'onde stationnaire et donc à diminuer les pertes par désadaptation, mais pas à optimiser le transfert de puissance. Les méthodes dites scalaires sont aujourd'hui obsolètes et ne sont donc pas abordées dans cet état de l'art.

Il est possible d'utiliser un coupleur avec un dispositif supplémentaire pour obtenir le module et la phase du coefficient de réflexion. Ainsi, dans [10], Moritz et Sun évoquent une solution permettant de récupérer le module et la phase du coefficient de réflexion à l'aide d'un coupleur (figure 1.14). Dans cette architecture, une fraction du signal réfléchi est appliquée à l'entrée de deux mélangeurs. Sur les entrées restantes de chaque mélangeur sont appliqués une fraction du signal incident, et une fraction du signal incident déphasé de 90° . Les sorties des deux mélangeurs sont filtrées pour récupérer deux signaux DC correspondant à deux signaux en phase et en quadrature. Ces deux signaux contiennent l'information de module et de phase représentant le signal réfléchi, ce qui permet d'élaborer un coefficient de réflexion contenant également une information de module et de phase. Cependant, cet article ne propose pas de méthode de correction.

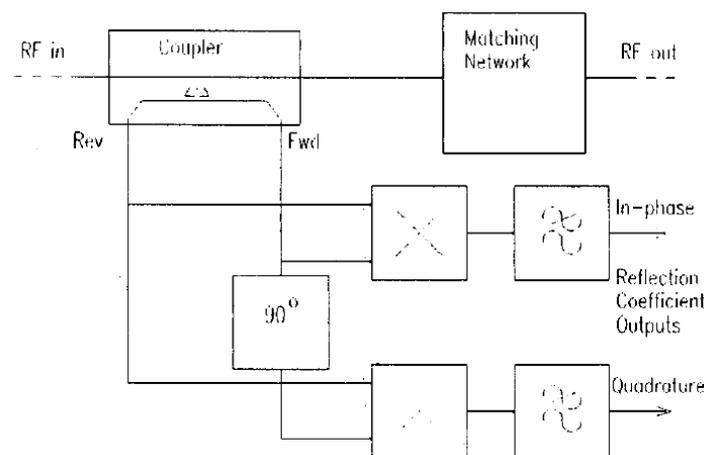


FIGURE 1.14: Détection du module et de la phase du coefficient de réflexion [10].

Dans la littérature, deux approches principales ont été développées pour trouver l'adaptation optimale. La première consiste à passer en revue tout ou partie des états d'un tuner de façon itérative. La seconde repose sur l'utilisation d'un compromis ou d'une analyse analytique

permettant de déterminer en une étape cette adaptation optimale.

Le désavantage principal de la première méthode est le temps de recherche, c'est-à-dire le temps passé à tester les combinaisons. Ce temps peut être raccourci en réduisant l'analyse à une partie des états pour rechercher la meilleure adaptation, mais dans ce cas le risque est de repérer et de se verrouiller sur un « minimum local », c'est-à-dire une adaptation qui n'est pas la meilleure possible. De plus, la recherche se fait durant la transmission et peut générer du bruit ou provoquer la rupture d'une communication en soumettant la chaîne RF à une forte désadaptation. La seconde méthode implique une augmentation de la complexité liée à l'utilisation d'une unité arithmétique et logique. Cette méthode a donc tendance à être plus coûteuse.

1.2.2.1 Systèmes itératifs

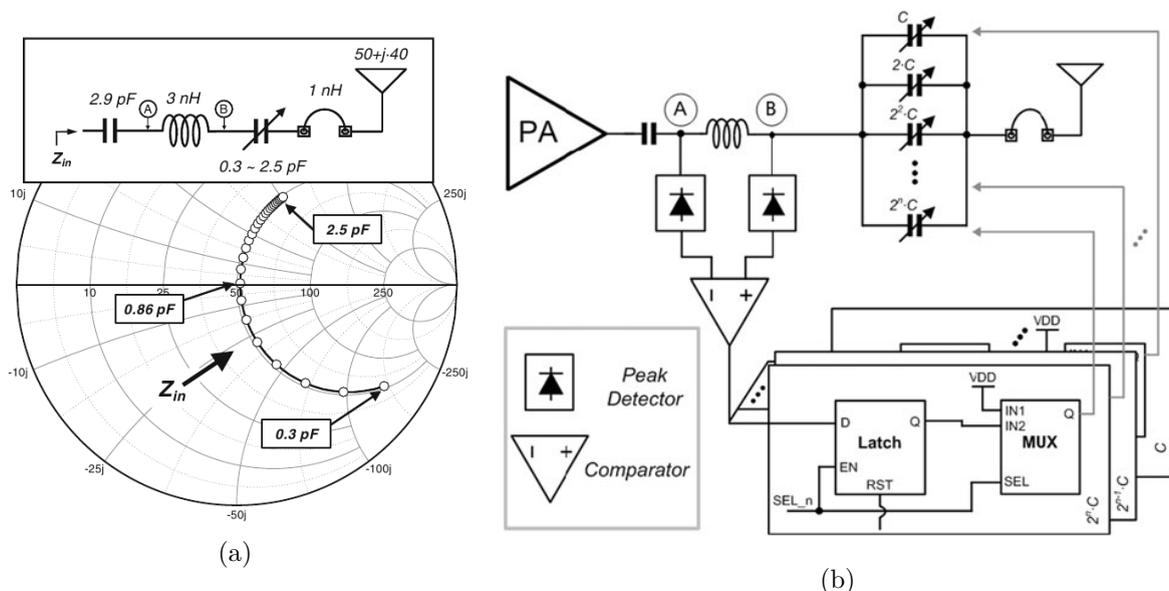


FIGURE 1.15: (a) Lieu d'impédance visé par le système présenté, (b) système de détection et de correction associé [11].

Dans [11], le but est de corriger les variations d'impédance d'antenne de façon automatique avec une faible complexité et un faible coût. La solution retenue, résumée sur la figure 1.15a, consiste à utiliser, en série avec l'antenne, un réseau constitué :

- d'une inductance servant à la détection de l'amplitude des tensions aux nœuds A et B (figure 1.15b) ;
- d'un condensateur variable servant à ajuster la réactance série.

Un système utilisant des blocs logiques est utilisé pour parvenir, par itérations, à des amplitudes aux nœuds A et B telles que la condition d'adaptation est satisfaite.

Ce système présente certains désavantages. Le premier est qu'il ne permet de corriger que les désadaptations dues aux variations de la partie imaginaire de l'antenne. Les auteurs présentent donc ce travail comme destiné à être utilisé avec des antennes dont seule la partie imaginaire de l'impédance varie, ce qui est rarement le cas en pratique. Un autre désavantage est que la plage de la partie imaginaire est limitée par l'excursion de capacité du condensateur variable. Ainsi, pour l'exemple proposé dans [11], la correction montre des performances satisfaisantes pour des rapports d'onde stationnaire inférieurs à 2,5, ce qui limite le champ applicatif de ce type de système.

Les auteurs de [12] proposent une démarche itérative pour contrôler trois condensateurs variables dans un tuner, comme montré sur la figure 1.16a. L'information de désadaptation est obtenue via deux tensions prélevées aux bornes d'une inductance (points A et B sur la figure). Seules les amplitudes de ces deux tensions sont utilisées, sans considération pour leur phase. Selon l'algorithme utilisé et présenté sur la figure 1.16b, à partir d'un certain niveau de désadaptation, la procédure de correction est activée. Cette procédure consiste à utiliser un compteur binaire (7 bits) jusqu'à obtenir une configuration telle que les potentiels A et B se retrouvent dans une gamme de valeurs acceptables. Comme les autres méthodes itératives, cette solution présente une durée de correction importante, les 128 états étant susceptibles d'être testés.

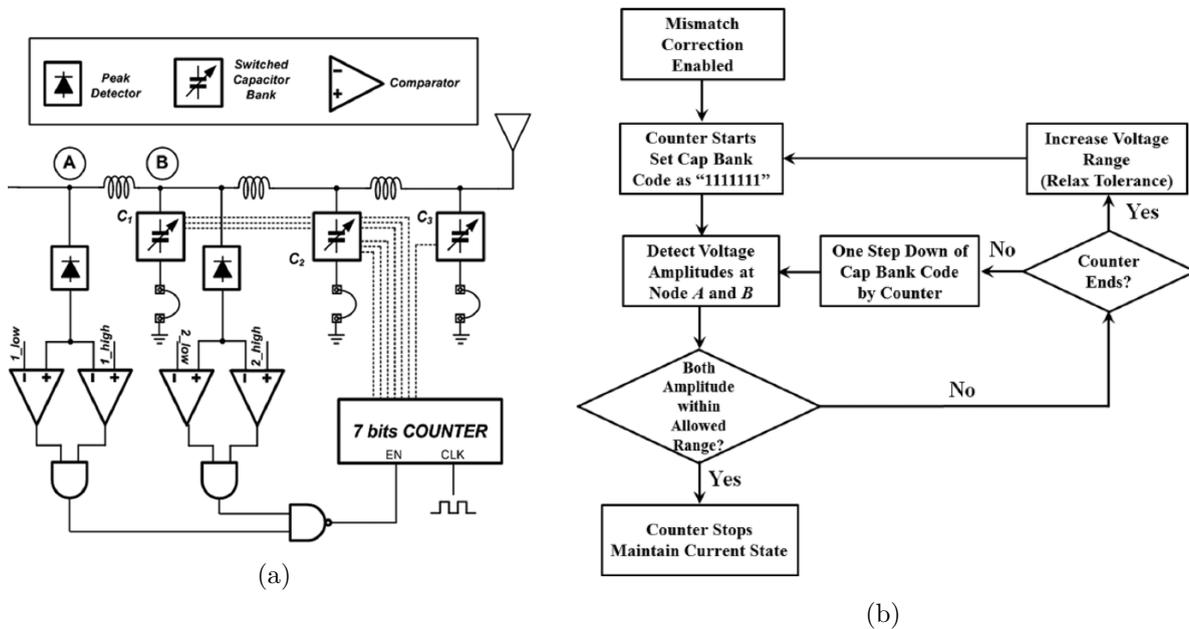


FIGURE 1.16: Système proposé dans [12] : (a) tuner réglable à l'aide d'un compteur et de condensateurs variables (b) algorithme itératif associé.

Song [13] propose une détection par un coupleur directionnel placé entre le PA et le tuner (TMN), comme illustré sur la figure 1.17. Une chaîne analogique est composée de deux détecteurs de puissance logarithmiques suivis par un soustracteur à l'interface PA/TMN. La tension continue générée par le soustracteur est alors utilisée pour estimer le coefficient de réflexion Γ_L .

Cette tension est stockée puis le système numérique change l'état du TMN, ce qui provoque un changement de Γ_L et donc une variation de la tension. Cette même tension et la précédente qui a été stockée (par échantillonnage-blocage) sont comparées et le système conserve celle qui présente la meilleure performance. Si l'état le plus récent est moins bon, le système conserve le *statu quo*, mais si la dernière valeur est meilleure, le système déclenche successivement tous les états possibles du TMN. Ces tests successifs conduisent à la minimisation de $|\Gamma_L|$. Cependant, cette méthode ne considère pas les pertes du TMN : seules les pertes par désadaptation à l'interface PA/TMN sont minimisées. En effet, les pertes peuvent contribuer à diminuer $|\Gamma_L|$ et donc à donner l'apparence d'une meilleure adaptation alors qu'un autre état peut présenter moins de pertes pour un $|\Gamma_L|$ plus élevé. Choisir $|\Gamma_L|$ le plus faible ne garantit donc pas forcément le meilleur transfert de puissance possible. Concernant l'implémentation, seul le système de détection est intégré en technologie CMOS SOI 180 nm. Le réseau d'adaptation et le coupleur directionnel sont réalisés sur circuit imprimé avec des composants discrets.

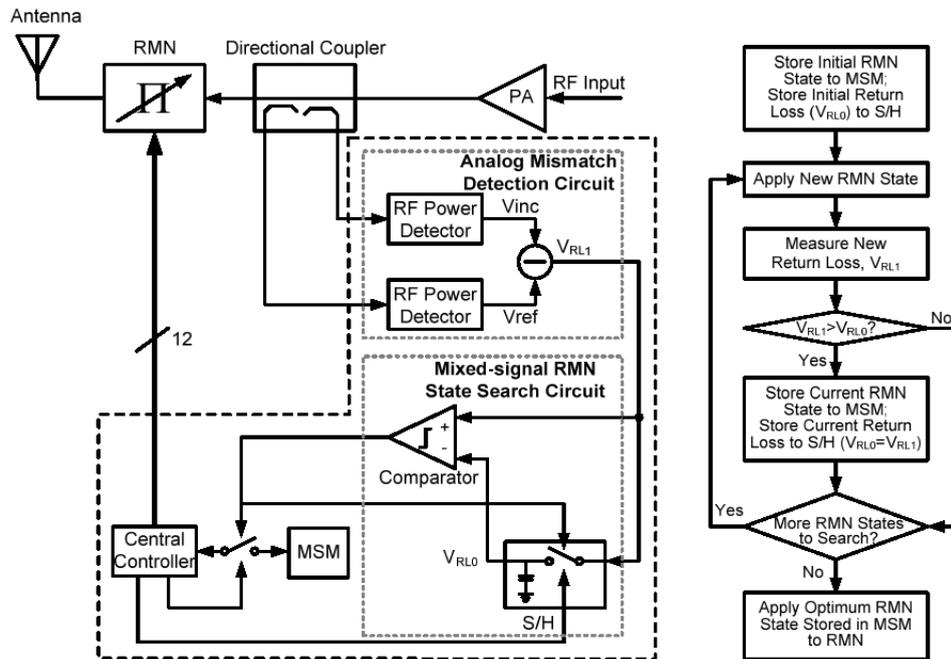


FIGURE 1.17: Schéma et algorithme associés proposés dans [13].

Dans [14], l'auteur décrit un système à faible complexité basé sur un coupleur inductif permettant d'obtenir une image du courant en sortie du PA, et d'un pont diviseur de tension permettant d'obtenir une image de la tension en sortie du PA. La partie contrôle analogique/-numérique contient deux voies de détection : une première voie indique si la tension est en avance ou en retard sur le courant, traduisant respectivement une situation inductive ou capacitive ; une seconde voie est active seulement lorsque l'impédance vue à l'entrée du réseau d'adaptation est réelle. Les signaux de ces deux voies sont quantifiés sous forme de bits. L'état précédent étant sauvegardé par un système d'échantillonnage-blocage (S&H), la seconde voie détermine si

la partie réelle de l'impédance mesurée est plus proche ou plus éloignée du centre de l'abaque de Smith que celle stockée en mémoire.

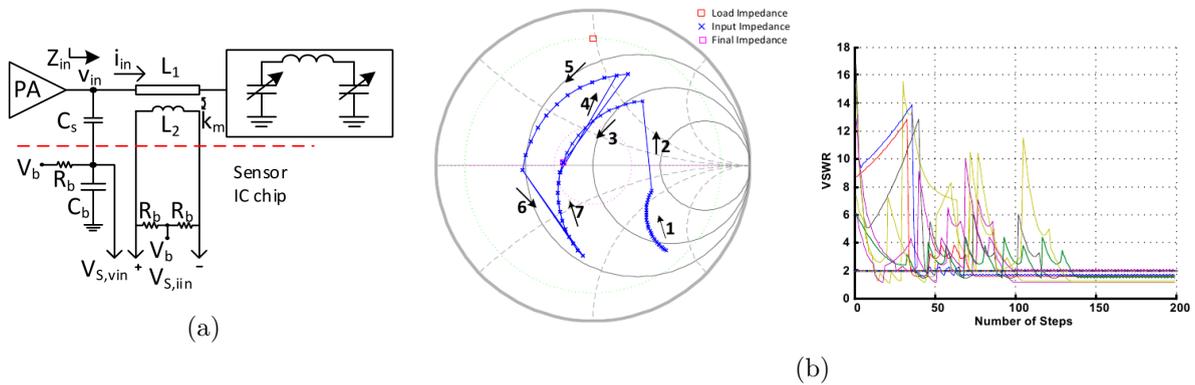


FIGURE 1.18: (a) Système de détection (b) exemple de convergence par itérations avec l'évolution du ROS à partir d'une valeur initiale $ROS = 10$, d'après [14].

La figure 1.18a montre ce système de détection. La figure 1.18b reprend l'exemple de convergence par itérations pour un rapport d'onde stationnaire initial de 10, et montre l'évolution du rapport d'onde stationnaire mesuré. Par rapport à [13], qui effectue une recherche exhaustive, une réduction significative (facteur 10 à 100 selon le cas) du nombre d'itérations est obtenue. Pour ce système, seul le détecteur est intégré dans la puce en silicium.

1.2.2.2 Systèmes à reconfiguration instantanée

1.2.2.2.a Déplacement dans des régions délimitées de l'abaque de Smith

Dans [15], Ji décrit un système qui mesure le module et la phase du coefficient de réflexion puis considère des valeurs limites (minimum et maximum) du module $|\Gamma_L|$ du coefficient de réflexion Γ_L . La figure 1.19a donne l'algorithme mis au point. En fonction de Γ_L , une logique combinatoire traduit la situation et sert à contrôler les capacités commutées d'un réseau d'adaptation (figure 1.19c) qui modifie le coefficient de réflexion. Si Γ_L se trouve en deçà ou au-delà des valeurs limites, alors le système ne tente pas de correction. Si la mesure est située entre ces valeurs, alors quatre zones sur l'abaque de Smith, correspondant à quatre intervalles de phase et délimitées par les modules de Γ_L minimum et maximum, sont considérées. Ces quatre zones sont illustrées sur l'abaque présenté sur la figure 1.19b. De ces quatre zones, une seule correspond au fonctionnement optimal du PA et est visée. Les auteurs de l'article proposent ce système pour assurer une linéarité (ACLR) optimale au PA. Ils précisent cependant que l'optimisation du rendement ou de la puissance totale émise sont également possibles avec cette approche. Ce système est basé sur une étude *a priori* de la relation ROS et ACLR, c'est-à-dire à partir de quel ROS l'ACLR dépasse la spécification maximum. Les valeurs limites correspondent à des ROS de 1,5 (valeur pour laquelle la spécification d'un ACLR à 33 dBc est atteinte) et

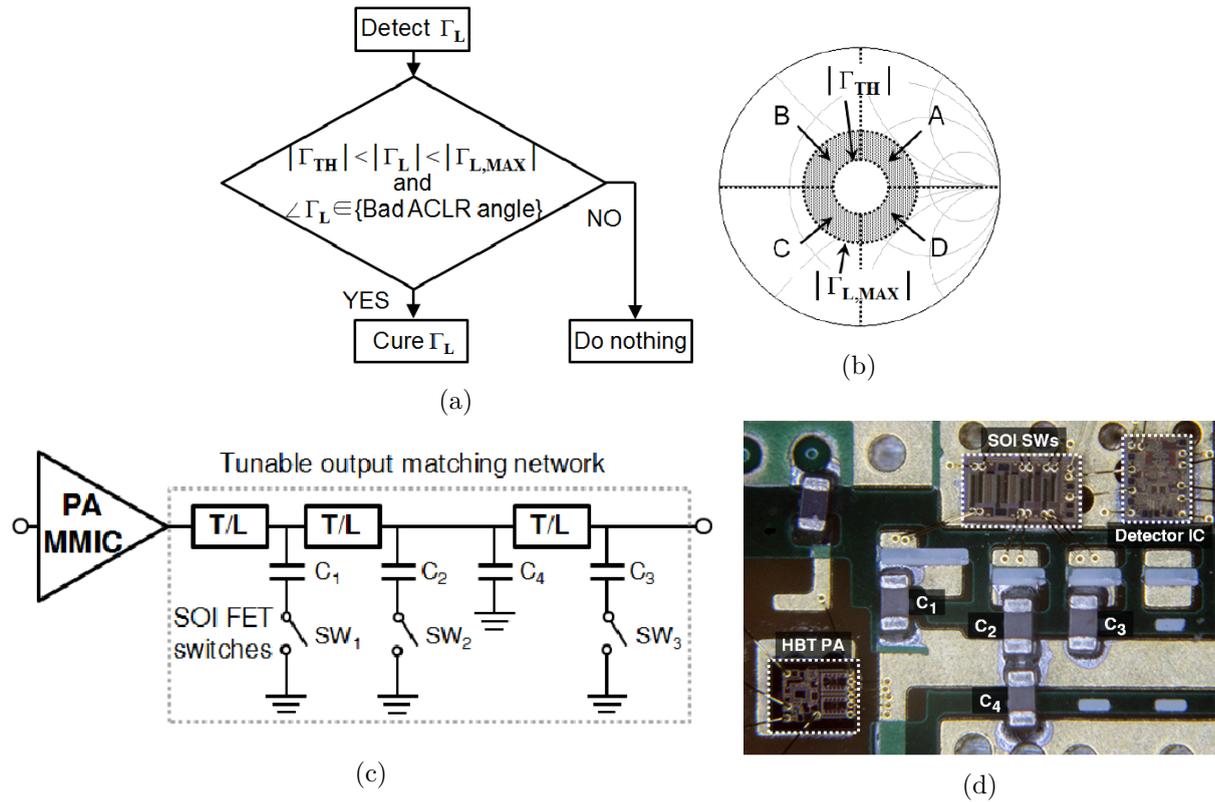


FIGURE 1.19: (a) Algorithme utilisé, (b) séparation de l'abaque de Smith en quatre zones distinctes, (c) architecture du tuner à base d'interrupteurs et de capacités, (d) Photographie du dispositif hybride [15].

2.5. Pour le système proposé dans cet article, le PA (GaAs), les interrupteurs et le détecteur (CMOS SOI) sont intégrés sur des puces différentes et assemblés sur un circuit imprimé avec des condensateurs CMS formant le tuner (figure 1.19d). Il convient de noter que l'adaptation réalisée avec un tel système n'est pas forcément optimale car l'impédance est connue avec assez peu de précision.

1.2.2.2.b Stockage des valeurs dans une table de données (LUT)

Dans [16, 17], Kousai propose un système capable d'adapter la charge d'un PA en fonction du niveau de puissance. L'objectif est d'assurer un fonctionnement optimal du PA. Une boucle de contrôle permet d'optimiser le fonctionnement du PA en fonction du recul de puissance (*back-off*). L'idée est de détecter l'impédance qui charge le PA (Z_{PA}) et de la comparer à une impédance de référence fixe (Z_{ref}) en détectant les différences d'amplitude et de phase entre deux signaux X et Y , où X et Y sont les tensions RF respectivement en sortie du PA et sur l'impédance Z_{ref} . Le signal sur Z_{ref} est produit par une réplique de la chaîne d'amplification principale. La figure 1.20 présente le système considéré.

Si $Z_{PA} = Z_{ref}$, les détecteurs d'amplitude et de phase génèrent une tension nulle, ce qui correspond à une charge optimale. Quand Z_{PA} dévie de sa valeur optimale, les comparateurs d'amplitude et de phase génèrent chacun une tension non nulle qui est fonction du module et de la phase de Z_{PA} . À partir des signaux numérisés par un convertisseur analogique-numérique (CAN), une unité arithmétique et logique estime le coefficient de réflexion de charge par pas de 0,1 sur les parties réelle et imaginaire. L'unité arithmétique et logique repose sur une LUT (table de données).

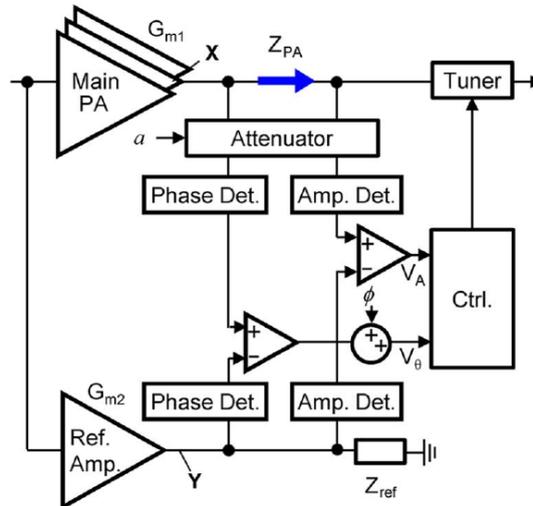


FIGURE 1.20: Schéma du système [16, 17].

1.2.2.2.c Prédiction analytique de l'adaptation optimale

Dans [18, 32–34], un système d'adaptation automatique reposant sur la connaissance du réseau d'adaptation est présenté. Les applications visées sont des applications médicales de faible puissance. Une capacité sert de composant de détection pour obtenir le module et la phase du coefficient de réflexion à l'entrée du tuner. Ce tuner est un réseau en π constitué d'une inductance et de deux condensateurs variables faible puissance. Le calcul de la valeur de chaque condensateur variable se fait par une unité arithmétique et logique. La mise à jour du tuner est instantanée (une seule étape). La figure 1.21a illustre l'architecture de ce système d'adaptation automatique. L'auteur calcule l'adaptation à partir de la connaissance du réseau d'adaptation. Bien que prenant soin d'évaluer le rendement de façon théorique, il néglige les pertes dans le calcul des capacités. Cela n'est pas problématique dans cette application car les niveaux de puissance sont modérés. De plus, le système fonctionne pour une seule fréquence de fonctionnement (2,4 GHz). La capacité de détection fixe est ainsi optimisée pour une fréquence de 2,4 GHz, mais pas forcément pour d'autres fréquences. Concernant l'implémentation, le système a été testé sur circuit imprimé avec des composants discrets, le microcontrôleur utilisé étant externe [18, 34].

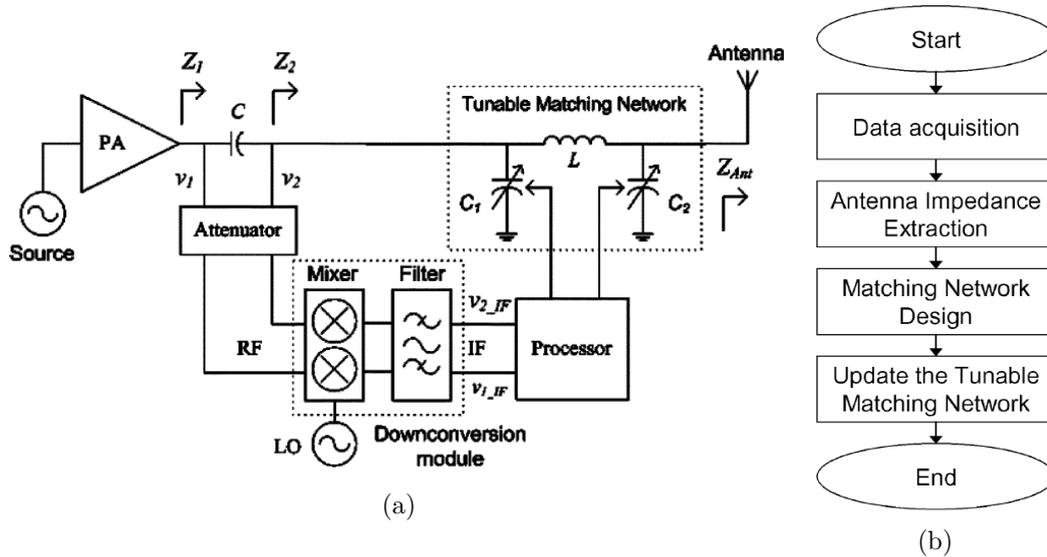


FIGURE 1.21: (a) Schéma du système, (b) Méthode mise en œuvre [18].

Un autre travail présenté par Gu et Morris [19, 35, 36] fait usage d'un algorithme avancé qui permet de déterminer les valeurs optimales des trois capacités du tuner en prenant en compte les pertes. Cet algorithme, qui est implémenté sur une unité arithmétique et logique, fournit également une solution d'adaptation instantanée (une seule étape). Il permet dans un premier temps de réaliser une adaptation qui maximise le transfert de puissance, puis dans un second temps de réaliser une minimisation du module du coefficient de réflexion. Avec le matériel et les logiciels utilisés, les auteurs indiquent un temps de correction de plusieurs dizaines de millisecondes. Ils précisent cependant que dans une configuration plus optimisée, ce temps peut facilement être réduit à quelques centaines de microsecondes.

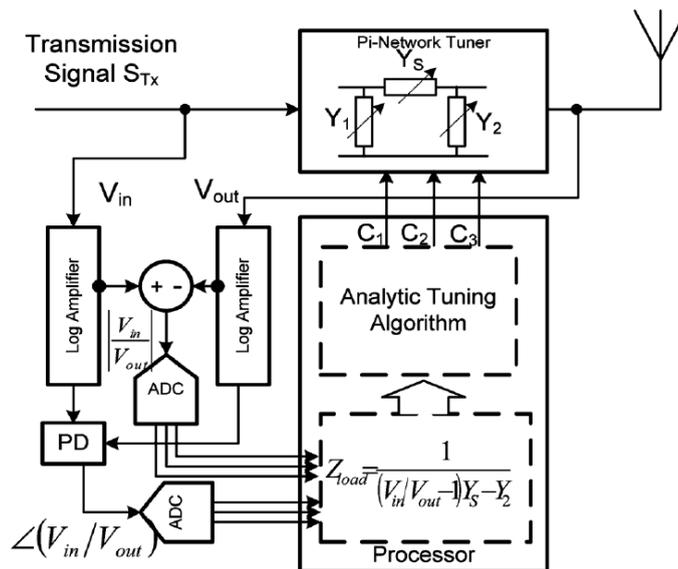


FIGURE 1.22: Schéma du système de détection et correction [19].

Le dispositif est résumé sur la figure 1.22. Pour cette preuve de concept, les auteurs ont fait le choix de ne pas intégrer certaines fonctions électroniques et utilisent des composants du commerce (atténuateurs, détecteur d'amplitude, détecteur de phase et CAN). Les condensateurs variables du tuner sont constitués de MEMS RF discrets. Ce choix conduit à un assemblage sur circuit imprimé qui présente un fort encombrement.

Le tableau 1.4 résume les caractéristiques des principaux systèmes de détection et de correction d'impédance développés au cours des dernières années.

Caractéristique	Références			
	[13]	[16, 17]	[18, 34]	[19, 35, 36]
Type	Scalaire	Vectoriel	Vectoriel	Vectoriel
Prise en compte des pertes	Non	Non	Non	Oui
Composant de détection	Coupleur directionnel	Transformateur	Condensateur	Tuner
Méthode de correction	Itérations (recherche exhaustive)	Itérations +LUT (recherche non-exhaustive)	Détermination analytique	Détermination directe
Intégration (surface)	Partielle (0,85 mm ²)	Partielle (détecteur 1,6 × 2,2 mm ²)	Non	Non
Technologie	CMOS 180 nm	CMOS SOI 180 nm	Varactor	NC
Type condensateurs variables TMN	NC	CMS +interrupteurs SOI	Varactors	Capacités commutées MEMS RF
Nombre d'états du TMN	4096	NC	NA	NC
Temps de reconfiguration	4,1 ms max	8 μs × nombre de pas	258 μs	Plusieurs 10 ms
Plage de puissance	-40 à +15 dBm	10 à 30,8 dBm	NC	-60 à 0 dBm
Plage de fréquence	850 MHz-2 GHz	1,95 GHz	402 MHz-405 MHz	300 MHz-500 MHz
Consommation	31 mW	30 mW	NC	NC
Bande passante	NC	3 MHz	NC	NC

TABLEAU 1.4: État de l'art des systèmes de détection et correction d'impédance.

1.3 Synthèse et propositions

1.3.1 Technologie CMOS SOI

La technologie CMOS SOI est aujourd'hui présente dans l'essentiel des appareils pour applications mobiles, et les perspectives montrent que son utilisation est amenée à croître. Jusqu'ici, cette technologie a permis de gérer la complexité croissante des *front-ends* RF en permettant la réalisation d'interrupteurs RF, de condensateurs variables et de tuners d'antenne performants.

Aujourd'hui, la technologie CMOS SOI a comme atouts des niveaux de perte et de linéarité surpassant ceux des technologies CMOS *bulk*. L'utilisation de méthodes de fabrication éprouvées contribue à son faible coût [37]. De plus, la qualité des substrats haute résistivité est désormais compatible avec des productions à grande échelle.

Enfin, terminons en notant que les performances des technologies CMOS SOI proposés par les fonderies sont régulièrement améliorées, contribuant à l'obtention de fonctions RF de plus en plus performantes.

Dans le cadre de cette thèse, nous avons donc réalisé nos circuits intégrés en technologie CMOS SOI.

1.3.2 Développements

Au vu de l'état de l'art présenté dans ce chapitre, l'étude effectuée dans le cadre de cette thèse repose sur plusieurs propositions.

La première proposition est l'utilisation de condensateurs variables de type réseaux de capacités commutées. Ces condensateurs variables permettent de concevoir des tuners d'impédance avec une couverture d'impédance élevée et des pertes faibles.

La seconde proposition consiste à améliorer le niveau d'intégration : tuner et circuit de détection seront assemblés sur une même puce, ce qui n'est pas le cas dans la littérature [13, 16, 17], où les différentes fonctions du système sont généralement réalisées de manière hybride.

La troisième proposition est la suppression du composant de détection dédié comme dans [18], le tuner étant utilisé comme détecteur, permettant ainsi de supprimer les pertes associées à ce composant de détection. Cette technique proposée dans [19, 35, 36] n'a pas encore été intégrée dans les réalisations actuelles de l'état de l'art.

La quatrième proposition est la conception d'un système de détection fonctionnant à des puissances élevées (jusqu'à 36 dBm), en rupture avec la plupart des systèmes de détection qui sont limités à de faibles puissances [18, 19] incompatibles avec des systèmes de type LTE.

Des structures de reconfiguration devront être développées :

- condensateur variable en CMOS SOI;
- antenne agile en fréquence;
- tuner reconfigurable via un moyen de détection de l'impédance d'antenne.

1.3.3 Conclusion

La figure 1.23 illustre une architecture classique de chaîne d'émission multibande.

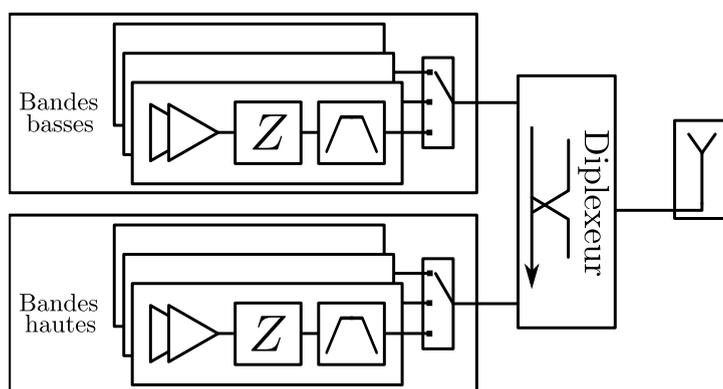


FIGURE 1.23: Architecture de chaîne d'émission classique.

Plusieurs PA sont nécessaires, chacun étant couplé à un réseau d'adaptation fixe réglé pour une seule bande de fréquence. Différents filtres sont également nécessaires (un filtre par bande). Un réseau d'interrupteurs permet de choisir la voie appropriée selon la bande considérée. Cet ensemble est généralement valable pour un groupe de bandes de fréquence (par exemple, bandes basses ou bandes hautes). Par conséquent, cet ensemble est amené à se répéter. Dans le cadre de l'agrégation de porteuse, un diplexeur permet d'isoler les chaînes d'amplification. L'antenne est unique et passive, et présente une efficacité limitée pour de larges bandes de fréquence. Notons que dans certains cas, plusieurs antennes peuvent être utilisées. Les contraintes d'encombrement obligeant les antennes à partager l'espace disponible, leur efficacité s'en trouve généralement dégradée.

La figure 1.24 montre l'architecture de chaîne d'émission envisagée dans le cadre de la thèse. Avec cette architecture, deux PA reconfigurables sont utilisés. À la suite des PA, des interrupteurs permettent de sélectionner le filtre adéquat. Dans le cadre de cette thèse, nous nous sommes intéressés à un tuner d'antenne en amont de l'antenne. Ce tuner d'antenne est constitué de condensateurs variables. La détermination de l'impédance d'antenne nécessite de relever un module et une phase. Les signaux RF nécessaires à cette détermination de l'impédance d'antenne sont prélevés en entrée et en sortie du tuner. En fonction de la valeur de l'impédance d'antenne, il sera possible, à l'aide d'une unité de traitement numérique, de piloter les condensateurs variables

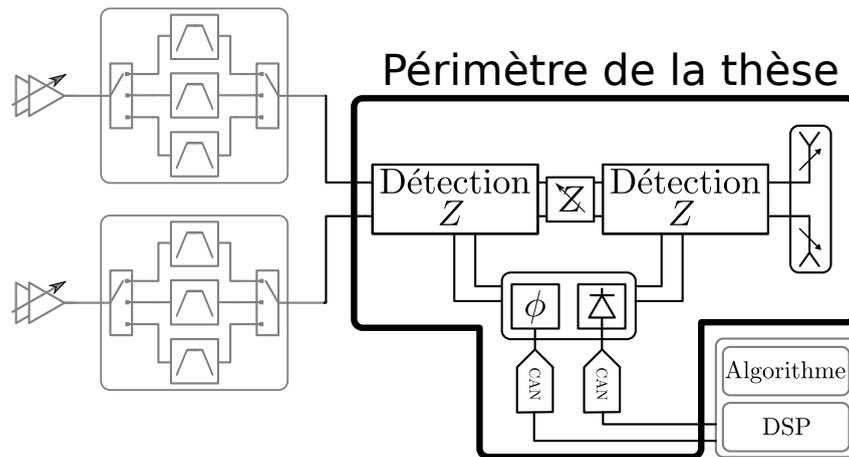


FIGURE 1.24: Architecture de chaîne d'émission reconfigurable.

du tuner pour atteindre l'adaptation optimale. Par ailleurs, les antennes agiles en fréquence sont utilisées dans cette étude pour maximiser leur efficacité en fonction de la fréquence.

Chapitre 2

Condensateurs variables à capacités commutées en technologie CMOS SOI

« Ainsi mon dessein n'est pas d'enseigner la méthode que chacun doit suivre pour bien conduire sa raison, mais de faire voir en quelle sorte j'ai tâché de conduire la mienne. »

Descartes, Discours de la Méthode

2.1 Introduction

Le composant de prédilection aujourd'hui pour la reconfiguration en électronique RF est le condensateur variable, dont plusieurs formes ont été développées à partir de composants discrets ou distribués [38] :

- diodes polarisées en inverse de type varactor ou varicap ;
- lignes de transmission émulant une capacité et dont la géométrie est commutée à l'aide interrupteurs ;
- ou encore réseaux de capacités commutées.

En effet, les facteurs de qualité obtenus sont généralement meilleurs que ceux des inductances. Pour des raisons de tenue en tension et de surface occupée dans un contexte d'intégration, le composant privilégié dès lors que l'application met en jeu des puissances relativement importantes est le réseau de capacités commutées. Le principe consiste à associer en parallèle une (cas extrême) ou plusieurs branches comprenant un condensateur en série avec un interrupteur.

Les interrupteurs étant des composants dont l'état est binaire, leur contrôle est réalisé à l'aide d'une commande numérique. Ainsi, selon la capacité désirée, l'état de chaque branche sera '0' ou '1'.

Il existe plusieurs méthodes pour réaliser les interrupteurs. Les interrupteurs à base de transistors ou de systèmes micro-électromécaniques (MEMS) sont les plus répandus.

Les interrupteurs MEMS présentent d'excellentes performances ON/OFF (faibles pertes, bonne linéarité, forte tension) mais sont pénalisés par de fortes contraintes de mise en œuvre, toutes dues à la nature mécanique de ce composant : tension de commande élevée (de quelques dizaines de volts à la centaine de volts), mais surtout fiabilité et durée de vie. De plus, la faible densité de capacité par unité de surface cantonne les MEMS à des capacités relativement faibles et donc des applications hautes fréquences (typiquement au-dessus de 5 GHz).

2.1.1 État de l'art

Le tableau 2.1 donne les points forts et points faibles des technologies de référence pour réaliser des capacités variables [38, 39]. Le rapport d'excursion capacitive est le rapport entre la capacité maximale et la capacité minimale. La facilité de polarisation indique si les moyens mis en œuvre pour polariser le composant sont dispendieux ou non. Par exemple, les interrupteurs à base de MEMS nécessitent des tensions de l'ordre de 20 V à 80 V [40], ce qui complique les circuits destinés à générer ces niveaux et augmente la consommation du dispositif. La tenue en puissance indique si le composant est approprié pour être utilisé avec de forts signaux RF susceptibles de générer des non-linéarités ou un claquage. Alors que les diodes varicap ne supportent que de faibles niveaux de puissance, les condensateurs à base de MEMS sont davantage robustes aux forts signaux. Les diodes varicaps sont donc fortement non-linéaires, alors que les MEMS ne sont non-linéaires que dans une moindre mesure. À cause de la génération d'harmoniques due au substrat haute résistivité, les circuits en CMOS SOI sont davantage non-linéaires que les MEMS [41, 42]. L'encombrement indique la surface nécessaire à l'implémentation d'une technologie sur un circuit intégré.

Ce chapitre décrit la structure et le comportement de condensateurs variables commandés numériquement permettant l'intégration de fonctions RF reconfigurables. Différentes structures de capacités commutées sont étudiées. Dans le cadre d'une utilisation sous de fortes puissances, les contraintes de tenue en tension sont exposées. L'utilisation de ce composant devant se faire sur une plage de fréquence relativement large, une étude détaillée du facteur de qualité en fonction de la fréquence est proposée. Enfin, les divers compromis qui régissent les choix de conception sont présentés.

Paramètre	Technologie				
	Silicium		Matériaux III/V	MEMS	BST
	SOI/SOS	Diode varicap			
Rapport d'excursion capacitive	Moyen	Faible	Moyen	Élevé	Moyen
Facteur de qualité	Bon	Bon	Très bon	Excellent	Excellent
Facilité de polarisation	Très bonne	Très bonne	Bonne	Médiocre	Médiocre
Tenue en puissance	Moyenne	Très faible	Moyenne	Excellente	Élevée
Fiabilité	Très bonne	Très bonne	Très bonne	Passable	Bonne
Coût	Très faible	Très faible	Faible	Élevé	Très élevé
Encombrement pour l'intégration	Faible	Faible	Faible	Élevé	Élevé

TABLEAU 2.1: Points forts et points faibles des technologies de référence pour réaliser des capacités variables.

2.1.2 Capacité d'un interrupteur SOI à l'état OFF

Les interrupteurs jouent un rôle primordial dans le fonctionnement du condensateur variable à capacités commutées. Dans tout ce qui suit, on considère des interrupteurs réalisés à base de transistors de type FET.

La figure 2.1 montre un schéma équivalent d'un FET à l'état bloqué. L'impédance Z_{sub} représente l'impédance parasite associée au substrat sous l'oxyde enterré.

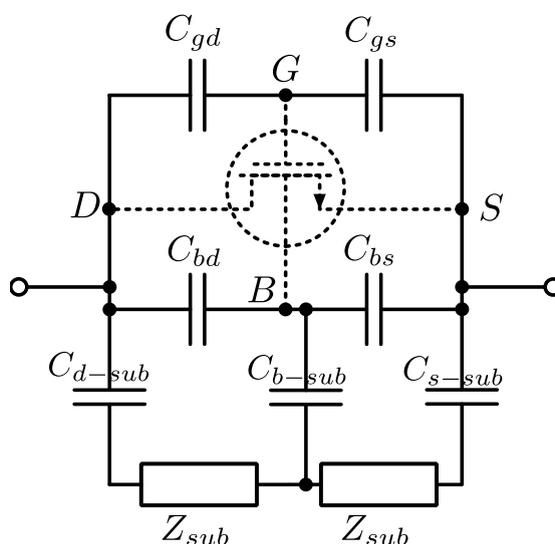


FIGURE 2.1: Modèle petit signal d'un FET à l'état OFF.

Lorsqu'il est ouvert (FET bloqué), l'interrupteur est équivalent à une capacité C_{OFF} . Plusieurs chemins RF existent dans la structure du semiconducteur lorsque le FET est bloqué : capacité grille-drain (C_{gd}), capacité grille-source (C_{gs}), capacité drain-source (C_{ds}), capacité substrat-drain (C_{db}) et capacité substrat-source (C_{sb}). En première approximation, on peut exprimer C_{OFF} à partir de (2.1).

$$C_{OFF} = C_{ds} + \frac{C_{gd}C_{gs}}{C_{gd} + C_{gs}} + \frac{C_{db}C_{sb}}{C_{db} + C_{sb}} \quad (2.1)$$

Compte tenu de la structure symétrique du FET, il est possible de considérer que la capacité C_{OFF} se répartit en deux capacités identiques de valeur $2C_{OFF}$. Ainsi, le schéma équivalent du FET à l'état bloqué (polarisation sous le seuil) en régime petit signal est celui présenté sur la figure 2.2. La tension présente entre drain et source (v_{ds}) se répartit entre drain/grille et grille/source. Le FET est polarisé via une résistance de forte valeur connectée à la grille.

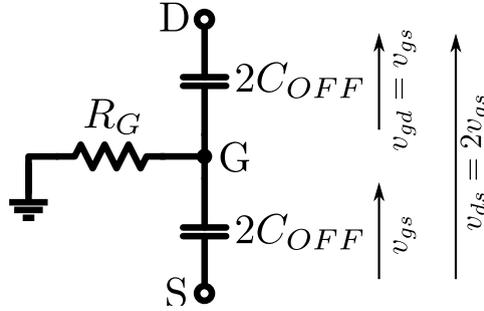


FIGURE 2.2: Modèle équivalent AC simplifié du FET à l'état OFF avec la résistance de polarisation de grille.

2.1.3 Facteur de mérite (FOM)

La résistance à l'état passant et la capacité à l'état bloqué de l'interrupteur sont liées au facteur de mérite (FOM) de la technologie qui est le produit de ces deux grandeurs : $FOM = R_{ON}C_{OFF}$ (exprimé en secondes) [30].

Pour une technologie donnée, le facteur de mérite est indépendant de la taille de l'interrupteur. (2.2) montre la relation entre capacité à l'état OFF et résistance à l'état ON pour des interrupteurs dont la largeur de grille est variable.

$$\begin{cases} W_2 = 2W_1 \rightarrow R_{ON2}C_{OFF2} = \left(\frac{R_{ON1}}{2}\right) (2C_{OFF1}) = R_{ON1}C_{OFF1} = FOM \\ W_n = nW_1 \rightarrow R_{ONn}C_{OFFn} = \left(\frac{R_{ON1}}{n}\right) (nC_{OFF1}) = R_{ON1}C_{OFF1} = FOM \end{cases} \quad (2.2)$$

Ainsi, sans tenir compte de phénomènes parasites, le produit $R_{ON}C_{OFF}$ est constant pour une technologie donnée.

En réalité, cette valeur du FOM liée à la technologie ne convient pas entièrement pour caractériser l'interrupteur en conditions réelles. En effet, les interconnexions métalliques (BEOL) introduisent des résistances (R_{BEOL}) et des capacités parasites (C_{BEOL}) qui conduisent à considérer un FOM extrinsèque que l'on peut exprimer par (2.3).

$$FOM_{ext} = (R_{ON} + R_{BEOL})(C_{OFF} + C_{BEOL}) \quad (2.3)$$

Cette équation devient (2.4).

$$FOM_{ext} = FOM + R_{ON}C_{OFF}(BEOL) + R_{ON(BEOL)}C_{OFF} + R_{ON(BEOL)}C_{OFF}(BEOL) \quad (2.4)$$

Les caractéristiques annoncées pour une technologie donnée, systématiquement dégradées par les BEOL, donnent donc une estimation optimiste des performances potentielles car la valeur du FOM extrinsèque est supérieure à celle du FOM intrinsèque ($FOM_{ext} > FOM$).

L'évolution au cours des dernières années du FOM de la technologie CMOS SOI utilisée (H9SOIFEM de ST Microelectronics) est résumée sur la figure 2.3.

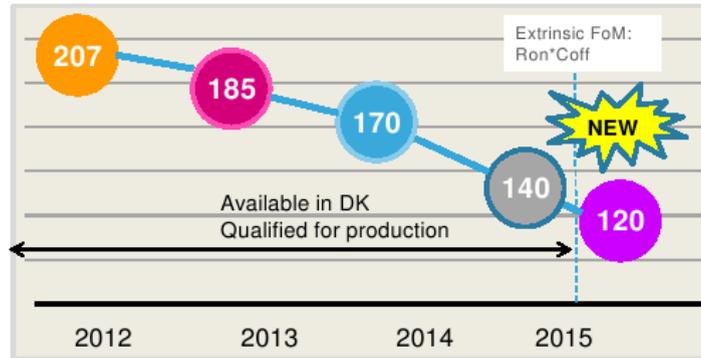


FIGURE 2.3: Évolution du facteur de mérite (FOM) de la technologie CMOS SOI utilisée [20].

2.2 Structure d'un condensateur variable à capacités commutées

Le condensateur variable étudié est un condensateur commandable numériquement contenant N_B branches parallèles. Chaque branche n contient un interrupteur à base de FET qui est contrôlé par un bit b_n valant '0' ou '1'. N_B bits sont donc nécessaires pour contrôler le condensateur variable. Chaque branche est dimensionnée de manière différente mais régulière. La plus petite branche est commandée par le bit de poids faible (LSB), et la plus grosse branche est

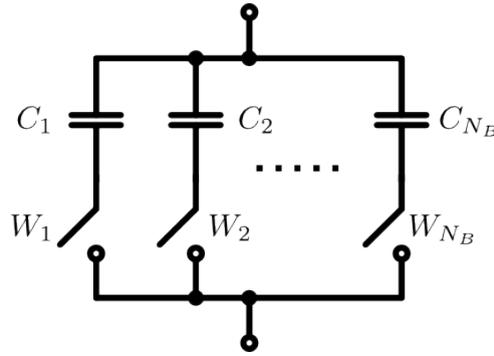


FIGURE 2.4: Schéma simplifié d'un condensateur variable à capacités commutées.

commandée par le bit de poids fort (MSB). Sur chaque branche, l'interrupteur est associé à un condensateur dont la capacité est activée ou désactivée par l'interrupteur (états respectivement ON et OFF). La figure 2.4 présente le schéma simplifié d'un condensateur variable à capacités commutées.

Les interrupteurs jouent un rôle essentiel dans la valeur de la capacité globale. À l'état OFF, les FET ne se comportent pas comme des circuits ouverts, mais présentent des capacités (que l'on souhaite les plus faibles possibles). La capacité du FET à l'état OFF étant du même ordre de grandeur que la capacité du condensateur en série, le FET contribue pleinement à la valeur globale de la capacité et participe donc au dimensionnement du condensateur variable. À l'état ON, l'interrupteur est idéalement un court-circuit. En conditions réelles, l'interrupteur possède une résistance série (que l'on souhaite la plus petite possible). De même qu'à l'état OFF, le FET contribue de manière essentielle à la valeur globale de la résistance série du condensateur variable (et donc du facteur de qualité).

2.2.1 Évolution de la capacité en fonction de l'état binaire

La figure 2.5 présente l'allure de la capacité C_{TC} d'un condensateur variable en fonction de son état, où l'état est converti de code binaire en entiers.

La capacité C_n du condensateur de la branche n obéit à la suite géométrique $C_{n+1} = qC_n$, où q est la raison de la suite géométrique. La capacité de la branche n s'exprime par (2.5).

$$C_n = q^{n-1}C_1 \quad (2.5)$$

où C_1 est la capacité de la branche 1.

En fonction de l'évolution de capacité recherchée, la raison géométrique q varie. Le calcul de la raison géométrique entre deux branches successives est détaillé dans l'annexe A. Dans la plus grande majorité des cas, $q = 2$.

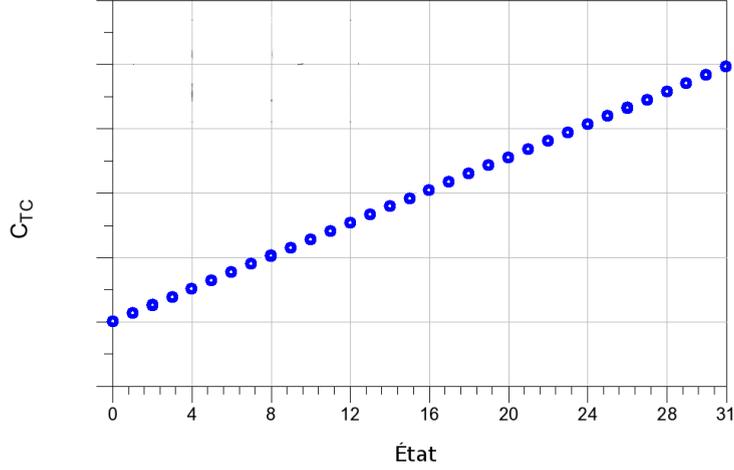


FIGURE 2.5: Capacité d'un condensateur variable à capacités commutées (5 branches).

La valeur maximale C_{max} , c'est-à-dire la capacité lorsque toutes les branches sont à l'état ON, s'exprime par (2.6). Combinée à (2.5), elle donne (2.7) qui exprime la capacité maximale en fonction de la raison géométrique.

$$C_{max} = \sum_{n=1}^{N_B} C_n \quad (2.6)$$

$$C_{max} = C_1 \frac{1 - q^{N_B}}{1 - q} \quad (q \neq 1) \quad (2.7)$$

Soit C_{OFFn} la capacité à l'état OFF de l'interrupteur de la branche n . On a $C_{OFFn} = q^{n-1} C_{OFF1}$. La capacité de la branche n à l'état OFF est donnée par l'association de C_n et C_{OFFn} , comme le montre (2.8).

$$C_n' = \frac{C_n C_{OFFn}}{C_n + C_{OFFn}} \quad (2.8)$$

La valeur minimale C_{min} , c'est-à-dire la capacité lorsque toutes les branches sont à l'état OFF, s'exprime par (2.9) ou (2.10).

$$C_{min} = \sum_{n=1}^{N_B} C_n' \quad (2.9)$$

$$C_{min} = C_1' \frac{1 - q^{N_B}}{1 - q} \quad (q \neq 1) \quad (2.10)$$

La capacité C_{TC} en fonction de l'état du condensateur variable s'exprime alors par (2.11).

$$C_{TC}(\text{état}) = C_{min} + \Delta C \sum_{n=1}^{N_B} b_n q^{n-1} \quad (2.11)$$

où ΔC est l'écart de capacité entre deux valeurs successives de capacités, et b_n le bit associé à l'état numérique de la branche n . On a $n = \log_2(\text{état} + 1)$, où état est un entier.

ΔC correspond à l'incrément de la capacité $C_{TC}(\text{état})$ représentée sur la figure 2.5, et s'exprime par (2.12).

$$\Delta C = \frac{C_{max} - C_{min}}{2^{N_B} - 1} \quad (2.12)$$

2.2.2 Résistance série équivalente

La résistance série équivalente peut s'exprimer par :

$$R_{S(tot)} = R_{S1} \frac{1 - q}{1 - q^{N_B}} \quad (2.13)$$

où R_{S1} est la résistance série de la branche 1 (LSB). Le calcul détaillé est donné dans l'annexe J.

2.2.3 Empilement de transistors

En fonction de la puissance à laquelle le condensateur variable est utilisé, l'amplitude de la tension à ses bornes peut être très importante. À l'état OFF, la tension de claquage de l'interrupteur peut être insuffisante, ou bien encore, les contraintes de linéarité peuvent ne pas être respectées. Ainsi, dans les interrupteurs FET à l'état OFF, la compression est atteinte quand la tension v_{gs} dépasse la tension de seuil V_T du FET. Pour éviter le déclenchement du FET et sa compression, il faut donc que l'amplitude de v_{ds} soit inférieure à $V_{DS(max)} = 2(V_T - v_{gs})$ [43].

Dans les applications requérant de fortes tensions, on procède alors à l'empilement en série de plusieurs transistors (figure 2.6) [44] afin de répartir la tension entre les différents FET.

La figure 2.7a montre le dessin simplifié d'un FET en technologie CMOS SOI. La figure 2.7b présente un dessin simplifié de l'empilement de trois FET.

La figure 2.8 illustre la répartition de tension à l'état OFF au sein de l'empilement. À l'état OFF, la tension RF est répartie entre le condensateur et les différents transistors de l'empilement qui sont chacun équivalents à une capacité (figure 2.8). La tension V_F aux bornes de l'empilement est donnée par (2.14).

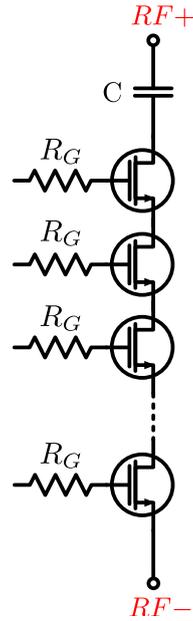


FIGURE 2.6: Empilement en série de transistors.

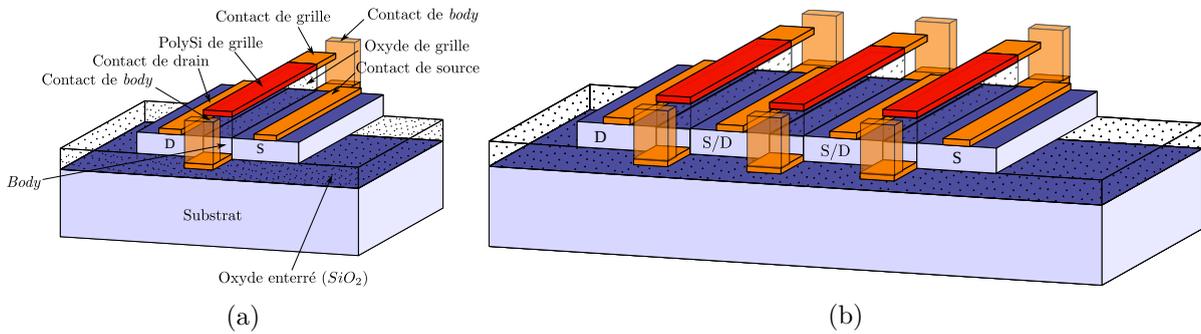


FIGURE 2.7: Géométrie simplifiée (a) d'un transistor FET en technologie CMOS SOI, (b) d'un interrupteur à base de trois transistors FET empilés en technologie CMOS SOI.

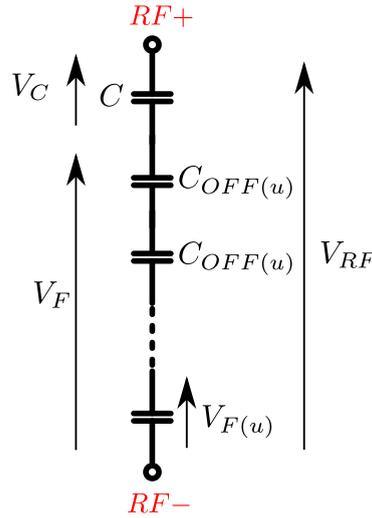
Pour lutter contre le déclenchement des FET lorsque les signaux RF sont de forte amplitude, la tension de polarisation V_{gs} est négative à l'état OFF. Des tensions de l'ordre de -2 V sont généralement utilisées pour polariser les grilles des FET à l'état OFF.

$$V_F = N_T V_{F(u)} \quad (2.14)$$

où $V_{F(u)}$ est la tension entre drain et source d'un FET et N_T le nombre de transistors empilés.

Soit N_{eff} le rapport (nommé empilement effectif [44]) de la tension V_{RF} aux bornes d'une branche du condensateur variable par la tension $V_{F(u)}$ aux bornes d'un FET de cette branche.

$$N_{eff} = \frac{V_{RF}}{V_{F(u)}} \quad (2.15)$$


 FIGURE 2.8: Répartition de la tension V_{RF} sur une branche.

N_{eff} permet de connaître la tension maximale admissible sur la branche complète à partir de la tension maximale admissible sur un FET, et donc la tension maximale admissible sur le condensateur variable $V_{RF(pk-max)}$ (le développement détaillé est donné dans l'annexe K).

$$V_{RF(pk-max)} = \left(N_T + \frac{C_{OFF(u)}}{C} \right) V_{F(u)max} \quad (2.16)$$

où $V_{F(u)max}$ est l'amplitude maximale admissible aux bornes d'un FET et qui est donnée par le fondeur.

(2.16) permet de noter que plus $C_{OFF(u)}$ est grand devant la capacité C , plus l'amplitude maximale de la tension aux bornes du condensateur variable est élevée. Plus $C_{OFF(u)}$ est grand devant la capacité C du condensateur, plus l'amplitude de la tension sur chaque transistor est faible, et donc plus la distorsion est faible. Il convient de noter que nous sommes ici face à un compromis : pour un C_{OFF} donné, plus le rapport d'excursion capacitive est grand, plus C_{max} est grand. Cette valeur élevée de C_{max} impose une valeur élevée de C . Ceci implique que la tension sur la branche est davantage concentrée sur l'interrupteur, ce qui fait que le composant est davantage susceptible de générer des non-linéarités. Pour résumer, pour un empilement donné, un rapport d'excursion capacitive élevé s'oppose à une linéarité élevée.

Notons par ailleurs que généralement, les capacités MIM ou MOM utilisées pour l'implémentation en technologie CMOS SOI ont des tensions de claquage très supérieures à celles des FET [44], ce qui reporte les contraintes de fiabilité sur les FET.

En plus des résistances de forte valeur placées sur les grilles, on place des résistances R_{DS} entre drains et sources des FET afin de fixer le potentiel DC sur ces nœuds. Ces résistances participent également à l'équilibre des tensions aux bornes du condensateur variable. La figure 2.9 illustre l'empilement des FET avec les résistances R_{DS} et les résistances R_G .

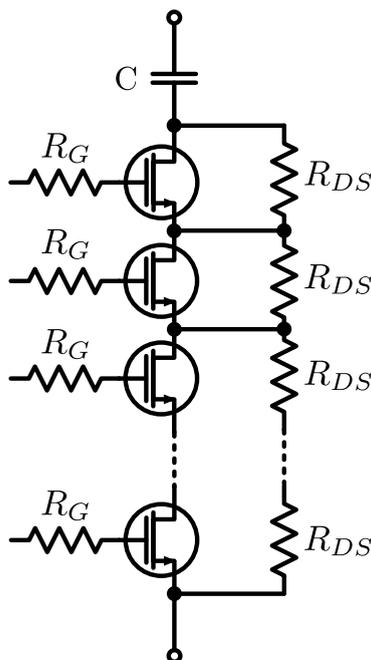


FIGURE 2.9: Implémentation de N_T transistors empilés et des résistances de polarisation associées.

2.2.4 Architectures

La disposition en série d'un condensateur et d'un interrupteur peut se décliner suivant différentes architectures, comme indiqué sur les figure 2.10a, figure 2.10b et figure 2.10c, qui montrent les schémas simplifiés des trois architectures possibles pour réaliser un condensateur variable. Ces architectures sont nommées « TC » (Transistors-Condensateur), « TCT » (Transistors-Condensateur-Transistors) et « CTC » (Condensateur-Transistors-Condensateur).

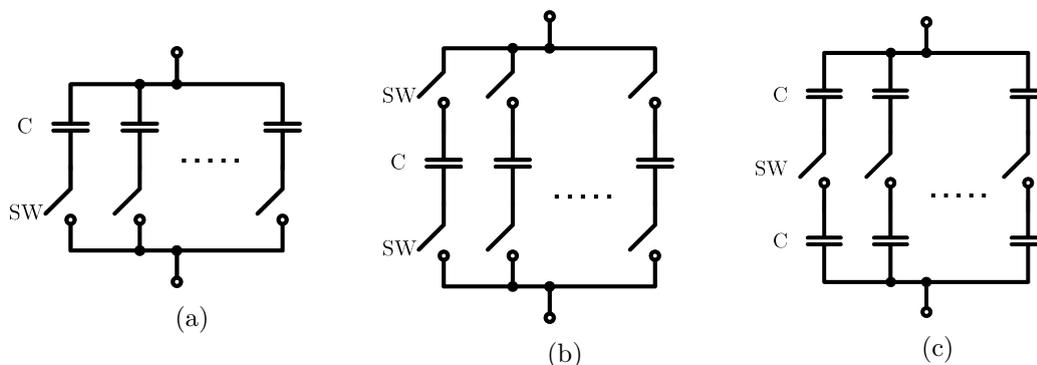


FIGURE 2.10: Schémas simplifiés d'un condensateur variable pour différentes architectures : (a) TC, (b) TCT (c) CTC.

2.2.4.1 Implémentation en technologie CMOS SOI

En technologie CMOS SOI, l'interrupteur est réalisé par des transistors FET. Le condensateur est une structure MIM ou MOM. Le choix du type de condensateur se fait selon un critère de densité de capacité (donc de surface occupée), de linéarité et de tenue en tension. La capacité des FET est proportionnelle à leur largeur de grille. Sur une branche n donnée pour une capacité C_n donnée, augmenter cette largeur de grille ne modifie pas C_{max} mais augmente C_{min} , ce qui dégrade le rapport d'excursion capacitive.

Les figure 2.11a, figure 2.11b et figure 2.11c montrent une implémentation possible en technologie CMOS SOI des trois configurations. Pour ces architectures, la capacité totale est identique.

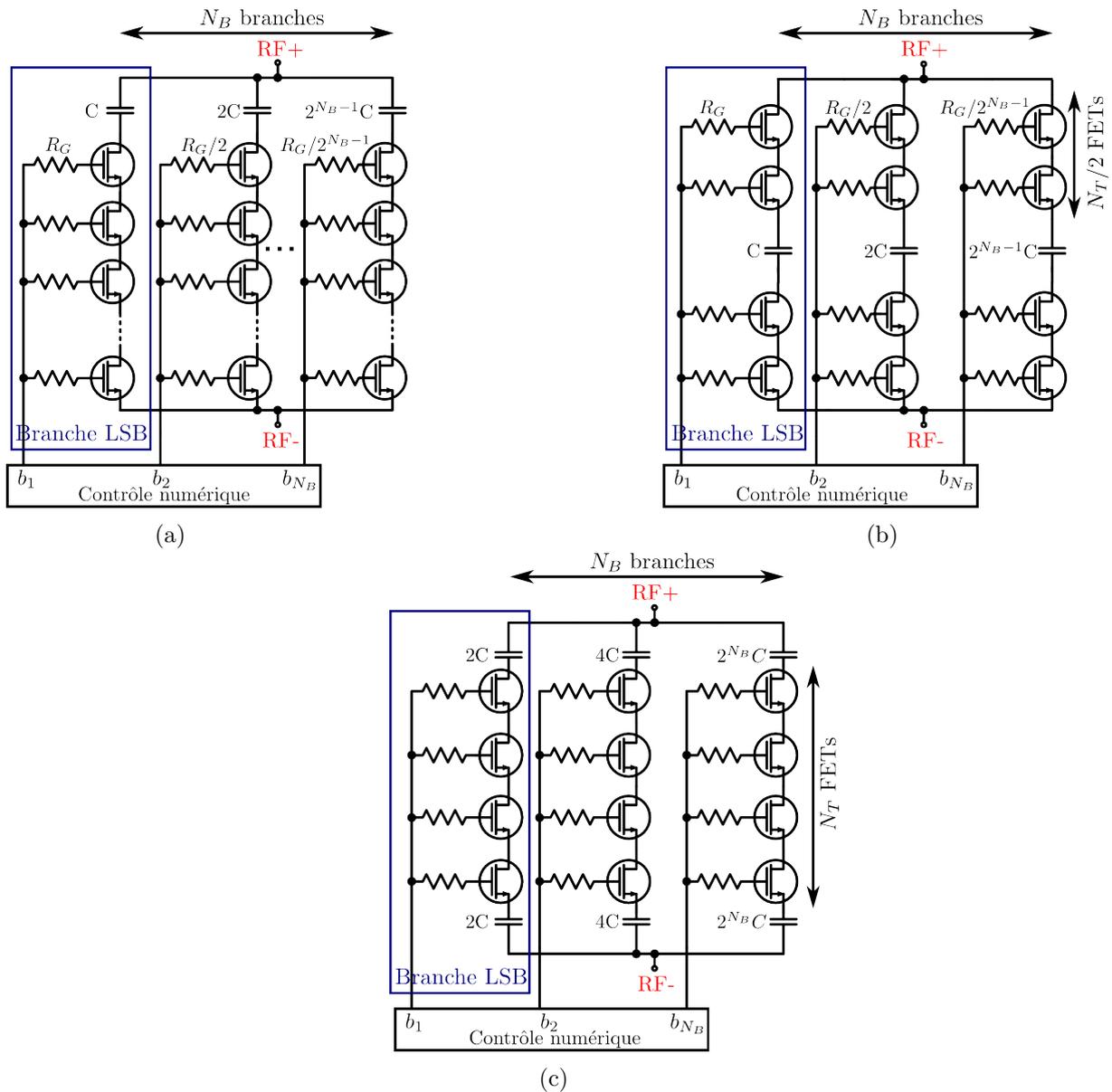


FIGURE 2.11: Schémas simplifiés en CMOS SOI d'un condensateur variable en configuration (a) TC, (b) TCT, (c) CTC.

L'architecture TC n'est pas symétrique. Selon la borne (du condensateur ou de l'interrupteur) connectée à la masse, le condensateur variable ne présente pas le même facteur de qualité. Ceci est dû aux fuites RF (à travers les résistances de polarisation) qui sont plus ou moins élevées selon que le signal RF est injecté par la borne du condensateur ou la borne de l'interrupteur.

L'architecture TCT peut conduire à une dégradation du facteur de qualité. En effet, l'interrupteur étant composé de deux blocs, les grilles sont connectées entre elles via un réseau résistif plus ou moins complexe. Or, les pertes d'un des blocs sont équivalentes à une résistance placée en parallèle du condensateur. Généralement, le condensateur possède le meilleur facteur de qualité de la branche, mais est fortement pénalisé par cette résistance parallèle équivalente. Cette dégradation du facteur de qualité se répercute sur toute l'architecture.

L'architecture CTC n'a pas de point d'accès DC (nécessaire à la polarisation des différents nœuds). L'ajout d'un réseau résistif pour amener une polarisation est nécessaire, ce qui entraîne une augmentation de la surface occupée et une réduction du facteur de qualité. En contrepartie, les potentiels DC étant flottants, le concepteur a davantage de liberté pour le choix des niveaux de polarisation [21, 45].

Pour la configuration CTC, sur une branche, il faut deux condensateurs $2C$ pour que la capacité série équivalente de la branche soit C , ce qui occupe quatre fois la surface d'un seul condensateur C .

2.2.5 Association parallèle des branches du condensateur variable

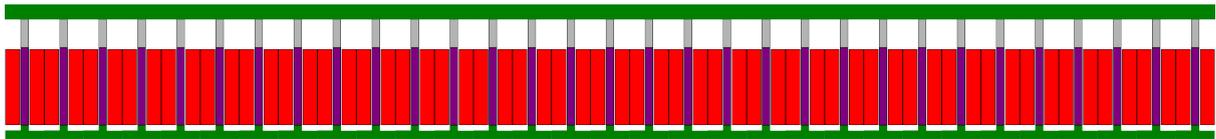


FIGURE 2.12: Association de 31 branches identiques pour $N_B = 5$.

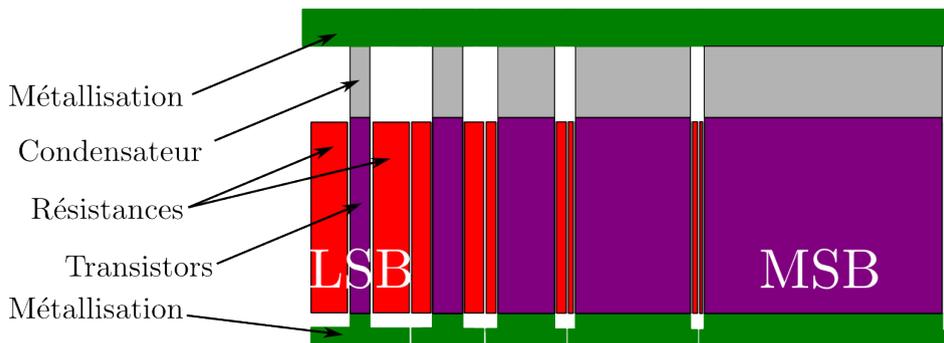


FIGURE 2.13: Association de 5 branches différentes pour $N_B = 5$.

Le choix qui est posé est le suivant :

- utiliser la branche 1 (LSB) comme cellule unitaire et la dupliquer autant de fois que nécessaire pour la réalisation des autres branches ; par exemple, 2 fois pour la deuxième branche, et 16 fois pour la cinquième branche d'un condensateur variable 5 bits (figure 2.12) ;
- utiliser la branche LSB une seule fois, chaque branche étant spécifique et conçue sans réutiliser une autre branche (figure 2.13).

L'intérêt de la première méthode (figure 2.12) est évident : une seule cellule étant à développer, il en résulte un gain de temps de conception. Cependant, l'inconvénient provient de ce que la surface occupée par les résistances est multipliée par le nombre de cellules LSB. En comparaison, la surface des résistances des branches d'indice plus grand aurait été moindre puisque la valeur des résistances est divisée par 2 entre la branche n et la branche $n + 1$. De plus, du point de vue électrique, on répète 2^{n-1} fois le réseau de résistances uniquement pour la branche n sans que les nœuds homologues soient connectés.

Outre un temps de conception plus élevé pour la deuxième méthode (figure 2.13), il faut également choisir le moyen d'évolution du condensateur C_n . Généralement, on donne au condensateur C_1 un facteur de forme proche d'un carré, ce qui permet d'être dans la validité du modèle de simulation fourni par le fondeur. Pour C_n , on peut soit répéter le condensateur C_1 car on souhaite conserver le bénéfice de son facteur de forme optimal, soit choisir d'adapter la surface en étendant un condensateur unique. Dans ce dernier cas, on risque de s'éloigner du domaine de validité du modèle de simulation mais aussi de s'éloigner davantage d'une capacité idéale.

2.2.6 Polarisation des grilles

Il existe plusieurs façons de connecter les résistances de grilles. Rappelons que le but est d'appliquer un potentiel DC aux transistors tout en minimisant les pertes. Dans tous les cas, il est évident que disposer une résistance sur chaque grille améliore l'isolation. Pour améliorer le réseau, au lieu de connecter directement ces grilles à la source DC, on peut :

- soit intercaler une résistance unique dite commune, R_{Gcom} ;
- soit intercaler une résistance commune R_{Gcom1} sur un couple de deux interrupteurs, puis une résistance R_{Gcom2} sur un duo de couples, etc... On forme donc un arbre de résistances de grilles comprenant un nombre d'étages égal à $N_{étages} = 1 + \log_2(N_T)$, avec $N_{étages} \in \mathbb{N}$ si N_T est pair multiple de 2. Par exemple, pour $N_T = 8$, $N_{étages} = 4$.

La figure 2.14 illustre les différentes stratégies de polarisation des grilles pour un empilement de quatre FET.

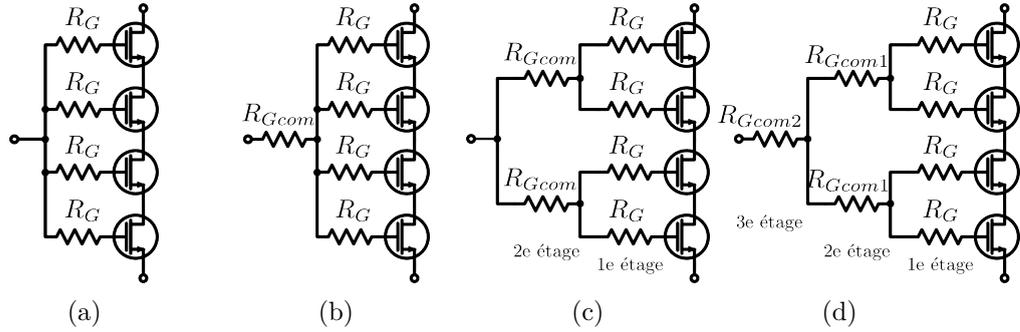


FIGURE 2.14: Stratégies de connexion des grilles.

Citons la configuration particulière de l’architecture CTC dans [21, 22], où les drains et sources des transistors sont polarisés de manière différente : une résistance par drain ou par source amène le potentiel DC. Cette configuration est illustrée par la figure 2.15.

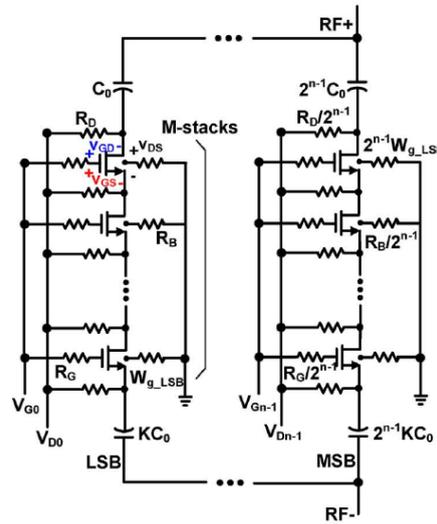


FIGURE 2.15: Polarisation de grille possible pour l’architecture CTC [21, 22].

2.3 Dimensionnement

2.3.1 Largeur de grille des FET de l’interrupteur

Le facteur de qualité d’une branche constituée d’un condensateur de capacité C et de N_T transistors empilés s’exprime par (2.17).

$$Q_{ON} = \frac{1}{(N_T R_{ON(u)} + R_C) C \omega} \tag{2.17}$$

où $R_{ON(u)}$ est la résistance série d’un seul FET à l’état ON, et R_C la résistance série parasite du condensateur exprimée par (2.18).

$$R_C = \frac{1}{Q_C C \omega} \quad (2.18)$$

À partir de (2.18) et de (2.17), il vient que :

$$\frac{1}{Q_{ON}} - \frac{1}{Q_C} = N_T R_{ON(u)} C \omega_0 \quad (2.19)$$

On introduit le terme $R_{on.w}$ (exprimé en $\Omega.m$) tel que :

$$R_{on.w} = R_{ON(u)} W_{G(u)} \quad (2.20)$$

où $R_{ON(u)}$ est la résistance série d'un FET unique de l'empilement, et $W_{G(u)}$ la largeur de grille de ce même FET. Tout comme le FOM , $R_{on.w}$ est un paramètre technologique (dépendant uniquement de la technologie).

Il s'ensuit que :

$$W_{G(u)} = \frac{N_T (R_{on.w}) C \omega_0}{1/Q_{ON} - 1/Q_C} \quad (2.21)$$

(2.21) permet de déterminer la largeur de grille des FET connaissant les paramètres technologiques pour obtenir Q_{ON} .

2.3.2 Excursion capacitive

Le rapport d'excursion capacitive TR_C du condensateur variable est défini comme le rapport de sa capacité maximale par sa capacité minimale :

$$TR_C = \frac{C_{max}}{C_{min}} \quad (2.22)$$

En utilisant (2.6) qui exprime C_{max} et (2.9) qui donne C_{min} dans (2.22), on montre que :

$$TR_C = \frac{C_1}{C_{1'}} = \frac{C_n}{C_{n'}} \quad (2.23)$$

Puis, en reportant (2.8) qui donne la capacité de la branche n à l'état OFF dans (2.22), le rapport d'excursion capacitive devient tel que défini par (2.24).

$$TR_C = 1 + \frac{C_1}{C_{OFF1}} = 1 + \frac{C_n}{C_{OFFn}} \quad (2.24)$$

Le rapport d'excursion capacitive peut donc être calculé avec les capacités du condensateur et de l'interrupteur à l'état OFF.

2.3.3 Compromis entre TR_C et le facteur de qualité $Q_{C_{max}}$

D'après (2.13), qui donne la résistance série totale d'un condensateur variable, et en tenant compte du facteur de qualité de chaque branche, l'association en parallèle des N_B branches à l'état ON conduit à une résistance série totale telle que :

$$\frac{1}{R_{ON(tot)}} = \sum_{n=1}^{N_B} \frac{1}{R_{ON(n)}} \quad (2.25)$$

soit

$$R_{ON(tot)} = R_{ON1} \frac{1-q}{1-q^{N_B}} \quad (q \neq 1) \quad (2.26)$$

où q est la raison de la suite géométrique caractérisant le dimensionnement des branches du condensateur variable, et R_{ON1} la résistance série à l'état ON de la branche 1.

Le facteur de qualité lorsque $C_{TC} = C_{max}$ est appelé $Q_{C_{max}}$, C_{max} étant la somme des capacités C_n en parallèle et pouvant s'exprimer par (2.6). Avec (2.6) et (2.26), l'expression de $Q_{C_{max}}$ s'écrit donc :

$$Q_{C_{max}} = \frac{1}{R_{ON(tot)} C_{max} \omega} = \frac{1}{R_{ON1} C_1 \omega} = \frac{1}{R_{ONn} C_n \omega} \quad (2.27)$$

En la combinant avec (2.24), on peut exprimer $Q_{C_{max}}$ en fonction du FOM de la technologie, du rapport d'excursion capacitive TR_C et de la fréquence de fonctionnement $\omega = 2\pi f$ [46] :

$$Q_{C_{max}} = \frac{1}{R_{ONn} C_{OFFn} (TR_C - 1) \omega} = \frac{1}{FOM (TR_C - 1) \omega} \quad (2.28)$$

Cette relation fondamentale montre que pour une technologie donnée (donc un FOM donné), le rapport d'excursion capacitive est fonction du FOM , de la fréquence de fonctionnement, et du facteur de qualité associé à la capacité maximale. Augmenter TR_C se fera donc au détriment de $Q_{C_{max}}$, et vice-versa. Ce compromis est l'un des principaux facteurs pour le dimensionnement du condensateur variable. La figure 2.16 illustre ce compromis.

Une autre observation tirée de (2.28) est que le facteur de qualité ne dépend pas du nombre de branches N_B . On peut donc choisir le nombre d'états (2^{N_B}) sans que ce dernier n'ait d'influence sur le facteur de qualité.

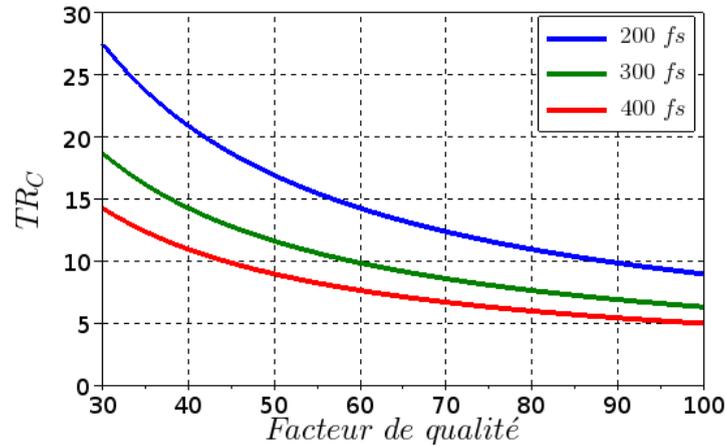


FIGURE 2.16: Compromis entre TR_C et Q_{Cmax} à 1 GHz pour plusieurs valeurs du FOM .

2.3.4 Compromis entre résistance de grille et temps de commutation

Le temps de commutation est défini comme la différence temporelle entre l'instant auquel la commande est envoyée et l'instant auquel 90 % de la différence (en valeur absolue) entre valeurs initiale et finale de la capacité est atteinte. L'évolution de la capacité en fonction du temps lors d'une commutation peut être simulée à l'aide d'une simulation d'enveloppe.

Le temps de commutation du condensateur variable est fonction des résistances du réseau de polarisation des grilles. En conséquence, ces résistances font partie des éléments à considérer pour le dimensionnement du condensateur variable lorsque le temps de commutation est spécifié. Les figure 2.17a et figure 2.17b illustrent l'évolution de la capacité et du facteur de qualité d'une branche de condensateur variable (architecture TC avec RF- à la masse) en fonction du temps pour plusieurs valeurs de R_G . Ces valeurs de R_G varient de 50 k Ω à 500 k Ω . L'instant initial correspond à la commande de commutation. Le facteur de qualité pour la montée converge vers la même valeur à l'état ON que celle de la figure 2.17a (la figure 2.17b ne montre pas cette valeur finale du facteur de qualité). La configuration des résistances est celle de la figure 2.14d, où les valeurs des résistances de grille communes sont fixées à 100 k Ω , et où R_G est la résistance directement associée à la grille de chaque FET (comme illustré par la figure 2.14d).

On se propose maintenant de comparer le temps de commutation d'une branche de condensateur variable en fonction :

- de l'architecture étudiée : TC avec RF- à la masse, TC avec RF+ à la masse, TCT et CTC (selon les figure 2.10a, figure 2.10b, figure 2.10c) ;
- de la configuration du réseau de polarisation (selon les figure 2.14a, figure 2.14b, figure 2.14c et figure 2.14d).

Les quatre architectures ont été simulées et il ressort qu'elles ont les mêmes temps de descente et de montée. Les figure 2.18a et figure 2.18b montrent respectivement les temps de descente

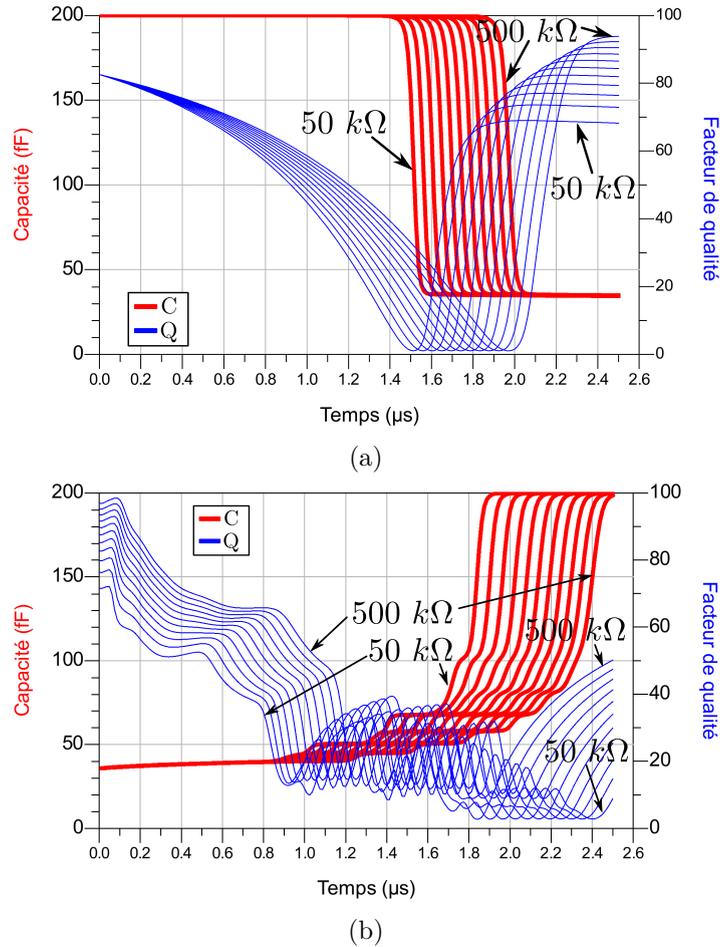


FIGURE 2.17: Simulation de l'évolution temporelle de la capacité et du facteur de qualité (a) pour une commande ON → OFF (b) pour une commande OFF → ON.

et de montée d'une branche de condensateur variable en fonction de la résistance R_G associée à chaque interrupteur de l'empilement (en abscisses) et des résistances communes R_{Gcom} (en paramètres). Chaque graphique représente une architecture (TC avec RF- à la masse, TC avec RF+ à la masse, TCT ou CTC), et chaque courbe est associée à une configuration particulière des résistances de grille. On aura en effet noté sur la figure 2.14 que certaines configurations sont un cas particulier d'une autre :

- (a) est une simplification de (b) ou de (c) où R_{Gcom} est nulle ;
- (b) est une simplification de (d) où R_{Gcom1} (2^e étage) est nulle.

Par exemple, la configuration sans résistances communes (associée à la figure 2.14a) correspond à la situation où $R_{Gcom1} = R_{Gcom2} = R_{Gcom3} = 0 \Omega$.

Pour les quatre configurations testées (TC avec RF- à la masse, TC avec RF+ à la masse, TCT et CTC), les valeurs suivantes sont utilisées : $N_T = 8$, $C = 200 \text{ fF}$ (condensateur ayant un facteur de qualité de 150 à 1 GHz), $C_{OFF} = 300 \text{ fF}$ ($W_{G(u)} = 1100 \mu\text{m}$), $R_{DS} = 100 \text{ k}\Omega$.

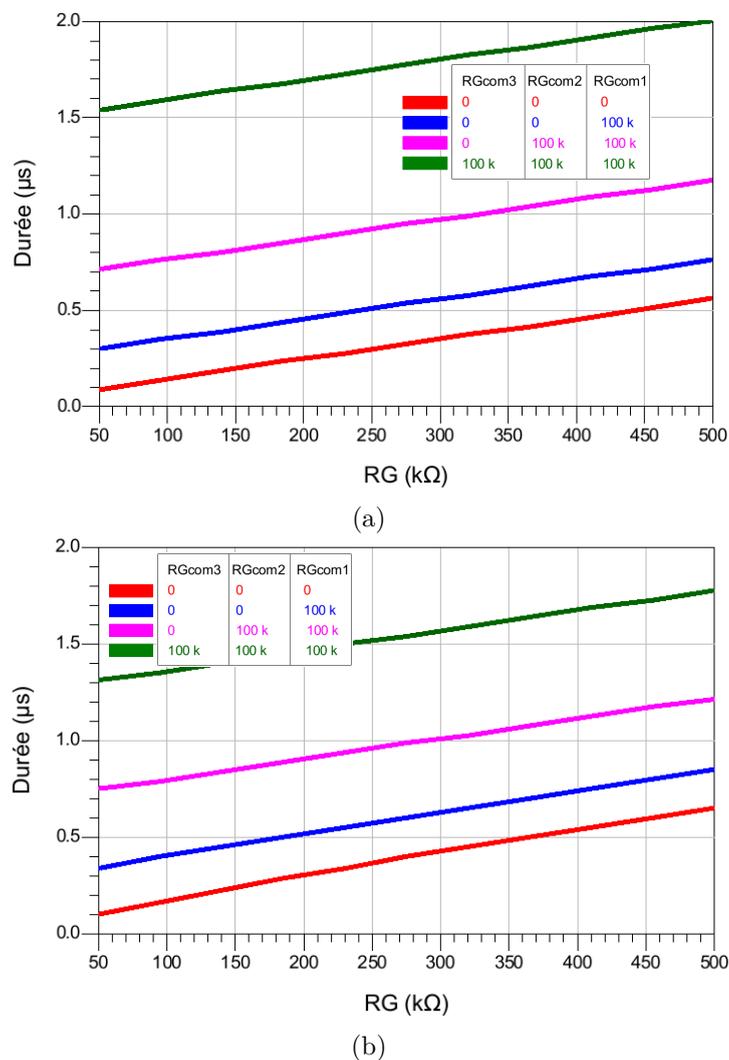


FIGURE 2.18: Simulation, en fonction des résistances de grille, des temps (a) de descente (identiques pour les différentes architectures), (b) de montée (identiques pour les différentes architectures).

Le compromis qui se dégage ici et dont il faut tenir compte pour le dimensionnement d'un condensateur variable est la nécessité d'obtenir un temps de commutation faible couplée à la nécessité d'avoir aussi un facteur de qualité de valeur élevée. La première nécessité demande des résistances de grille de faibles valeurs, tandis que la seconde nécessité demande des résistances de grille de fortes valeurs.

2.4 Facteur de qualité

Dans cette partie, le calcul du facteur de qualité en fonction de l'architecture considérée est développé.

2.4.1 Facteur de qualité à l'état OFF

Les résistances de polarisation, les interrupteurs et les condensateurs introduisant des pertes à l'état OFF, il est nécessaire de connaître l'impact respectif de chacun de ces composants afin de maximiser le facteur de qualité global du condensateur variable.

Le réseau d'une branche à l'état OFF peut être simplifié afin de calculer le facteur de qualité. Dans un premier temps, on étudie un interrupteur unitaire à l'état OFF, puis on s'intéresse au comportement d'un empilement d'interrupteurs. Enfin, on s'intéresse aux différentes configurations [47].

Le calcul analytique du facteur de qualité permet de pré-dimensionner le condensateur variable avant d'utiliser la simulation électrique pour l'optimisation des performances.

Pour cette étude, on s'appuie sur la figure 2.14. La procédure utilisée est résumée par la figure 2.19, où $[ABCD_1]$ est la matrice représentant un interrupteur à l'état OFF.

La première étape concerne la caractérisation d'un quadripôle élémentaire. Puis, en fonction de la configuration des résistances (nombre d'étages), on calcule un quadripôle équivalent représentant le condensateur variable complet, ou on calcule un quadripôle équivalent représentant deux quadripôles associé à une résistance commune, et ainsi de suite. Lorsqu'il ne reste plus qu'un quadripôle équivalent, la procédure est terminée.

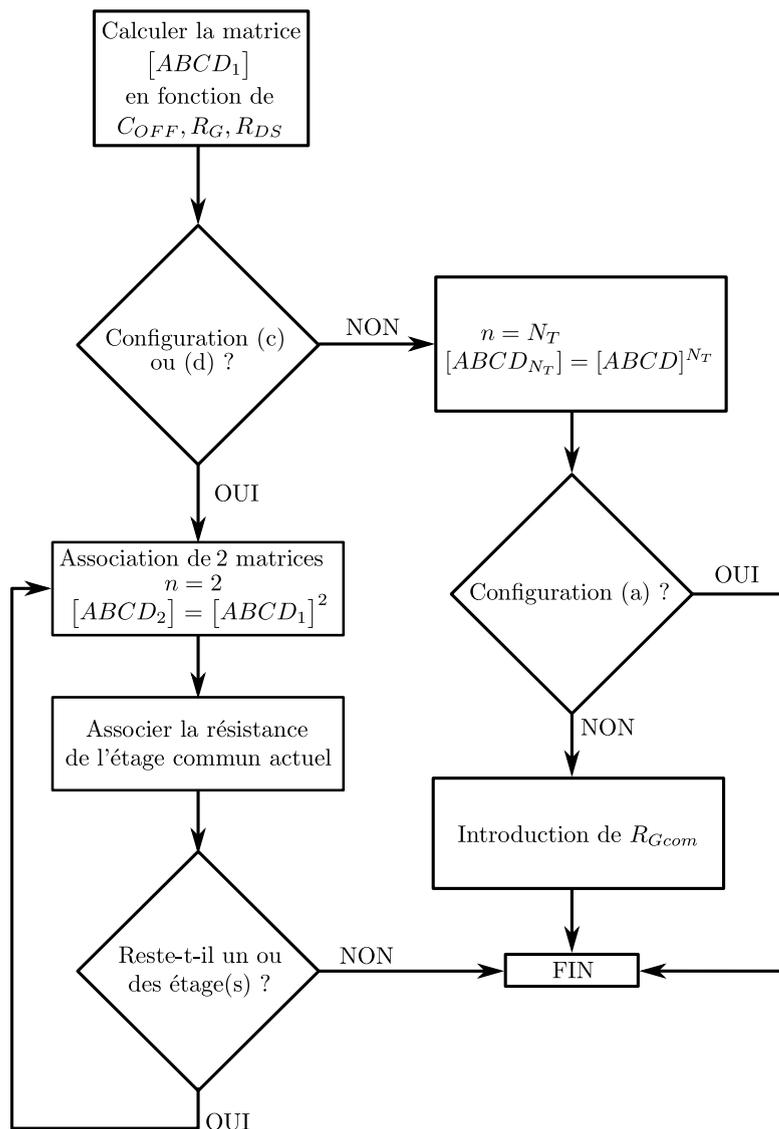


FIGURE 2.19: Algorithme de calcul du quadripôle équivalent.

2.4.1.1 Calcul du quadripôle équivalent

2.4.1.1.a Transformation d'un empilement d'interrupteurs en un interrupteur équivalent unique

Le modèle de l'interrupteur considéré tient compte des capacités C_{OFF} et des résistances R_G et R_{DS} . Le quadripôle équivalent est illustré sur la figure 2.20, les impédances étant données par (2.29).

$$\begin{cases} Z_1 = \frac{1}{j2C_{OFF}\omega} \\ Z_2 = R_G \\ Z_3 = R_{DS} \end{cases} \quad (2.29)$$

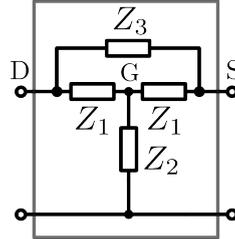


FIGURE 2.20: Modèle de l'interrupteur.

À partir de ce modèle, la matrice ABCD peut s'exprimer par (2.30). Le détail des calculs est donné dans l'annexe D.

$$[ABCD_1] = \begin{bmatrix} a_1 & b_1 \\ c_1 & d_1 \end{bmatrix} = \begin{bmatrix} \frac{Z_1^2 + 2Z_1Z_2 + Z_1Z_3 + Z_2Z_3}{\Delta'_Z} & \frac{Z_1(Z_1 + 2Z_2)Z_3}{\Delta'_Z} \\ \frac{2Z_1 + Z_3}{\Delta'_Z} & \frac{Z_1^2 + 2Z_1Z_2 + Z_1Z_3 + Z_2Z_3}{\Delta'_Z} \end{bmatrix} \quad (2.30)$$

avec

$$\Delta'_Z = Z_1^2 + 2Z_1Z_2 + Z_2Z_3 \quad (2.31)$$

Le quadripôle étant symétrique, il peut être transformé en un réseau en T équivalent (figure 2.21) à l'aide de la méthode indiquée dans l'annexe D (ou avec le théorème de Kennelly, comme le montre l'annexe E).

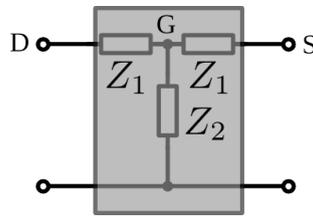


FIGURE 2.21: Modèle équivalent en T de l'interrupteur.

Selon l'architecture (figure 2.14), on associe N_T quadripôles en série. Le but est de transformer une association de quadripôles en cascade en un quadripôle unique équivalent (figure 2.22).

$$\begin{cases} Z_1 = \frac{1}{j2C_{OFF}\omega} \\ Z_2 = R_G \end{cases} \quad (2.32)$$

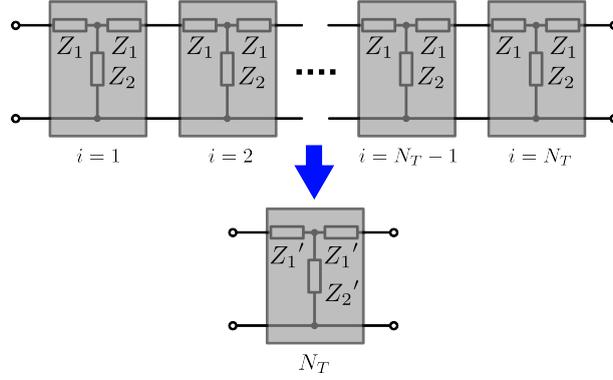


FIGURE 2.22: Passage d'une cascade de quadripôles à un quadripôle unique équivalent.

Les paramètres ABCD liés à la figure 2.21 sont donnés par (2.33).

$$[ABCD_1] = \begin{bmatrix} a_1 & b_1 \\ c_1 & d_1 \end{bmatrix} = \begin{bmatrix} 1 + \frac{Z_1}{Z_2} & Z_1 \left(2 + \frac{Z_1}{Z_2}\right) \\ \frac{1}{Z_2} & 1 + \frac{Z_1}{Z_2} \end{bmatrix} \quad (2.33)$$

(2.33) est la matrice de référence pour un interrupteur unitaire et est utilisée pour les termes des rangs suivants ($n > 1$) donnés par (2.34).

$$[ABCD_n] = [ABCD_1]^n \quad (2.34)$$

Cette matrice peut être exprimée par (2.35) [48, 49]. Une alternative à (2.35) pour exprimer la matrice équivalente est donnée dans l'annexe C par (C.23).

$$[ABCD_n] = \begin{bmatrix} a_n & b_n \\ c_n & a_n \end{bmatrix} = \begin{bmatrix} \cosh(nx) & Z_i \sinh(nx) \\ \frac{\sinh(nx)}{Z_i} & \cosh(nx) \end{bmatrix} \quad (2.35)$$

où Z_i et x sont respectivement l'impédance itérative [48, 50, 51] du réseau (figure 2.21) et une quantité complexe. Les deux quantités sont indépendantes de n et sont définies par (2.36) :

$$\begin{cases} x = \operatorname{arccosh} \left(1 + \frac{Z_1}{Z_2} \right) \\ Z_i = Z_1 \frac{\left(2 + \frac{Z_1}{Z_2} \right)}{\sinh(x)} \end{cases} \quad (2.36)$$

On peut alors déterminer l'impédance équivalente Z_2' ainsi que Z_1' :

$$\begin{cases} Z_2'_{(n)} = 1/c_n \\ Z_1'_{(n)} = Z_2'_{(n)}(a_n - 1) \end{cases} \quad (2.37)$$

où a_n et c_n sont définis avec (2.35).

Comme l'indique la figure 2.19, la matrice est définie pour la configuration de la figure 2.14a en utilisant $n = N_T$. Pour la configuration de la figure 2.14b, en utilisant aussi $n = N_T$, il reste à ajouter la résistance commune de grille pour que la matrice soit également définie. En revanche, pour les configurations de la figure 2.14c et de la figure 2.14d, la résistance commune R_{Gcom} est à considérer, comme décrit ci-après.

2.4.1.1.b Résistance commune de grilles

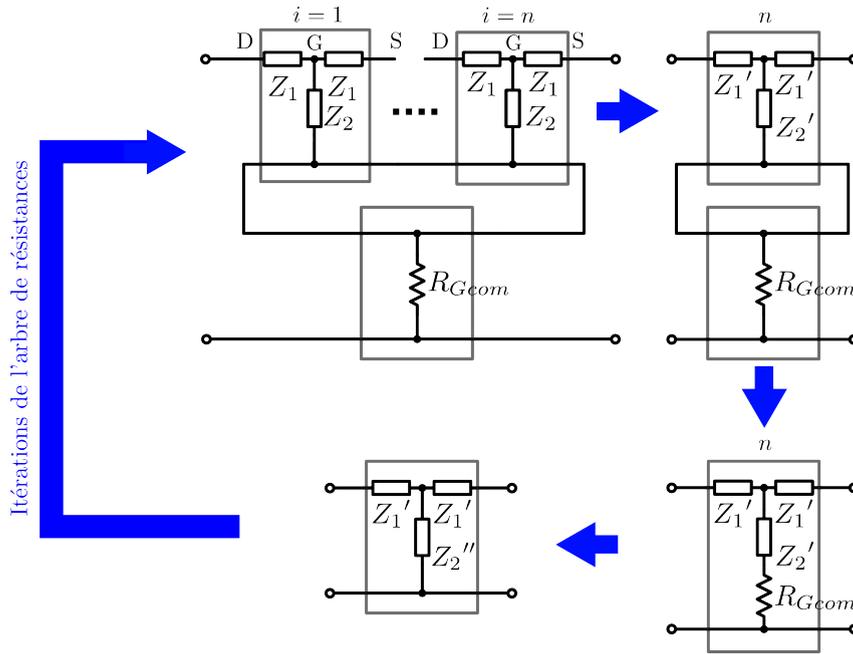


FIGURE 2.23: Simplification d'un empilement de n interrupteurs en un interrupteur équivalent unique avec prise en compte de la résistance commune de grilles R_{Gcom} .

Le regroupement de plusieurs quadripôles en cascade en un seul et l'ajout de la résistance de grille commune associée à l'indice de l'itération sont décrits sur la figure 2.23. La résistance R_{Gcom} se place en série avec l'impédance Z_2' pour former l'impédance Z_2'' :

$$Z_{2(n)}'' = Z_{2(n)}' + R_{Gcom} \quad (2.38)$$

On peut alors exprimer les termes a_n , b_n et c_n pour le quadripôle prenant en compte la résistance R_{Gcom} , à partir de la matrice de référence (2.33). Dans ce cas, la matrice devient :

$$[ABCD_n] = \begin{bmatrix} a_n & b_n \\ c_n & a_n \end{bmatrix} = \begin{bmatrix} 1 + \frac{Z_1'}{Z_2''} & Z_1 \left(2 + \frac{Z_1'}{Z_2''} \right) \\ \frac{1}{Z_2''} & 1 + \frac{Z_1'}{Z_2''} \end{bmatrix} \quad (2.39)$$

À ce stade, la configuration de la figure 2.14b avec $n = N_T$ est complètement décrite car elle ne comporte qu'une seule résistance commune. Pour la configuration de la figure 2.14d, la matrice résultante est à associer autant de fois qu'il reste d'étages de résistances communes (soit $\log_2(N_T)$ fois) avec, à chaque itération, $n = 2$.

Pour résumer :

- pour la figure 2.14a, l'itération i se fait une seule fois avec $R_{Gcom} = 0 \Omega$;
- pour la figure 2.14b, l'itération i se fait une seule fois avec $R_{Gcom} \neq 0 \Omega$;
- pour la figure 2.14c, l'itération i se fait $\log_2(N_T)$ fois avec $R_{Gcom}(i = \log_2(N_T)) = 0 \Omega$;
- pour la figure 2.14d, l'itération i se fait $\log_2(N_T)$ fois avec $R_{Gcom}(i = \log_2(N_T)) \neq 0 \Omega$.

2.4.1.2 Impédance équivalente

Les réseaux des différentes configurations d'interrupteurs peuvent être représentés par un réseau en T caractérisé par une matrice formée des paramètres a_n , b_n et c_n .

2.4.1.2.a Impédance sans résistance commune de grilles

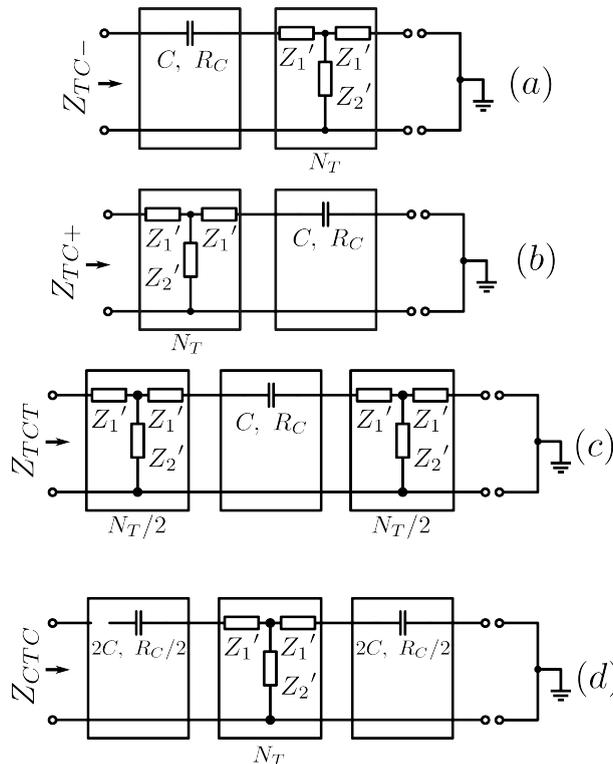


FIGURE 2.24: Modèles équivalents pour : architecture TC avec (a) RF- à la masse, (b) RF+ à la masse, (c) architecture TCT, (d) architecture CTC.

La figure 2.24 illustre la mise en cascade des quadripôles pour les quatre configurations considérées : l'architecture TC avec RF- à la masse ou avec RF+ à la masse, l'architecture TCT, et

l'architecture CTC, auxquelles correspondent respectivement les impédances équivalentes Z_{TC-} , Z_{TC+} , Z_{TCT} et Z_{CTC} .

En utilisant la figure 2.24 et (2.37), les impédances équivalentes pour les quatre configurations sont données par (2.40), (2.41), (2.42) et (2.43). Ces équations ne sont valables que lorsqu'il n'y a pas de résistance commune de grilles. En fonction de l'architecture, $n = N_T$ (pour les architectures TC et CTC) ou $n = N_T/2$ (pour l'architecture TCT), quand N_T est pair. Les détails des calculs sont donnés dans l'annexe F.

$$Z_{TC+} = \frac{Z_C a_n + \frac{1}{c_n} (a_n^2 - 1)}{Z_C c_n + a_n} \Big|_{n=N_T} \quad (2.40)$$

$$Z_{TC-} = \left(1 + \frac{Z_C}{Z_i} \tanh(nx) \right) Z_{TC+} \Big|_{n=N_T} \quad (2.41)$$

$$Z_{TCT} = \frac{a_n Z_C c_n + 2(a_n - 1/a_n)}{c_n Z_C c_n + 2a_n - 1/a_n} \Big|_{n=N_T/2} \quad (2.42)$$

$$Z_{CTC} = \frac{Z_C}{2} + \frac{a_n - 1}{c_n} + \frac{Z_C/2 + \frac{a_n - 1}{c_n}}{c_n \left(\frac{a_n}{c_n} + \frac{Z_C}{2} \right)} \Big|_{n=N_T} \quad (2.43)$$

où Z_C est l'impédance du condensateur C . Les facteurs de qualité sont calculés par $|\text{Im}(Z)|/\text{Re}(Z)$, où Z est l'impédance équivalente considérée ((2.40), (2.41), (2.42), (2.43)).

2.4.1.2.b Impédance avec résistance commune de grilles

$$Z_{TC+} = Z_1' + \frac{(Z_1' + Z_C) Z_2''}{Z_1' + Z_C + Z_2''} \Big|_{n=N_T} \quad (2.44)$$

$$Z_{TC-} = Z_C + Z_1' + \frac{Z_1' Z_2''}{Z_1' + Z_2''} \Big|_{n=N_T} \quad (2.45)$$

$$Z_{TCT} = Z_1' + \frac{\left(Z_C + 2Z_1' + \frac{Z_1' Z_2''}{Z_1' + Z_2''} \right) Z_2''}{Z_C + 2Z_1' + \frac{Z_1' Z_2''}{Z_1' + Z_2''} + Z_2''} \Big|_{n=N_T/2} \quad (2.46)$$

$$Z_{CTC} = Z_1' + Z_C + \frac{(Z_1' + Z_C) Z_2''}{Z_1' + Z_C + Z_2''} \Big|_{n=N_T} \quad (2.47)$$

2.4.1.3 Validation du calcul

Afin de valider les calculs précédents, des simulations électriques ont été réalisées. La figure 2.25 compare le facteur de qualité d'une branche à l'état OFF pour les trois architectures. La structure de polarisation utilisée est celle de la figure 2.14d. La combinaison de valeurs suivante est utilisée : $N_T = 8$, $C = 200 \text{ fF}$ (avec un facteur de qualité de 150 à 1 GHz), $C_{OFF} = 300 \text{ fF}$,

$R_G = 500 \text{ k}\Omega$, $R_{Gcom1} = R_{Gcom2} = R_{Gcom3} = 100 \text{ k}\Omega$. Pour la comparaison, un modèle électrique du FET en technologie CMOS SOI 130 nm et présentant la même capacité C_{OFF} ($W_{G(u)} = 1100 \text{ }\mu\text{m}$) est utilisé.

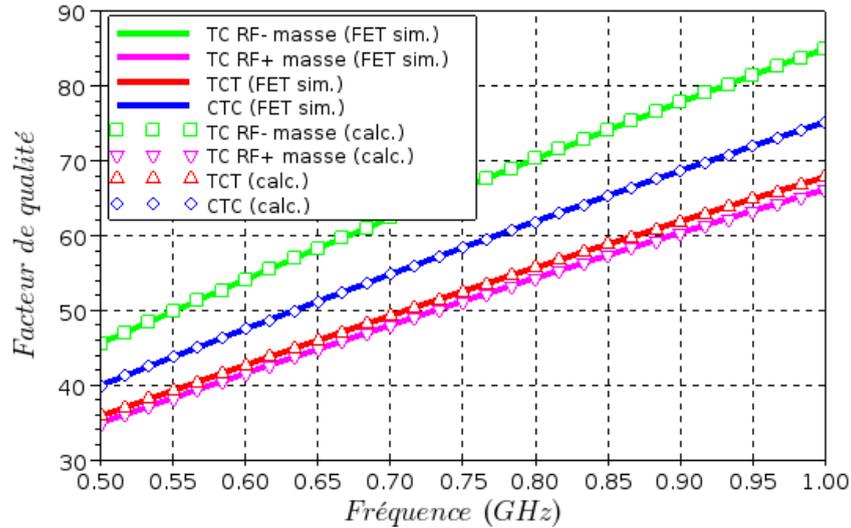


FIGURE 2.25: Comparaison entre simulation électrique et calcul du facteur de qualité à l'état OFF pour les différentes configurations.

Les calculs et les simulations électriques sont comparés sur la figure 2.25. Cette figure montre que l'architecture TC avec RF- à la masse présente le facteur de qualité à l'état OFF le plus élevé. Les calculs développés sont validés par l'accord constaté avec la simulation. Le modèle analytique va donc pouvoir être utilisé par la suite pour pré-dimensionner le condensateur variable.

2.4.2 Expression analytique du facteur de qualité global

Cette partie s'attache à établir une expression analytique du facteur de qualité d'un condensateur variable de N_B branches. L'architecture considérée est de type « TC avec RF- à la masse ». Le calcul prend en compte les résistances de grille R_G et R_{DS} , la capacité C_{OFF} , mais ignore l'impédance parasite liée au substrat [52].

La figure 2.26 montre le schéma équivalent de la branche associé aux états ON et OFF. Alors que $C_{OFF(u)}$ (figure 2.2) représente la capacité d'un FET à l'état OFF, C_{OFF} représente la capacité parallèle équivalente de l'empilement de N_T FET. Cette capacité C_{OFF} et la résistance parallèle équivalente R_{OFF} sont transformées en capacité et résistance en série (respectivement $C_{OFF(s)}$ et $R_{OFF(s)}$). Pour l'état ON, $R_{ON(u)}$ correspond à la résistance série d'un FET et $N_T R_{ON(u)}$ à la résistance série de l'interrupteur.

Le facteur de qualité de la branche n peut être exprimé par :

$$Q_n = b_n Q_{ONn} + \bar{b}_n Q_{OFFn} \quad (2.48)$$

où Q_n et b_n sont respectivement le facteur de qualité et le bit de contrôle. À l'état ON, $b_n=1$ ($\bar{b}_n=0$), alors qu'à l'état OFF, $b_n=0$ ($\bar{b}_n=1$).

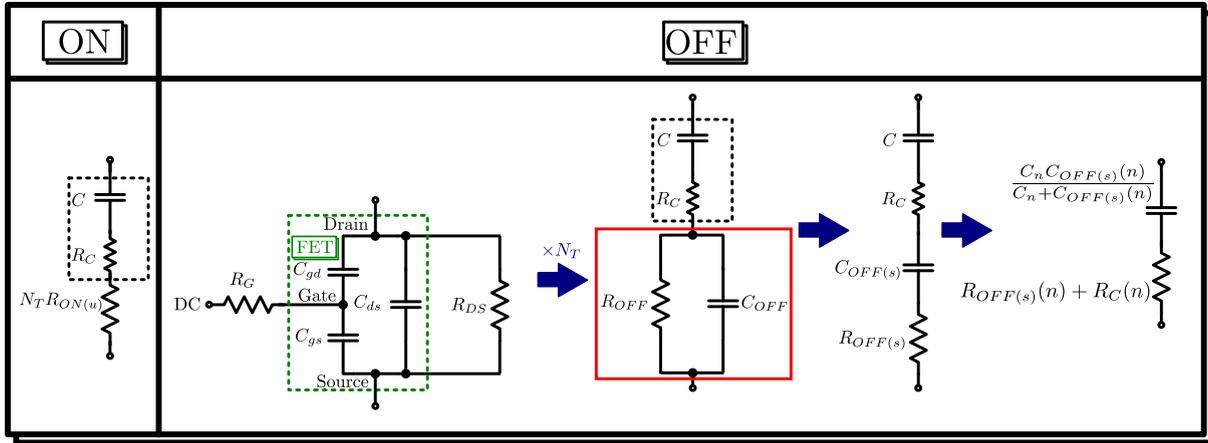


FIGURE 2.26: Modèle équivalent associé aux états ON et OFF d'une branche.

2.4.2.1 Facteur de qualité pour une branche à l'état ON

À partir de la figure 2.26, on montre aisément que :

$$Q_{ONn} = \frac{1}{(N_T R_{ON(u)n} + R_{Cn}) C_n \omega} \quad (2.49)$$

2.4.2.2 Facteur de qualité pour une branche à l'état OFF

À l'état OFF, le facteur de qualité de l'interrupteur est :

$$Q_{SW} = R_{OFF} C_{OFF} \omega \quad (2.50)$$

Les résistance et capacité équivalentes en série $R_{OFF(s)}$ et $C_{OFF(s)}$ s'expriment alors par :

$$\begin{cases} R_{OFF(s)} = \frac{R_{OFF}}{1 + Q_{SW}^2} \simeq \frac{R_{OFF}}{Q_{SW}^2} \\ C_{OFF(s)} = \frac{1 + Q_{SW}^2}{Q_{SW}^2} C_{OFF} \simeq C_{OFF} \end{cases} \quad (2.51)$$

Le facteur de qualité de la branche à l'état OFF devient alors :

$$Q_{OFF} = \frac{C + C_{OFF(s)}}{(R_C + R_{OFF(s)}) C C_{OFF(s)} \omega} \quad (2.52)$$

où R_C , est la résistance série du condensateur dont la capacité est C et le facteur de qualité, Q_C .

On montre que le facteur de qualité Q_{OFFn} de la branche à l'état OFF s'exprime par :

$$Q_{OFFn} = \frac{(R_{OFFn}\omega)^2(C_n + C_{OFFn})C_{OFFn} + 1}{C_n\omega[R_{OFFn} + R_{Cn}(1 + (R_{OFFn}C_{OFFn}\omega)^2)]} \quad (2.53)$$

Afin de montrer l'évolution de Q_{OFFn} en fonction de R_G et R_{DS} , on présente la figure 2.27, obtenue à partir de l'application numérique de (2.53). Le graphique est orienté de façon à saisir facilement la contribution de l'une ou l'autre résistance. Les valeurs utilisées sont : $N_T = 8$, $C_{OFF} = 300 \text{ fF}$, $C = 200 \text{ fF}$ avec un facteur de qualité de 150 à $f = 1 \text{ GHz}$. Les plages de R_G et R_{DS} sont respectivement $100 \text{ k}\Omega - 1 \text{ M}\Omega$ et $10 \text{ k}\Omega - 100 \text{ k}\Omega$. La surface tracée permet la sélection de R_G et R_{DS} selon le facteur de qualité à l'état OFF visé. On voit qu'augmenter R_G permet d'augmenter significativement le facteur de qualité, alors qu'augmenter R_{DS} se traduit par une faible augmentation.

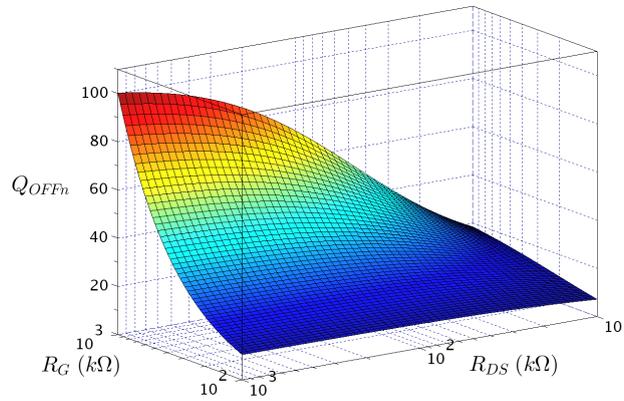


FIGURE 2.27: Facteur de qualité à l'état OFF en fonction de R_G et R_{DS} .

2.4.2.3 Facteur de qualité global

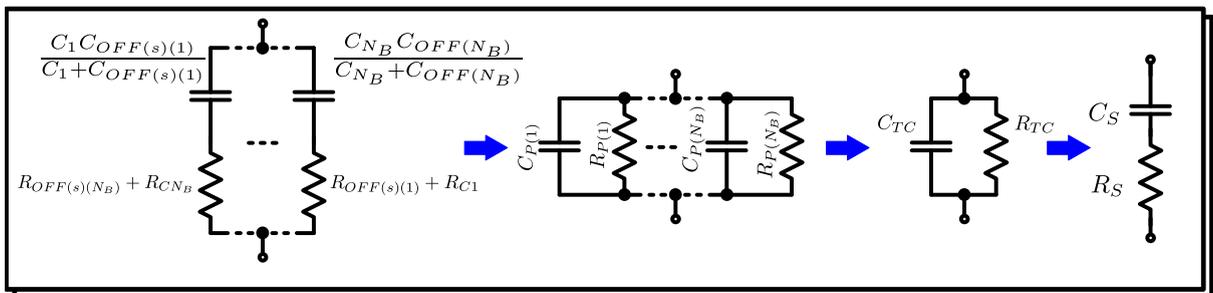


FIGURE 2.28: Transformation série/parallèle.

Les résistance et capacité parallèles équivalentes R_{Pn} et C_{Pn} de la figure 2.28 sont données par :

$$R_{Pn} = (1 + Q_n^2) \left[b_n(N_T R_{ON(u)n} + R_{Cn}) + \bar{b}_n \left(R_{Cn} + \frac{R_{OFFn}}{1 + (R_{OFFn}C_{OFFn}\omega)^2} \right) \right] \quad (2.54)$$

$$C_{Pn} = \frac{Q_n^2 C_n}{1 + Q_n^2} \left[b_n + \bar{b}_n \frac{(R_{OFFn} C_{OFFn} \omega)^2 + 1}{(R_{OFFn} \omega)^2 (C_n + C_{OFFn}) C_{OFFn} + 1} \right] \quad (2.55)$$

Le facteur de qualité global Q_{TC} s'exprime par :

$$Q_{TC} = R_{TC} C_{TC} \omega \quad (2.56)$$

où R_{TC} et C_{TC} sont les résistance et capacité parallèles équivalentes (figure 2.28), exprimées par (2.57).

$$C_{TC}(\text{état}) = \sum_{n=1}^N C_{Pn} \quad \frac{1}{R_{TC}(\text{état})} = \sum_{n=1}^N \frac{1}{R_{Pn}} \quad (2.57)$$

La simulation du rapport entre la résistance parallèle C_{Pn} et R_G/N_T montre que celui-ci tend vers 3 pour $N_T > 2$ (figure 2.29) [44].

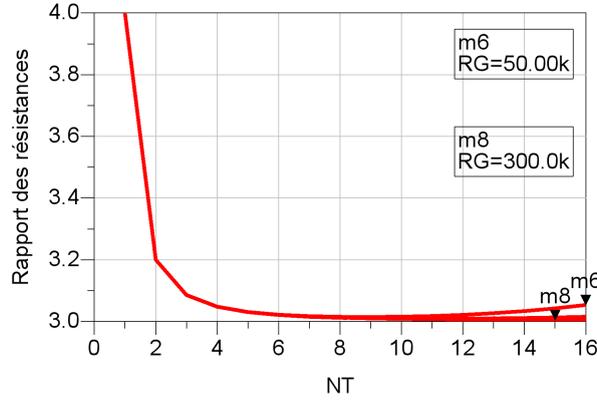


FIGURE 2.29: Calcul numérique pour $C_{OFF(u)} = 500 \text{ fF}$.

En prenant également en compte R_{DS} , on peut donc exprimer R_{OFFn} et C_{OFFn} de la manière indiquée par (2.58) et (2.59).

$$R_{OFFn} = \frac{1}{2^{n-1}} \left(\frac{3R_G}{N_T} \parallel N_T R_{DS} \right) = \frac{3R_G R_{DS}}{(2^{n-1})(3R_G/N_T + N_T R_{DS})} \quad (2.58)$$

$$C_{OFFn} = \frac{C_{OFF(u)n}}{N_T} \quad (2.59)$$

où $C_{OFF(u)}$ est la capacité unitaire d'un FET.

Ces transformations sont résumées sur la figure 2.30, où l'empilement des FET associés à leurs résistances a été simplifié en une association de capacité et résistances en parallèle.

Pour valider les calculs, on compare simulation et calcul pour deux fréquences différentes (figure 2.31). Les valeurs suivantes ont été considérées : $N_B = 5$ (correspondant à 32 états), $C = 160 \text{ fF}$ avec un facteur de qualité correspondant de 150 à 420 MHz, $N_T = 7$, $W_G = 400 \mu\text{m}$, $R_G = 650 \text{ k}\Omega$, $R_{DS} = 150 \text{ k}\Omega$. Le facteur de qualité correspondant à l'état ON est de 73 à

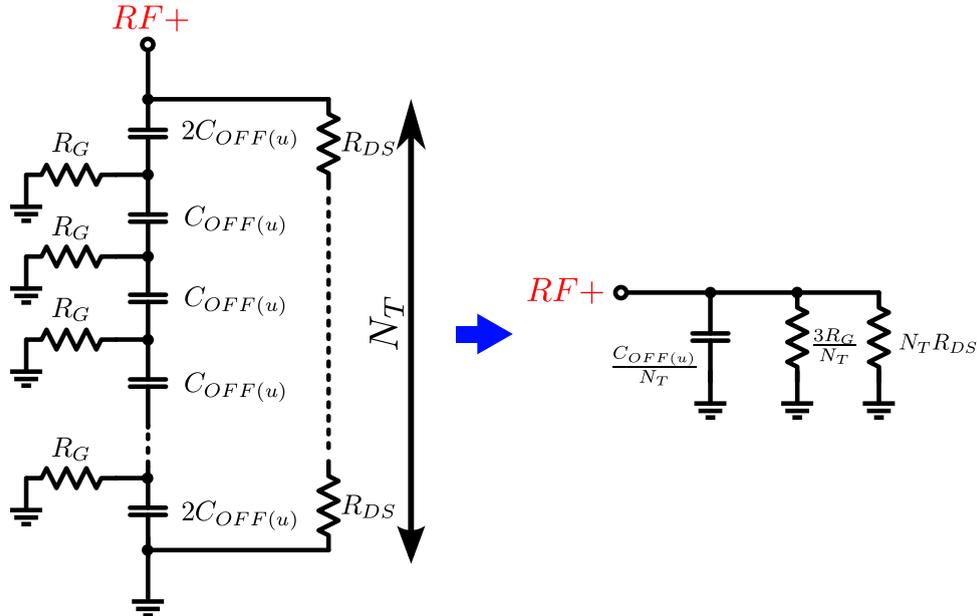


FIGURE 2.30: Schéma équivalent à l'état OFF.

420 MHz et le facteur de qualité à l'état OFF est de 48 à 790 MHz. Une très bonne similitude entre calcul et simulation est constatée pour les trois figures, ce qui valide les équations proposées.

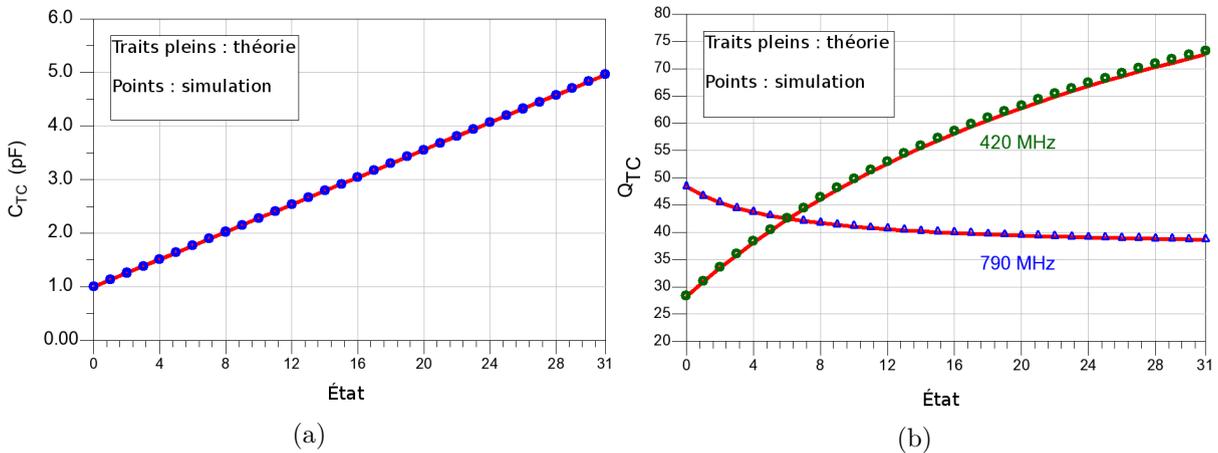


FIGURE 2.31: (a) Capacité C_{TC} (b) facteur de qualité Q_{TC} en fonction de l'état à 420 MHz et 790 MHz pour l'architecture « TC avec RF- à la masse ».

Nous nous intéressons maintenant au facteur de qualité d'un ensemble constitué du condensateur variable et d'un condensateur fixe. Lorsqu'on ajoute en parallèle du condensateur variable un condensateur de capacité C_0 et de résistance R_0 parallèle telle que son facteur de qualité égale $R_0 C_0 \omega$ (figure 2.32), les caractéristiques de l'ensemble peuvent s'exprimer par (2.60) et (2.61).

$$\begin{cases} C_{total} = C_{TC} + C_0 \\ R_{total} = \frac{1}{1/R_{TC} + 1/R_0} \end{cases} \quad (2.60)$$

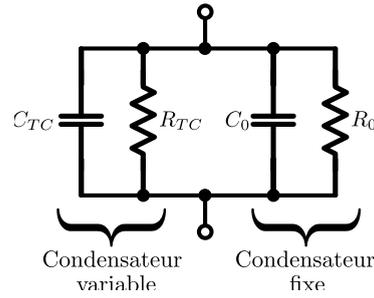


FIGURE 2.32: Mise en parallèle du condensateur variable avec un condensateur fixe.

$$Q_{total} = \frac{C_{TC} + C_0}{1/R_{TC} + 1/R_0} \omega \quad (2.61)$$

Si le condensateur fixe a un facteur de qualité bien meilleur que celui du condensateur variable, condition qui se traduit par $1/R_0 \ll 1/R_{TC}$, (2.61) devient :

$$Q_{total} \simeq (C_{TC} + C_0) R_{TC} \omega \quad (2.62)$$

ou encore

$$Q_{total} \simeq Q_{TC} + C_0 R_{TC} \omega \quad (2.63)$$

où Q_{TC} est défini par (2.56).

Le rapport d'excursion capacitive passe de TR_C pour le condensateur variable seul à TR_C' pour l'association des deux condensateurs, où

$$TR_C' = \frac{C_{max} + C_0}{C_{min} + C_0} = \frac{TR}{1 + \frac{C_0}{C_{min}}} + \frac{C_0}{C_{min} + C_0} \quad (2.64)$$

En ajoutant en parallèle un condensateur fixe, on est donc capable d'élever le facteur de qualité de l'ensemble ainsi formé. En contrepartie, l'excursion capacitive s'en trouve réduite (on montre en effet que $TR_C' < TR_C$ quel que soit $TR_C > 1$).

2.5 Réalisations

2.5.1 Mesures d'un condensateur variable déjà intégré

Un condensateur variable est utilisé dans le premier prototype d'antenne agile (chapitre 3). Ce circuit intégré (*Renton*) a été conçu en technologie CMOS SOI 130 nm [53], préalablement à cette thèse. Il contient deux condensateurs variables 5 bits avec l'interface de contrôle numérique

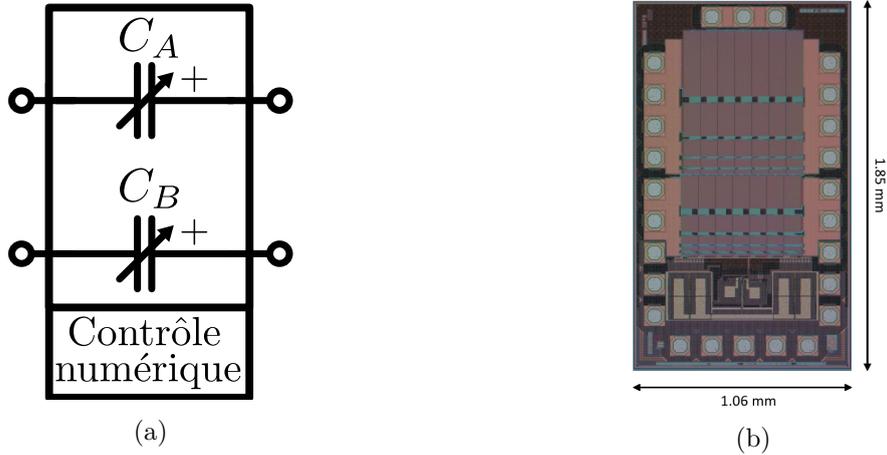


FIGURE 2.33: (a) Structure interne du condensateur variable, (b) Photomicrographie du condensateur variable.

associée (figure 2.33a). Ce circuit intégré peut être employé dans des applications d'antennes agiles et de tuners d'antenne. La figure 2.33b représente la puce et indique leurs dimensions.

Le tableau 2.2 présente les caractéristiques principales du circuit, où C est la capacité du condensateur de la plus petite branche, W_G la largeur de grille des transistors, N_T le nombre de transistors empilés. Chaque puce étant équipée de deux condensateurs variables, ces derniers portent les dénominations « C_B » et « C_A ».

Condensateur	Paramètre		
	C	W_G	N_T
C_B	91 fF	$5 \times 86 \mu m$	7
C_A	160 fF	$2 \times 5 \times 86 \mu m$	7

TABLEAU 2.2: Caractéristiques principales du circuit.

D'après ce tableau, on peut déduire les capacités maximales (C_{max}) de chaque condensateur variable :

- pour Renton 1, la capacité maximale du condensateur variable C_B est $32 \times 91 \text{ fF} \approx 2,9 \text{ pF}$;
- pour Renton 1, la capacité maximale du condensateur variable C_A est $32 \times 160 \text{ fF} \approx 5,1 \text{ pF}$.

La capacité minimale C_{min} est commune et vaut 1,3 pF. Les capacités dont on dispose présentent donc des excursions capacitives respectives de 1,3-5,1 pF et de 1,3-2,9 pF.

La figure 2.34a présente le schéma équivalent du condensateur variable connecté avec des micro-fils. Les micro-fils sont modélisés par les inductances L_{WB} . Les plots d'interconnexions sont modélisés par deux capacités C_{PB} . Le condensateur variable est représenté par une capacité série C_S et une résistance série R_S qui dépendent toutes deux de l'état du condensateur variable.

On considère qu'aux fréquences utilisées (< 2 GHz) et pour un état donné, la valeur de C_S est fixe (indépendante de la fréquence). En revanche, ce n'est pas le cas de R_S , et donc du facteur de qualité. Aux basses fréquences (< 200 MHz), les inductances L_{WB} ainsi que les capacités C_{PB} ont peu d'influence et on considère alors qu'on peut extraire C_S et R_S .

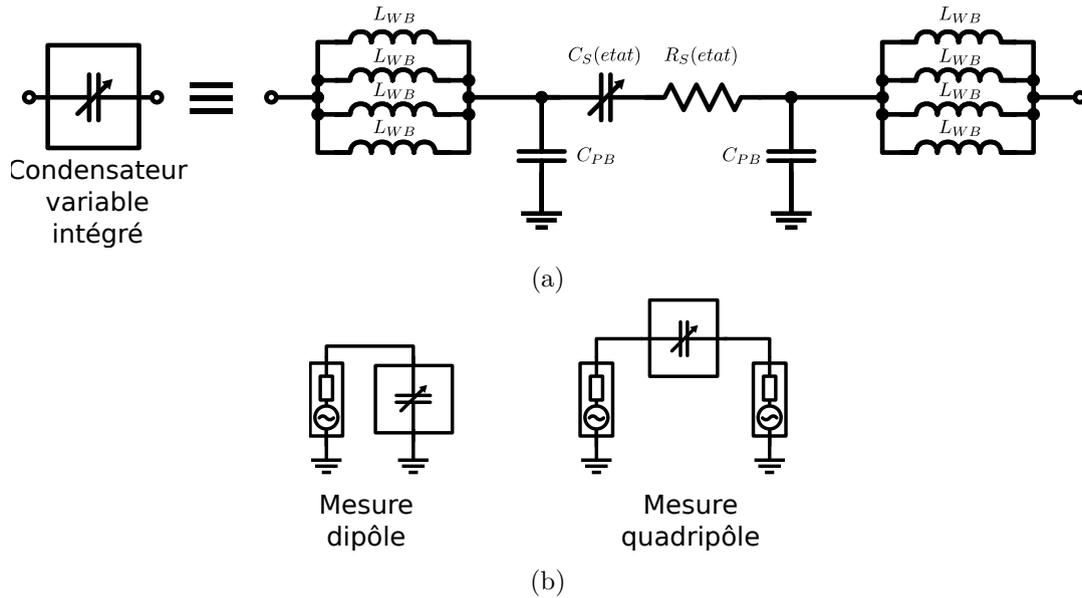
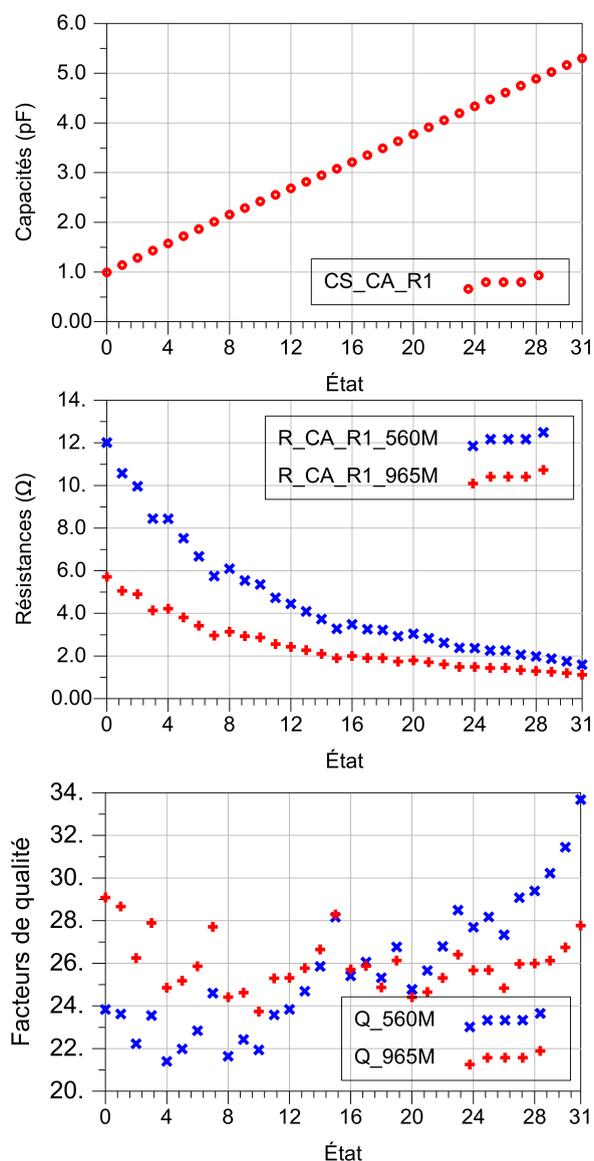


FIGURE 2.34: (a) Schéma équivalent du condensateur variable connecté par des micro-fils, (b) Mesures en configurations dipôle et quadripôle.

Les caractéristiques des condensateurs variables ont été extraites à partir de mesures petit signal. Deux types de mesures sont réalisées : en dipôle et en quadripôle (figure 2.34b). La mesure en dipôle permet de mesurer la résistance série de façon plus précise qu'en configuration quadripôle. La mesure en quadripôle permet de mesurer la capacité C_S .

On montre sur la figure 2.35 les résultats d'extraction de la capacité série, de la résistance série et du facteur de qualité du condensateur variable C_A intégré dans la puce. Les mesures présentées sont réalisées à 560 MHz et 965 MHz, ces valeurs correspondant aux fréquences de résonance f_{min} et f_{max} de l'antenne accordable qui sera présentée au chapitre 3.

Ces mesures permettent de constater les limites en termes de facteur de qualité de ces condensateurs variables conçus en 2011. Ainsi, le facteur de qualité obtenu est trop faible pour des applications d'antennes agiles performantes. Néanmoins, ces condensateurs variables ont été utilisés pour des démonstrateurs d'antenne agile pour lesquels le facteur de qualité n'est pas critique. La conception de ces condensateurs variables n'est pas optimale, notamment en ce qui concerne le dimensionnement pour l'optimisation du facteur de qualité. La technologie ayant évolué (réduction du FOM), cela permet d'envisager une amélioration de performances. Diverses optimisations peuvent être envisagées en supplément afin d'améliorer les performances des condensateurs variables.


 FIGURE 2.35: Extraction des capacités, résistances et facteurs de qualité de *Renton*.

2.5.2 Condensateur variable faible puissance

2.5.2.1 Circuit

Le premier circuit à avoir été développé (nommé *Ocelot*) est un condensateur variable dont les blocs ont été conçus dans l'optique d'un réseau d'adaptation accordable. Dans le cadre d'applications médicales faible puissance [23, 24], le condensateur variable doit fonctionner à 400 MHz et 800 MHz. Le circuit fonctionne avec des entrées différentielles et nécessite donc un tuner approprié. Le tuner repose sur deux cellules en π contenant chacune deux capacités variables et une inductance fixe, comme indiqué sur la figure 2.36.

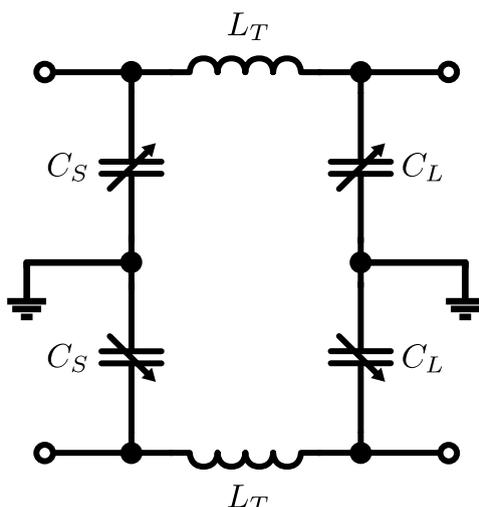


FIGURE 2.36: Tuner différentiel [23, 24].

Le cahier des charges des capacités variables exige un facteur de qualité minimal de 50 à 800 MHz ainsi qu’une excursion capacitive s’étendant de 3,0 pF à 18 pF ($TR_C = 6, 0$). Le nombre de bits pour ce condensateur variable a été fixé à $N_B = 4$. Le condensateur variable complet (capacité et bus SPI) a été fabriqué en technologie CMOS SOI 130 nm. La figure 2.37 montre un schéma-bloc du circuit réalisé.

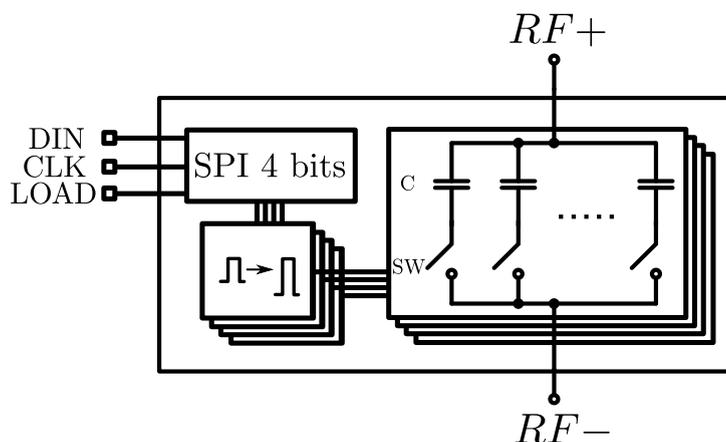


FIGURE 2.37: Schéma-bloc du circuit.

Le SPI permet de convertir la commande série (DIN) de l’état en bits parallèles. Le signal CLK correspond à l’horloge du bus et le signal $LOAD$ permet la validation de la consigne d’entrée. Les bits sont convertis en tensions adéquates par les translateurs de niveaux. Ces derniers sont reliés aux commandes des interrupteurs constituant le condensateur variable.

2.5.2.2 Routage des interrupteurs

La méthode utilisée pour dessiner les interrupteurs consiste à associer deux transistors en série, puis à assembler la cellule ainsi formée en série et/ou en parallèle. L'assemblage en série permet d'augmenter le nombre de transistors empilés, alors que l'assemblage en parallèle permet d'augmenter la largeur équivalente de grille. La figure 2.38a présente un exemple pour lequel l'empilement est de deux FET et où les contacts de *body* sont séparés [54]. On note la séparation des zones de polysilicium constitutives des deux grilles.

Avec une telle structure, on peut arriver à la cellule dessinée sur la figure 2.38b, où quatre transistors sont assemblés avec une largeur équivalente de grille doublée par rapport à la structure de la figure 2.38a. Ce processus est répété jusqu'à atteindre la largeur requise de grille équivalente de l'interrupteur.

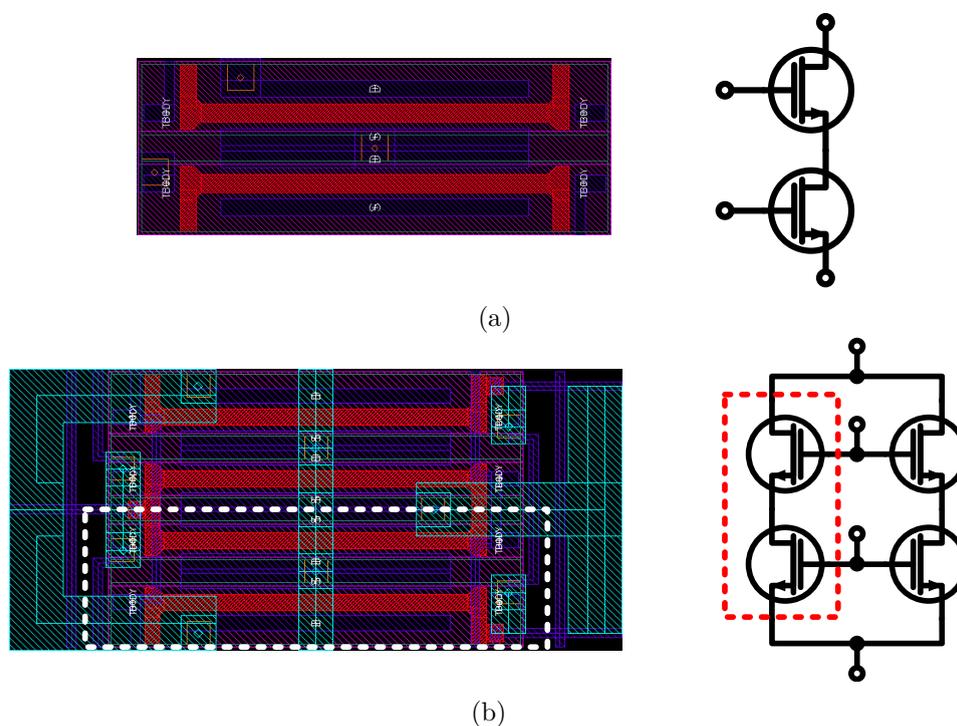


FIGURE 2.38: Dessin et schéma de (a) la cellule unitaire ($N_T = 2$), (b) la mise en parallèle de deux de ces cellules (le rectangle en pointillés délimite la cellule unitaire).

La figure 2.39 présente la photomicrographie du condensateur variable complet assemblé sur circuit imprimé par micro-fils. Le circuit complet occupe une surface de $2,0 \times 1,5 \text{ mm}^2$, tandis que le condensateur variable seul occupe une surface de $0,5 \times 0,7 \text{ mm}^2$ (sans compter la partie contrôle).

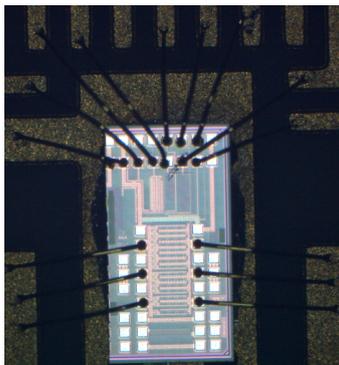
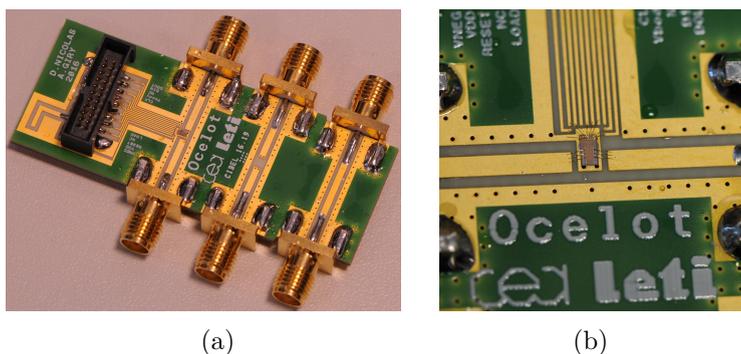


FIGURE 2.39: Photomicrographie du condensateur variable avec ses micro-fils.

2.5.2.3 Extraction des caractéristiques du condensateur variable (capacité série, résistance série et facteur de qualité)

Les figure 2.40a et figure 2.40b sont des photographies du PCB sur lequel est monté le condensateur variable, dont les interconnexions sont assurées par des micro-fils. Un autre PCB (non visible ici) relié par une nappe de fils assure l'interfaçage entre ce PCB et le PXI ainsi que l'alimentation continue nécessaires pour commander numériquement et alimenter le circuit.

FIGURE 2.40: Photographies du PCB assemblé avec la puce *Ocelot* (a) vue globale, (b) vue zoomée sur la puce.

La mesure tient compte des micro-fils, ce qui se traduit par la hausse avec la fréquence de la réactance associée. Par conséquent, l'extraction de la capacité doit se faire en basse fréquence.

Pour la caractérisation du condensateur variable, un analyseur de réseau (VNA) est utilisé. La capacité est évaluée à partir de la mesure en quadripôle, alors que la résistance série équivalente est évaluée à partir de la mesure en dipôle. Les figure 2.41a, figure 2.41b et figure 2.41c montrent les comparaisons simulation/mesure de respectivement la capacité série C_S , la résistance série R_S et le facteur de qualité associé Q_{TC} .

La figure 2.41a montre une très bonne correspondance entre mesure et simulation, ce qui valide le modèle. L'état maximal C_{max} atteint comme prévu la valeur de 18 pF. Pour l'état minimal (C_{min}), plus difficile à prédire car dépendant des capacités parasites liées aux BEOL, la capacité

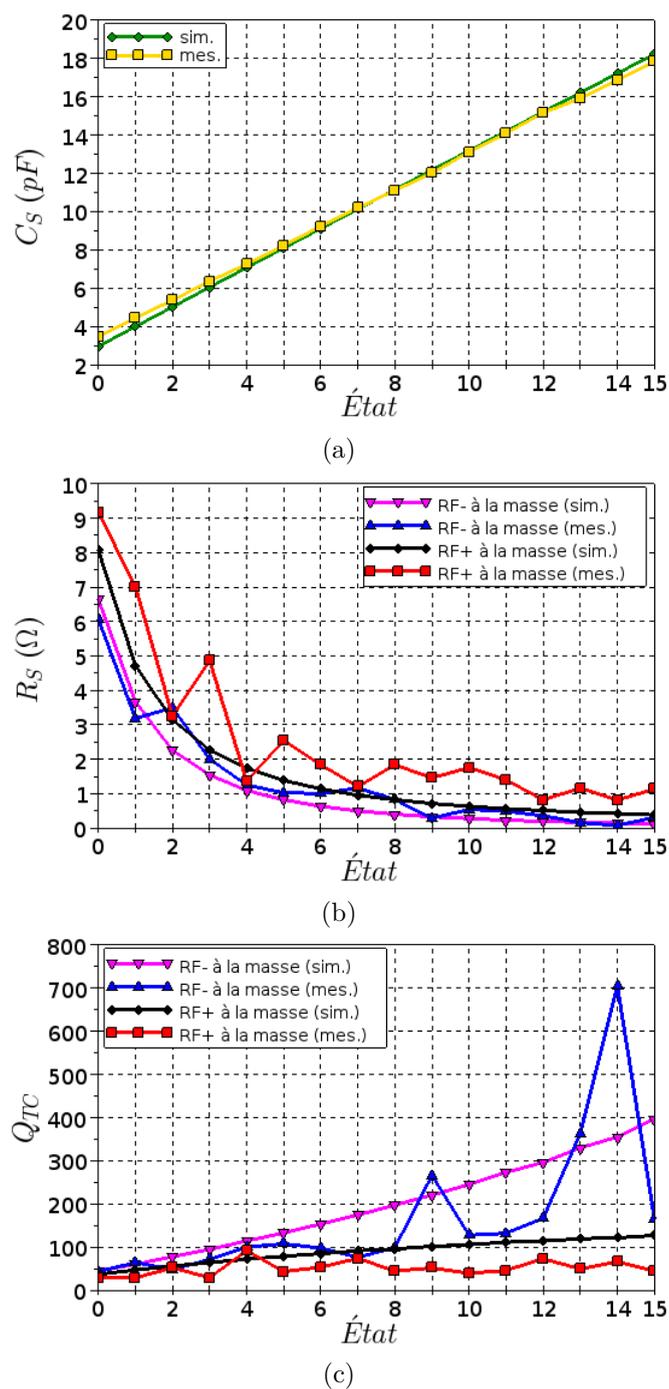


FIGURE 2.41: Comparaison mesures/simulations en fonction de l'état pour les deux architectures « TC avec RF+ à la masse » et « TC avec RF- à la masse » (a) de la capacité série, (b) de la résistance série, (c) du facteur de qualité.

prévue (3,0 pF) est légèrement dépassée (3,5 pF). Le rapport d'excursion capacitive mesuré vaut $TR_C = 5,1$ (au lieu de $TR_C = 6,0$ en simulation).

La même figure permet de comparer les résistances série mesurées et simulées pour les deux architectures « TC avec RF+ à la masse » et « TC avec RF- à la masse ». On constate que l'architecture « TC avec RF+ à la masse » présente une résistance série plus élevée que

l'architecture « TC avec RF- à la masse », que ce soit en simulation ou en mesure. Ainsi, le facteur de qualité de l'architecture « TC avec RF- à la masse » est supérieur à la seconde architecture, ce que l'on peut observer sur la figure 2.41c. Ceci est bien prédit par le modèle développé dans la partie théorique de ce chapitre. Les valeurs du facteur de qualité sont de 43 à l'état 00 et supérieures à 50 partout ailleurs. Les irrégularités sur les valeurs des deux facteurs de qualité mesurés s'expliquent par l'imprécision sur l'extraction des résistances séries qui sont relativement faibles.

2.5.3 Condensateur variable forte puissance

2.5.3.1 Circuit

Afin de démontrer l'intérêt du condensateur variable pour les applications d'antennes agiles forte puissance, il convient de disposer de prototypes de condensateurs variables à faibles pertes et très linéaires. C'est l'objet du circuit *Panthera*, pour lequel les efforts ont été principalement focalisés sur l'obtention d'un facteur de qualité intrinsèque de l'ordre de 100 à 900 MHz et une tenue en tension autorisant son utilisation jusqu'à des puissances de 40 dBm.

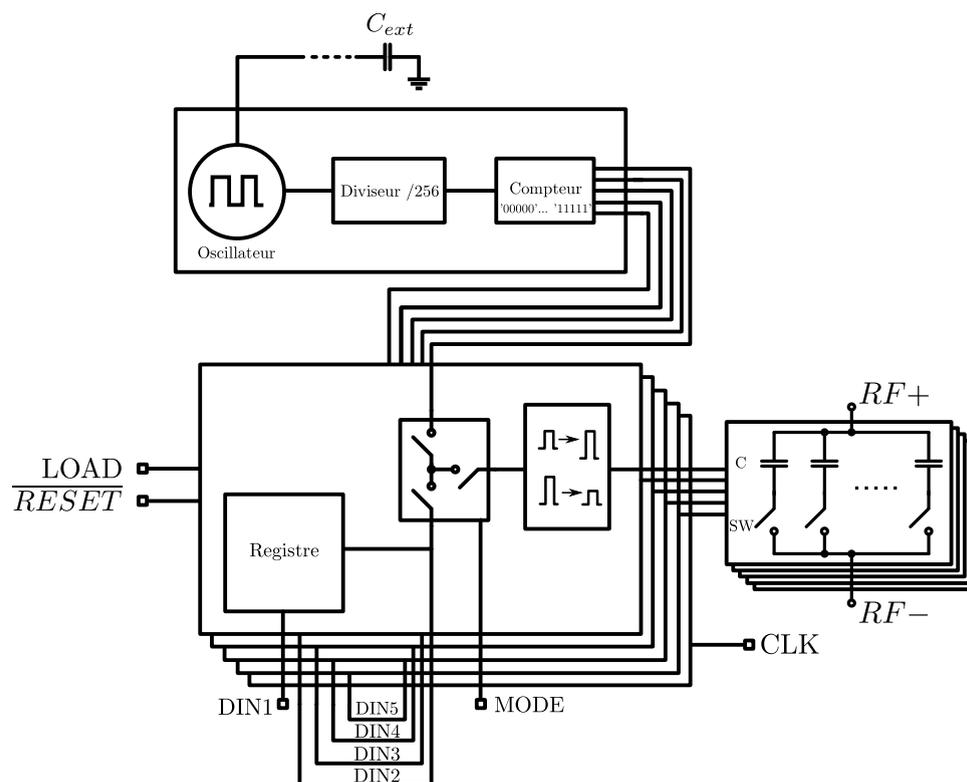


FIGURE 2.42: Schéma-bloc du circuit *Panthera*.

Pour les besoins de mesure d'antenne en chambre anéchoïque, il est nécessaire de minimiser le nombre de câbles. Ceci nécessite donc de disposer dans la chambre anéchoïque le bus fournissant

les commandes numériques. L'inconvénient est que pour chaque état qu'on souhaite mesurer, il faut accéder à la chambre anéchoïque pour commander l'antenne agile. Un système permettant de mesurer les différents états sans nécessité d'intervention extérieure a donc été implémenté avec le condensateur variable (figure 2.42). Le bit *MODE* permet de choisir le mode *commandé* ou *autonome*. Par défaut, il permet la mesure en autonomie.

- Pour le mode commandé, il s'agit d'une opération classique dans laquelle le SPI traduit une information série en 5 bits (*DIN*) cadencée par une horloge (*CLK*), avec validation par le bit *LOAD* ;
- Pour le mode autonome, un oscillateur interne permet la génération d'un signal périodique dont la fréquence est abaissée par un diviseur. Un compteur en aval du diviseur génère 5 bits parallèles. La fréquence de l'oscillateur peut être réglée par l'ajout d'un condensateur externe (C_{ext}), afin d'ajuster la période au temps nécessaire pour la mesure d'un état. Avec ce dispositif, tous les états sont balayés périodiquement et en boucle. Il n'y a pas de bit de validation comme pour le SPI.

Ainsi, le condensateur variable peut soit être commandé classiquement via une interface SPI, soit être autonome en générant périodiquement le code binaire permettant de balayer les états.

Le circuit est conçu avec les valeurs suivantes (pour la branche LSB) : $C = 80 \text{ fF}$, $W_G = 700 \text{ }\mu\text{m}$, $R_G = 480 \text{ k}\Omega$, $R_{DS} = 360 \text{ k}\Omega$, $N_T = 8$.

2.5.3.2 Dessin des masques

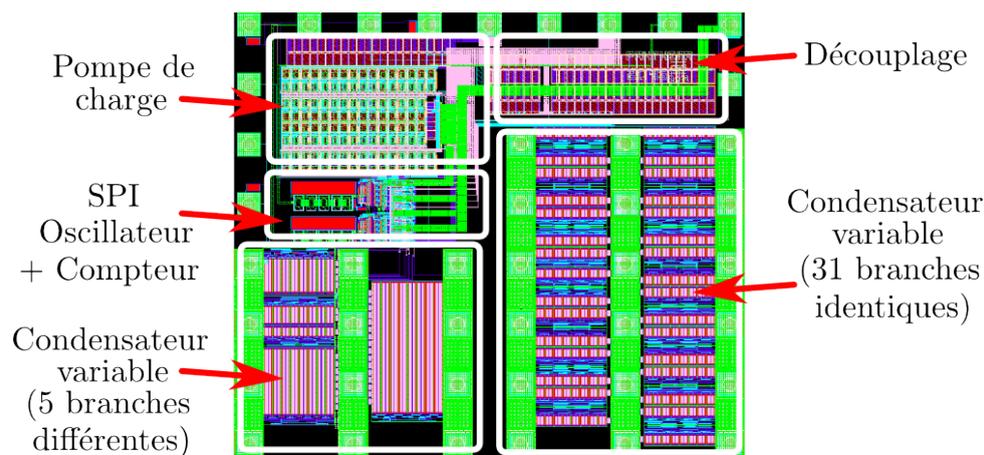


FIGURE 2.43: Dessin des masques du circuit *Panthera* ($1400 \times 1600 \text{ }\mu\text{m}^2$).

Le dessin des masques du circuit *Panthera* est présenté sur la figure 2.43. Dans la partie théorique de ce chapitre, on a présenté (figure 2.12 et figure 2.13) deux façons différentes de réaliser le condensateur variable (31 branches parallèles identiques ou 5 branches parallèles différentes). Afin de comparer les performances de ces deux solutions, les deux types de structures ont été implémentés. Le condensateur variable constitué de 5 branches différentes est situé en bas à

gauche. Le condensateur variable constitué de 31 branches (LSB) identiques est situé en bas à droite. On constate que la surface occupée par le condensateur variable constitué de 31 branches identiques est supérieure à celle de l'autre type de structure. En effet, la surface utilisée par les résistances de polarisation de la branche LSB est plus élevée que la surface des résistances des autres branches et est multipliée par 31.

La pompe de charge, destinée à générer en interne une tension négative pour la polarisation OFF, est visible en haut à gauche. L'ensemble du dispositif numérique décrit par la figure 2.42 est situé entre la pompe de charge et le premier condensateur variable. Le reste du circuit est composé de condensateurs de découplage.

2.5.3.3 Simulations petit signal

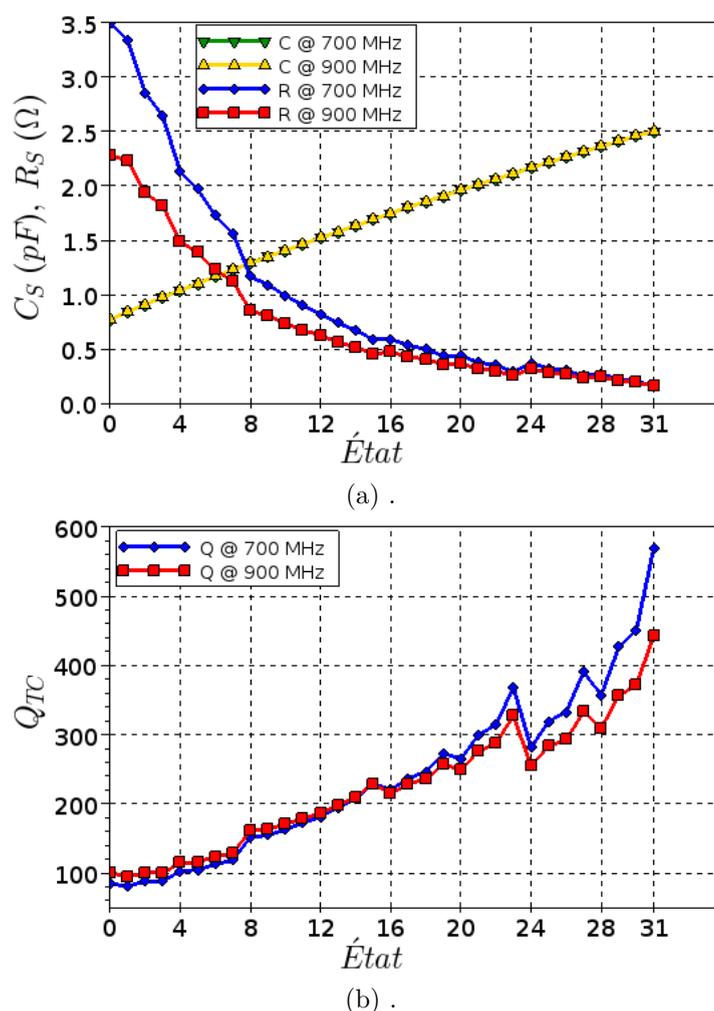


FIGURE 2.44: Simulation à 700 MHz et 900 MHz (a) de la capacité et de la résistance série, (b) du facteur de qualité en fonction de l'état.

Les figure 2.44a et figure 2.44b montrent la capacité et la résistance série d'une part, et le facteur de qualité d'autre part. Pour chacune des figures, on a tracé les grandeurs pour les fréquences

minimale et maximale de l'application (700 MHz et 900 MHz). Les discontinuités observées aux états 8, 16 et 24 sont dues aux changements d'état de la branche 4, ainsi qu'à sa position qui génère des capacités et inductances parasites qui ne sont pas proportionnelles à celles générées par les autres branches (figure 2.43).

2.5.3.4 Simulation grand signal

Dans le contexte des applications mobiles, une antenne agile doit présenter le moins de pertes possible, être très linéaire, et être capable de supporter une puissance de 36 dBm (correspondant à une tension de 30 V pic pour une désadaptation forte) en consommant peu [55]. Ces mêmes contraintes se reportent sur le condensateur variable. Pour évaluer la linéarité, on cherche à simuler le comportement non-linéaire du condensateur variable lorsque celui-ci est placé en parallèle d'une charge 50Ω (figure 2.45).

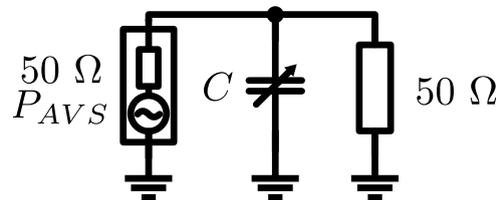
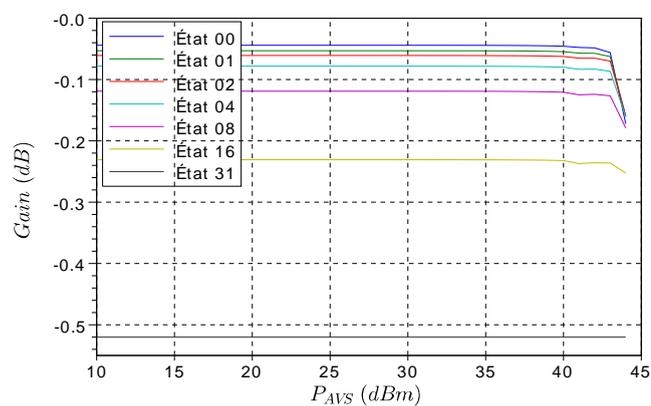
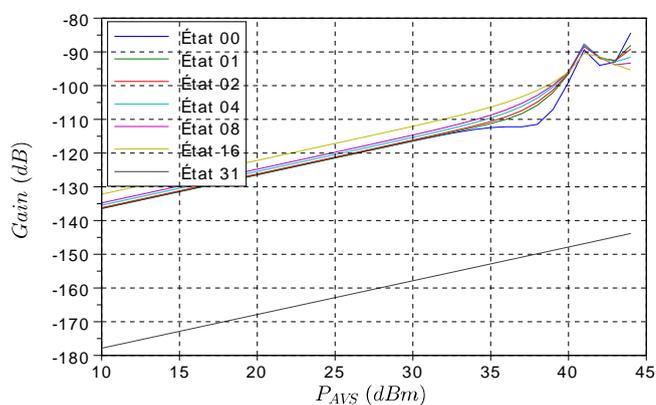


FIGURE 2.45: Schéma de simulation grand signal.

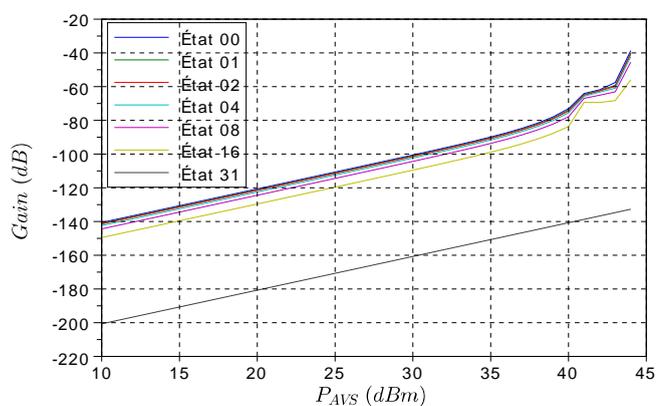
Les figure 2.46a, figure 2.46b et figure 2.46c montrent les rapports (gains) entre l'amplitude simulée du signal RF aux bornes du condensateur variable (convertie en puissance sur 50Ω) et la puissance disponible P_{AVS} , respectivement à la fréquence fondamentale, à l'harmonique 2 (H_2) et à l'harmonique 3 (H_3). On constate que la distorsion est faible. Pour l'état 31, jusqu'à $P_{AVS} = 40 \text{ dBm}$, on mesure $H_2 < 150 \text{ dBc}$ et $H_3 < 140 \text{ dBc}$.



(a)



(b)



(c)

FIGURE 2.46: Simulation des gains entre l'amplitude simulée du signal RF aux bornes du condensateur variable et la puissance disponible (a) à la fréquence fondamentale, (b) à l'harmonique 2, (c) à l'harmonique 3.

2.5.3.5 Simulation des temps de commutation

Le temps de commutation du condensateur variable est extrait en simulant l'évolution de la capacité en fonction du temps. Ceci est réalisé à l'aide d'une simulation d'enveloppe. On rappelle que le temps de commutation est défini comme la différence temporelle entre l'instant auquel la commande (*LOAD*) est envoyée et l'instant auquel 90 % de la différence (en valeur absolue) entre valeurs initiale et finale de la capacité est atteinte.

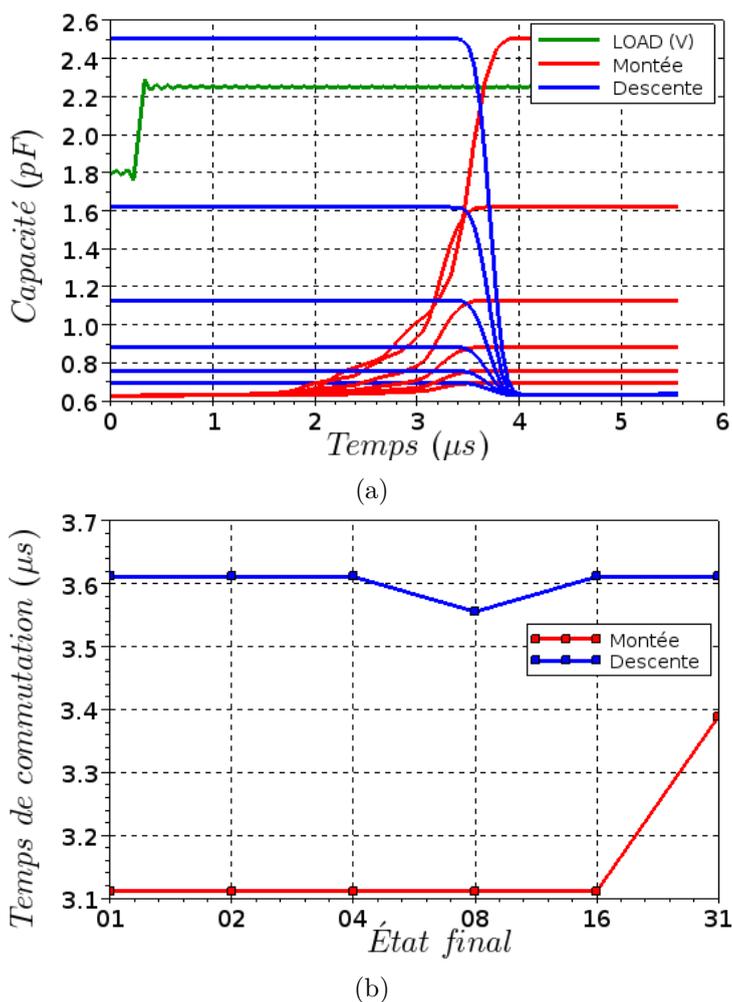


FIGURE 2.47: (a) Simulation de l'évolution de la capacité en fonction du temps, (b) Temps de montée et de descente.

Comme le montrent les figures 2.47a et 2.47b, le temps de commutation maximal est de 3,6 μs .

2.6 Conclusion

Ce chapitre est consacré à l'étude théorique, la conception, l'intégration et aux tests de condensateurs variables intégrés en technologie CMOS SOI. Différentes architectures ont été étudiées en les reliant aux principales caractéristiques (tenue en tension, linéarité, pertes, excursion capacitive). Les relations fondamentales nécessaires au dimensionnement d'un condensateur variable ainsi que les divers compromis qui se présentent au concepteur ont été détaillés et expliqués. Le facteur de qualité a été étudié au travers de calculs analytiques et numériques qui prennent en compte les différentes architectures, ainsi que les différentes structures associées aux résistances de polarisation.

Ensuite, différentes réalisations en technologie CMOS SOI 130 nm utilisant la structure la plus performante ont été décrites. Le but est d'obtenir un condensateur variable forte puissance à haut facteur de qualité compétitif par rapport à l'état de l'art. Cet état de l'art des condensateurs variables est résumé dans le tableau 2.3.

Caractéristique	Référence						
	[56]	[21]	[57],[58]	[59]	[5]	<i>Ocelot</i>	<i>Panthera</i>
Architecture	TC	CTC	NC	TC	TC	TC	TC
C_{min}, C_{max} (pF)	6,4-13,4	1,0-4,7	0,5-6,0	1-5	0,9-4,6	3,5-18	0,8-2,5
TR_C	2,1	4,7	12	5,0	5,1	5,1	3,1
Nombre d'états	32	16	NC	32	32	16	32
Résolution	226 fF	247 fF	NC	129 fF	119 fF	967 fF	55 fF
Facteur de qualité (min et max)	9-13 @ 315 MHz	34-47 @ 1 GHz	70-280 @ 800 MHz	>45 @ 1 GHz	28-42 15-50 @1,9 GHz	>43 @ 800 MHz	>90 @900 MHz
Technologie	CMOS	SOI 320 nm	MEMS	SOI 180 nm	SOS	SOI 130 nm	SOI 130 nm
Nombre d'interrupteurs empilés	NC	10	NC	NC	NC	2	8
Surface occupée	NC	1,2 mm ²	NC	NC		0,35 mm ²	0,56 mm ²
Harmoniques	NC	87 dBc (H2) @ 34 dBm, 89 dBc (H3) @ 32 dBm	130 dBc (H2), 143 dBc (H3) @ 30 dBm	75 dBc @35 dBm (H2, H3)	NC	NC	150 dBc (H2) @ 40 dBm, 140 dBc (H3) @ 40 dBm

TABEAU 2.3: État de l'art de condensateurs variables.

Les résultats d'un condensateur variable existant mais non-optimisé ont permis d'orienter les travaux. Les excursions capacitives sont 1,3-3,0 pF et 1,3-5,1 pF avec des facteurs de qualité compris entre 10 et 30. Puis un condensateur variable faible puissance à haut rapport d'excursion capacitive (*Ocelot*), destiné à un réseau d'adaptation, a été conçu avec une excursion capacitive de 3,0-18 pF. Ses performances simulées et mesurées ont été comparées. En particulier, le facteur de qualité est au minimum de 43 et supérieur à 50 pour quasiment tous les états à 800 MHz. Enfin, un dernier condensateur variable forte puissance et à haut facteur de qualité destiné aux applications d'antennes agiles et de réseaux d'adaptation d'impédance (*Panthera*) a été conçu et ses performances simulées ont été présentées. L'excursion capacitive est 0,8-2,5 pF pour un facteur de qualité minimal de 90. Ces deux derniers circuits ont été réalisés durant cette thèse. Cependant la fabrication du circuit *Panthera* n'est pas achevée à l'heure de la rédaction de ce manuscrit. Les performances de ces deux dernières réalisations ont été incluses dans le tableau 2.3 afin d'être comparées à l'état de l'art. Le condensateur variable forte puissance à haut facteur de qualité montre des performances compétitives en termes de linéarité et de facteur de qualité.

Chapitre 3

Antenne reconfigurable

« La Science, ce sont de belles théories détruites par des faits horribles. »

Thomas Henry Huxley, biologiste britannique

3.1 Introduction

Dans le contexte des applications mobiles, les dimensions des antennes des appareils ont tendance à diminuer, ce qui a un impact important sur leurs performances. Les antennes étant contenues dans un espace très réduit, leur sensibilité à l'environnement en particulier est fortement augmentée [55]. D'autre part, de nombreuses bandes de fréquence sont utilisées pour permettre des débits de données que l'on souhaite toujours plus élevés. Pour qu'une antenne soit capable d'être efficacement utilisée sur des plages de fréquence variées, il est nécessaire de lui adjoindre un dispositif susceptible de la rendre agile. Cette agilité de l'antenne permet en effet de diminuer ses dimensions tout en couvrant plusieurs bandes de fréquence avec des performances optimisées.

La conception d'une antenne agile doit néanmoins relever plusieurs défis. Il s'agit de trouver un compromis entre faible dimension et forte efficacité de rayonnement, deux notions qui se contredisent dès lors que la longueur d'onde du signal est grande devant la taille de l'antenne. En outre, le composant variable destiné à rendre l'antenne agile doit disposer de caractéristiques appropriées (pertes, tenue en tension, linéarité). Dans ce chapitre, les problématiques et contraintes liées à la conception d'antennes agiles en fréquence ainsi qu'au composant variable permettant l'agilité en fréquence sont donc abordées. L'étude et la caractérisation d'un prototype d'antenne agile en fréquence sont ainsi proposées.

3.1.1 Définitions

La résistance de rayonnement R_{ray} est une résistance fictive qui caractérise le fonctionnement d'une antenne. C'est la résistance qui, alimentée par la même puissance que celle rayonnée par l'antenne, serait traversée par le même courant [60].

L'efficacité de rayonnement d'une antenne est le rapport entre la puissance électromagnétique qu'elle émet par rayonnement et la puissance électrique qu'elle reçoit. Cette efficacité peut s'exprimer par (3.1).

$$\eta_{ray} = \frac{R_{ray}}{R_{ray} + R_{pertes}} \quad (3.1)$$

où R_{pertes} est la résistance équivalente représentant les pertes dans l'antenne.

L'efficacité totale est l'efficacité de l'antenne qui intègre les pertes par désadaptation, comme le résume (3.2). Ainsi, une antenne parfaitement adaptée possède une efficacité totale égale à son efficacité de rayonnement.

$$\eta_{tot} = \eta_{ray} (1 - |\Gamma_{ant}|^2) \quad (3.2)$$

où Γ_{ant} est le coefficient de réflexion de l'antenne.

Les pertes dans les antennes agiles sont dues aux résistances parasites de l'antenne passive [61], ainsi qu'à la résistance parasite du composant variable faisant partie de l'antenne agile.

3.1.2 Antennes large bande et antennes agiles en fréquence

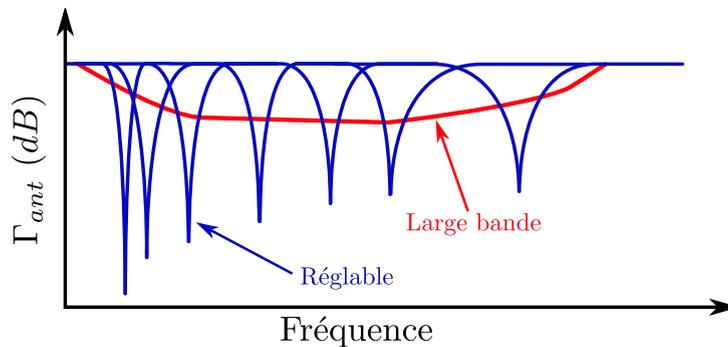


FIGURE 3.1: Allures des modules des coefficients de réflexion pour une antenne réglable et une antenne à large bande.

Pour être utilisée sur plusieurs bandes de fréquence, une antenne peut être soit large bande, soit à bandes étroites et reconfigurable. Généralement, dans le premier cas, l'antenne est plus ou moins bien adaptée sur une large gamme de fréquences, et dans le second cas, elle est

correctement adaptée sur une seule fréquence avec une bande passante limitée. La figure 3.1 compare le module du coefficient de réflexion Γ_{ant} pour une antenne large bande et une antenne agile en fréquence.

3.1.3 Lien entre excursion fréquentielle et excursion capacitive

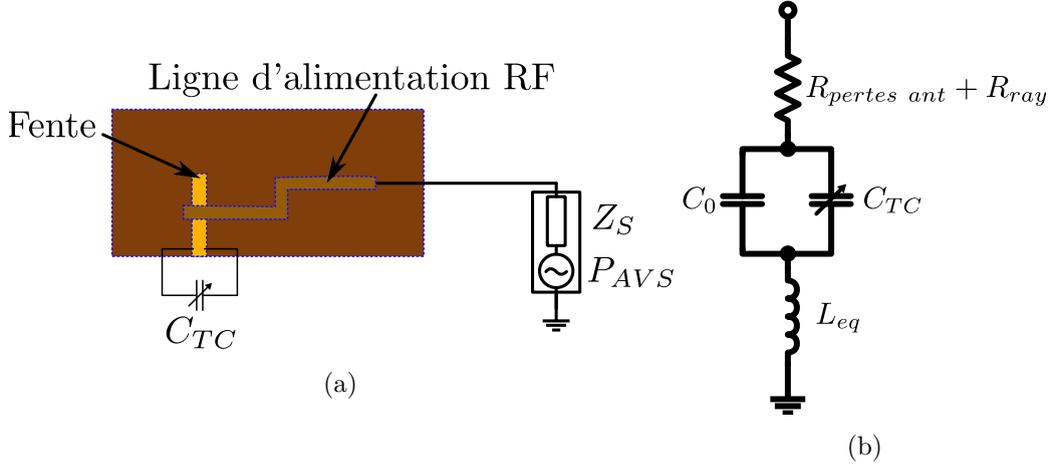


FIGURE 3.2: (a) Dessin d'une antenne fente agile composée de l'antenne passive et du condensateur variable associé, (b) Modèle LC équivalent de l'antenne.

La figure 3.2a illustre une antenne fente agile composée de l'antenne passive et du condensateur variable associé, et qui est alimentée par un générateur RF. On appelle f_{res} la fréquence de résonance de l'antenne. Une forte valeur de capacité conduit à une valeur de f_{res} faible, tandis qu'une faible valeur de capacité mène à une valeur de f_{res} élevée. L'antenne peut être modélisée par un résonateur LC réglable (figure 3.2b) possédant une fréquence de résonance f_{res} définie par (3.3) [62].

$$f_{res} = \frac{1}{2\pi\sqrt{L_{eq}C_{eq}}} = \frac{1}{2\pi\sqrt{L_{eq}(C_0 + C_{TC})}} \quad (3.3)$$

L_{eq} est l'inductance du résonateur équivalent et C_{eq} est une capacité résultant de l'association de la capacité intrinsèque à l'antenne (C_0) avec la capacité C_{TC} apportée par le condensateur variable [52].

La relation entre deux fréquences situées à l'intérieur de la plage d'excursion fréquentielle est donnée par :

$$\frac{f_1}{f_2} = \sqrt{\frac{C_{eq2}}{C_{eq1}}} = \sqrt{\frac{C_0 + C_{TC2}}{C_0 + C_{TC1}}} \quad (3.4)$$

où C_{eq1} et C_{eq2} sont les capacités associées respectivement à f_1 et f_2 , et C_0 est la capacité intrinsèque à l'antenne (à vide).

En vertu de (3.4), l'excursion fréquentielle TR_f , qui est le rapport entre les fréquences de résonance maximale et minimale de l'antenne, s'exprime avec (3.5).

$$TR_f = \frac{f_{max}}{f_{min}} = \sqrt{\frac{C_0 + C_{max}}{C_0 + C_{min}}} \quad (3.5)$$

Il importe de savoir quelle influence a le rapport d'excursion capacitive TR_C sur l'excursion fréquentielle TR_f . En effet, alors qu'il est intéressant d'augmenter TR_f , il faut garder à l'esprit que l'augmentation de TR_C entraîne la dégradation du facteur de qualité du condensateur variable et l'utilisation de davantage de surface d'intégration. Pour simplifier le raisonnement, considérons $C_{min} \gg C_0$. Dans ce cas :

$$TR_f \simeq \sqrt{TR_C} \quad (3.6)$$

où $TR_C = C_{max}/C_{min}$ est le rapport d'excursion capacitive du condensateur.

Au premier ordre, on voit donc que l'excursion fréquentielle n'augmente qu'en fonction de la racine carrée du rapport d'excursion capacitive du condensateur variable. (3.6) peut être reliée à (2.28) qui donne l'expression de $Q_{C_{max}}$ d'un condensateur variable en fonction du *FOM* de la technologie, du rapport d'excursion capacitive TR_C et de la fréquence de fonctionnement. Les pertes du condensateur augmentant avec la hausse du rapport d'excursion capacitive TR_C , on constate que l'agilité fréquentielle s'oppose à l'efficacité de l'antenne.

3.1.4 Antenne agile à pas fréquentiel constant

On étudie ici la possibilité de disposer d'une antenne reconfigurable capable de résonner sur plusieurs états du condensateur variable dont elle est dotée avec des écarts en fréquence constants. Ceci permet en effet de correspondre de façon plus régulière aux bandes de fréquence des différents standards pour lesquels l'antenne est utilisée.

Soient f_i et f_{i+1} les fréquences de résonance associées respectivement aux états i et $i + 1$ correspondant respectivement aux capacités C_i et C_{i+1} , et ΔC_i l'écart capacitif entre deux états. Les fréquences de résonance associées à l'état i et $i + 1$ sont données respectivement par les (3.7) et (3.8).

$$f_i = \frac{1}{2\pi\sqrt{L_0(C_0 + C_i)}} \quad (3.7)$$

$$f_{i+1} = \frac{1}{2\pi\sqrt{L_0(C_0 + C_{i+1})}} \quad (3.8)$$

où L_0 et C_0 sont respectivement l'inductance et la capacité équivalentes du résonateur LC représentatif de l'antenne à vide.

L'écart Δf entre deux fréquences de résonance est donné par :

$$\Delta f = f_i - f_{i+1} \quad (3.9)$$

On montre que :

$$\Delta f = \frac{1}{2\pi\sqrt{L_0}} \frac{\sqrt{C_0 + C_i + \Delta C_i} - \sqrt{C_0 + C_i}}{\sqrt{(C_0 + C_i)(C_0 + C_i + \Delta C_i)}} \quad (3.10)$$

La figure 3.3a montre, en fonction de l'état d'un condensateur variable possédant au total 32 états, l'évolution linéaire de la fréquence de résonance que l'on souhaite. Rappelons que l'état 0 correspond à C_{min} et que l'état 31 correspond à C_{max} . (3.10) est traduite par la figure 3.3b, qui montre l'évolution, en fonction de l'état, de la capacité du condensateur variable nécessaire pour obtenir un pas fréquentiel constant. Or, la constitution intrinsèque des condensateurs variables empêche de réaliser des profils de capacité comme celui de la figure 3.3b. En effet, dans un condensateur variable à réseau de capacités commutées, le réglage capacitif le plus fin (qui correspond à la différence des capacités ON et OFF de la branche LSB) est un écart constant. Cela est incompatible avec l'écart capacitif ΔC recherché visible sur la figure 3.3b et qui augmente avec l'état. Par conséquent, avec une architecture de type réseau de capacités commutées, concevoir une antenne agile dont le pas en fréquence Δf est constant n'est pas envisageable.

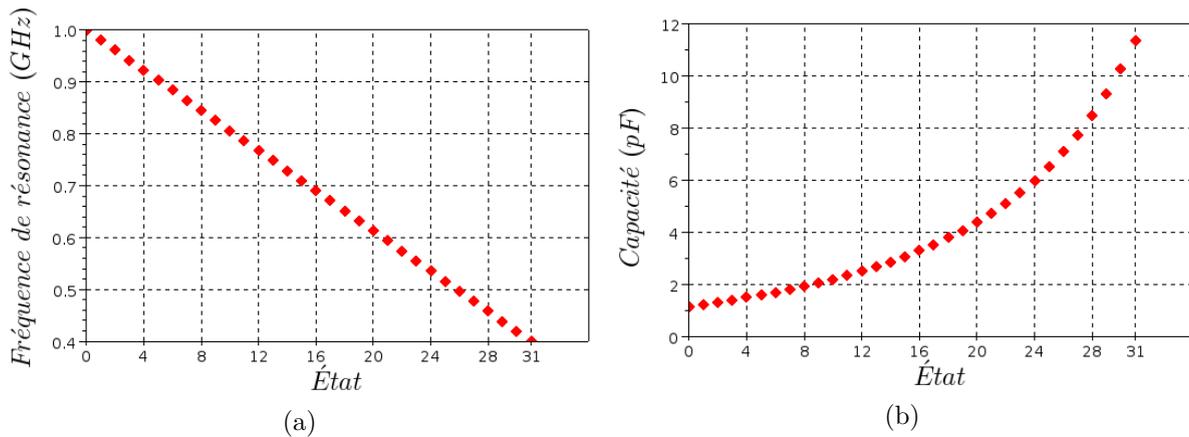


FIGURE 3.3: Évolution en fonction de l'état du condensateur variable de (a) la fréquence de résonance de l'antenne pour un pas fréquentiel Δf constant ($f_{min} = 400 MHz$ et $f_{max} = 1 GHz$), (b) la capacité C_i nécessaire pour un Δf constant ($\Delta f = 19 MHz$).

3.2 Antenne fente

Afin de simplifier les *front-ends* RF et de réduire leurs dimensions, le type d'antenne choisi doit présenter de bonnes caractéristiques en termes de compacité et de coût. Les antennes fente utilisent un substrat de circuit imprimé qui peut être fin et les dimensions de ces antennes sont assez faibles pour présenter des perspectives concernant l'intégration dans des appareils mobiles. De plus, la grande simplicité de ce type d'antenne conduit à un faible coût. Nous avons donc choisi de nous orienter vers l'expérimentation d'un prototype d'antenne fente agile en fréquence. L'antenne simulée et mesurée dans cette partie a été développée en collaboration avec le laboratoire d'antennes du CEA-LETI dans le cadre de cette thèse et d'une autre menée en parallèle [63].

L'antenne fente est une antenne imprimée sur un substrat de faible épaisseur et dont le plan métallique est entaillé au niveau d'une zone appelée « fente » qui réalise l'élément rayonnant. La zone de la fente comporte de forts champs électriques. En introduisant un composant aux bornes de la fente, celui-ci modifie le courant RF en fonction de son impédance. Les chemins de circulation de courant au niveau de la fente sont donc modifiés, ce qui se traduit par une modification de la longueur électrique équivalente de l'antenne. Pour que le dispositif présente le moins de pertes possibles, le choix se portera évidemment sur un composant réactif avec un facteur de qualité le plus fort possible. Enfin, pour rendre le dispositif agile, il faudra que le composant réactif présente une impédance réglable dont la valeur fixe l'intensité du courant au niveau de la fente. Ceci va avoir pour conséquence de modifier la fréquence de résonance de l'antenne.

L'intensité du champ électrique au niveau de la fente étant fonction de la position de la fente, l'influence du composant réactif sera variable selon le choix de son positionnement. Plus le composant réactif est placé à proximité de la zone de champ électrique maximal, plus son influence est importante. En revanche, la tenue en tension doit alors être plus grande.

La figure 3.4a montre le dessin de l'antenne développée (côté fente). Un connecteur RF alimente une ligne de transmission 50Ω (en pointillés) passant au niveau de la fente, sur la face opposée. Cette fente constitue l'élément rayonnant. Un *stub*, placé à l'extrémité de la ligne de transmission et destiné à recevoir un condensateur de valeur fixe, permet d'adapter l'antenne à 50Ω . À l'extrémité de la fente est reporté le condensateur variable à l'aide de micro-fils de connexions (*wire-bonding*). La figure 3.4b montre l'implantation de la capacité variable.

La fréquence de résonance naturelle de cette antenne, c'est-à-dire sans condensateur variable, est de 2,3 GHz.

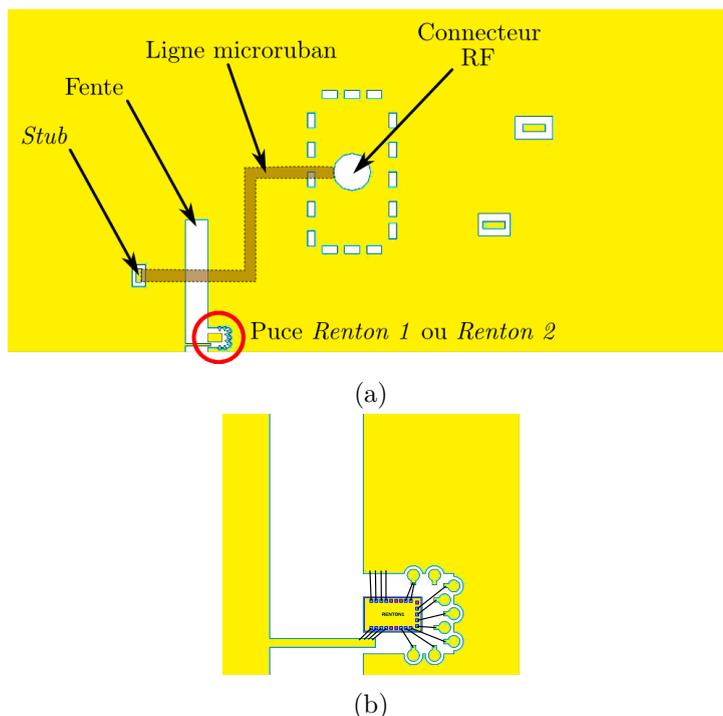


FIGURE 3.4: Dessin de l'antenne imprimée (a) vue générale face fente avec la ligne microruban sur la face opposée, (b) autour de la fente équipée du condensateur variable.

3.2.1 Modèle d'antenne pour la résonance

La figure 3.5 présente un modèle de l'antenne à base de lignes de transmission [63]. Ce modèle simple permet de prédire la fréquence de résonance de l'antenne. Il est utilisé comme moyen rapide pour déterminer la plage de la capacité. Le plan de référence correspond au lieu où s'applique le signal RF. Les lignes du modèle représentent le comportement de la fente entre le bord du circuit imprimé et le plan de référence d'une part, et le plan de référence et le fond de la fente d'autre part. R_{CO} est l'impédance caractéristique en espace libre, C_{CO} la capacité distribuée de la fente, R_{CC} la résistance du fond de la fente, et L_{CC} l'inductance du fond de la fente.

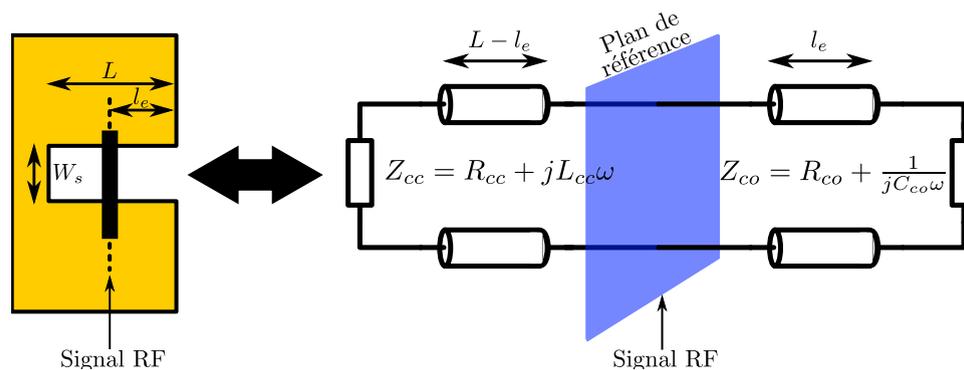


FIGURE 3.5: Modèle électrique de l'antenne fente à base de lignes de transmission.

La figure 3.6 présente une comparaison des parties réelle et imaginaire de l'impédance d'antenne entre cette modélisation par lignes de transmission et la simulation électromagnétique (HFSS). On constate que la même fréquence de résonance est trouvée entre cette modélisation et cette simulation.

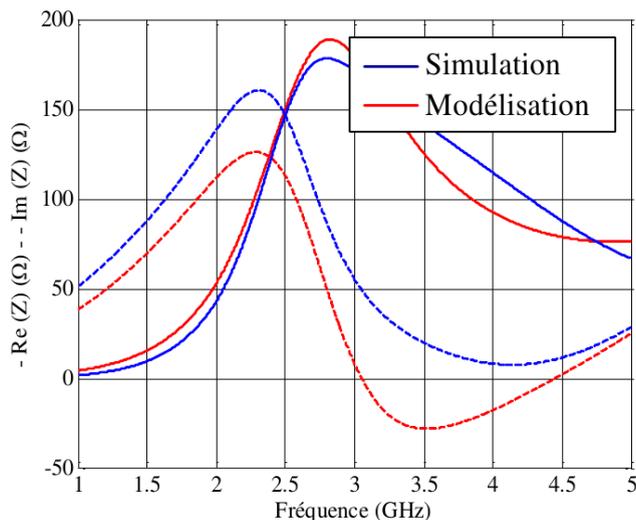


FIGURE 3.6: Comparaison de l'impédance de l'antenne entre la modélisation par lignes de transmission et la simulation (HFSS).

3.2.2 Efficacité de l'antenne

Quand on augmente la capacité du condensateur variable, cela diminue la fréquence de résonance de l'antenne, donc sa longueur électrique, et donc sa surface équivalente. Or, plus l'antenne est miniature, plus la densité du courant surfacique (à la fréquence de résonance f_{res}) est importante. La figure 3.7 montre l'efficacité simulée de l'antenne en fonction de la fréquence pour plusieurs valeurs de résistance série équivalente (R_S).

On constate que pour les hautes fréquences, la variation de la résistance série a peu d'influence sur la valeur de l'efficacité. En effet, l'antenne est moins miniature vers les hautes fréquences, donc le courant est moins fort et par conséquent les pertes ohmiques sont peu importantes. En revanche, pour les basses fréquences, la résistance série a un fort impact sur la valeur de l'efficacité. À 570 MHz, l'efficacité de l'antenne gagne 16 points entre $0,7 \Omega$ et $0,1 \Omega$. Néanmoins, la figure 3.7 montre qu'une résistance série idéalement nulle ne conduirait pas à une efficacité importante pour les fréquences basses. En effet, l'antenne évolue dans une zone où le facteur de miniaturisation est fort (c'est-à-dire à une fréquence éloignée de sa fréquence de résonance naturelle) et donc où l'efficacité est naturellement dégradée [64].

En conclusion, augmenter le facteur de qualité du condensateur variable n'apporte pas un gain en efficacité pour les fréquences basses à la hauteur de l'effort de conception.

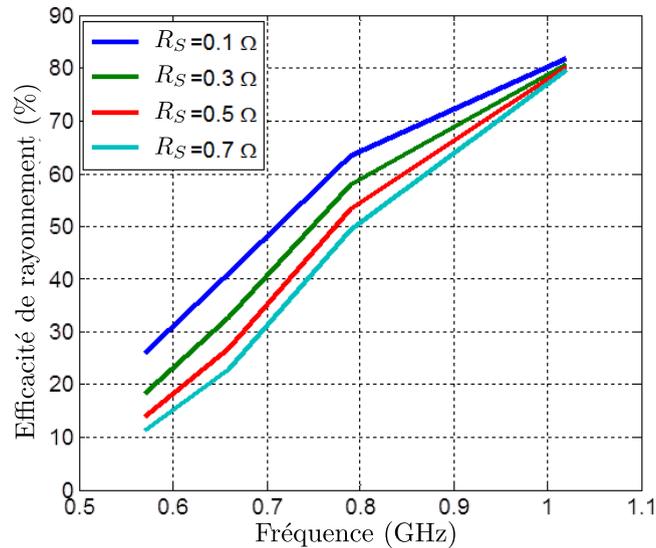


FIGURE 3.7: Efficacité simulée de l'antenne en fonction de la fréquence pour plusieurs valeurs de résistance série du condensateur variable.

3.2.3 Simulations petit signal

Il est nécessaire d'introduire un condensateur au bout de la ligne microruban pour adapter l'impédance de l'antenne.

La figure 3.8 donne une représentation de l'assemblage de l'antenne avec la source, le condensateur variable (C_{fente}) pour le réglage de la fréquence de résonance, et le condensateur fixe d'adaptation (C_{adapt}).

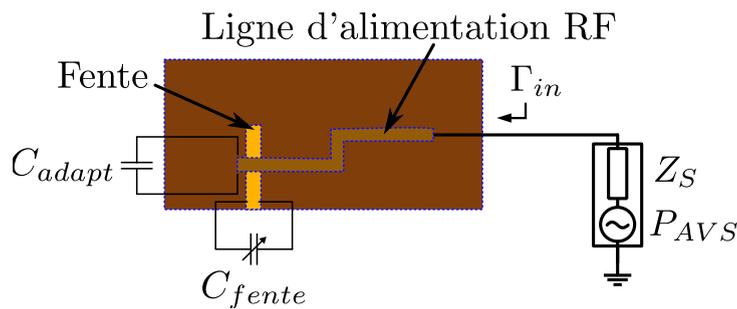


FIGURE 3.8: Principe de l'association de l'antenne avec le condensateur d'adaptation et le condensateur variable.

Un modèle numérique linéaire de l'antenne fente a été extrait à l'aide du logiciel HFSS. Ce modèle peut être associé avec celui d'un condensateur variable dans un environnement linéaire ou non-linéaire, ce qui permet d'effectuer des simulations en régime de petit signal ou de forts signaux. Le composant associé au modèle de l'antenne dispose d'accès permettant la connexion des capacités sur la fente et en bout de ligne microruban. La figure 3.9 montre le principe de la simulation incluant un fichier de paramètres S et les modèles électriques des condensateurs.

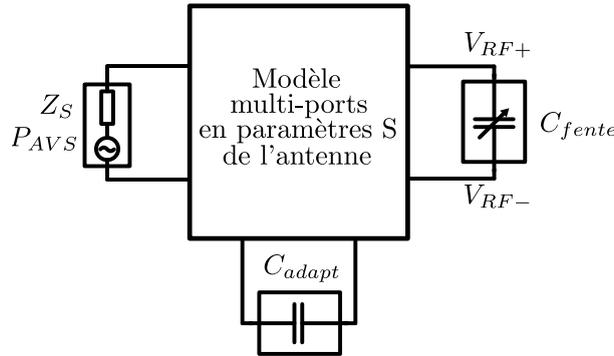


FIGURE 3.9: Schéma du principe de la simulation basé sur un fichier de type « Touchstone » multiport auquel on connecte des composants linéaires ou non-linéaires.

Il convient de noter que dans le cas de simulations non-linéaires, qui font intervenir les harmoniques du signal RF, le simulateur doit pouvoir disposer d'un modèle de l'antenne à ces fréquences. Par conséquent, les paramètres S de l'antenne doivent s'étendre sur une plage de fréquences suffisamment élevée incluant les harmoniques nécessaires à la simulation, comme l'illustre la figure 3.10 pour un signal CW. Dans l'exemple représenté par cette figure, la simulation doit donc utiliser un fichier défini du DC à $n f_{max}$, où n est l'ordre maximal des harmoniques.

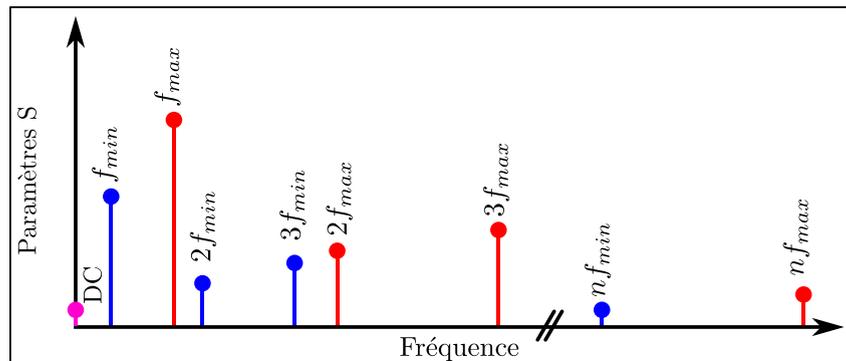


FIGURE 3.10: Représentation des harmoniques de f_{min} et f_{max} jusqu'à l'ordre n .

3.2.3.1 Fréquence de résonance

Un modèle de condensateur variable est associé au modèle de l'antenne. L'observation du module du coefficient de réflexion à l'entrée de l'antenne (figure 3.11a) permet de vérifier l'agilité de l'antenne en fonction de l'état du condensateur variable. Dans les mêmes conditions de simulation, la figure 3.11b illustre l'évolution de la fréquence de résonance en fonction des 32 états du condensateur variable. Par exemple, la fréquence de résonance maximale (960 MHz) est associée à l'état 0.

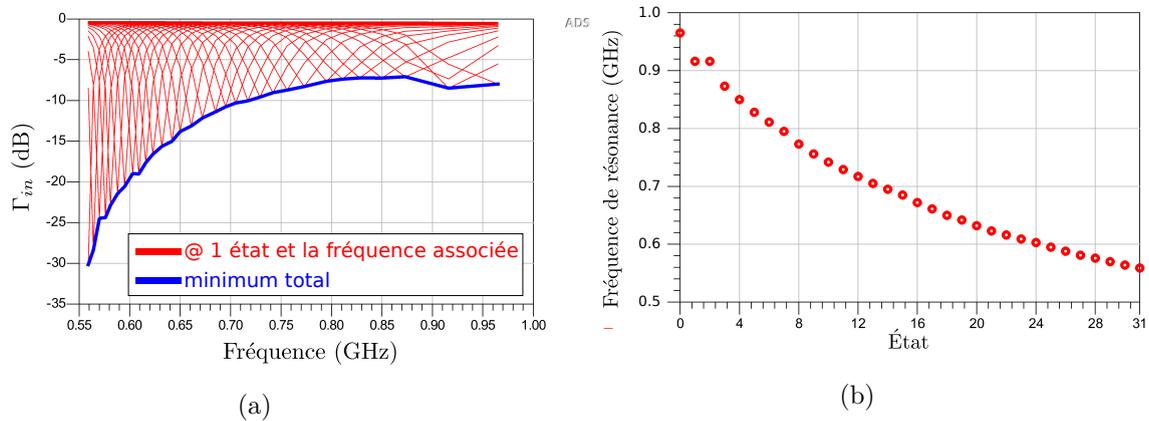


FIGURE 3.11: Simulation de la résonance de l'antenne pour les 32 états du condensateur variable : évolutions (a) du module du coefficient de réflexion à l'entrée de l'antenne, (b) de la fréquence de résonance en fonction de l'état du condensateur variable.

3.2.3.2 Pertes

L'introduction de l'agilité en fréquence de l'antenne ne se fait pas sans contrepartie. En effet, faire fonctionner l'antenne de plus en plus loin de sa fréquence de résonance naturelle se paye par la diminution de son efficacité de rayonnement. Cette dégradation provient :

- de l'antenne elle-même dont la taille physique est faible par rapport à la fréquence de résonance. Ces dimensions faibles contribuent à diminuer la résistance équivalente de rayonnement ;
- du condensateur variable dont les pertes évoluent en fonction de l'état.

La figure 3.12a montre une estimation du facteur de qualité Q_{TC} du condensateur variable. Sur cette figure, on a associé les fréquences de résonance à l'état du condensateur variable correspondant (par exemple, la fréquence de résonance maximale est associée à l'état minimal). On constate une dégradation de ce facteur lorsque l'état augmente (c'est-à-dire lorsque la capacité augmente).

Le bilan de puissance au niveau de l'antenne est résumé par (3.11).

$$P_{in} = P_{ray} + P_{pertes\ ant} + P_{Cvar} \quad (3.11)$$

où P_{in} est la puissance entrante de l'antenne, P_{ray} est la puissance rayonnée, $P_{pertes\ ant}$ est la puissance dissipée par l'antenne, et P_{Cvar} est la puissance dissipée par le condensateur variable.

La figure 3.12b présente le rapport entre la puissance P_{Cvar} et la puissance P_{in} en fonction de l'état du condensateur variable. On constate que les pertes ne sont pas négligeables et donc que l'efficacité de l'antenne sera fortement impactée par l'état du condensateur variable. Plus

précisément, ce rapport augmente quand la capacité augmente. Deux phénomènes contribuent à cela. D'une part, le facteur de qualité du condensateur diminue quand la capacité augmente, comme le montre la figure 3.12b. D'autre part, comme expliqué dans [25], quand la capacité augmente, le courant qui y circule augmente, ce qui accroît les pertes (comme le carré de l'amplitude de ce courant).

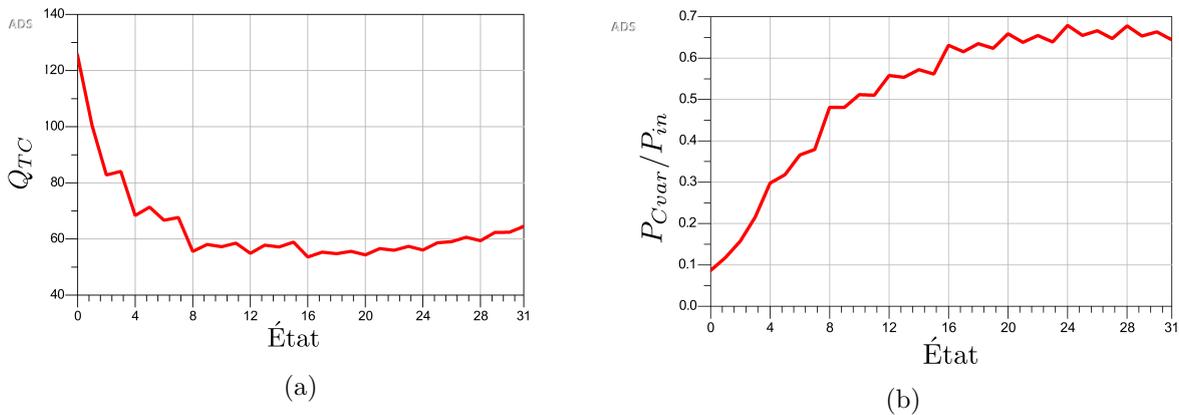


FIGURE 3.12: Simulation en fonction de l'état du condensateur associé à la fréquence de résonance correspondante (a) du facteur de qualité du condensateur en position flottante sur la fente, (b) du rapport de la puissance active dissipée dans le condensateur variable par la puissance entrante de l'antenne.

3.2.3.3 Tensions aux bornes du condensateur variable

La fente de l'antenne étant la zone où se concentre le champ électrique, de fortes tensions apparaissent entre les deux bords de la fente. Or, chaque borne du condensateur variable est reliée à un bord différent. Le condensateur variable présentant des limites de fonctionnement en termes de linéarité et de tension de claquage liée aux transistors des interrupteurs, il est nécessaire d'estimer l'amplitude de la tension à ses bornes.

L'effet de la position du condensateur variable sur la fente a une influence sur la tension à ses bornes car le champ électrique n'est pas constant le long de cette fente. Nous n'entrerons pas dans le détail car cet aspect a été traité dans la thèse d'Essia Ben Abdallah [63]. Précisons simplement que le choix de la position sur la fente résulte d'un compromis entre l'amplitude maximale de tension tolérée par le condensateur variable et l'excursion fréquentielle de l'antenne permise par ce même condensateur variable.

La figure 3.13 présente les amplitudes de la tension V_{TC} aux bornes du condensateur variable en fonction de la fréquence et pour plusieurs valeurs de puissance de source disponible P_{AVS} . On a choisi pour cet exemple l'état 15, qui correspond à une fréquence de résonance intermédiaire entre f_{min} et f_{max} .

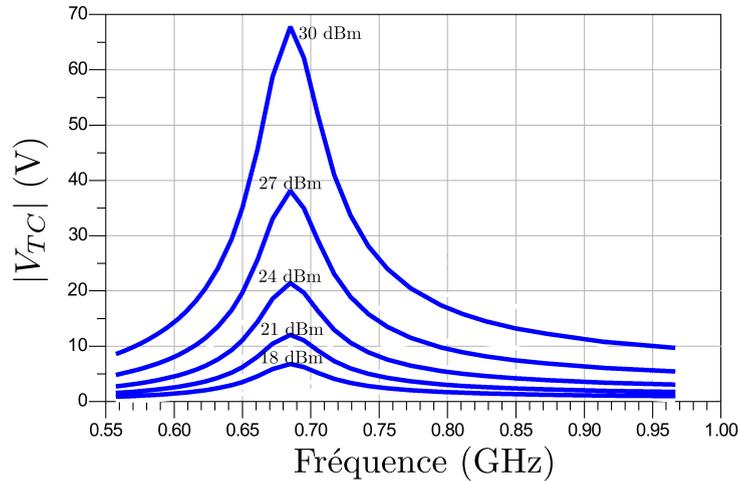


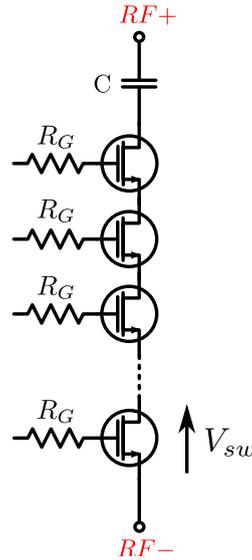
FIGURE 3.13: Simulation des amplitudes de la tension RF aux bornes du condensateur variable pour plusieurs valeurs de P_{AVS} (état 15).

Cette figure permet de mettre en évidence le fait que les tensions appliquées aux bornes du condensateur variable sont dépendantes de son état (donc de sa capacité). En effet, la tension maximale aux bornes du condensateur variable apparaît à la fréquence de résonance de l'antenne. Pour l'exemple de la figure 3.13, l'amplitude est la plus forte à 670 MHz, qui est la fréquence de résonance correspondant à cet état. De plus, cette simulation donne une estimation de la valeur maximale de puissance utilisable. Néanmoins, il faut garder à l'esprit que ces simulations sont effectuées en régime petit signal. Elles ne permettent donc de faire que des estimations au premier ordre. La partie suivante aborde les simulations en régime grand signal de l'antenne accordable.

3.2.4 Simulations grand signal

3.2.4.1 Signal CW

La figure 3.15a montre une simulation en grand signal du rapport $G_T = P_{in}/P_{AVS}$ en fonction de la puissance disponible P_{AVS} de la source, où P_{in} est la puissance entrante de l'antenne. Trois états sont considérés : état 31 (560 MHz), état 15 (670 MHz) et état 00 (965 MHz). L'adaptation étant meilleure pour l'état 31, la puissance est transférée en totalité à l'antenne ($P_{in} = P_{AVS}$). À partir d'un certain niveau de puissance, G_T augmente pour les états 00 et 15. L'état 31 correspond à des interrupteurs qui sont tous à l'état ON dans les branches du condensateur variable. Ce n'est pas le cas des états 15 et 00 : l'état 15 correspond à une branche ayant son interrupteur à l'état OFF, tandis que l'état 00 correspond à toutes les branches ayant leurs interrupteurs à l'état OFF. Ces distorsions s'expliquent donc par le fait que l'interrupteur à l'état OFF est non-linéaire (l'interrupteur à l'état ON est également non-linéaire mais pour des puissances plus élevées).

FIGURE 3.14: Tension V_{sw} sur un FET.

L'empilement des transistors au sein du condensateur variable (figure 3.14) étant l'élément non-linéaire, l'évolution de la tension à ses bornes nous intéresse. La figure 3.15b donne un aperçu de ce comportement en présentant l'amplitude (à la fréquence fondamentale) de la tension V_{sw} sur un seul FET de l'empilement de l'une des branches pour l'état 00. Lorsque P_{AVS} dépasse 21 dBm, l'effet non-linéaire se manifeste. Cette valeur de puissance constitue donc la limite d'utilisation de l'antenne accordable pour l'état 00.

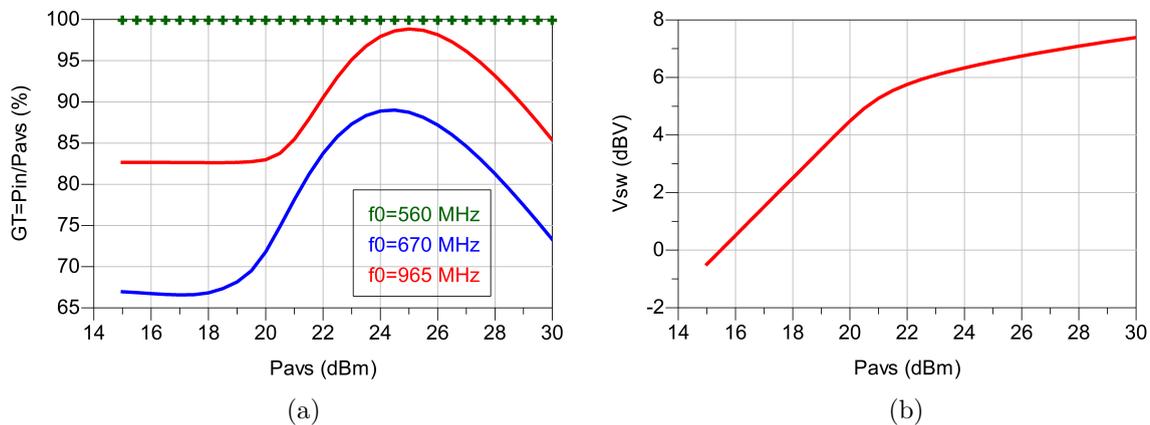


FIGURE 3.15: Simulation, en fonction de la puissance disponible et pour un signal CW, de (a) la puissance P_{in} entrante de l'antenne (b) l'amplitude V_{sw} de la tension RF à la fréquence fondamentale sur un FET de l'empilement d'une branche à l'état 00.

Les figure 3.16a et figure 3.16b montrent l'amplitude de la tension aux bornes du condensateur variable respectivement à la fréquence fondamentale (f_0) et à l'harmonique $3f_0$. L'amplitude de l'harmonique 2, très faible, n'est pas significative et n'est donc pas représentée. Sur la figure 3.16a, on constate qu'à l'état 31 (560 MHz), la tension à f_0 évolue régulièrement avec P_{AVS} , alors que pour les deux autres états (670 et 965 MHz), on observe une compression

à partir de 20 dBm. Toujours aux bornes du condensateur variable, ceci se traduit, sur la figure 3.16b, par l'apparition d'une composante à $3f_0$ qui augmente avec P_{AVS} , sauf pour l'état 31 (560 MHz).

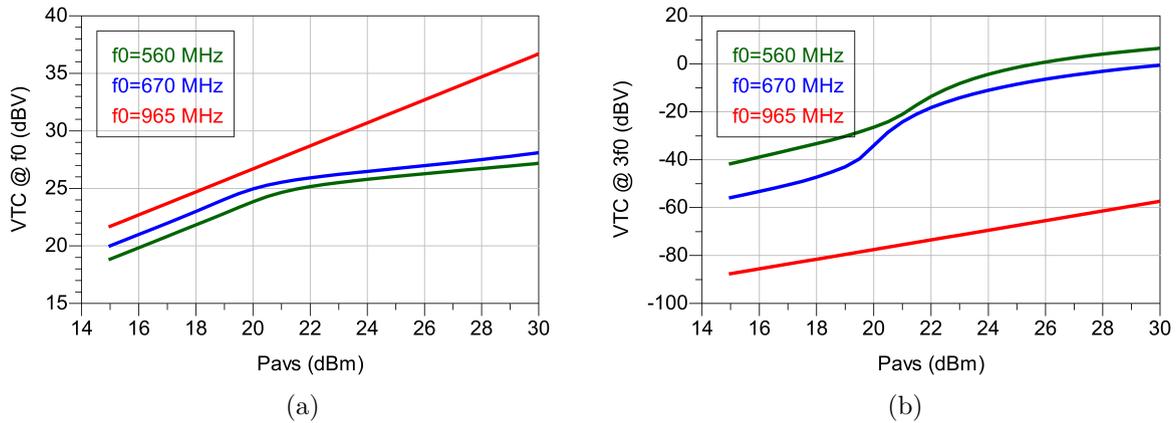


FIGURE 3.16: Simulation (signal CW), en fonction de la puissance disponible, de l'amplitude de la tension RF aux bornes du condensateur variable (a) à f_0 , (b) à $3f_0$.

Enfin, sur la figure 3.17, on a tracé pour la fréquence fondamentale (f_0) le rapport entre la puissance P_{Cvar} dissipée dans le condensateur variable et la puissance disponible P_{AVS} . Cette figure montre combien la compression du condensateur variable dégrade l'efficacité de l'antenne à la fréquence fondamentale : à l'état 00 (965 MHz), avant compression du condensateur variable (20 dBm), 7 % de la puissance entrante est dissipée par le condensateur variable. À 30 dBm, ce rapport augmente à 68 %. En comparaison, à l'état 31 (560 MHz), le condensateur variable dissipe environ 64 % de la puissance entrante tant à 20 dBm qu'à 30 dBm.

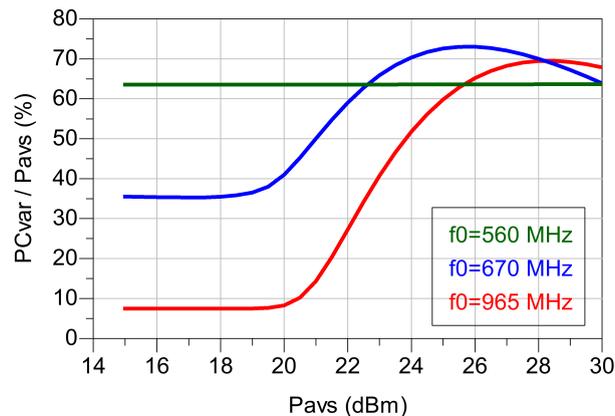


FIGURE 3.17: Simulation (signal CW) en fonction de la puissance disponible et à la fréquence fondamentale des pertes par effet Joule dans le condensateur variable.

En conclusion, grâce aux simulations avec un signal CW, on met en évidence le fait que tous les états du condensateur variable à l'exception de l'état 31 contribuent fortement à la génération d'harmoniques. L'application de l'antenne accordable sera donc limitée à des puissances de l'ordre de 22 dBm pour ces états.

3.2.4.2 Signal modulé (LTE)

Les figure 3.18a et figure 3.18b montrent la réponse spectrale de la tension aux bornes du condensateur variable lorsqu'un signal LTE est appliqué sur l'antenne pour les états 00 (965 MHz) et 31 (560 MHz). Ces spectres sont issus des simulations pour trois valeurs de P_{AVS} (13 dBm, 20 dBm et 29 dBm). Le signal modulé (LTE) utilisé pour ces deux figures présente une largeur de bande de 1,4 MHz.

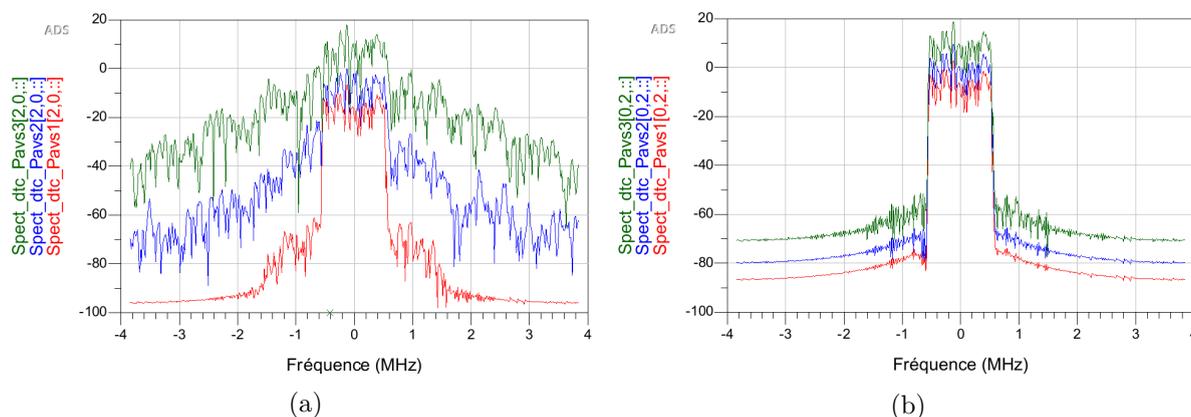


FIGURE 3.18: Simulation de la tension aux bornes du condensateur variable pour trois valeurs de P_{AVS} (13, 20 et 29 dBm) avec un signal modulé LTE de largeur de bande 1,4 MHz (a) à l'état 00, (b) à l'état 31.

Ces deux figures montrent que la remontée des canaux adjacents lorsque P_{AVS} augmente est forte pour les états faisant intervenir des branches du condensateur variable à l'état OFF, alors que cette remontée des canaux adjacents est assez faible à l'état 31.

Le phénomène peut être quantifié au travers de l'ACLR. Les figure 3.19a et figure 3.19b montrent les ACLR pour les canaux adjacents (d'ordre 1 et 2) au spectre utile pour les états 00 et 31. On constate tout d'abord que pour l'état 31 (560 MHz), l'ACLR reste toujours au-dessus d'une limite de 37,5 dBc, alors qu'il diminue fortement (jusqu'à 28 dBc) pour l'état 00 (965 MHz).

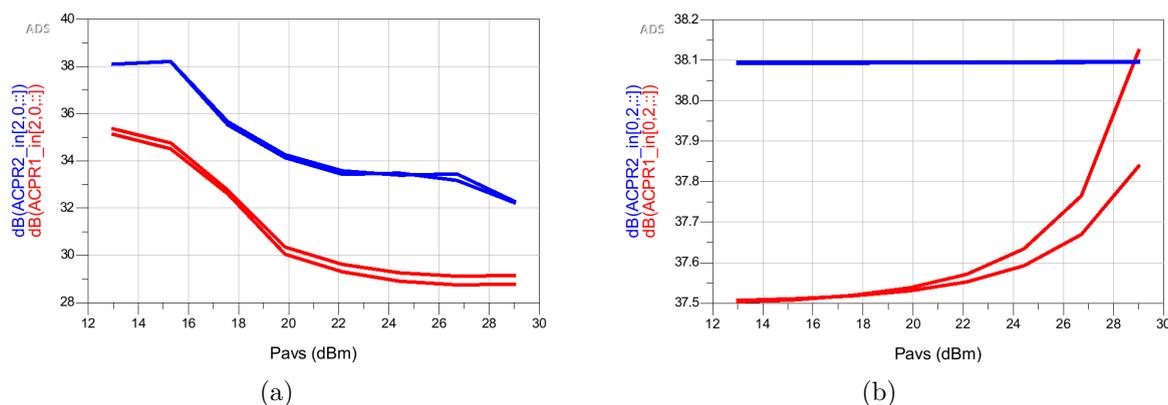


FIGURE 3.19: Simulation des ACLR aux bornes du condensateur variable en fonction de P_{AVS} avec un signal modulé LTE de largeur de bande 1,4 MHz (a) à l'état 00, (b) à l'état 31.

Comme précédemment, ce comportement est lié à l'état des interrupteurs : à l'état 31, tous les FET sont à l'état ON, alors que pour tous les autres états, certaines branches sont à l'état OFF. Ce sont les interrupteurs ouverts soumis à de fortes tensions qui apportent de la distorsion et qui entraînent une dégradation de l'ACLR.

3.2.4.3 Conclusion

Les simulations en régime grands signaux ont été menées à l'aide d'un modèle linéaire de l'antenne associé à un modèle non-linéaire du condensateur variable. Elles nous ont permis d'estimer le comportement du prototype lorsqu'il est attaqué par des signaux de forte amplitude.

L'état 31 (560 MHz) est l'état qui semble amener la linéarité la plus importante en restant en régime quasi-linéaire jusqu'à plus de 30 dBm. Cette performance s'explique par le fait que tous les FET du condensateur variable sont en conduction (ON). Pour l'état 00 (965 MHz), pour lequel toutes les branches du condensateur variable sont à l'état bloqué (OFF), on observe une linéarité qui se dégrade avec l'augmentation du nombre de branches à l'état bloqué.

3.3 Réalisation et mesures d'un prototype d'antenne agile

L'antenne fente que nous venons de présenter a été fabriquée. Ce travail a été mené conjointement avec une doctorante du laboratoire antennes (Essia Ben Abdallah [63]).

3.3.1 Description du prototype

Le prototype est constitué d'une antenne imprimée sur un PCB et associée à un condensateur variable existant (*Renton*) conçu en technologie CMOS SOI 130 nm [47, 65]. Une description détaillée est faite dans [63]. L'élément rayonnant est réalisé par une fente alimentée par une ligne microruban d'impédance caractéristique 50 Ω . Elle a été conçue avec l'outil de simulation HFSS pour un substrat FR4 d'épaisseur 0,8 mm, de permittivité $\epsilon_r = 4.3$ et d'angle de pertes $\tan(\delta) = 0.025$ associé à une couche cuivrée d'épaisseur 35 μm . La taille de la fente est 18 mm \times 3 mm dans une couche métallique destinée à jouer le rôle de plan de masse de surface 103 mm \times 50 mm. L'antenne est présentée sur la figure 3.20. On y distingue deux faces : la « face fente » et la « face ligne ».

Afin d'adapter l'antenne, un condensateur CMS de 1,0 pF est placé sur une position appropriée au bout de la ligne d'alimentation RF (position notée « stub » sur la figure 3.20). Cette position est choisie de telle façon que la partie imaginaire de l'impédance d'entrée de la ligne soit nulle quand la partie réelle est proche de 50 Ω . Cette condition n'étant pas complètement satisfaite

pour tous les états, on se contente d'une valeur fixe intermédiaire qui essaye de répondre au mieux à cette contrainte.

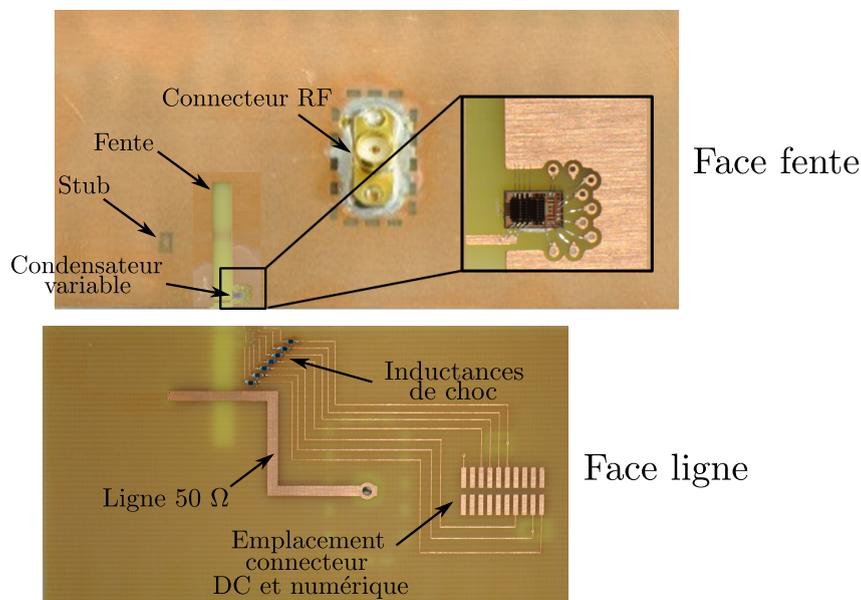


FIGURE 3.20: Photographie (vue de haut) de l'antenne avec le condensateur variable connecté par micro-fils (*wire-bonding*), avant ajout des connecteurs.

Le condensateur variable de l'antenne est commandé via une interface numérique à l'aide d'un bus PXI piloté avec le logiciel LabVIEW (National Instruments). Sur la face ligne est disposé un connecteur destiné à acheminer les signaux numériques de commande ainsi que l'alimentation du circuit intégré. Afin de minimiser les fuites RF via les chemins de commande numérique du condensateur variable, un découplage à base d'inductances de choc placées en série sur les lignes de commande a été adopté.

3.3.2 Mesures petit signal

Le caractère accordable de l'antenne fente a été vérifié en mesure. La figure 3.21 montre les mesures et les simulations du coefficient de réflexion S_{11} de l'antenne réglable pour sept états : états 00, 05, 10, 15, 20, 25 et 31. Les fréquences de résonance associées sont respectivement 900 MHz, 770 MHz, 690 MHz, 640 MHz, 590 MHz, 550 MHz, 520 MHz. Les simulations ont été réalisées d'une part à l'aide du logiciel HFSS, grâce auquel un fichier multiport « *Touchstone* » est généré, et d'autre part à l'aide d'ADS, dans lequel le modèle du transistor de la technologie d'intégration du condensateur variable est associé au fichier multiport. Une erreur relative de moins de 1 % dans les basses fréquences et de 5 % dans les hautes fréquences est constatée. Ceci s'explique par diverses imprécisions mineures dans le modèle du condensateur variable.

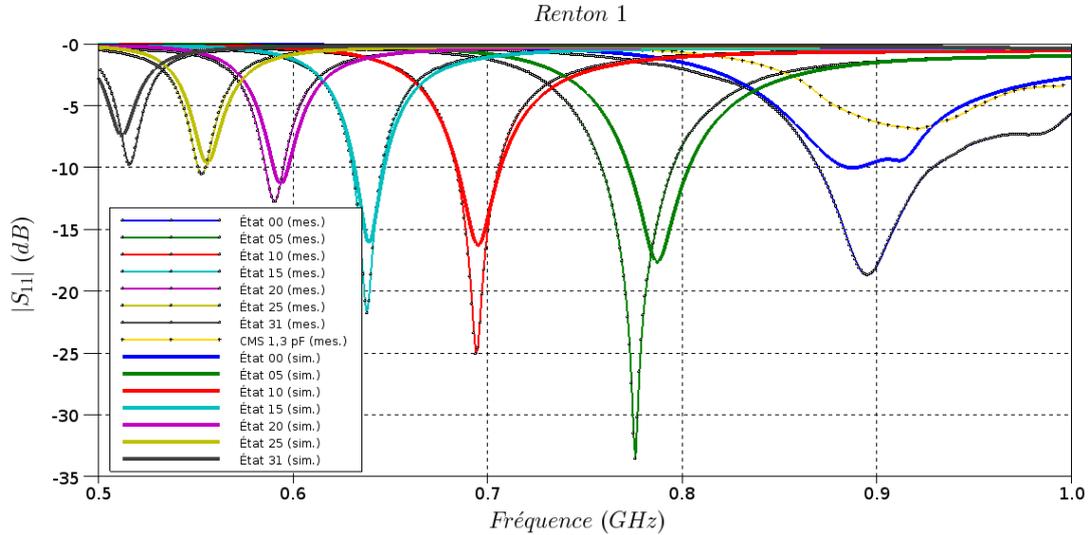


FIGURE 3.21: Comparaison simulations/mesures du module du coefficient de réflexion de l'antenne intégrant le condensateur variable.

Les minima du coefficient de réflexion sont compris entre 520 MHz (état correspondant à C_{max}) et 900 MHz (état correspondant à C_{min}). La bande passante (à -6 dB) varie de 11 MHz pour C_{max} à 144 MHz pour C_{min} . La bande passante complète s'étend de 511 MHz à 997 MHz.

En utilisant (3.5), qui donne l'excursion fréquentielle TR_f en fonction de C_{max} et C_{min} , on peut déterminer la capacité à vide C_0 de l'antenne (tableau 3.1).

Condensateur variable	<i>Renton</i>
C_{max}	5,3 pF
C_{min}	1,3 pF
TR_f	1,73
C_0 calculé	0,71 pF

TABEAU 3.1: Capacité intrinsèque de l'antenne C_0 à partir des relevés des fréquences de résonance respectives.

3.3.3 Efficacité

La figure 3.22 montre la comparaison des efficacités simulées et mesurées pour différents états du condensateur variable. L'efficacité est calculée à l'aide d'une méthode d'intégration 3D du gain mesuré [66].

L'efficacité est comprise entre 3 % et 34 %. Ces niveaux relativement faibles s'expliquent par les pertes du condensateur variable. En effet, celui-ci présente des résistances séries relativement importantes (2 Ω à l'état 31 et 5 Ω à l'état 00). La chute de l'efficacité quand la fréquence diminue (c'est-à-dire quand la capacité augmente) s'explique par l'augmentation du courant, qui provoque une augmentation de la puissance dissipée.

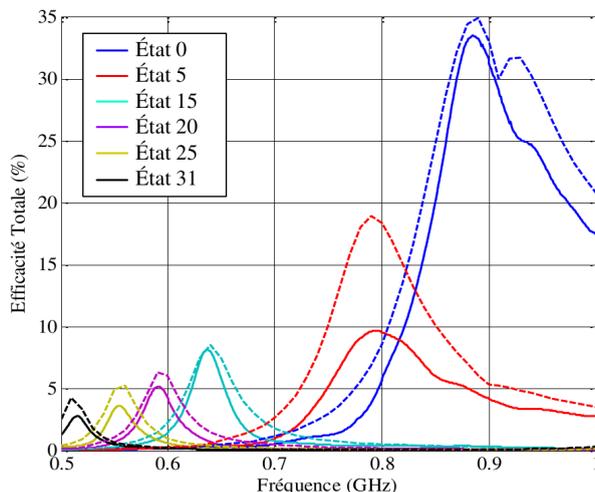


FIGURE 3.22: Comparaison simulation (pointillés)/mesure (traits pleins) de l'efficacité totale de l'antenne associée au condensateur variable.

3.3.4 Mesures grand signal

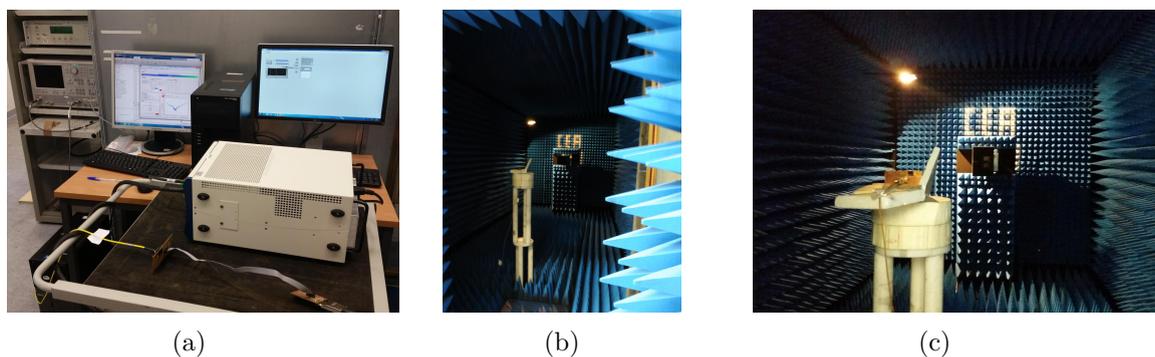


FIGURE 3.23: Photographies (a) du banc de programmation, (b), (c) de l'antenne à l'intérieur de la chambre anéchoïque.

Le condensateur variable placé sur l'antenne est contrôlé par un bus PXI (figure 3.23a), lui-même piloté avec LabVIEW. Un générateur de signaux modulés (LTE) est relié à l'antenne via une fibre optique et un convertisseur optique/électrique assurant la liaison entre l'extérieur et l'intérieur de la chambre anéchoïque. Une antenne de réception calibrée dont les caractéristiques sont connues et située en face de l'antenne sous test (AUT) dans la chambre anéchoïque capte le signal qui est amplifié par un LNA. On considère que le LNA opère en régime linéaire et n'introduit donc pas de distorsion. Le signal reçu est traité par un analyseur de spectre grâce auquel on mesure l'ACLR. La figure 3.24 présente les mesures de l'ACLR en fonction de la puissance RF d'entrée pour différents états du condensateur variable.

Jusqu'à environ 14 dBm, le plancher de bruit ne permet pas de mesurer précisément l'ACLR. On constate que jusqu'à 23 dBm, la limite de 30 dBc (LTE) est respectée avec ce dispositif [67].

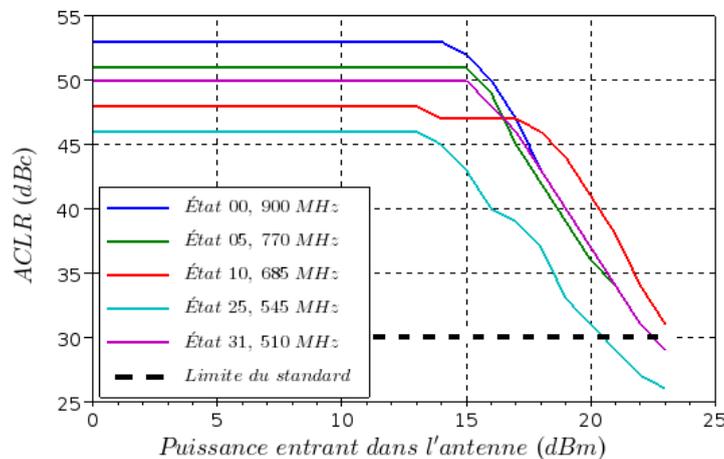


FIGURE 3.24: ACLR mesuré en émission avec l'antenne équipée du condensateur variable.

3.3.5 Mesure du temps de commutation

Dans le contexte de la téléphonie mobile, l'appareil d'un usager qui se déplace doit basculer sur différents relais (cellules) afin de ne pas voir la communication coupée. Ce processus est nommé transfert intercellulaire (*handover* [68]). Généralement, ces basculements sont décidés en fonction de mesures radio effectuées par l'appareil mobile et qui déterminent la meilleure cellule [69]. Les basculements impliquant un changement de fréquence à la fois sur l'appareil mobile et sur la cellule du relais, la norme 3GPP spécifie des temps de transition maximaux pendant lesquels la reconfiguration doit être effectuée. D'après [68], ces temps de transition sont compris entre 20 ms et 130 ms. D'autre part, d'après [70], le temps de commutation pour une antenne utilisée en émission/réception doit être de 10 μs .

Le prototype d'antenne doit respecter ces temps de transition maximaux. En l'occurrence, le temps de transition est lié au temps de commutation du condensateur variable. Ce temps de commutation maximal est celui provoqué par le passage d'un extrême à l'autre (C_{min} à C_{max} ou inversement). En effet, toutes les branches étant en parallèle, le temps d'établissement de la capacité pour la branche la plus lente conditionnera le temps d'établissement de la capacité globale du condensateur variable.

Pour mesurer ce temps de commutation, on utilise l'AUT en réception et branchée sur un oscilloscope à fréquence d'échantillonnage élevée. L'émission du signal RF est assurée par une antenne passive large bande. L'oscilloscope permet de récupérer le signal RF et le signal de commande (*LOAD*). Le principe est résumé sur la figure 3.25. On mesure alors les temps de montée et de descente comme étant les durées écoulées entre le moment où la commande est appliquée et le moment où 90 % de la différence (en valeur absolue) entre valeur finale et valeur initiale de l'enveloppe du signal est atteint. Cette commande est un front descendant du signal *LOAD*. Le générateur qui alimente l'antenne émettrice délivre un signal CW de fréquence f_{fin} , qui est la fréquence finale que doit atteindre l'AUT. On procède à plusieurs mesures :

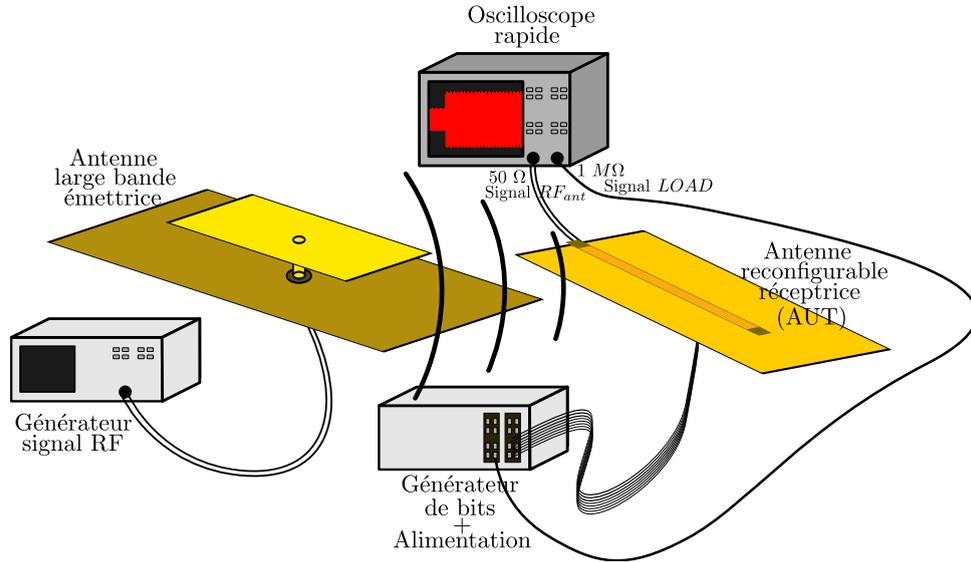


FIGURE 3.25: Principe de la mesure du temps de commutation de l'antenne (AUT).

- à une fréquence intermédiaire ($f_{fin}=800$ MHz) comprise entre les fréquences de résonance minimale et maximale f_{min} et f_{max} ;
- à la fréquence f_{fin} égale à la fréquence de résonance associée à l'état final.

Pour cette mesure, le prototype d'antenne est équipé d'un condensateur variable qui permet une excursion fréquentielle s'étendant de 630 MHz à 870 MHz.

On donne dans l'annexe I les relevés de l'amplitude du signal RF reçu par l'antenne accordable lorsque l'état est changé. La figure 3.26 résume les mesures de ces temps de montée et de descente : les transitions d'états particuliers sont listées par le tableau 3.2. Ces états sont particuliers car ils permettent d'isoler le comportement d'une branche unique (qui est la seule à commuter) et donc d'en déduire son propre temps de commutation. Les états 15 et 31 (également reportés sur le tableau 3.2) ne sont pas des états particuliers, dans le sens où ils résultent de la commutation de plusieurs branches en même temps. Ils sont cependant représentés ici afin de comparer leur positionnement par rapport aux autres états.

Il convient de noter que les temps de commutation mesurés intègrent le délai introduit par le bus SPI et les translateurs de niveaux (validation par le bit *LOAD*, mise à jour des bascules, puis mise à jour des tensions des sorties des translateurs de niveaux). Cependant, les simulations montrent que ce délai est largement inférieur aux temps d'établissement de la capacité du condensateur variable. On considère donc que le bus SPI ne contribue pas au temps de commutation total.

Comme indiqué au début de ce paragraphe, les temps de reconfiguration maximaux de l'antenne doivent être inférieurs aux limites imposées, qui se situent entre 20 ms et 130 ms [68]. On constate que le dispositif constitué de l'antenne fente et du condensateur variable respecte assez largement

Branche(s) commuté(e)s	Montée		Descente	
	États	f_{fin} (MHz)	États	f_{fin} (MHz)
États particuliers				
1 (LSB)	0→01	855	01→00	870
2	0→02	845	02→00	870
3	0→04	825	04→00	870
4	0→08	785	08→00	870
5 (MSB)	0→16	720	16→00	870
Autres états				
LSB à 4	0→15	725	15→00	870
Toutes	0→31	630	31→00	870

TABLEAU 3.2: Description des transitions d'états particuliers impliquant une branche spécifique à la fois et des transitions liées aux états 15 et 31.

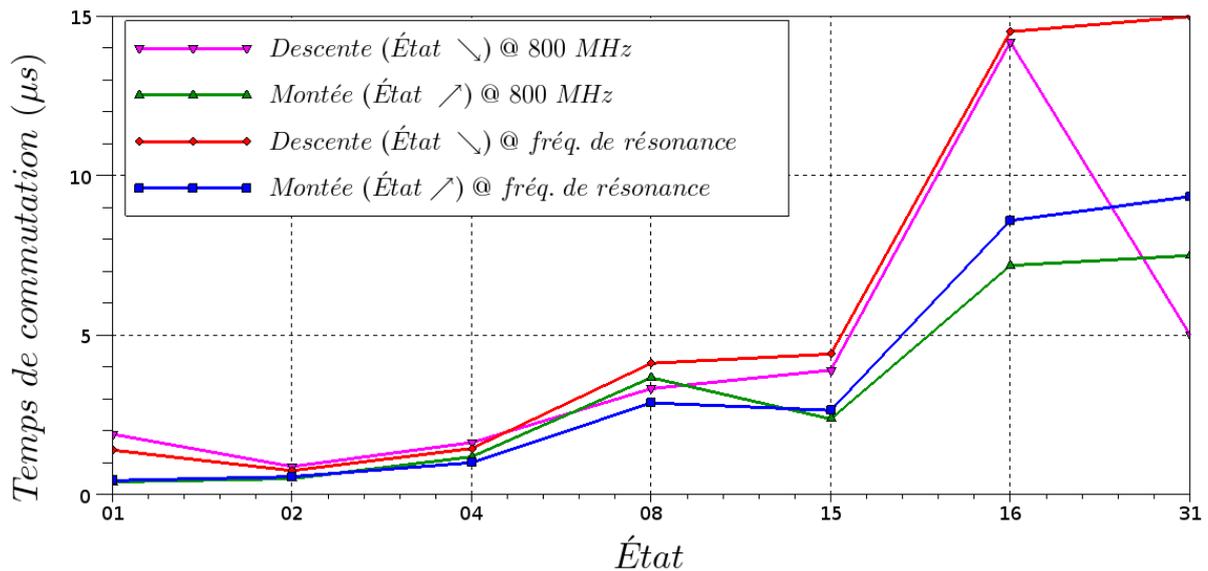


FIGURE 3.26: Temps de commutation mesuré de chaque branche à 800 MHz et à la fréquence finale f_{fin} , où l'état initial est OFF pour toutes les branches.

cette condition, quel que soit l'état final du condensateur variable. En considérant le temps de commutation pour une antenne utilisée en émission/réception et qui doit être de $10 \mu s$ d'après [70], le dispositif respecte la condition dans la plupart des cas.

3.4 Conclusion

Dans ce chapitre, nous avons introduit la nécessité de disposer d'antennes agiles en fréquence. En effet, la diminution de la taille des antennes conjuguée au besoin de couvrir de plus en plus de bandes fréquentielles présentent un fort impact sur leurs performances. De plus, ces performances sont dépendantes de l'environnement immédiat de l'antenne.

Lorsque le facteur de qualité du condensateur variable augmente, l'efficacité de l'antenne dans les bandes basses est améliorée, tandis que l'efficacité dans les bandes hautes reste quasiment inchangée. Le facteur de qualité et l'excursion du condensateur variable sont sujets à un compromis. Pour une antenne agile en fréquence, il est préférable de favoriser l'excursion dans la mesure où un facteur de qualité minimum est atteint. En effet, à partir d'un certain facteur de qualité (évalué à 50 dans [30]), le gain d'efficacité de l'antenne devient négligeable.

Une application d'antenne agile en fréquence utilisant une antenne fente a été décrite. Ce mode de réglage de l'antenne permet de diminuer ses dimensions, d'utiliser des bandes fréquentielles plus larges et d'optimiser ses performances. Une série de simulations mettant en œuvre les modèles d'une antenne et d'un condensateur variable en CMOS SOI a été présentée.

Ensuite, ce chapitre a présenté les résultats de mesures d'une antenne fente dotée d'un condensateur variable. Cette série de mesures a tout d'abord permis de valider le fait que l'agilité de l'antenne peut être obtenue par l'association de la fente avec un condensateur variable en technologie CMOS SOI. En outre, la comparaison des mesures et des simulations des coefficients de réflexion ainsi que des efficacités totales pour plusieurs états du condensateur variable ont permis de valider les modèles développés pour ce composant (chapitre 2). L'efficacité de l'antenne agile s'étend de 3 % à 34 %, les fréquences de résonance sont comprises entre 520 MHz et 900 MHz, tandis que les bandes passantes s'étendent de 11 MHz à 144 MHz selon l'état du condensateur variable.

Les performances présentées en régime petit signal révèlent qu'il est nécessaire d'améliorer le facteur de qualité pour la génération suivante de condensateurs variables de puissance développés au sein du CEA-LETI. Ceci passe par un dimensionnement plus optimisé (réduction de la résistance série équivalente) sur la base de l'étude présentée dans le chapitre 2, et par l'avantage que l'on peut tirer de l'amélioration du *FOM* de la technologie CMOS SOI. Enfin, par rapport à la linéarité, des améliorations sont également souhaitables. En plus de la qualité accrue de la technologie sur ce point, un objectif plus ambitieux en termes de linéarité peut être atteint en dimensionnant correctement le nombre de FET empilés dans un interrupteur.

Chapitre 4

Système de détection et de correction d'impédance

« Le secret de la réussite du concepteur en électronique intégrée, c'est la confiance en SOI. »

Auteur inconnu

4.1 Introduction

Pour les applications mobiles, l'optimisation du rendement énergétique d'une chaîne d'émission implique d'assurer une adaptation d'impédance optimale entre l'amplificateur (PA) et l'antenne afin que le transfert de puissance soit le plus élevé possible.

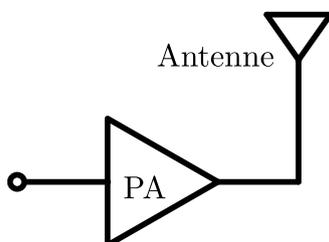


FIGURE 4.1: Association d'un amplificateur de puissance (PA) et d'une antenne.

La figure 4.1 illustre l'association d'un PA et d'une antenne. Sur cette figure, le PA délivre une puissance RF. Cette puissance est totalement ou partiellement transférée selon l'adaptation d'impédance entre le PA et l'antenne. La puissance transmise à l'antenne égale la puissance délivrée par le PA si l'impédance de l'antenne est égale au conjugué de l'impédance de sortie du PA. Dans tous les autres cas, la puissance transférée est inférieure.

Or, pour les applications mobiles, on a vu qu'on avait un intérêt à rendre les antennes agiles. De plus, celles-ci sont sensibles à leur environnement. Pour une antenne donnée, cette agilité et cette sensibilité conduisent à ce qu'elle présente des impédances variables. Les désadaptations correspondantes empêchent l'obtention d'un transfert de puissance optimal. L'optimisation du transfert de puissance est assurée par l'utilisation d'un adaptateur d'impédance. Un module spécifique réalisant l'adaptation d'impédance (synthétiseur d'impédance) pour différentes situations possibles apparaît donc souhaitable.

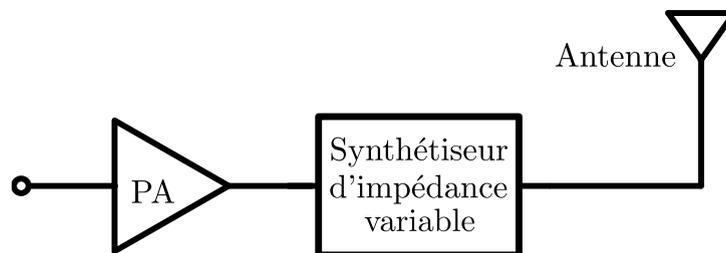


FIGURE 4.2: Association d'un amplificateur de puissance (PA), d'un synthétiseur d'impédance variable et d'une antenne.

La figure 4.2 illustre les propos précédents en introduisant entre le PA et l'antenne un module spécifique de transformation d'impédance (synthétiseur d'impédance). Sur cette figure, le PA délivre une puissance qui est totalement ou partiellement transférée selon le *ROS* de son impédance de charge. Celui-ci est donné par l'impédance du synthétiseur d'impédance, qui dépend du *ROS* de l'impédance d'antenne.

Pour un dispositif à impédance variable tel qu'une antenne agile et sensible à son environnement, la synthèse d'impédance doit être reconfigurable (réseau d'impédances variables). Ceci est nécessaire pour compenser les variations de l'impédance d'antenne, ce qui revient à transférer une puissance vers l'antenne plus élevée que si le synthétiseur d'impédance variable était absent. Pour réaliser une adaptation optimale en agissant sur le synthétiseur d'impédance reconfigurable, il faut connaître l'impédance complexe de l'antenne. Un autre dispositif destiné à détecter l'impédance d'antenne est donc nécessaire.

Dans ce chapitre, nous proposons l'étude du synthétiseur d'impédance. Ensuite, l'étude d'un système de détection est proposée. Enfin, différentes réalisations en technologie CMOS SOI sont présentées.

Dans ce qui suit, on parlera de source, de tuner et de charge pour identifier respectivement le PA, le synthétiseur d'impédance et l'antenne. Ainsi, l'impédance du PA est notée Z_S et sa puissance disponible est notée P_{AVS} , tandis que l'impédance d'antenne est notée Z_L .

4.2 Tuners d'antenne

Les contraintes de dimensionnement d'un tuner résident dans plusieurs points. Tout d'abord, il faut déterminer une architecture capable de couvrir une vaste gamme d'impédances. Ensuite, le tuner doit réaliser un transfert de puissance maximal et donc présenter des pertes minimales. Enfin, il doit offrir une bande passante minimale en fonction de l'application visée.

4.2.1 Caractéristiques principales

4.2.1.1 Amélioration de la puissance délivrée (*PDI*)

On étudie le cas d'une source associée à un tuner et une charge (figure 4.3). L'impédance de référence est Z_0 . Le tuner est représenté par ses paramètres S définis dans un environnement Z_0 .

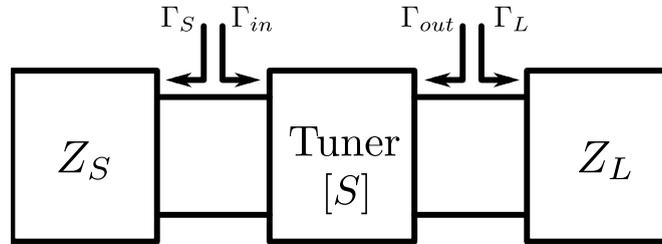


FIGURE 4.3: Schéma de l'association d'une source d'impédance Z_S , d'un tuner et d'une charge d'impédance Z_L .

À l'aide des paramètres S, le gain transducique du tuner est exprimé par (4.1) ou (4.2) [71].

$$G_T = \frac{|S_{21}|^2 (1 - |\Gamma_L|^2) (1 - |\Gamma_S|^2)}{|1 - S_{22}\Gamma_L|^2 |1 - \Gamma_{in}\Gamma_S|^2} \quad (4.1)$$

$$G_T = \frac{|S_{21}|^2 (1 - |\Gamma_L|^2) (1 - |\Gamma_S|^2)}{|1 - S_{11}\Gamma_S|^2 |1 - \Gamma_{out}\Gamma_L|^2} \quad (4.2)$$

où Γ_L est le coefficient de réflexion associé à l'impédance de charge Z_L , Γ_S est le coefficient de réflexion associé à l'impédance de source Z_S , Γ_{in} est le coefficient de réflexion en entrée du tuner, et Γ_{out} est le coefficient de réflexion en sortie du tuner.

Lorsque l'impédance de source correspond au conjugué de l'impédance de référence Z_0 , on a alors la condition $\Gamma_S = 0$. Sachant que $\Gamma_{out} = S_{22}$ dans ce cas, (4.1) et (4.2) deviennent :

$$G_T = |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - S_{22}\Gamma_L|^2} \quad (4.3)$$

où Γ_L est donné par (4.4) [71].

$$\Gamma_L = \frac{Z_L - Z_0^*}{Z_L + Z_0} \quad (4.4)$$

L'adaptation conjuguée (« loi de Jacobi » [72, 73] ou théorème de l'adaptation d'impédance) consiste à assurer $S_{22}^* = \Gamma_L$ grâce à la reconfigurabilité du tuner. Si le tuner est sans pertes, cela correspond à l'optimum du transfert de puissance. Si le tuner présente des pertes, cela ne correspond pas forcément au meilleur transfert de puissance [74]. En effet, il est possible que la valeur de S_{22} soit associée à une valeur de S_{21} telle que G_T est moins fort que dans un autre état associé à deux autres valeurs de S_{22} et S_{21} . Pour résumer, avec un tuner réglable entre la source et la charge, l'adaptation peut donc être réalisée de deux façons différentes [75, 76] :

- soit en faisant en sorte de transférer le maximum de puissance de la source vers la charge ;
- soit en faisant en sorte de minimiser le coefficient de réflexion en entrée du tuner (Γ_{in}).

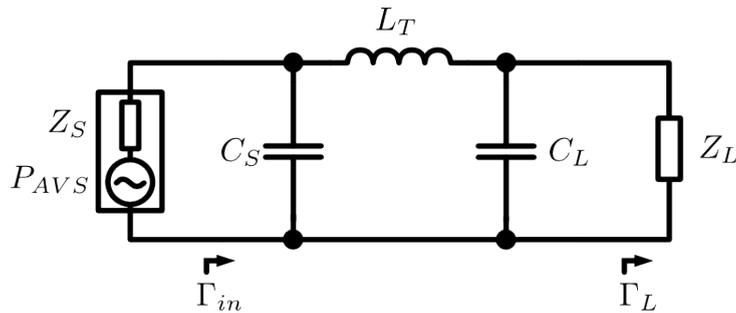


FIGURE 4.4: Schéma du tuner en π considéré.

Pour illustrer cette subtilité, considérons le tuner de la figure 4.4 alimenté par une source de puissance disponible P_{AVS} . La figure 4.5a montre le gain transductique en puissance G_T du tuner en fonction de la valeur d'une de ses capacités ($G_T = P_L/P_{AVS}$, où P_L est la puissance active transférée à la charge Z_L). La figure 4.5b montre le coefficient de réflexion Γ_{in} en entrée du tuner en fonction de la valeur d'une de ses capacités. La plage de la capacité représente la possibilité de reconfiguration du tuner. Pour les deux figures, on a utilisé deux valeurs du facteur de qualité Q_L de l'inductance L_T afin de représenter un réseau présentant des pertes et un réseau sans pertes. On constate que pour le réseau sans pertes, le meilleur transfert de puissance de la source vers la charge apparaît lorsque $|\Gamma_{in}|$ est minimal, c'est-à-dire pour la même valeur de capacité (2,4 pF). En revanche, pour le réseau présentant des pertes, le meilleur transfert de puissance apparaît pour une capacité égale à 2,2 pF, tandis que le coefficient de réflexion minimal se produit pour une capacité égale à 2,6 pF.

Si le dispositif d'adaptation est sans pertes, les deux techniques sont donc identiques. En général, pour le dimensionnement d'un dispositif d'adaptation à pertes, la première technique (adaptation conjuguée) est celle qui est utilisée pour trouver la solution recherchée, mais il peut arriver qu'elle ne soit pas réalisable (lorsqu'on ne peut pas synthétiser la transformation d'impédance désirée). On se contente alors de la deuxième technique (adaptation par minimisation de l'amplitude du coefficient de réflexion). Cette deuxième technique a pour unique avantage de produire des *ROS* faibles (ce qui améliore le comportement de composants tels que les interrupteurs ou les filtres [75] et est recherché dans certaines applications [77]).

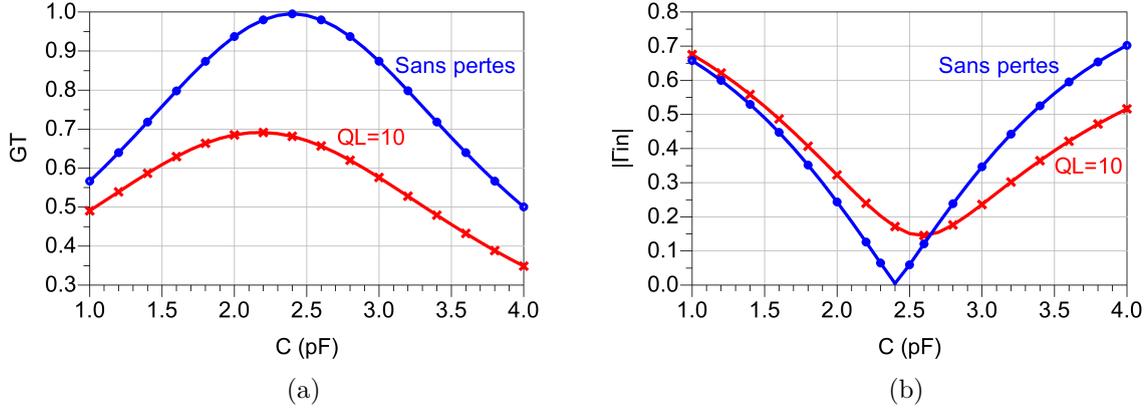


FIGURE 4.5: Simulation pour une inductance avec et sans pertes (a) du gain de puissance du tuner, (b) du coefficient de réflexion en entrée du tuner.

Selon la technique choisie et les pertes du tuner, les performances seront différentes. Le PDI (*Power Delivered Improvement*), donné par (4.5), est la grandeur qui permet de quantifier l'amélioration apportée par le tuner en termes de transfert de puissance. Il représente l'amélioration ou la détérioration du gain transducique due à la présence du tuner [36].

$$PDI = \frac{\text{puissance délivrée à la charge avec le tuner}}{\text{puissance délivrée à la charge sans le tuner}} = \frac{P_{L(at)}}{P_{L(st)}} \quad (4.5)$$

où $P_{L(at)}$ et $P_{L(st)}$, les puissances délivrées à la charge respectivement avec et sans tuner, sont données par (4.6).

$$\begin{cases} P_{L(at)} = P_{AVS} G_T \\ P_{L(st)} = P_{AVS} (1 - |\Gamma_L|^2) \end{cases} \quad (4.6)$$

On a alors, en utilisant (4.3) donnant le gain transducique :

$$\Delta G_T = PDI = \frac{P_{AVS} G_T}{P_{AVS} (1 - |\Gamma_L|^2)} \quad (4.7)$$

et

$$PDI = \frac{|S_{21}|^2}{|1 - S_{22}\Gamma_L|^2} \quad (4.8)$$

Le PDI présente l'avantage de prendre en compte les pertes du tuner, que ce soit les pertes par insertion (S_{21}) ou les pertes par désadaptation ($S_{22}\Gamma_L$).

Selon la fréquence d'utilisation, les états des réactances variables et l'impédance de charge, il existe une valeur du PDI pour toutes les configurations (états) du tuner. Certaines situations sont défavorables ($PDI < 1$) alors que d'autres apportent une amélioration ($PDI > 1$).

Le PDI peut s'exprimer à l'aide d'autres paramètres. Les calculs fournis dans l'annexe H détaillent l'établissement de l'expression du PDI en fonction des paramètres Y. Pour une impédance de source Z_0 , le PDI peut être exprimé par (4.9).

$$PDI = \frac{4Z_0^2|Y_{21}|^2}{|(1 + Y_{11}Z_0)(1 - \Gamma_L + (\Gamma_L + 1)Y_{22}Z_0) - (\Gamma_L + 1)Y_{21}^2Z_0^2|^2} \quad (4.9)$$

La partie qui suit s'intéresse à l'expression du PDI pour un tuner sans pertes.

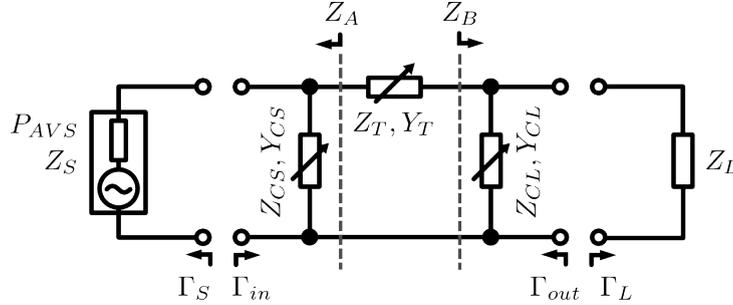


FIGURE 4.6: Structure générale d'un tuner en π , et convention d'écriture.

Comme indiqué par (4.9), le PDI peut être exprimé avec les paramètres Y du réseau représenté sur la figure 4.6, où Z_0 est l'impédance utilisée comme référence pour les paramètres S du tuner.

$$Y_{11} = \frac{1}{X_S} + \frac{1}{X_T} = jC_S\omega + \frac{1}{jL\omega} \quad (4.10)$$

$$Y_{12} = Y_{21} = -\frac{1}{X_T} = -\frac{1}{jL\omega} \quad (4.11)$$

$$Y_{22} = \frac{1}{X_L} + \frac{1}{X_T} = jC_L\omega + \frac{1}{jL\omega} \quad (4.12)$$

Dans le cas idéal où les composants sont sans pertes et où l'adaptation d'impédance est réalisée pour la valeur du coefficient de réflexion Γ_L présenté par la charge, on a $|G_T| = 1$. D'après (4.7), le PDI s'exprime alors avec (4.13), où il ne dépend plus que du *ROS*. Cette relation représente la valeur maximale du PDI à laquelle on peut s'attendre.

$$PDI_{max} = \frac{1}{1 - |\Gamma_L|^2} = \frac{4 ROS}{(ROS + 1)^2} \quad (4.13)$$

La figure 4.7 montre une simulation du PDI pour un réseau effectuant l'adaptation avec $arg(\Gamma_L)$ variant de 0° à 360° . Pour une valeur donnée du *ROS*, le PDI prend la même valeur pour toutes les valeurs de l'argument. Les valeurs théoriques du PDI données par (4.13) sont également tracées sur cette figure. La courbe théorique se confond parfaitement avec la courbe simulée. Pour les faibles valeurs de *ROS*, le PDI est faible, même dans un cas idéal. Dans le cas d'un

tuner à pertes, les valeurs du PDI sont inférieures. Cette figure permet donc de connaître le PDI maximal auquel on peut s'attendre lors du dimensionnement d'un tuner.

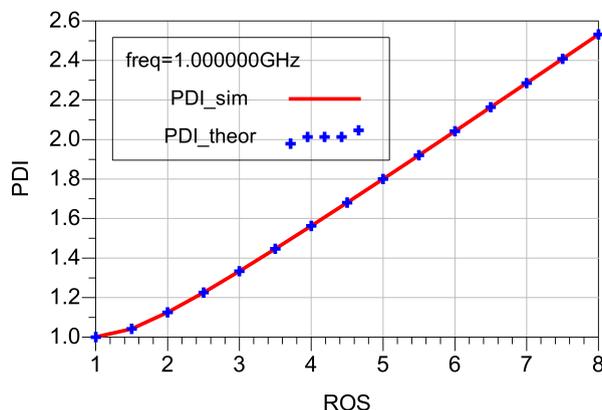


FIGURE 4.7: PDI simulé et théorique (échelle linéaire) en fonction du ROS pour un tuner sans pertes.

4.2.1.2 Couverture d'impédance

Alors que le PDI quantifie le gain apporté par le tuner, il est également nécessaire d'avoir une indication sur la gamme d'impédances qui peuvent être adaptées par un tuner. En effet, un tuner peut présenter un PDI satisfaisant en moyenne mais être peu performant pour certaines valeurs d'impédance. Cette couverture d'impédances doit être fournie par une autre grandeur que le PDI.

4.2.1.2.a Revue des grandeurs de quantification utilisées dans la littérature

Pour exprimer la couverture d'impédance d'un tuner, de nombreuses références se basent sur le coefficient de réflexion S_{22} ou son conjugué [70]. Soit un tuner représenté par un quadripôle dont la matrice $[S]$ est définie dans un environnement Z_0 sur ses ports 1 et 2. S_{22}^* est le coefficient de réflexion correspondant aux impédances de charge du port 2 pour lesquelles le tuner ramène Z_0 au port 1. S_{22} est alors le coefficient de réflexion correspondant aux impédances conjuguées de charge qu'il est possible de connecter sur le port 2 pour voir exactement Z_0 au port 1.

Cette vision permet la réalisation d'une adaptation conjuguée. Dans ce cas, le transfert de puissance est maximal uniquement si le tuner est sans pertes. Si le tuner présente des pertes, le transfert de puissance peut être mauvais malgré une bonne adaptation. Ainsi, il s'agit d'une approche imprécise et considérer cette grandeur de quantification ne peut convenir que pour des estimations de la plage des impédances synthétisables.

Au lieu d'utiliser le paramètre S_{22} , on peut considérer le coefficient de réflexion en entrée du tuner chargé, Γ_{in} [78]. Le coefficient de réflexion Γ_{in} , donné par (4.15), et le coefficient de

transfert T_T , donné par (4.16), s'expriment en fonction de la charge du tuner. Ils ne doivent pas être confondus avec les paramètres de la matrice $[S]$ intrinsèque du quadripôle, définis pour un Z_0 donné, et qui sont par nature indépendants des charges connectées sur ses ports.

$$\Gamma_{in} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \quad (4.14)$$

Γ_{in} représente le coefficient de réflexion correspondant à l'impédance du port 1 pour laquelle le port 2 voit une impédance correspondant au coefficient de réflexion Γ_L .

En introduisant l'impédance réduite $z_L = Z_L/Z_0$ via $\Gamma_L = \frac{Z_L - Z_0}{Z_L + Z_0} = \frac{z_L - 1}{z_L + 1}$ (valable seulement si Z_0 est réelle), on a :

$$\Gamma_{in} = S_{11} + \frac{S_{12}S_{21}(z_L - 1)}{(z_L + 1)\left(1 - S_{22}\frac{z_L - 1}{z_L + 1}\right)} = S_{11} + \frac{S_{12}S_{21}(z_L - 1)}{1 + S_{22} + z_L(1 - S_{22})} \quad (4.15)$$

Le coefficient de transfert pour le tuner chargé s'exprime, à l'aide de (4.3), par (4.17).

$$T_T = \sqrt{G_T} = S_{21} \frac{\sqrt{1 - |\Gamma_L|^2}}{|1 - S_{22}\Gamma_L|} = S_{21} \frac{\sqrt{1 - \left|\frac{z_L - 1}{z_L + 1}\right|^2}}{\left|1 - S_{22}\frac{z_L - 1}{z_L + 1}\right|} = S_{21} \frac{\sqrt{|z_L + 1|^2 - |z_L - 1|^2}}{1 + S_{22} + z_L(1 - S_{22})} \quad (4.16)$$

et donc

$$T_T = \frac{2S_{21}\sqrt{\operatorname{Re}(z_L)}}{1 + S_{22} + z_L(1 - S_{22})} \quad (4.17)$$

L'introduction de T_T permet donc de considérer les pertes par insertion et plus seulement la répartition des points des impédances synthétisables sur l'abaque de Smith. En recoupant ces deux informations, on peut éliminer les configurations qui mènent à une couverture faible et/ou à une transmission dégradée.

4.2.1.2.b Revue des méthodes d'évaluation

Une méthode qualitative répandue consiste en l'inspection visuelle de la répartition des valeurs de S_{22}^* ou de Γ_{in} sur l'abaque de Smith [30]. Or, cette méthode n'établit aucune quantification numérique de la couverture. Dans ce qui suit, on utilise la notation Γ pour indiquer un coefficient de réflexion quelconque tracé sur l'abaque de Smith.

Pour quantifier la couverture d'impédances, une première méthode d'évaluation consiste à découper l'abaque en plusieurs intervalles de module et d'argument de Γ (figure 4.8). Le nombre de zones ainsi créées doit être égal au nombre de points à tracer pour le coefficient de réflexion Γ . La couverture (notée $C_{O/E}$) est le pourcentage de zones occupées par au moins un point parmi

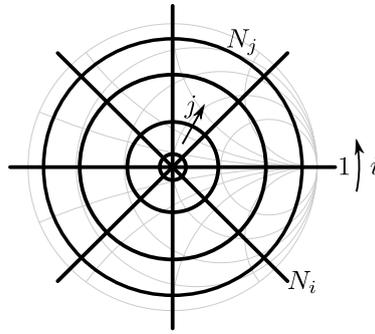


FIGURE 4.8: Séparation de l'abaque de Smith en cercles de $|\Gamma|$ constants (ou de ROS constants) et en arguments de Γ .

toutes les zones existantes. Une couverture $C_{O/E} = 100\%$ correspond donc à un point par zone. La figure 4.9 montre plusieurs exemples de couvertures, d'une part avec une répartition régulière en module et en angle correspondant à une couverture de 100 %, et d'autre part avec des répartitions irrégulières qui conduisent à des couvertures inférieures à 100 %. Avec cette méthode, la précision augmente avec le nombre de points choisis (donc le nombre de zones). La distribution sur l'abaque avec une couverture de 100 % est la répartition typique d'un tuner programmable pour les applications *Load-Pull* [79]. Cette méthode possède néanmoins un point faible, car la quantification varie en fonction du pas utilisé. En effet, on peut choisir un pas entre les intervalles de $|\Gamma|$ qui soit constant, ou un pas décroissant, ou même utiliser les cercles de ROS constants en lieu et place du coefficient de réflexion (figure 4.8).

Alternativement, [80] propose une approche mathématique avec l'utilisation du critère χ^2 . Dans le domaine du traitement de données, ce critère est généralement mis en oeuvre pour quantifier la répartition et donc l'uniformité de données. En effet, en plus de l'occupation des gammes d'impédance sur l'abaque de Smith, il est avantageux d'indiquer si la répartition est homogène. Dans [80], l'abaque de Smith est découpé en sections qui délimitent des impédances (figure 4.8) et dans lesquelles on compte le nombre de valeurs d'impédances présentes. Sur l'abaque entier ou seulement une portion, le critère χ^2 permet alors de quantifier la couverture. La formule permettant de calculer χ^2 est donnée par (4.18).

$$\chi^2 = \sum_{i=1}^{N_i} \sum_{j=1}^{N_j} \frac{\left(N(i, j) - \frac{N_{total}}{N_i N_j} \right)^2}{\frac{N_{total}}{N_i N_j}} \quad (4.18)$$

où N_{total} est le nombre de points répartis sur l'abaque, N_i le nombre d'intervalles de modules, N_j le nombre d'intervalles d'angles et $N(i, j)$ le nombre de points par zone. Plus la valeur de χ^2 est faible, plus l'uniformité est bonne sur la plage choisie par N_i et N_j . Ainsi, pour un nombre de points égal au nombre de zones et un point par zone ($N_{total} = N_i N_j N(i, j)$), soit la meilleure distribution possible, on retrouve bien $\chi^2 = 0$. La figure 4.9 indique aussi, pour chaque exemple,

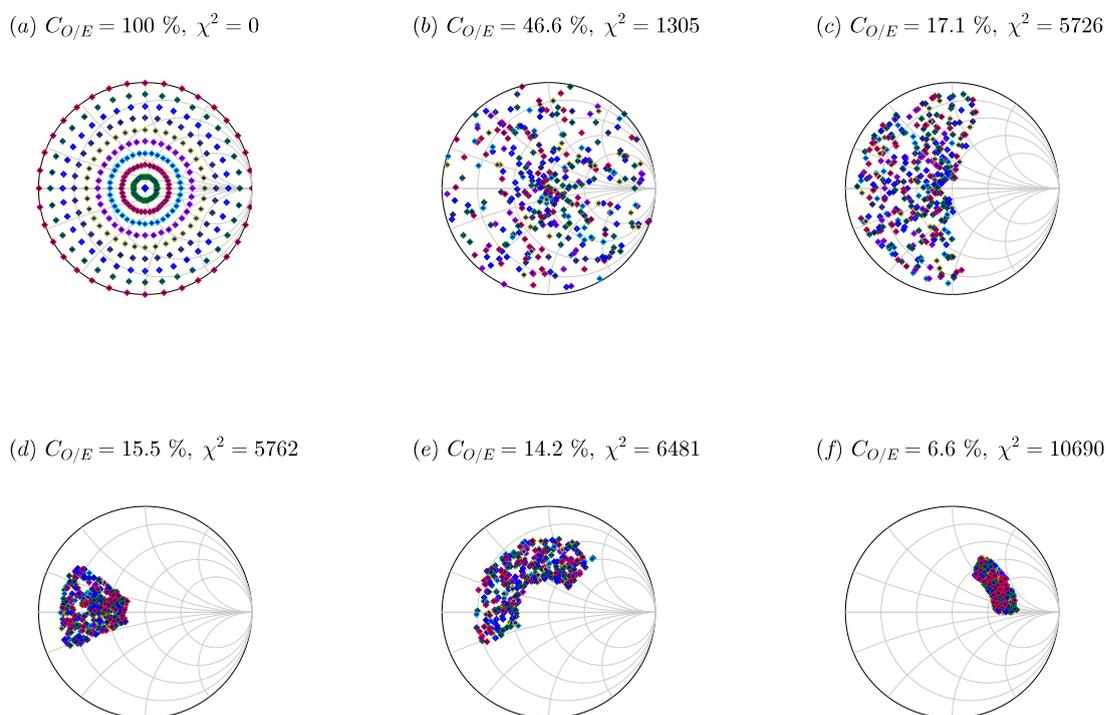


FIGURE 4.9: Exemples de couvertures avec la séparation par zones pour 5 intervalles de module et 36 intervalles d'angle (soit 180 zones) pour 180 points.

le calcul du χ^2 correspondant. [80] propose d'autres exemples d'application numérique de cette méthode. Deux inconvénients à cette méthode peuvent être formulés. Le premier inconvénient est qu'elle fournit une quantification de la couverture qui n'est pas sous forme de pourcentage. Le deuxième inconvénient est qu'on connaît la valeur minimale de χ^2 mais qu'il n'existe pas de valeur maximale, et que par conséquent on ne sait pas si une valeur donnée de χ^2 correspond à une bonne couverture. De plus, tout comme la méthode de comptage par zone, la quantification de la couverture varie en fonction des pas choisis pour le module et l'argument de Γ , mais aussi de la grandeur utilisée pour les cercles de modules constants ($|\Gamma|$ ou ROS) et des limites considérées.

Une autre méthode alternative évitant l'utilisation d'un outil mathématique relativement complexe consiste à considérer que l'adaptation d'une impédance est réalisée lorsque le module du coefficient de réflexion Γ_{in} est inférieur à une certaine valeur, puis à faire le rapport entre le nombre d'impédances qui satisfont au critère et le nombre total d'impédances testées [81].

Cependant, il apparaît que l'utilisation du seul critère du coefficient de réflexion introduit une lacune car les pertes sont ignorées [30, 81]. Dans [78], une impédance est considérée couverte par le tuner lorsque deux conditions sont réalisées : des pertes d'insertion et un coefficient de réflexion inférieurs à des valeurs spécifiées (par exemple 3 dB et -20 dB respectivement). Ainsi,

les critères d'adaptation du point de vue réflexion et du point de vue transfert de puissance permettent tous deux de juger de la capacité du tuner à adapter correctement l'impédance donnée. Pour une gamme donnée d'impédances à adapter, [78] définit également la couverture d'impédances comme le rapport entre le nombre d'impédances qui satisfont aux deux critères (valeurs des pertes d'insertion et du coefficient de réflexion) et le nombre total d'impédances testées.

Pour que ces deux dernières définitions issues de [78, 81] soient valides, il est alors nécessaire que la gamme d'impédances à tester occupe les zones de l'abaque que l'on cherche à adapter. Une comparaison explicite de ces deux méthodes est proposée dans [81]. La méthode combinant la prise en compte des pertes d'insertion et du coefficient de réflexion, par sa simplicité et sa relative précision, fait souvent l'unanimité dans la littérature [82].

4.2.2 Dimensionnement d'un tuner en π

Considérons un réseau idéal (figure 4.10) dans le but de réaliser l'adaptation d'impédance. L'architecture choisie est un réseau en π .

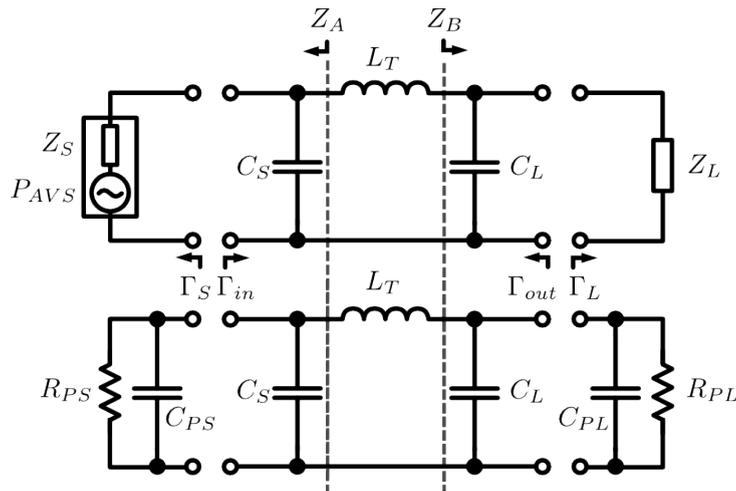


FIGURE 4.10: Transformation en éléments parallèles de l'impédance de source et de l'impédance de charge associées à un réseau en π comportant des éléments idéaux.

La méthode qui est utilisée est classique [83]. Pour clarifier la démonstration, on considère tout d'abord deux condensateurs (C_S , C_L) placés en parallèle et une inductance (L_T) placée en série. Les valeurs idéales de ces réactances sont déterminées en fonction de l'impédance de charge du tuner. Les améliorations en termes de puissance délivrée à la charge sont montrées en fonction du rapport d'ondes stationnaires (ROS) et de l'angle du coefficient de réflexion de la charge ($arg(\Gamma_L)$).

Pour un quadripôle (réseau à 2 ports) comme montré sur la figure 4.10, la condition d'adaptation conjuguée est donnée par (4.19) ou (4.20) [84] :

$$Z_A + jL_T\omega - Z_B^* = 0 \quad \Omega \quad (4.19)$$

ou

$$Z_B + jL_T\omega - Z_A^* = 0 \quad \Omega \quad (4.20)$$

où ω est la pulsation associée à la fréquence.

En utilisant la convention de la figure 4.10, cette condition peut également être exprimée avec (4.21).

$$\begin{cases} \Gamma_S = \Gamma_{in}^* \\ \Gamma_L = \Gamma_{out}^* \end{cases} \quad (4.21)$$

Les réactances du quadripôle représentant le tuner doivent être dimensionnées de telle façon que (4.21) est satisfaite.

Nous introduisons tout d'abord le facteur de qualité désiré du réseau, $Q_{des} = f_0/BP$ [85, 86], où f_0 est la fréquence d'opération et BP est la bande passante. Si (4.22) est vérifiée, l'adaptation conjuguée n'est pas réalisable.

$$Q_{des} < \sqrt{\frac{\max(\operatorname{Re}(Z_S), \operatorname{Re}(Z_L))}{\min(\operatorname{Re}(Z_S), \operatorname{Re}(Z_L))}} - 1 \quad (4.22)$$

où Z_S et Z_L sont respectivement les impédances de la source et de la charge connectées au réseau selon la figure 4.10.

Les facteurs de qualité de la source (Q_S) et de la charge s'écrivent :

$$Q_S = \frac{|X_S|}{R_S} \quad Q_L = \frac{|X_L|}{R_L} \quad (4.23)$$

où R_S , R_L , X_S , X_L sont respectivement les résistances série et les réactances série de la source et de la charge.

Et les parties résistives des impédances parallèles sont alors :

$$R_{PS} = R_S(1 + Q_S^2) \quad R_{PL} = R_L(1 + Q_L^2) \quad (4.24)$$

La figure 4.10 montre la transformation des impédances de source et de charge en composants parallèles (Z_S en R_{PS} et C_{PS} , Z_L en R_{PL} et C_{PL}). Les parties réactives des impédances parallèles, que nous choisissons d'exprimer comme des capacités, sont données par (4.25) et (4.26). La convention que nous adoptons ici nécessite de considérer que les réactances inductives sont

des capacités négatives.

$$C_{PS} = \begin{cases} \frac{Q_S}{R_{PS}\omega} & \text{si } X_S \leq 0 \Omega \\ -\frac{Q_S}{R_{PS}\omega} & \text{si } X_S > 0 \Omega \end{cases} \quad (4.25)$$

$$C_{PL} = \begin{cases} \frac{Q_L}{R_{PL}\omega} & \text{si } X_L \leq 0 \Omega \\ -\frac{Q_L}{R_{PL}\omega} & \text{si } X_L > 0 \Omega \end{cases} \quad (4.26)$$

Une résistance intermédiaire R_V donnée par (4.27) est introduite (figure 4.11). Cette résistance fictive est placée de façon symétrique dans le réseau [87]. Il s'agit pour le réseau de gauche de transférer toute la puissance à R_V , et pour le réseau de droite de transférer cette même puissance à la charge.

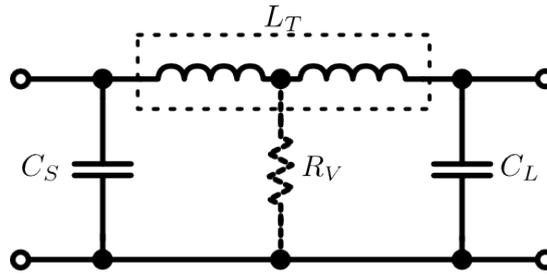


FIGURE 4.11: Introduction de la résistance fictive R_V .

La valeur de R_V est donnée par (4.27).

$$R_V = \frac{\max(\operatorname{Re}(Z_S), \operatorname{Re}(Z_L))}{Q_{des}^2 + 1} \quad (4.27)$$

Cela permet de calculer les facteurs de qualité côté source et côté charge (respectivement Q et Q'), à partir de (4.28).

$$Q = \sqrt{\frac{R_{PS}}{R_V} - 1} \quad Q' = \sqrt{\frac{R_{PL}}{R_V} - 1} \quad (4.28)$$

La réactance capacitive côté source et la réactance capacitive côté charge sont extraites à l'aide de (4.29).

$$C_S = \frac{Q}{R_{PS}\omega} - C_{PS} \quad C_L = \frac{Q'}{R_{PL}\omega} - C_{PL} \quad (4.29)$$

Puis, avec Q et R_V d'une part et Q' et R_V d'autre part, on trouve respectivement les deux réactances $X_{T(S)}$ du réseau de gauche et $X_{T(L)}$ du réseau de droite.

$$X_{T(S)} = QR_V \quad X_{T(L)} = Q'R_V \quad (4.30)$$

Finalement, l'élément série total est l'inductance de valeur L_T , donnée par (4.31).

$$L_T = \frac{X_{T(S)} + X_{T(L)}}{\omega} \quad (4.31)$$

On a désormais les moyens de calculer C_S , C_L et L_T quelles que soient les valeurs de $|\Gamma_L|$ (ou du ROS) et $arg(\Gamma_L)$. Pour des plages de $|\Gamma_L|$ et/ou de $arg(\Gamma_L)$, les éléments C_S , C_L et L_T ont donc chacun une excursion. Pour une réactance générale X associée à l'un des trois éléments C_S , C_L et L_T , l'excursion TR_X est donnée par (4.32).

$$TR_X = \begin{cases} \frac{\max(X)}{\min(X)} & \text{si } \min(X) > 0 \Omega \\ \frac{\min(X)}{\max(X)} & \text{si } \max(X) < 0 \Omega \end{cases} \quad (4.32)$$

Les figure 4.12a et figure 4.12b montrent les valeurs idéales d'inductance et des capacités pour $Q_{des} = 15$ en fonction de $arg(\Gamma_L)$, avec le ROS côté charge en paramètre. Les courbes permettent de déterminer les excursions nécessaires pour chaque réactance.

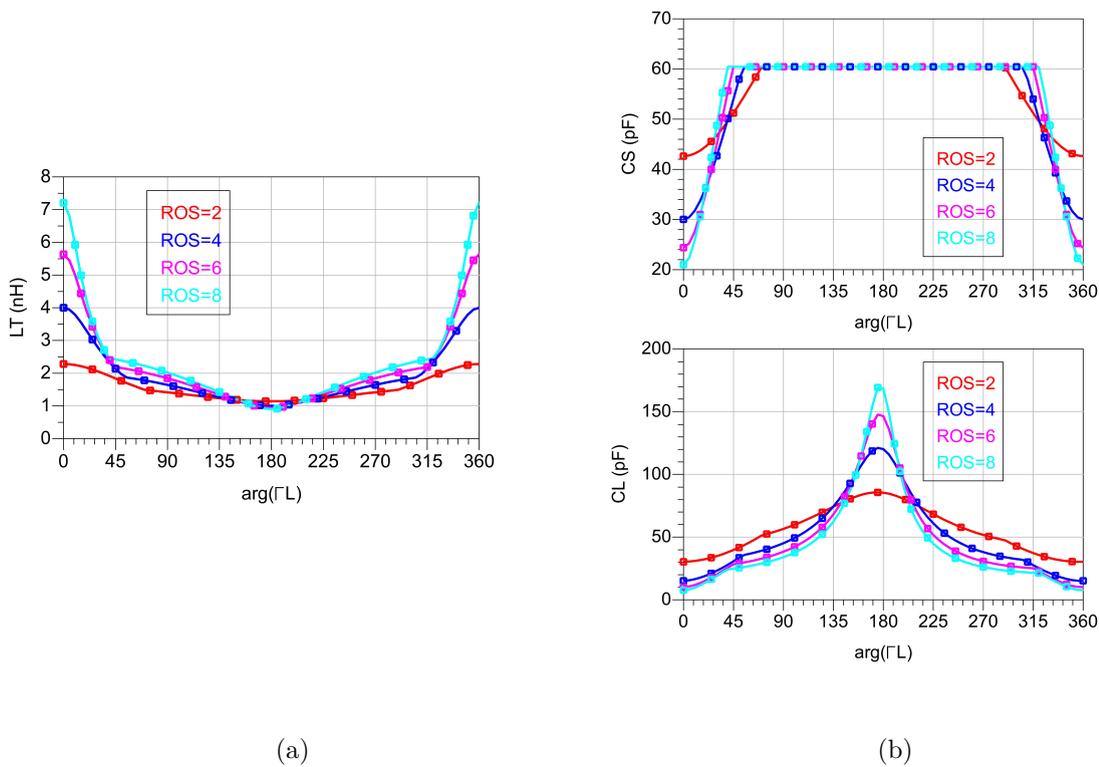


FIGURE 4.12: (a) Inductance et (b) capacités du réseau en π nécessaires pour effectuer une adaptation utilisant des composants idéaux pour $Q_{des} = 15$ à 790 MHz, en fonction du ROS .

Les larges gammes de valeurs d'inductance et de capacités nécessaires permettent un réglage exhaustif et idéal en fonction des valeurs spécifiées du ROS et de $arg(\Gamma_L)$. L'excursion de la réactance côté source est la plus faible et semble donc être la moins contraignante. Cependant, il est évident que certaines valeurs des excursions sont impossibles à atteindre en pratique avec des condensateurs variables (tels que ceux étudiés dans le chapitre 2). En effet, on a vu que

lorsqu'on utilise des rapports d'excursion capacitive élevés, on augmente les pertes et la surface d'intégration.

Évidemment, un tuner opérant à plusieurs fréquences devrait être capable de réaliser des adaptations sur l'excursion complète de C_S , C_L et L_T . L'excursion est la même pour toutes les fréquences, mais les fréquences extrêmes sont les pires cas en termes d'inductances et de capacités (la fréquence minimum correspond aux plus grandes valeurs de L et C , et vice-versa). Bien entendu, la gamme de fréquence contraint davantage la conception en étendant l'excursion totale de la valeur du composant pour une réactance X donnée.

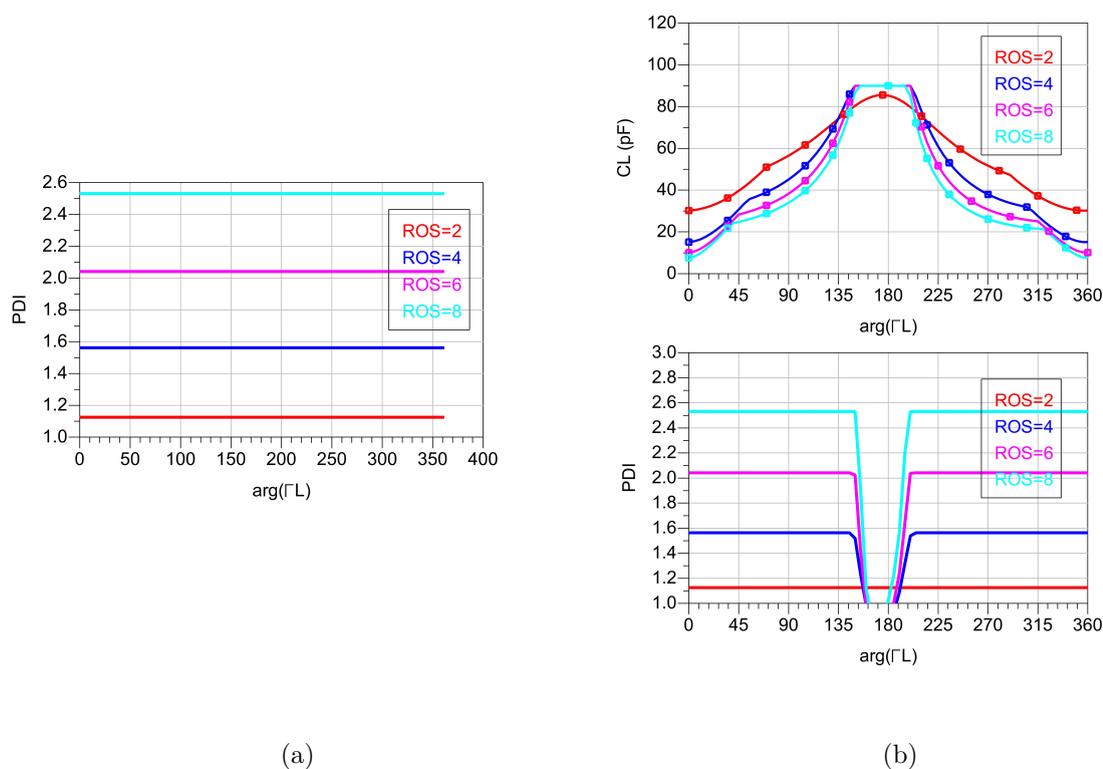


FIGURE 4.13: (a) PDI pour des composants sans pertes en fonction de $\arg(\Gamma_L)$ et avec le ROS en paramètre, (b) excursion limitée de valeurs de la capacité C_L associée à l'effet sur le PDI qu'elle provoque.

La figure 4.13a reprend le PDI idéal tel que montré sur la figure 4.7, mais en fonction de $\arg(\Gamma_L)$ afin de voir la sensibilité du PDI à ce paramètre lorsque l'une des réactances associées à C_S , C_L et L_T ne couvre pas entièrement la plage nécessaire. Par exemple, la figure 4.13b illustre l'effet sur le PDI de l'utilisation d'une capacité C_L dont les valeurs ne couvrent pas entièrement la plage nécessaire. On constate que le PDI chute fortement pour les valeurs calculées de la capacité qui ne peuvent pas être atteintes.

En conclusion, le calcul des valeurs des composants pour réaliser l'adaptation mène à de fortes excursions difficilement réalisables avec des condensateurs variables. De plus, en évaluant le PDI

avec des valeurs des composants obtenues par la méthode de calcul avec des éléments idéaux mais qui sont tronquées, on constate qu'il est fortement impacté.

4.2.3 Synthèse des réactances du tuner

Pour synthétiser les réactances du tuner avec des condensateurs variables, il faut éviter les fortes excursions capacitives pour privilégier leur facteur de qualité, mais aussi les associer avec des inductances. De plus, la synthèse de la réactance inductive variable doit également se faire avec un condensateur variable car le facteur de qualité des inductances variables est faible.

Dans tous les cas, que l'on souhaite réaliser une réactance inductive ou capacitive, il est possible d'associer (en série ou en parallèle) un condensateur variable avec une inductance fixe pour réaliser, sur une bande de fréquence limitée, la plage de réactance désirée. L'intérêt est d'utiliser des condensateurs variables dont les rapports d'excursion capacitive TR_C sont inférieurs aux rapports d'excursion TR_X des réactances concernées (on considère systématiquement cette hypothèse dans les calculs qui suivent). L'inconvénient est que le facteur de qualité de l'ensemble LC est dégradé par rapport à celui du condensateur variable utilisé seul, surtout si la fréquence de fonctionnement est proche de la fréquence de résonance [19].

Dans les développements qui suivent, on appelle respectivement Z_{CS} , Z_{CL} et Z_T les impédances parallèle côté source, parallèle côté charge et série entre source et charge, comme décrit par la figure 4.14. X_{CS} , X_{CL} et X_T sont les réactances associées respectives.

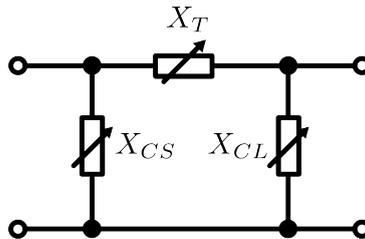


FIGURE 4.14: Convention d'écriture des trois impédances du tuner.

4.2.3.1 Configurations LC

Pour les calculs qui suivent, on donne, d'une part, la capacité minimale du condensateur, et d'autre part, l'inductance constante que l'on doit lui associer en série ou parallèle. Les valeurs de réactance X_{min} et X_{max} caractérisant la plage de la réactance X sont définies par (4.33). Pour le condensateur variable, connaissant C_{min} et TR_C , l'excursion capacitive est entièrement caractérisée.

$$\begin{cases} X_{min} = \min(X) \\ X_{max} = \max(X) \end{cases} \quad (4.33)$$

4.2.3.1.a Réactance inductive constituée d'un réseau LC série

Les réactances X_{min} et X_{max} , qui sont respectivement les valeurs minimale et maximale de la réactance inductive X , sont de même signe et positives : $0 \Omega < X_{min} < X_{max}$.

Le rapport d'excursion TR_X de la réactance est :

$$TR_X = \frac{X_{max}}{X_{min}} = \frac{LC_{min}TR_C\omega^2 - 1}{TR_C(LC_{min}\omega^2 - 1)} \quad (4.34)$$

où L , C_{min} et TR_C sont respectivement l'inductance et la capacité minimale de la réactance X et le rapport d'excursion de la capacité.

La capacité minimale C_{min} et l'inductance constante L sont données respectivement par (4.35) et (4.36).

$$C_{min} = \frac{1 - 1/TR_C}{\omega(X_{max} - X_{min})} \quad (4.35)$$

$$L = \frac{1}{\omega} \left(X_{min} + \frac{1}{C_{min}\omega} \right) \quad (4.36)$$

4.2.3.1.b Réactance capacitive constituée d'un réseau LC série

Les réactances X_{min} et X_{max} , respectivement les valeurs minimale et maximale de la réactance capacitive X , sont de même signe et négatives : $X_{min} < X_{max} < 0 \Omega$. Les expressions de C_{min} et L sont identiques au cas précédent. L'expression de TR_X est donnée par (4.37).

$$TR_X = \frac{X_{min}}{X_{max}} = TR_C \frac{LC_{min}\omega^2 - 1}{LC_{min}TR_C\omega^2 - 1} \quad (4.37)$$

4.2.3.1.c Réactance inductive constituée d'un réseau LC parallèle

Les réactances X_{min} et X_{max} , qui sont respectivement les valeurs minimale et maximale de la réactance inductive X , sont de même signe et positives : $0 \Omega < X_{min} < X_{max}$.

$$TR_X = \frac{X_{max}}{X_{min}} = \frac{1 - C_{min}L\omega^2}{1 - C_{min}TR_CL\omega^2} \quad (4.38)$$

$$C_{min} = \frac{1 - 1/TR_X}{\omega X_{min}(TR_C - 1)} \quad (4.39)$$

$$L = \frac{1}{\omega(1/X_{min} + C_{min}\omega)} \quad (4.40)$$

4.2.3.1.d Réactance capacitive constituée d'un réseau LC parallèle

Les réactances X_{min} et X_{max} , respectivement les valeurs minimale et maximale de la réactance capacitive X , sont de même signe et négatives : $X_{min} < X_{max} < 0 \Omega$.

$$TR_X = \frac{X_{min}}{X_{max}} = \frac{1 - C_{min}TR_C L \omega^2}{1 - C_{min}L \omega^2} \quad (4.41)$$

$$C_{min} = \frac{TR_X - 1}{\omega X_{min}(1 - TR_C)} \quad (4.42)$$

$$L = \frac{1}{\omega(1/X_{min} + C_{min}\omega)} \quad (4.43)$$

4.2.3.2 Applications numériques

Dans les quatre exemples qui suivent (figure 4.15a à figure 4.16b), on a pris l'exemple d'un tuner en π dont les réactances X_{CS} et X_{CL} sont négatives (capacitives) et la réactance X_T est positive (inductive). On utilise un rapport d'excursion $TR_X = 10$ correspondant à $X_{min} = -100 \Omega$ et $X_{max} = -10 \Omega$ pour les réactances capacitives, et $X_{min} = 10 \Omega$ et $X_{max} = 100 \Omega$ pour la réactance inductive. Le rapport d'excursion du condensateur variable TR_C est compris entre 2 et 9. En effet, l'hypothèse initiale est que TR_C est inférieur à TR_X puisque l'intérêt de la démarche est d'utiliser des condensateurs variables à faible rapport d'excursion capacitive. On étudie alors les quatre cas précédents :

- LC parallèle de nature capacitive ;
- LC série de nature capacitive ;
- LC parallèle de nature inductive ;
- LC série de nature inductive.

Sur les figures ci-après, les réseaux placés verticalement représentent la synthèse d'une réactance capacitive, tandis que les réseaux placés horizontalement représentent la synthèse d'une réactance inductive.

Pour une réactance capacitive, ces cas sont illustrés par les figure 4.15a et figure 4.15b.

Pour une réactance inductive, ces cas sont illustrés par les figure 4.16a et figure 4.16b.

On remarque que pour les réseaux LC en parallèle, pour un faible TR_C , la capacité minimale du condensateur variable doit être très élevée. On peut réduire cette capacité minimale en utilisant une valeur de TR_C plus élevée, mais dans ce cas il est nécessaire d'employer une inductance de valeur relativement grande et le facteur de qualité du condensateur variable diminue alors de façon importante.

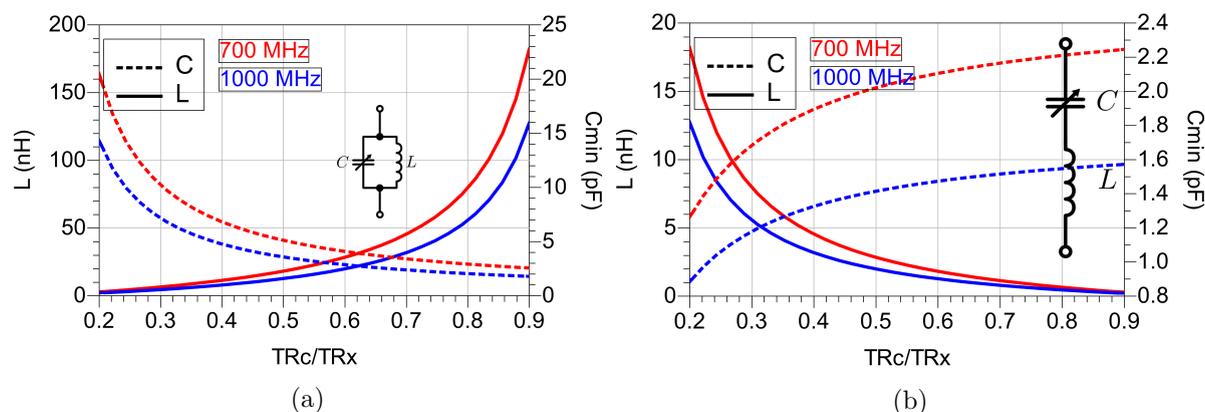


FIGURE 4.15: Calcul de l'inductance et de la capacité minimale nécessaires pour (a) un réseau LC parallèle de nature capacitive, (b) un réseau LC série de nature capacitive.

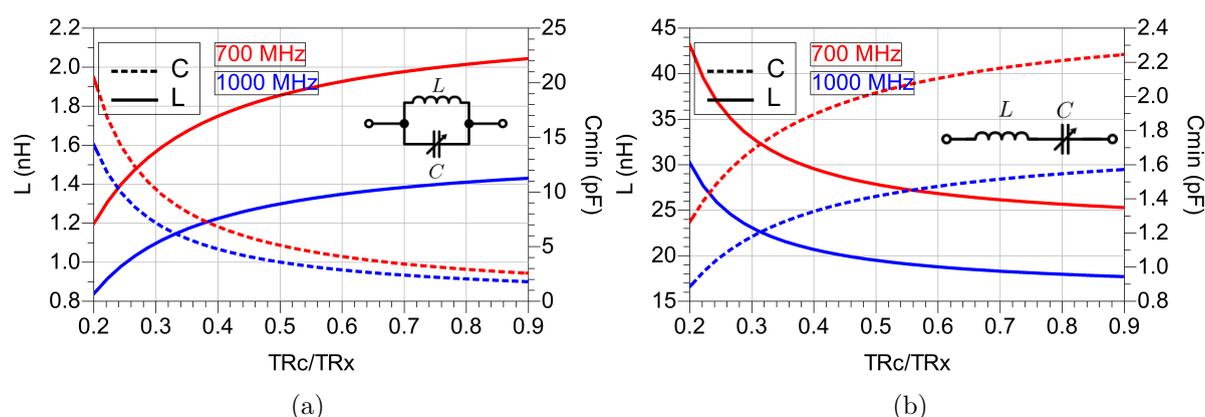


FIGURE 4.16: Calcul de l'inductance et de la capacité minimale nécessaires pour (a) un réseau LC parallèle de nature inductive, (b) un réseau LC série de nature inductive.

Pour les réseaux LC en série, les valeurs de la capacité minimale sont plus raisonnables, et n'évoluent presque pas lorsque TR_C augmente. Si on décide d'utiliser cet avantage et donc une valeur de TR_C élevée (moyennant une diminution de la valeur du facteur de qualité du condensateur variable), on en profite pour utiliser une faible valeur de l'inductance.

D'après cette étude, l'utilisation des réseaux LC en série paraît la plus avantageuse en termes de dimensionnement de l'inductance et de la capacité. Cependant, on se base ici sur l'hypothèse qu'il est nécessaire de couvrir entièrement la plage de réactance calculée. Ceci est nécessaire dans le cas d'une adaptation conjuguée. De plus, les composants sont considérés idéaux. Avec des composants présentant des pertes, il est plus difficile de calculer une adaptation conjuguée. Ainsi, avec des modèles plus proches de la réalité intégrant les pertes, on peut montrer en simulation que le choix peut être différent si les pertes sont fortes. Si les pertes sont faibles, alors on peut synthétiser les réactances avec la méthode fournie.

4.2.3.3 Diminution de la « zone morte » de la plage d'impédances

Pour l'impédance série Z_T , une caractéristique essentielle est l'apparition d'une « zone morte » ou « zone interdite » sur l'abaque de Smith liée à Z_T . Il s'agit d'un ensemble d'impédances complexes qui ne peuvent pas être couvertes par le tuner. Cette caractéristique est évoquée dans [18], où Z_T est constituée d'une self uniquement, et où le diamètre de la zone interdite est donné en fonction de l'impédance de cette self. Une généralisation peut être faite pour une impédance constituée d'un réseau LC parallèle ou LC série.

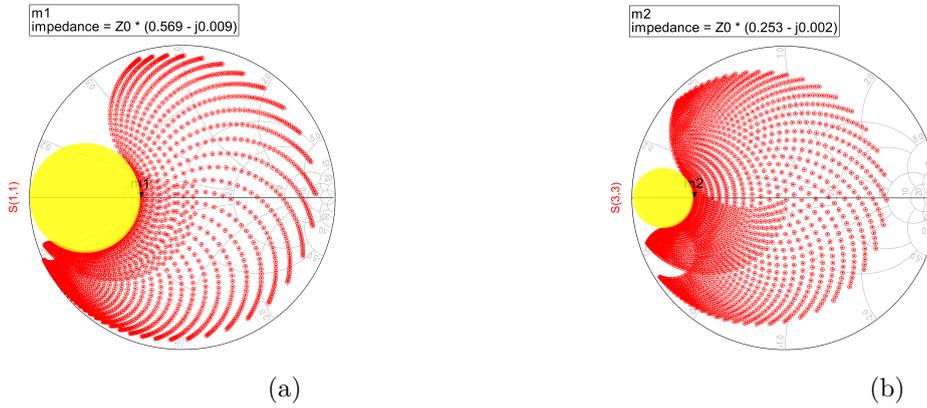


FIGURE 4.17: Exemples de zone morte (cercle jaune) à 1 GHz pour (a) $X_T = 37,7 \Omega$, (b) $X_T = 25,1 \Omega$.

Les figure 4.17a et figure 4.17b illustrent la présence d'une zone morte qui peut être réglée avec la réactance X_T . Cette zone morte forme un cercle. Les deux exemples ont été obtenus à partir, respectivement, de $X_T = 37,7 \Omega$ et $X_T = 25,1 \Omega$ pour des réactances X_{CS} et X_{CL} s'étendant chacune de -8Ω à $-159,2 \Omega$ à 1 GHz.

Pour simplifier la démonstration, on considère une impédance de source purement réelle R_{PS} . Dans le cas plus général d'une impédance de source complexe, R_{PS} est fonction du facteur de qualité de l'impédance de source.

L'impédance réelle Z_D choisie pour caractériser le cercle de la zone interdite possède une impédance réduite z_D qui correspond au diamètre du cercle matérialisé sur chacune des figure 4.17a et figure 4.17b [18] situé sur l'axe réel. Z_D est exprimée par (4.44).

$$Z_D = \begin{cases} R_{PS} \frac{1+\Gamma_L(\pi)}{1-\Gamma_L(\pi)} = R_{PS} \frac{1-|\Gamma_L|}{1+|\Gamma_L|} = \frac{R_{PS}}{ROS} & \text{si } Z_D < R_{PS} \\ R_{PS} \frac{1+\Gamma_L(0)}{1-\Gamma_L(0)} = R_{PS} \frac{1+|\Gamma_L|}{1-|\Gamma_L|} = R_{PS} ROS & \text{si } Z_D > R_{PS} \end{cases} \quad (4.44)$$

Ou encore, exprimée sous forme d'impédance réduite z_D :

$$z_D = \begin{cases} \frac{1}{ROS} & \text{si } z_D < 1 \\ ROS & \text{si } z_D > 1 \end{cases} \quad (4.45)$$

Le diamètre de la zone morte est donc donné par (4.46).

$$z_D = \left(\frac{|Z_T|}{R_{PS}} \right)^2 \quad (4.46)$$

Cette expression permet de voir que le diamètre du cercle augmente avec le module de l'impédance Z_T . Ainsi, en plus des contraintes vues précédemment concernant la synthèse des réactances avec un condensateur variable et une inductance, il faut prendre en compte cette caractéristique qui impacte le dimensionnement de l'impédance concernée.

Sur les exemples donnés par les figure 4.17a (z_{D1}) et figure 4.17b (z_{D2}), les deux valeurs trouvées en simulation sont bien les mêmes que celles trouvées par calcul avec (4.47).

$$z_{D1} = (37,7/50)^2 = 0,569 \quad z_{D2} = (25,1/50)^2 = 0,252 \quad (4.47)$$

Soit un tuner dont l'impédance Z_T est constituée d'une self L_T et d'un condensateur C_T , en associations parallèle et série. On suppose que l'excursion de la capacité du condensateur variable est déjà définie. On cherche à connaître, pour une capacité donnée, quelle valeur donner à L_T pour satisfaire la spécification donnée à z_D , c'est-à-dire au diamètre du cercle de la zone morte.

4.2.3.3.a Réseau LC parallèle

Pour un réseau LC parallèle, le module de l'impédance équivalente est donné par (4.48).

$$|Z_T| = \frac{L_T \omega}{1 - L_T C_T \omega^2} \quad (4.48)$$

Dans le cas particulier d'absence de pertes dans Z_T , l'impédance réduite est donnée par (4.49).

$$z_D = \left(\frac{L_T \omega}{R_{PS}(1 - L_T C_T \omega^2)} \right)^2 \quad (4.49)$$

(4.49) peut être transformée en polynôme du second degré dont la variable est L_T , comme exprimé par (4.50), et le déterminant est donné par (4.51).

$$(1 - z_D(R_{PS}C_T\omega)^2)\omega^2 L_T^2 + 2C_T\omega^2 z_D R_{PS}^2 L_T - z_D R_{PS}^2 = 0 \quad (4.50)$$

$$\Delta_{L_T} = 4z_D(R_{PS}\omega)^2 \quad (4.51)$$

La solution de l'équation donne L_T ((4.52)) qui est la valeur de l'inductance conduisant à la valeur de z_D considérée pour une valeur de C_T donnée.

$$L_T = \frac{R_{PS}\sqrt{z_D}(1 - \sqrt{z_D}R_{PS}C_T\omega)}{\omega(1 - z_D(R_{PS}C_T\omega)^2)} \quad (4.52)$$

4.2.3.3.b Réseau LC série

Pour un LC série, $|Z_T|$ est donné par (4.53), ce qui mène au polynôme du second degré exprimé par (4.54) dont le déterminant est identique à celui du réseau LC parallèle.

$$|Z_T| = L_T\omega - \frac{1}{C_T\omega} \quad (4.53)$$

$$(L_T\omega)^2 - \frac{2}{C_T}L_T\omega - \frac{1}{(C_T\omega)^2} - z_D R_{PS}^2 = 0 \quad (4.54)$$

La solution de l'équation donne L_T ((4.55)) qui est la valeur de l'inductance conduisant à la valeur de z_D considérée pour une valeur de C_T donnée.

$$L_T = \frac{1}{\omega} \left(\frac{1}{C_T\omega} + \sqrt{z_D}R_{PS} \right) \quad (4.55)$$

4.3 Détection d'impédance

4.3.1 Principe

Comme déjà évoqué, la connaissance de l'impédance de charge est cruciale pour le réglage du tuner destiné à maximiser le transfert de puissance. Afin de connaître cette impédance de charge, une détection est nécessaire. Pour cela, on observe les tensions en entrée et en sortie d'un composant de détection placé dans la chaîne RF Source-Tuner-Charge. Ce composant de détection peut être un tuner, un filtre, ou tout autre réseau. Dans le cas où les admittances Y_{CS} et Y_{CL} sont nulles, la détection se fait seulement par le dipôle d'admittance Y_T (méthode utilisée par exemple dans [12]). La figure 4.18 illustre un quadripôle représenté par les admittances Y_{CS} , Y_T et Y_{CL} . Il est placé entre une source d'impédance Z_S et une charge d'impédance Z_L . On montre aisément que, de façon générale pour un tuner en π , l'impédance de charge Z_L peut être calculée tel que le montre (4.56) [19, 35, 36], à condition de connaître d'autres grandeurs.

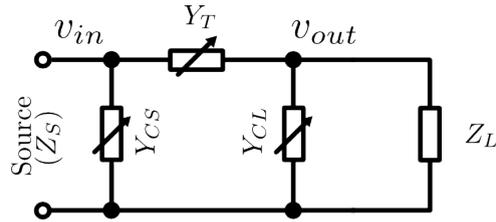


FIGURE 4.18: Structure générale du quadripôle de détection, placé entre une source d'impédance Z_S et une charge d'impédance Z_L .

$$Z_L = \frac{1}{Y_T \left(\frac{v_{in}}{v_{out}} - 1 \right) - Y_{CL}} \quad (4.56)$$

avec

$$\frac{v_{in}}{v_{out}} = \frac{|v_{in}|}{|v_{out}|} e^{j\phi_{RF}} \quad (4.57)$$

où ϕ_{RF} est le déphasage entre les signaux v_{in} et v_{out} .

Quand le composant de détection est constitué par un dipôle série, $Y_{CL} = 0 S$, et on retrouve l'expression dérivée d'un pont diviseur :

$$Z_L = Z_T \frac{v_{out}}{v_{in} - v_{out}} = \frac{1}{Y_T} \frac{v_{out}}{v_{in} - v_{out}} \quad (4.58)$$

Pour détecter l'impédance en aval du composant de détection, il est préférable de ne pas utiliser les tensions RF car il est difficile de détecter précisément un déphasage aux fréquences considérées. On doit donc utiliser des signaux en bande de base, c'est-à-dire à des fréquences pour lesquelles on peut facilement mettre en place une détection de phase précise à l'aide d'amplificateurs opérationnels (AOP). Pour réaliser la fonction de déplacement en fréquence, on emploie des mélangeurs. Grâce à un signal LO, ils créent une tension en bande de base qui est l'image de la tension RF mélangée. Ceci est réalisé pour les deux potentiels v_{in} et v_{out} , comme montré par la figure 4.19.

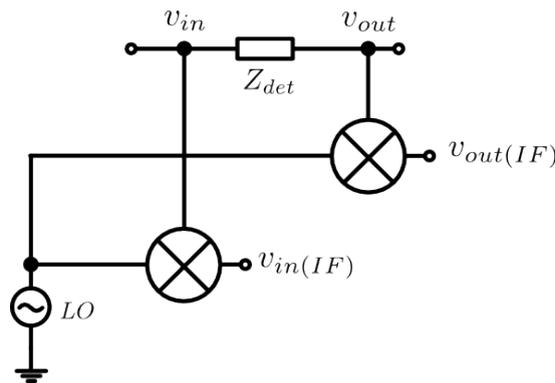


FIGURE 4.19: Schéma de la conversion des tensions RF en tensions en bande de base à l'aide de mélangeurs.

4.3.2 Configurations

Les figure 4.20a à figure 4.20c détaillent trois possibilités d'architectures de détection. Ces trois architectures peuvent réaliser la même fonction, c'est-à-dire déterminer une valeur d'impédance qui sert à estimer la valeur de l'impédance de charge Z_L . Cette impédance extraite par la mesure des deux tensions est notée Z_{ext} . Pour chaque cas, le tuner a la représentation de la figure 4.18. Dans le premier cas, le tuner sert aussi bien pour l'adaptation d'impédance que pour l'extraction de potentiels. Dans le deuxième et le troisième cas, le tuner ne joue le rôle que d'adaptateur d'impédance, et la lecture de potentiels est fournie par un dipôle série placé de façon cascadée en amont ou en aval du tuner. Dans ces deux derniers cas où un dipôle est ajouté au tuner, on aura intérêt à placer un composant réactif afin de dissiper le moins possible de puissance active. En revanche, l'utilisation de ce dipôle réactif impose une compensation dont il faut tenir compte lors de la conception du réseau d'adaptation d'impédance. Le troisième cas est par exemple mis en œuvre dans [18] qui utilise un condensateur, ou dans [12] qui utilise une inductance. Dans les exemples qui suivent, on a choisi d'utiliser un condensateur.

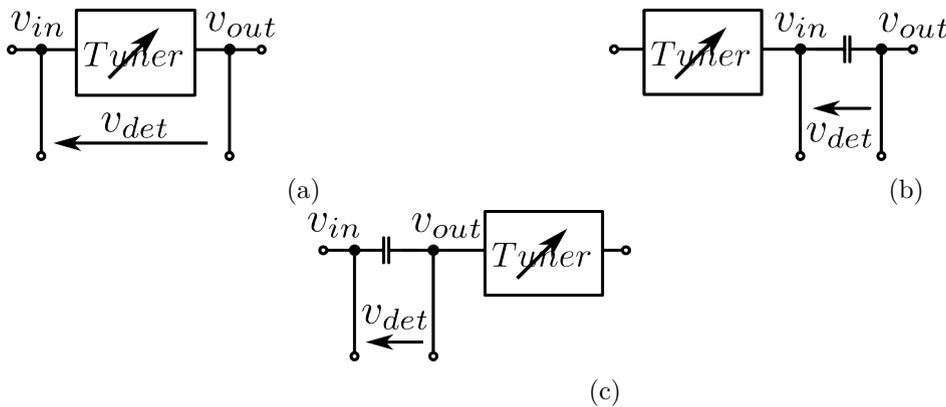


FIGURE 4.20: Possibilités d'architectures de détection : (a) tuner seul, (b) composant de détection côté charge, (c) composant de détection côté source.

Concernant la valeur théorique, les relations suivantes donnent l'impédance extraite Z_{ext} en fonction des impédances et admittances d'antenne et du quadripôle pour les trois positions du quadripôle. Cette impédance Z_{ext} est la grandeur à partir de laquelle on pourra estimer Z_L , connaissant les valeurs des autres grandeurs.

(4.59) donne l'impédance extraite pour la configuration où le tuner est seul.

$$Z_{ext} = \frac{1}{Y_{CL} + 1/Z_L} \quad (4.59)$$

(4.60) donne l'impédance extraite pour la configuration où le composant de détection est côté charge.

$$Z_{ext} = Z_L \quad (4.60)$$

(4.61) donne l'impédance extraite pour la configuration où le composant de détection est côté source.

$$Z_{ext} = \frac{1}{Y_{CS} + \frac{1}{Z_T + \frac{1}{Y_{CL} + \frac{1}{Z_L}}}} \quad (4.61)$$

Ces trois équations montrent qu'en termes de précision, l'utilisation d'un dipôle de détection côté charge donne directement Z_L , ce qui limite l'introduction d'erreurs. Au contraire, l'utilisation d'un dipôle de détection côté source nécessite davantage d'étapes de calcul pour retrouver Z_L à partir de Z_{ext} , ce qui tend à augmenter l'erreur sur la valeur extraite.

4.3.3 Simulations

Afin de vérifier que le système de mélangeurs proposé réalise bien l'extraction de l'impédance Z_{ext} pour les trois configurations possibles, on se propose de simuler ces trois cas avec des composants idéaux. Le tableau 4.1 résume les caractéristiques utilisées dans la simulation.

Grandeur	Valeur
C_{det}	1,4 pF
Z_{source}	50 Ω
Z_{ant}	100 - j40 Ω
f_{RF}	900 MHz
f_{LO}	855 MHz

TABLEAU 4.1: Valeurs utilisées pour la simulation.

L'impédance extraite Z_{ext} est indifféremment calculée à partir des tensions RF ou IF. Si v_{in} est la tension RF en amont du composant de détection et v_{out} la tension RF en aval du composant de détection, alors Z_{ext} est donnée par (4.62). Si $v_{in(IF)}$ et $v_{out(IF)}$ sont les tensions IF issues du mélange du signal LO avec v_{in} et v_{out} , alors Z_{ext} est donnée par (4.63). Pour cette simulation, on fait l'hypothèse que les mélangeurs possèdent la même dynamique. et qu'elle est identique quel que soit le niveau d'amplitude des signaux.

$$Z_{ext} = Z_{det} \frac{v_{out}}{v_{in} - v_{out}} \quad (4.62)$$

$$Z_{ext} = Z_{det} \frac{v_{out(IF)}}{v_{in(IF)} - v_{out(IF)}} \quad (4.63)$$

où Z_{det} est l'impédance du composant de détection tel que présenté sur la figure 4.19.

Les figure 4.21a à figure 4.21c montrent les simulations de l'extraction de l'impédance d'une charge (module et phase) pour une chaîne utilisant un signal modulé LTE. Dans les trois cas,

on a tracé la valeur théorique, la valeur extraite à partir du relevé des tensions RF et la valeur extraite à partir des relevés des tensions en bande de base (IF) de l'impédance Z_{ext} .

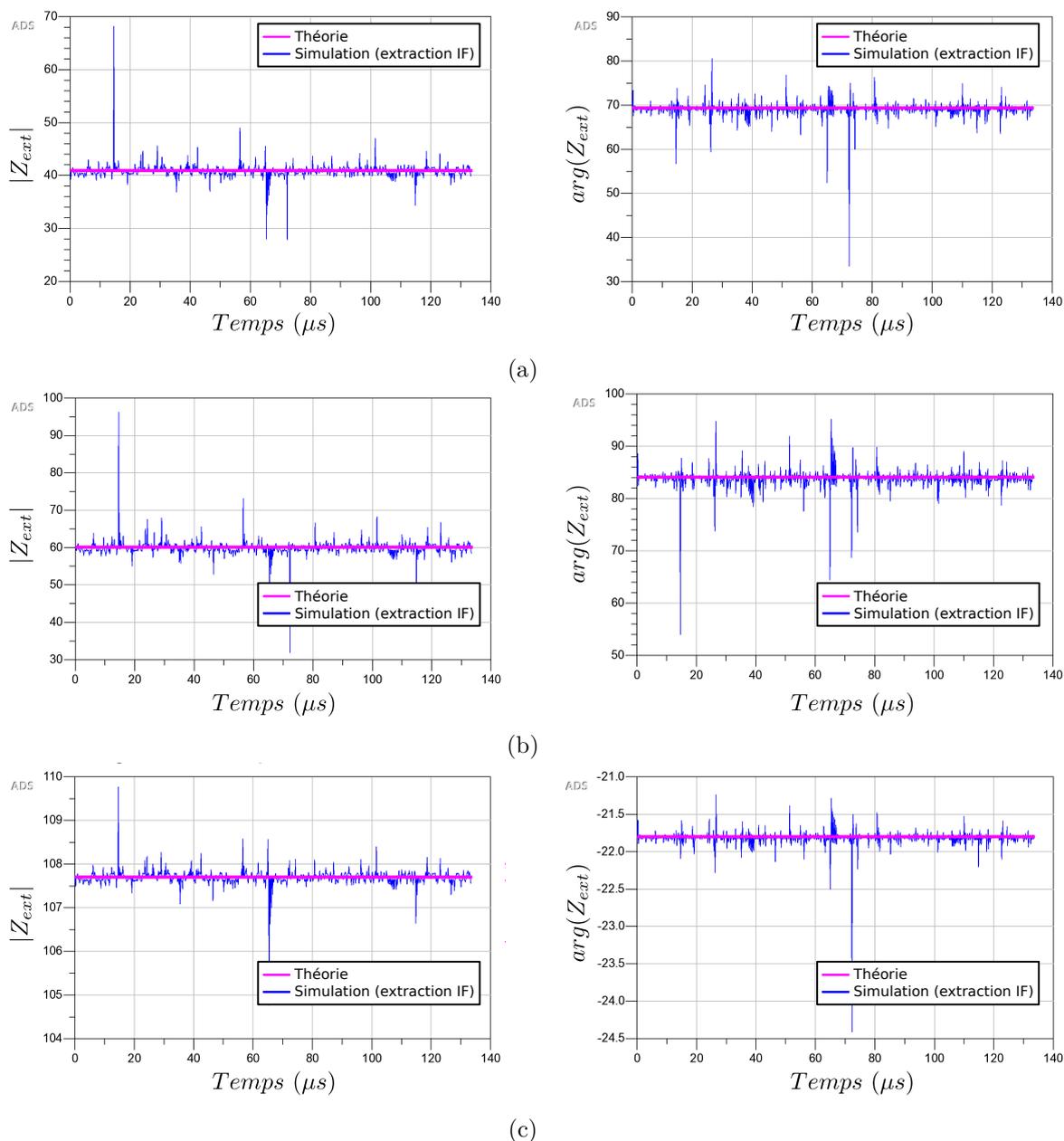


FIGURE 4.21: Confrontation théorie et simulation pour la détection (a) avec le tuner seul, (b) avec le tuner en aval du composant de détection, (c) avec le tuner en amont du composant de détection.

On constate que dans chaque cas, on extrait la bonne valeur d'impédance (en module et en phase). Il faut néanmoins ajouter une fonction de filtrage pour récupérer la valeur moyenne. Ceci valide les trois configurations pour la détermination d'une impédance, que ce soit en CW ou avec un signal modulé.

4.3.4 Contrôle du tuner pour la correction

Pour corriger la désadaptation éventuellement constatée lors de l'extraction de l'impédance de charge, le tuner doit être contrôlé. Le dispositif de contrôle pilote les capacités des condensateurs variables implémentés dans le tuner.

Concernant la procédure de changement des états des condensateurs variables, il convient de noter que deux manières de procéder sont possibles. Ces deux manières de procéder impactent la quantité de mesures des admittances Y_T et Y_{CL} du tuner effectuées au préalable. On peut extraire l'impédance de charge en restant sur le dernier état atteint par le tuner, ce qui nécessite de caractériser les admittances Y_T et Y_{CL} à plusieurs fréquences et pour tous les états possibles. Cela a pour inconvénient de devoir mémoriser une grande table de données (LUT). Une autre solution consiste à se positionner systématiquement sur une seule configuration d'états des éléments variables du tuner pour effectuer l'extraction de l'impédance de charge, ce qui ne nécessite qu'une unique caractérisation des admittances Y_T et Y_{CL} . L'inconvénient est une éventuelle désadaptation conduisant à une liaison dégradée au moment de l'estimation. Nous ne nous étendons pas davantage sur cette question qui concerne la stratégie de procédure et non pas la conception du dispositif.

4.3.5 Conclusion sur la détection

Cette partie décrit la réalisation de l'extraction d'impédance à partir de la détection de tensions. Cette détection peut être faite soit directement sur le tuner, soit grâce à un composant de détection distinct qui peut être un dipôle. Une comparaison de la détection d'impédance pour les trois configurations montre qu'avec des composants idéaux, la simulation permet d'extraire la bonne impédance. Cependant, on n'extrait pas directement l'impédance de charge car la mesure dépend d'autres impédances. Il faut donc calculer l'impédance de charge en fonction des valeurs de ces autres impédances, ce qui augmente d'autant plus l'erreur de l'estimation que ces impédances sont méconnues. Dans le cas où le composant de détection est du côté de la charge, l'impédance extraite est directement Z_L . Dans le cas où le composant de détection est du côté de la source, il y a de nombreuses étapes de calcul demandant de connaître toutes les impédances du quadripôle. Dans le cas où le composant de détection est le tuner seul, on ne calcule pas directement Z_L mais le nombre d'étapes est limité.

L'avantage des configurations introduisant un composant de détection qui n'est pas le tuner est que la valeur du composant de détection est bien maîtrisée en fabrication. En revanche, ces configurations apportent des pertes supplémentaires car le composant de détection est imparfait. De plus, lorsque le système doit fonctionner sur une vaste gamme de fréquences, le composant peut devenir inadapte pour la détection, par exemple en présentant une chute de tension trop

faible pour assurer la précision de la lecture. Enfin, ajouter ce composant de détection oblige à utiliser davantage de surface silicium ou bien à mettre en place un module hybride utilisant un composant CMS, ce qui diminue la compacité.

Le choix de la configuration se fait donc sur des critères de précision, de pertes et de fréquences utilisées. Pour l'application considérée dans ces travaux, il est nécessaire d'intégrer un module compact à faible pertes pour réaliser des émissions à forte puissance et sur plusieurs fréquences. Par conséquent, la configuration comprenant le tuner seul nous paraît la mieux adaptée à l'application considérée dans ces travaux.

Les développements que nous venons de présenter ont été réalisés en vue d'adapter la sortie d'un amplificateur de puissance à une antenne. Le système général qui est proposé est illustré par la figure 4.22. Il représente, d'une part, la chaîne PA-Tuner-Antenne contenant éventuellement un filtre, et d'autre part, le détecteur chargé de traiter deux tensions RF. Le tuner est représenté ici avec trois condensateurs variables, chacun associé à une inductance en parallèle. Le tuner, le filtre et l'antenne peuvent être contrôlés. Pour ce système général, la figure évoque la possibilité de prélever les tensions en entrée et en sortie du tuner, ou en entrée et en sortie du filtre, ou en entrée et en sortie de ces deux blocs. Le détecteur peut être associé aux nœuds désirés à l'aide d'interrupteurs. Les amplitudes des tensions entre les blocs pouvant être importantes, le détecteur contient des atténuateurs chargés d'abaisser les amplitudes à des niveaux qui conviennent à la dynamique des mélangeurs. Ces derniers produisent des signaux en bande de base (IF) à partir desquels on récupère des amplitudes et un déphasage.

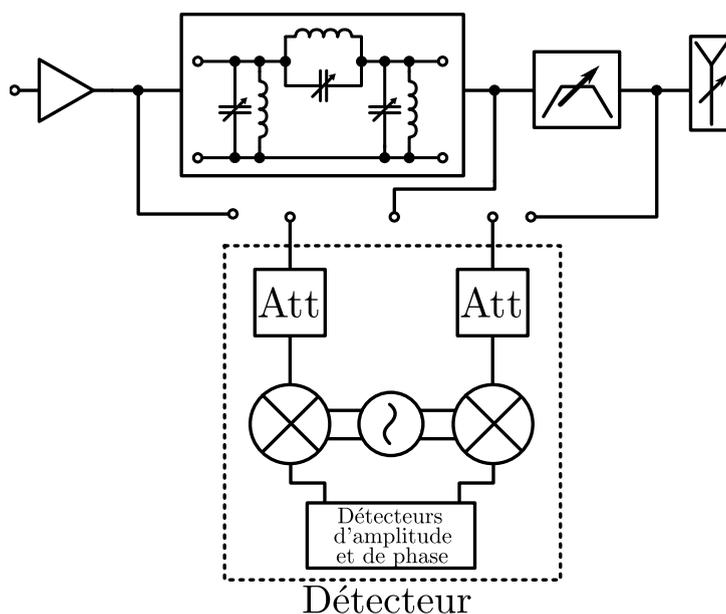


FIGURE 4.22: Différentes possibilités de lecture des tensions sur une chaîne de transmission à l'aide d'un détecteur produisant des signaux en bande de base pour déterminer une impédance.

Un tel dispositif met en œuvre un bus de contrôle pour piloter les capacités des condensateurs variables implémentés dans le tuner. Ce contrôle est réalisé par une unité informatique (DSP) exécutant un algorithme approprié [19].

4.4 Réalisations

4.4.1 Détecteur d'impédance intégré

Nous proposons ici la conception d'un circuit intégré RF pour la détection d'impédances complexes (*Kodkod*) [88]. Ce circuit peut être associé à divers composants de détection. Ce composant de détection peut être un tuner réalisant l'adaptation entre la sortie de l'amplificateur de puissance (PA) et l'antenne dont l'impédance varie.

Un schéma de l'association des deux chaînes et du détecteur de phase commun formant le dispositif de détection d'impédances complexes est proposé par la figure 4.23. Ce circuit fournit trois tensions continues représentatives de trois grandeurs :

- l'amplitude de la tension RF v_{in} présente sur la borne $RF+$;
- l'amplitude de la tension RF v_{out} présente sur la borne $RF-$;
- le déphasage entre les tensions v_{in} et v_{out} .

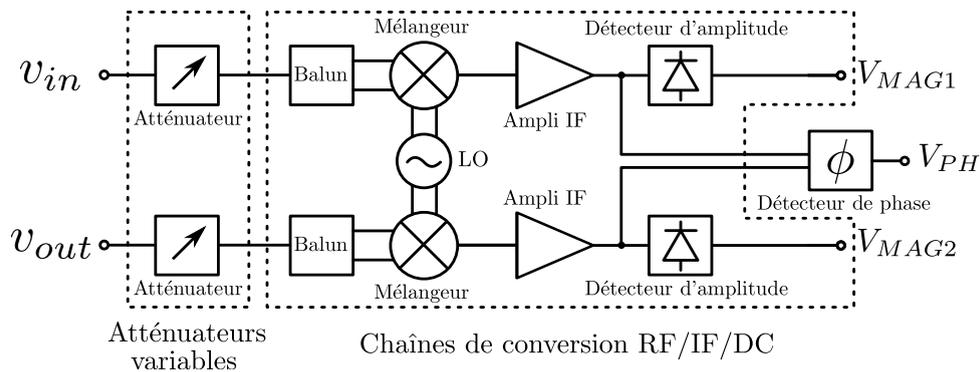


FIGURE 4.23: Système de détection proposé.

Le principe de fonctionnement et les équations associés à l'estimation de l'impédance d'antenne ont été introduits dans le paragraphe 4.3 de ce chapitre. En reprenant (4.57) donnant le rapport des tensions v_{in} et v_{out} relevées aux accès du tuner, l'impédance peut être extraite à l'aide de (4.64).

$$Z_L = \frac{1}{Y_T \left(\frac{V_{RF+} - V_0}{V_{RF-} - V_0} e^{j\Phi_{IF}} - 1 \right) - Y_{CL}} \quad (4.64)$$

où V_{RF+} et V_{RF-} sont les tensions continues issues de la conversion des tensions RF respectives v_{in} et v_{out} . V_0 est une tension de décalage propre aux détecteurs d'amplitude implémentés. Φ_{IF} est le déphasage des deux tensions IF.

Le gain et le déphasage de la chaîne de conversion $RF/IF/DC$ peuvent varier en fonction de la fréquence RF et de la fréquence du générateur LO. En revanche, ces paramètres étant communs aux deux chaînes de détection, le rapport des amplitudes et le déphasage sont indépendants de

ces paramètres. Cependant, en fonction de la puissance RF mise en jeu et donc des amplitudes des tensions v_{in} et v_{out} , les chaînes de conversion peuvent être plus ou moins linéaires. Cela peut donc conduire à une imprécision sur l'extraction d'impédance réalisée avec (4.64).

Afin de rendre le dispositif non intrusif pour un système Source-Tuner-Charge tel que celui de la figure 4.22, les impédances des deux entrées sont choisies volontairement très grandes aux points où ces entrées sont connectées. Sur chaque chaîne, un atténuateur variable ajuste l'amplitude de la tension du signal RF. Le signal RF atténué attaque un *balun* dont le rôle est de convertir ce signal en tension différentielle transposée en un signal en bande de base par un mélangeur actif en sortie duquel on récupère le signal en fréquence intermédiaire (IF) amplifié par un amplificateur opérationnel. Pour finir, un détecteur d'amplitude donne une tension image (continue) proportionnelle au module du signal RF d'entrée. Parallèlement et afin de quantifier la phase entre les signaux RF, un détecteur de phase compare les deux tensions IF amplifiées et fournit une tension proportionnelle au déphasage.

4.4.1.1 Atténuateur variable

Les applications visées concernant des dynamiques variables, deux contraintes s'imposent. En effet, pour un signal de trop forte amplitude, les blocs actifs tels que le mélangeur entrent en compression, ce qui fausse la mesure d'amplitude et de phase. À l'inverse, pour un signal de trop faible amplitude, la précision se dégrade à cause de la sensibilité limitée des blocs de détection.

Un contrôle automatique d'atténuation (CAA) a donc été mis en place.

4.4.1.1.a Architecture

L'atténuateur variable est destiné à être utilisé en parallèle de blocs RF présentant de faibles pertes. L'utilisation de résistances qui augmenteraient les pertes du réseau est donc à éviter. L'atténuateur est constitué de deux ponts diviseurs de tension capacitifs (figure 4.24), ce qui conduit à une atténuation indépendante de la fréquence. L'atténuation totale α_{tot} , qui est le rapport de la tension d'entrée par la tension de sortie, est donnée par (4.65).

$$\alpha_{tot} = \left(1 + \frac{C_2}{C_1}\right) \left(1 + \frac{C_4}{C_3}\right) > 1 \quad (4.65)$$

La capacité C_1 doit être faible pour que l'impédance d'entrée de l'atténuateur soit importante et que la mesure de la tension soit transparente pour le fonctionnement de la chaîne. La capacité de sortie (C_4) doit être grande afin de présenter une faible impédance de sortie par rapport à celle d'entrée du *balun*. Ces critères d'impédance et d'atténuation sont les éléments de dimensionnement de l'atténuateur. La capacité C_4 est réalisée avec un condensateur variable du type

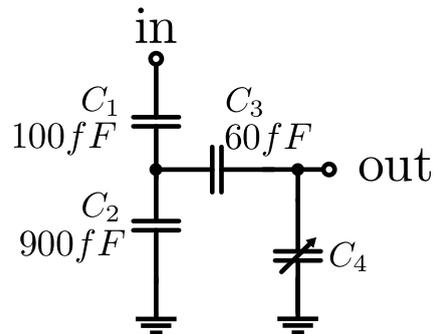


FIGURE 4.24: Schéma de l'atténuateur variable.

de ceux présentés dans le chapitre 2. Une atténuation en tension variant de 41 dB à 55 dB est obtenue avec ce système.

4.4.1.1.b Contrôle automatique d'atténuation

L'atténuation du deuxième étage de l'atténuateur est fixée par un condensateur variable constitué de deux branches contrôlées par deux bits b_1 et b_2 . La figure 4.25 illustre le principe adopté pour le contrôle automatique d'atténuation (CAA). Le changement de la valeur du condensateur variable est assuré par un système composé d'un détecteur d'amplitude, d'un convertisseur analogique-numérique (CAN) 2 bits et de translateurs de niveaux. Le CAA est basé sur un système rétroactionné qui détecte le niveau de signal RF pour adapter automatiquement le niveau d'atténuation. Plus le niveau détecté est haut, plus l'atténuation doit être grande. L'adaptation au bon niveau d'atténuation se fait en modifiant les valeurs des bits b_1 et b_2 . Les deux bits, après translation de leurs niveaux pour commander les transistors FET des interrupteurs, sont appliqués comme états des branches du condensateur variable, actualisant la valeur de l'atténuation. Le tableau 4.2 précise le comportement en fonction du niveau de signal.

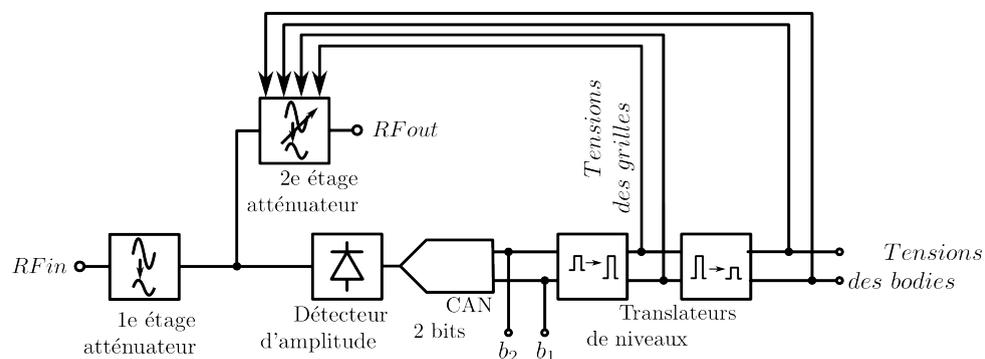


FIGURE 4.25: Schéma du système de réaction proposé pour le contrôle automatique d'atténuation.

La figure 4.26 montre le schéma de l'implémentation du CAN 2 bits avec la logique issue du tableau 4.2. Trois seuils de tension générés par un réseau résistif définissent quatre niveaux codés

Situation du signal	Bits d'entrée			Bits de sortie		Commentaires
	q_1	q_2	q_3 (LSB)	b_2	b_1 (LSB)	
Amplitude faible	0	0	0	0	0	Diminuer l'atténuation pour augmenter la précision
	0	0	1	0	1	
Amplitude correcte	0	1	1	1	0	Zone de fonctionnement optimal
Amplitude forte	1	1	1	1	1	Augmenter l'atténuation pour éviter la saturation des blocs actifs

TABLEAU 4.2: Table de vérité du comportement selon le niveau de signal.

sur les trois bits $q_1 - q_3$ (figure 4.26). Ces seuils sont comparés au signal continu noté V_{in} fourni par le détecteur d'amplitude.

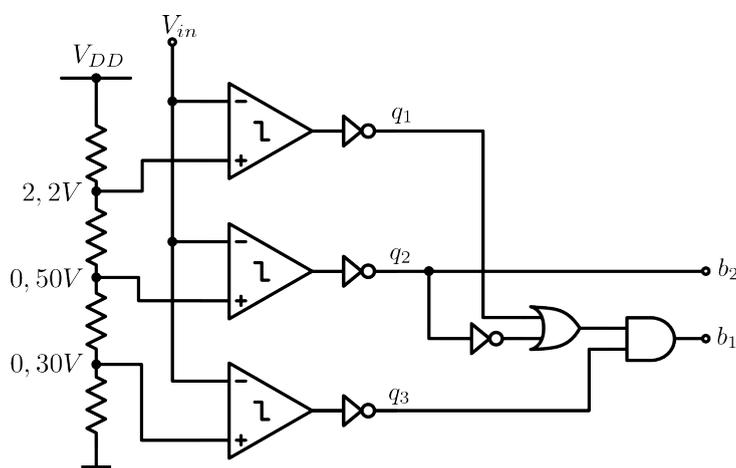


FIGURE 4.26: Convertisseur analogique-numérique (CAN) fournissant la logique de contrôle de l'atténuateur.

Les bits b_1 et b_2 ont des niveaux en $0/2,5$ V. Pour commander correctement la grille d'une branche donnée, ces niveaux doivent être translatés en $-2/2,5$ V. De plus, on souhaite également commander la tension de polarisation du *body* de cette même branche. On introduit donc un nouveau translateur de niveaux qui convertit les signaux précédents en $-2/0$ V. Pour le condensateur variable de 2 bits, il y a ainsi au total quatre translateurs de niveaux. Le tableau 4.3 résume les niveaux de tensions appliqués en fonction de l'état de l'interrupteur choisi.

Zone à polariser	État de la branche	
	ON	OFF
Grille	+2,5 V	-2 V
Body	0 V	-2 V

TABLEAU 4.3: Niveaux de polarisation des interrupteurs d'une branche donnée du condensateur variable.

Un générateur externe fournit la tension négative V_{SS} de -2 V pour alimenter les translateurs de niveaux. L'implémentation de ces translateurs de niveaux dédiés à une branche donnée du condensateur variable est montrée sur la figure 4.27a pour la grille et sur la figure 4.27b pour le *body*. Pour une branche donnée, le signal de sortie du translateur de grille (*out*) commande l'entrée (*in*) du translateur de *body*. Pour la figure 4.27b, compte tenu de la dynamique du signal (4,5 V) sur la grille du transistor M_6 , il est nécessaire de prévoir un dispositif pour éviter le claquage de la jonction grille-drain de M_6 . Le but de ce dispositif est d'utiliser une partie de la différence de potentiel de 4,5 V pour fournir 2,5 V à l'étage suivant. Sur la figure 4.27b, le signal d'entrée bloque le NMOS d'entrée M_1 quand il est au niveau bas et le rend passant quand il est au niveau haut. La polarisation de M_1 est fixée par les diodes M_2 à M_5 . Deux inverseurs en cascade M_6 à M_9 alimentés en 0 V/ V_{SS} forment un étage-tampon haute impédance qui copie le signal présent sur la source de M_1 .

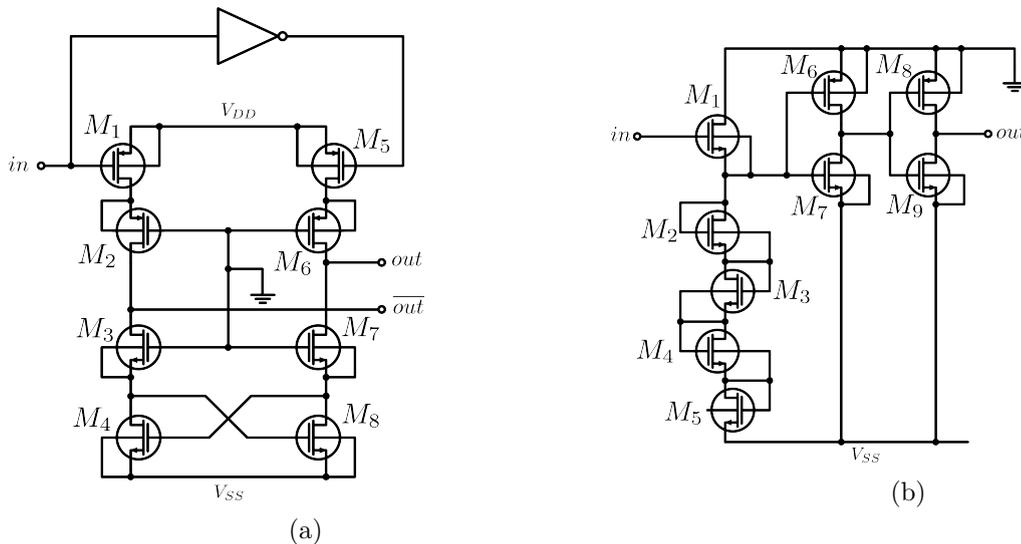


FIGURE 4.27: Translateurs de niveaux (a) pour les grilles, (b) pour les *bodies*.

Les bits b_1 et b_2 constituent en soi des sorties du circuit. En effet, la connaissance de l'état de l'atténuateur de chacune des chaînes est primordiale afin de connaître le niveau de signal détecté. En outre, il est possible d'imposer de l'extérieur la valeur de ces bits pour un fonctionnement en boucle ouverte. Dans ce cas, le système de rétroaction agit mais sans provoquer de changement sur l'atténuateur.

On a vu sur la figure 4.26 que les trois seuils étaient comparés au signal du détecteur d'amplitude. Le tableau 4.4 donne la correspondance prévue par simulation entre la tension fournie par le détecteur d'amplitude et la puissance RF d'entrée.

Enfin, la figure 4.28a montre le schéma du détecteur d'amplitude RF implémenté [12, 89]. Le miroir de courant $M_3 - M_2$ impose un courant statique dans M_1 , tandis que le potentiel de grille du miroir de courant $M_4 - M_1$ est imposé par M_4 . Au repos, le potentiel de source de M_1 est donc défini par ces deux miroirs. Lorsqu'un signal RF_{in} est appliqué au travers du condensateur

P_{in} (dBm)	V_{in} (V)
32	2,2
18	0,5
11	0,3

TABLEAU 4.4: Correspondance entre la puissance RF d'entrée et V_{in} .

de liaison C_1 , le courant reste constant dans M_1 mais le potentiel de grille varie autour de sa valeur statique. M_1 se comporte donc comme un amplificateur à drain commun. La capacité de filtrage C_2 , qui charge la source de M_1 , permet alors de détecter les alternances positives en lissant le signal DC_{out} . La figure 4.28b montre la simulation de la tension continue de sortie et de la fonction de transfert en continu, en fonction de l'amplitude de la tension sur l'entrée du détecteur d'amplitude. On voit que le détecteur d'amplitude est très linéaire sur une grande partie de la dynamique d'entrée.

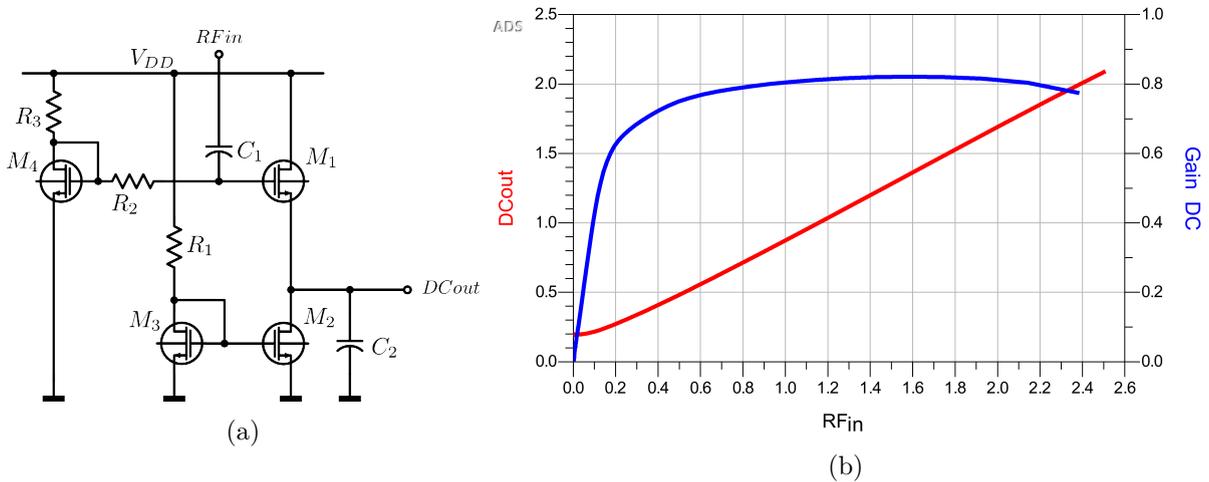


FIGURE 4.28: (a) Schéma du détecteur d'amplitude RF, (b) Simulation de la tension continue de sortie et de la fonction de transfert, en fonction de l'amplitude d'entrée.

4.4.1.1.c Simulations de l'atténuateur variable

Les figure 4.29a et figure 4.29b sont issues d'une simulation grand signal de l'atténuateur variable automatique avec un signal CW à 790 MHz. La figure 4.29a montre la tension continue en entrée du CAN (ADC_{in}) et les niveaux des bits b_1 et b_2 . La figure 4.29b montre les tensions en entrée et en sortie de l'atténuateur (RF_{in} et RF_{out}). On observe tout d'abord que la tension ADC_{in} en entrée du CAN augmente en fonction de P_{in} , et que les niveaux de déclenchement prévus par le tableau 4.4 sont respectés. La simulation montre également qu'avec l'augmentation de P_{in} , le mot b_2b_1 , où b_1 est le bit de poids faible (LSB), passe de '00' à '01', puis à '10', puis à '11'. Le niveau du signal RF en sortie de l'atténuateur (RF_{out}) est correctement modulé par le changement des bits, ce qui valide le système proposé.

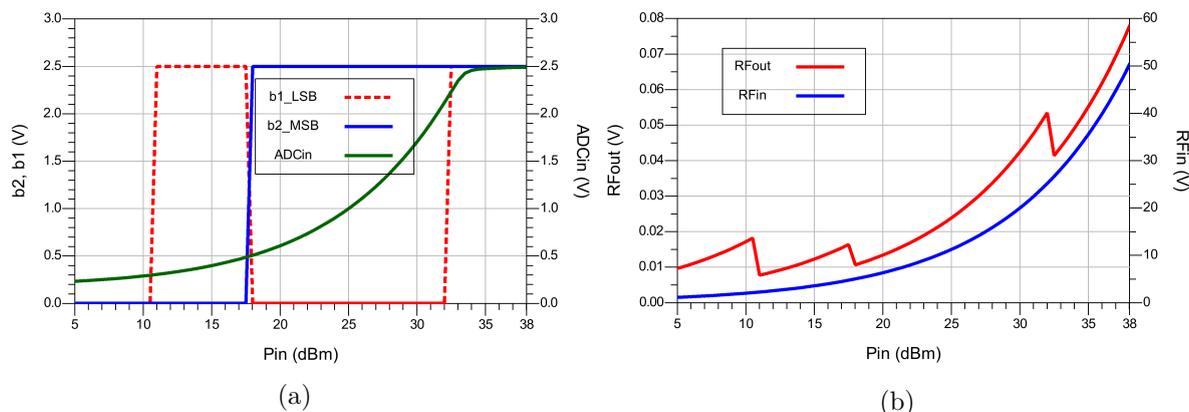


FIGURE 4.29: Simulation grand signal du système en fonction de la puissance RF d'entrée : (a) tension en entrée du CAN et niveaux des bits, (b) amplitudes des tensions RF d'entrée et de sortie de l'atténuateur.

Nous présentons maintenant une simulation transitoire qui permet d'observer les changements automatiques de niveaux en réponse à des changements de la puissance RF d'entrée P_{in} . Cette simulation est effectuée avec un signal CW à 790 MHz. La figure 4.30a montre la tension RF_{in} en entrée de l'atténuateur et la figure 4.30b montre les niveaux des bits b_1 et b_2 , la tension ADC_{in} en sortie du CAN et la tension RF_{out} en sortie de l'atténuateur. Les bits b_2 et b_1 sont respectivement en bleu et vert. On impose que P_{in} passe de 10 dBm à 17 dBm (à l'instant 100 ns), puis à 20 dBm (à l'instant 200 ns), puis à 35 dBm (à l'instant 400 ns), ce qui modifie l'amplitude du signal RF_{in} (courbe violette). Ces valeurs sont choisies pour être légèrement au-dessus des seuils et ainsi provoquer un déclenchement. La tension ADC_{in} en entrée du CAN, qui est fournie par le détecteur d'amplitude, est représentée par la courbe rose. Il convient de noter que l'établissement de la tension finale en sortie du détecteur d'amplitude après un changement provoque un certain retard. On note également qu'à chaque fois que la tension continue correspondant à P_{in} franchit un seuil, les bits sont correctement activés. Ainsi, b_2b_1 passe successivement de '00' à '01', puis à '10', puis à '11'. On constate qu'à chaque fois, le signal RF_{out} (courbe rouge) est correctement atténué.

La simulation transitoire suivante (signal CW à 790 MHz), présentée sur les figure 4.31a et figure 4.31b, a pour but de tester la robustesse du système. P_{in} (courbe violette) change une seule fois mais en dépassant deux seuils d'un coup : 10 dBm à 20 dBm (à 200 ns). Les bits b_2 et b_1 (LSB) sont respectivement en bleu et vert. b_2b_1 passe de '00' à '01' et le signal est atténué une première fois. Le signal étant encore trop fort, b_2b_1 passe à '10' aussitôt que le détecteur d'amplitude a atteint le seuil suivant. Le système s'établit alors dans un état stable. Ce comportement prouve la robustesse de l'atténuateur à un changement de signal sur deux seuils consécutifs.

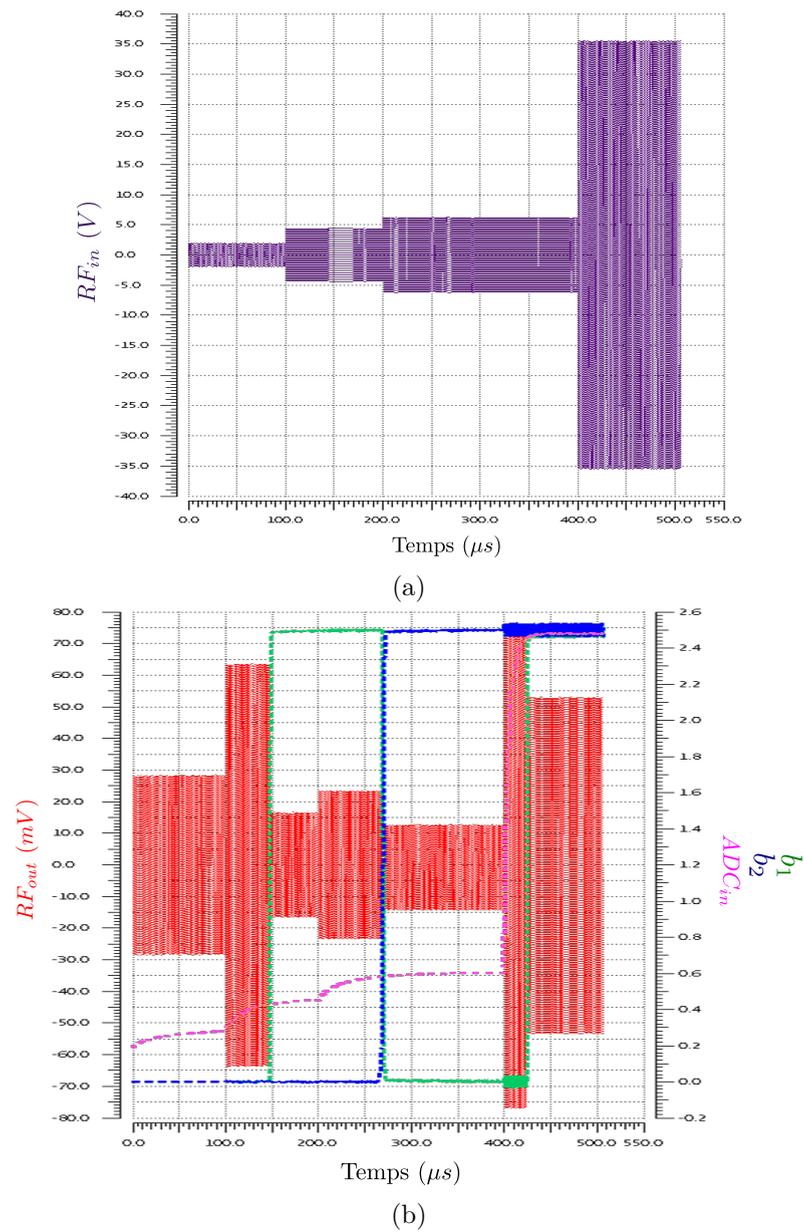


FIGURE 4.30: Simulation transitoire : (a) tension RF d'entrée, (b) niveaux des bits b_1 et b_2 , tension ADC_{in} en sortie du CAN, tension RF_{out} en sortie de l'atténuateur.

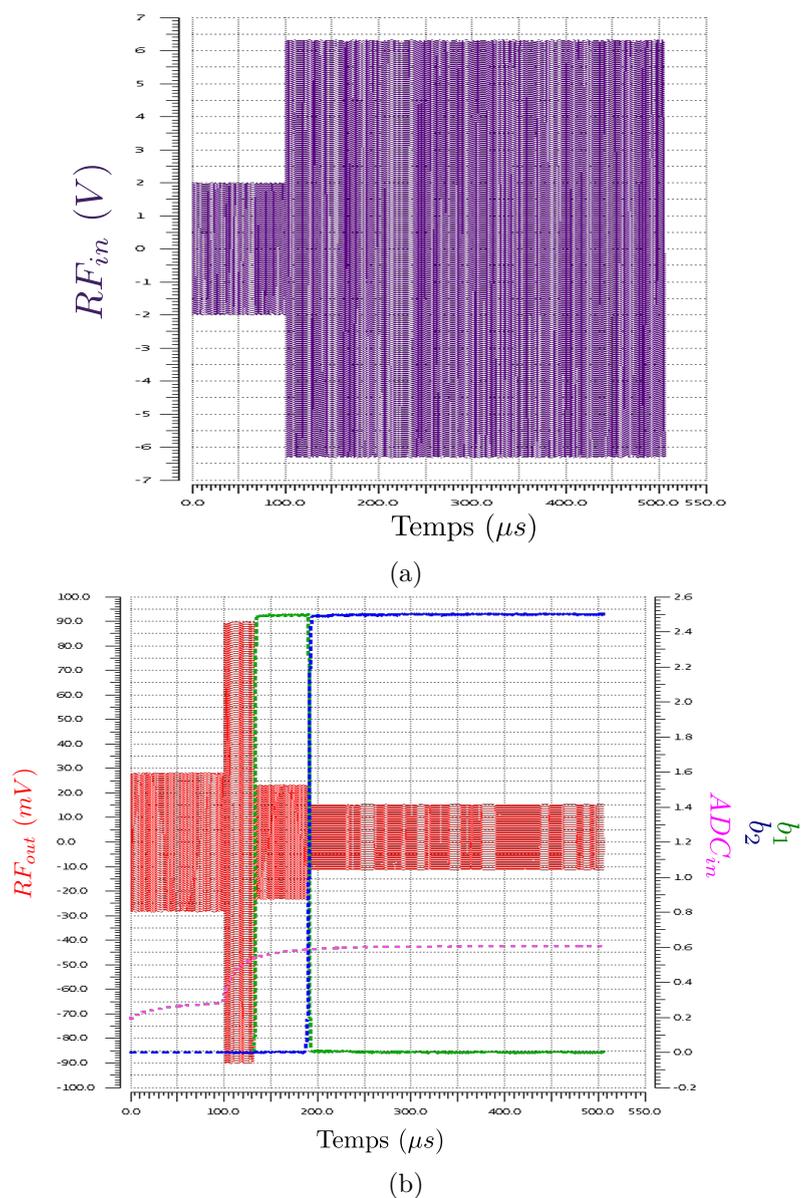


FIGURE 4.31: Simulation transitoire avec saut d'un seuil : (a) tension RF d'entrée, (b) niveaux des bits b_1 et b_2 , tension ADC_{in} en sortie du CAN, tension RF_{out} en sortie de l'atténuateur.

4.4.1.2 Chaîne de conversion

La chaîne de conversion RF/IF/DC est la partie du circuit qui suit l'atténuateur automatique. Cette chaîne contient un *balun* suivi d'un mélangeur, d'un amplificateur en bande de base et d'un détecteur d'amplitude du signal IF.

Le circuit étant destiné à extraire la valeur d'une impédance, un mode de réalisation consiste à l'associer à une unité arithmétique et logique ainsi qu'à un convertisseur analogique-numérique. Pour limiter la consommation d'un tel dispositif, on choisit de convertir la tension RF en bande de base (IF) afin de pouvoir utiliser un faible échantillonnage présentant une consommation limitée. Pour faciliter davantage ce point, nous avons choisi de convertir également en tension continue. De plus, la détection de phase est difficile et imprécise en hautes fréquences. C'est pourquoi il est nécessaire de réaliser la détection de phase en IF, et par conséquent, de disposer des blocs permettant de réaliser la fonction de conversion RF/IF. La partie qui suit présente chaque bloc présent dans la chaîne de conversion RF/IF/DC.

4.4.1.2.a Balun actif

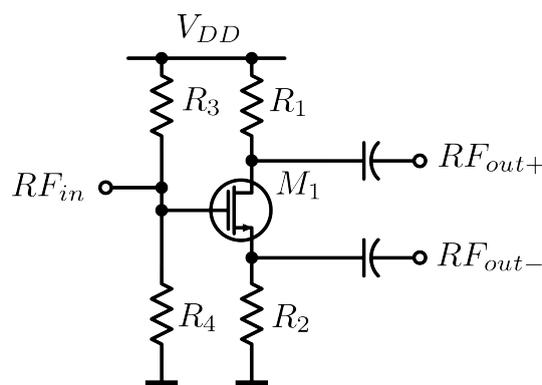


FIGURE 4.32: Schéma du *balun*.

Le rôle du *balun* (figure 4.32) est de transformer le signal mode commun en signal différentiel. La sortie attaque une cellule de Gilbert qui nécessite une entrée différentielle. La contrainte principale associée au *balun* est la nécessité de maintenir un déphasage $\Delta\phi = 180^\circ$ sur toute la plage utile de P_{in} .

Les figure 4.33a et figure 4.33b montrent la simulation respectivement de la puissance et du déphasage $\Delta\phi$ des sorties, en fonction de la puissance RF en entrée. On constate que la différence de phase entre $\Delta\phi$ et la spécification de 180° reste inférieure à 3° pour une dynamique du signal d'entrée de -50 dBm à $+10$ dBm.

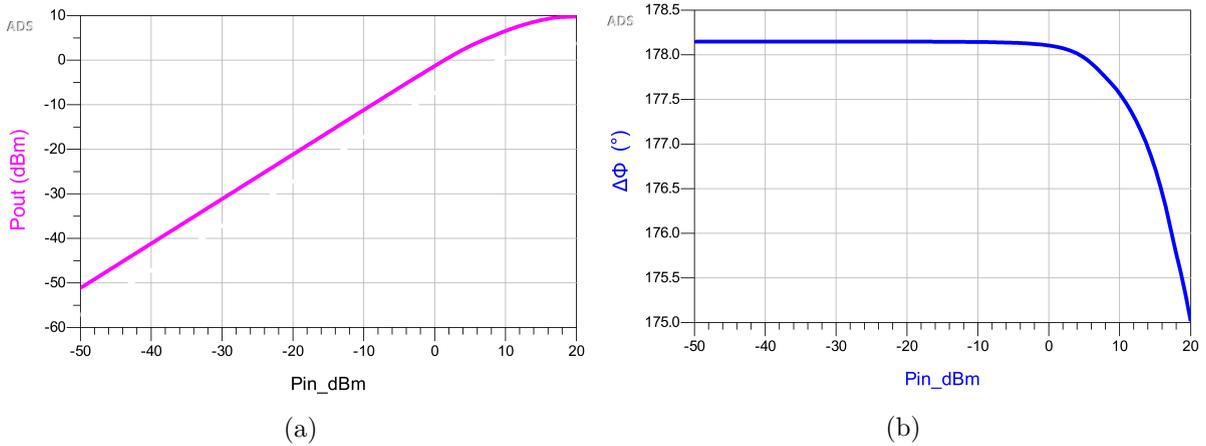


FIGURE 4.33: Simulation en fonction de la puissance disponible en entrée (a) de la puissance de sortie (normalisée à 50Ω et exprimée en dBm), (b) du déphasage de sortie.

4.4.1.2.b Mélangeur actif

Les figure 4.34a et figure 4.34b donnent les schémas du mélangeur et de la structure de polarisation du mélangeur.

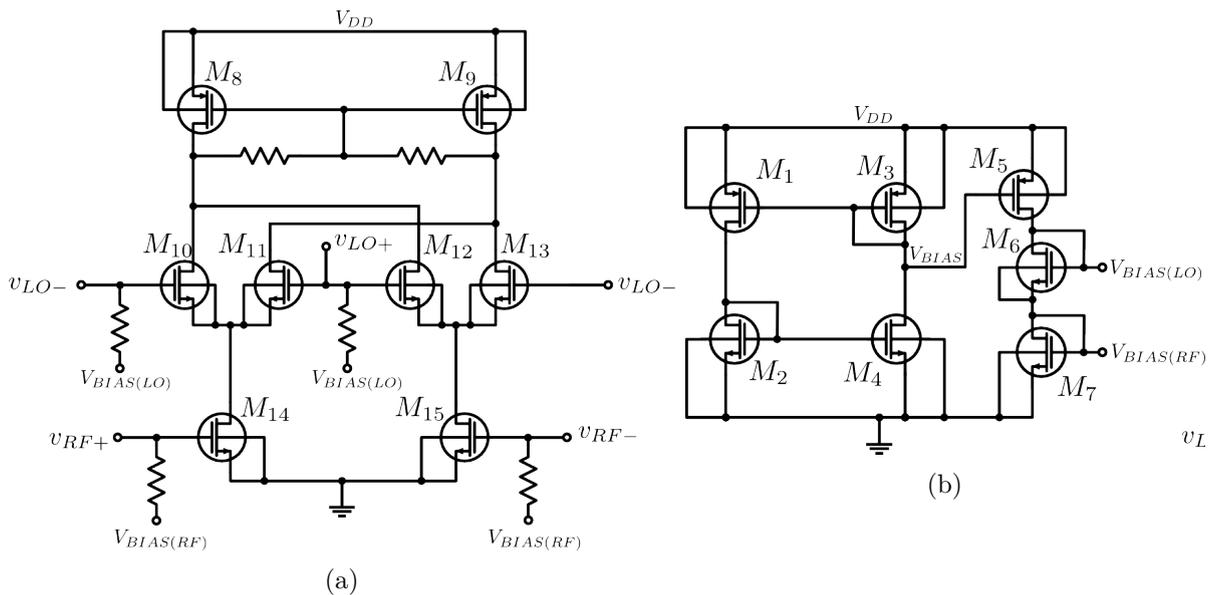


FIGURE 4.34: Schémas (a) de la cellule de Gilbert, (b) de la cellule de polarisation.

Le mélangeur est l'une des variantes classiques de la cellule de Gilbert [90, 91]. Cette cellule est constituée d'un étage de transconductance (M_{14} - M_{15}) attaqué par le signal différentiel ($v_{RF+} - v_{RF-}$) en provenance du balun. Les paires différentielles M_{10} - M_{11} et M_{12} - M_{13} constituent l'étage de commutation, qui est attaqué par le signal différentiel de l'oscillateur local. Enfin, M_8 et M_9 forment une charge active. La structure de polarisation consiste en un circuit autopolarisé ($M_1 - M_4$) qui est indépendant de la tension d'alimentation V_{DD} [92]. L'intérêt est d'éviter de modifier le gain du mélangeur lorsque V_{DD} s'écarte de sa valeur nominale. Ce circuit fournit une

tension V_{BIAS} à une source de courant constituée du PMOS M_5 . Le courant passant à travers deux diodes ($M_6 - M_7$) impose les potentiels $V_{BIAS(LO)}$ et $V_{BIAS(RF)}$ qui sont ensuite appliqués sur la cellule de Gilbert via des résistances d'isolation.

La figure 4.35a montre le gain de conversion en tension G_V en fonction de la puissance P_{LO} pour une puissance RF P_{in} fixée à -25 dBm, où P_{LO} est la puissance de l'oscillateur local. Le gain de conversion est maximal pour $P_{LO}=9$ dBm. La figure 4.35b montre la simulation du gain de conversion en fonction de la puissance P_{RF} pour une fréquence RF de 790 MHz, une fréquence IF de 3 MHz et une P_{LO} de 6 dBm. Cette valeur de P_{LO} inférieure à la valeur optimale est utilisée pour émuler les pertes liées aux lignes d'accès et à la symétrie imparfaite du dispositif générant le signal LO différentiel qui est utilisé lors des mesures.

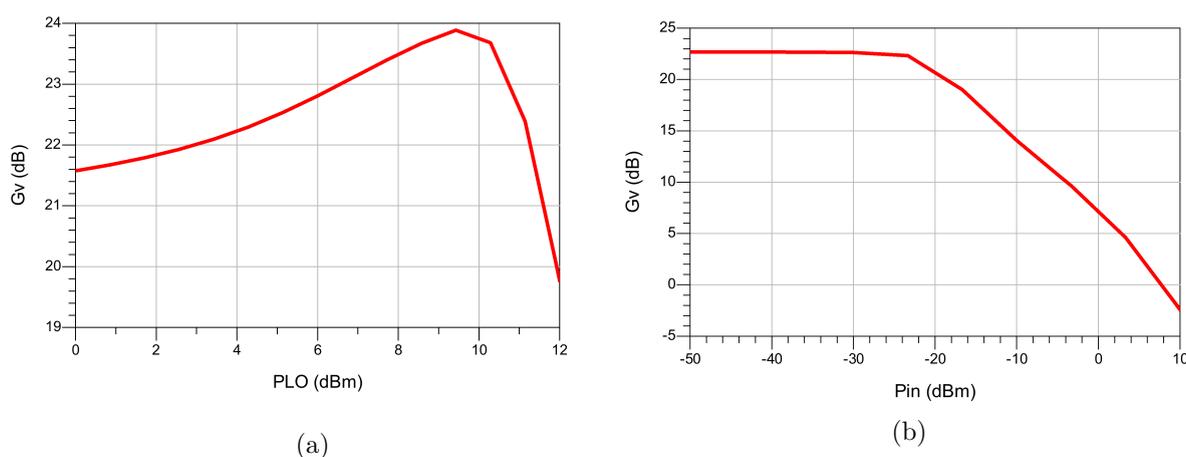


FIGURE 4.35: Simulation du gain de conversion du mélangeur avec $f_{RF} = 790$ MHz, $f_{IF} = 3$ MHz (a) en fonction de P_{LO} pour $P_{in} = -25$ dBm, (b) en fonction de P_{in} pour $P_{LO} = 6$ dBm.

4.4.1.2.c Amplificateur IF

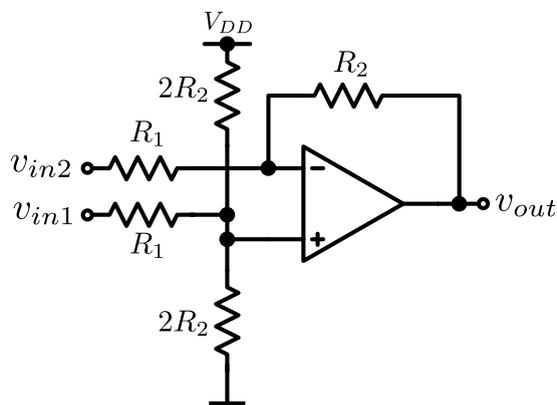


FIGURE 4.36: Schéma de l'amplificateur IF.

Le rôle de l'amplificateur IF (figure 4.36) est d'amplifier le signal IF et d'atténuer les produits d'intermodulation issus du mélangeur. Il est constitué d'un amplificateur opérationnel monté

en soustracteur qui amplifie la différence d'amplitude du signal différentiel $v_{in1} - v_{in2}$ avec un gain R_2/R_1 . Il possède une bande passante de 6 MHz.

4.4.1.2.d Détecteur d'amplitude

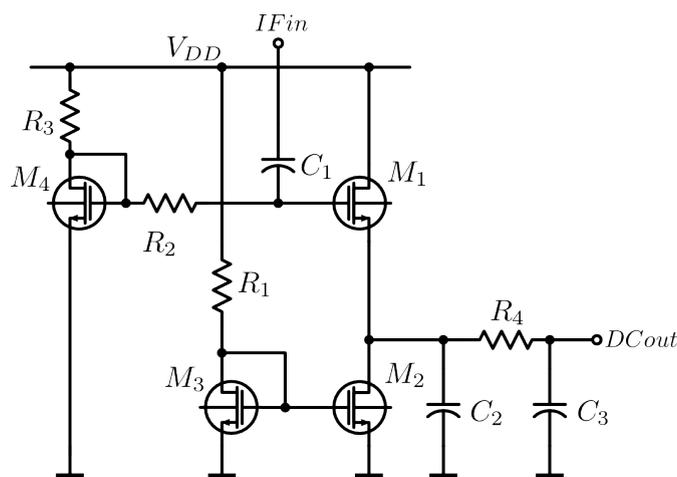


FIGURE 4.37: Schéma du détecteur d'amplitude IF.

La figure 4.37 montre le schéma du détecteur d'amplitude. Cette structure repose sur celle utilisée pour la détection de l'amplitude RF dans la chaîne de rétroaction de l'atténuateur variable (figure 4.28a). En revanche, le filtrage passe-bas est ici dimensionné pour une fréquence d'entrée de 6 MHz à l'aide d'un réseau RC supplémentaire en sortie.

4.4.1.3 Détecteur de phase

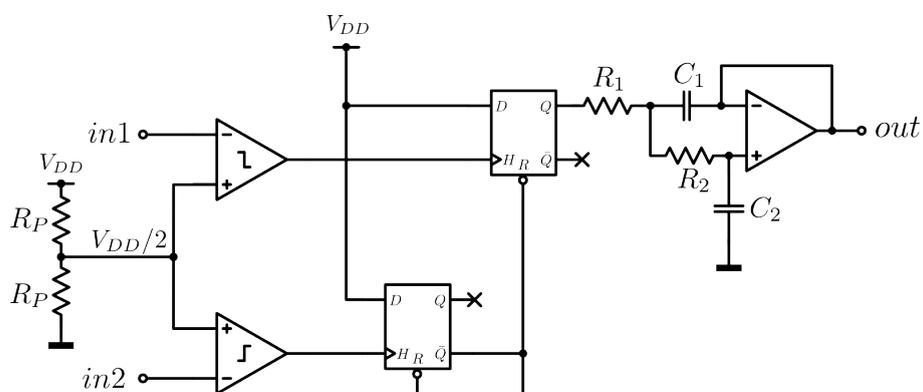


FIGURE 4.38: Schéma du détecteur de phase.

Le détecteur de phase fournit une tension continue proportionnelle au déphasage entre les deux signaux IF+ et IF-, issus respectivement de la conversion en fréquence des signaux RF+ et RF-. La figure 4.38 illustre le schéma implémenté. Il est composé de deux comparateurs, de deux bascules D, d'un filtre basé sur un amplificateur opérationnel ainsi que de résistances et

condensateurs (R_1, R_2, C_1, C_2). Les résistances R_P fournissent une tension de référence aux comparateurs. in_1 et in_2 représentent les signaux IF issus des deux chaînes. Quand in_1 est inférieur à la référence, le comparateur donne un signal haut et la bascule D associée recopie le signal haut car son entrée est reliée à V_{DD} . Quand in_2 est inférieur à la référence, le même processus se déroule, mais cela provoque une remise à zéro des deux bascules. La bascule associée à in_1 revient donc à l'état bas, et la bascule associée à in_2 revient à l'état bas également. Ainsi, la durée à l'état haut de la bascule associée à in_1 correspond à la durée du retard entre in_1 et in_2 , et la durée à l'état haut de la bascule associée à in_2 est extrêmement brève. Finalement, la sortie de la bascule associée à in_1 donne un signal carré en modulation de largeur d'impulsion (MLI). Ce signal est filtré, ce qui donne une valeur moyenne correspondant au déphasage entre in_1 et in_2 . Le détecteur fournit une pleine échelle de tension (0-2,5 V) pour la plage $0 - 360^\circ$ de façon proportionnelle.

Pour illustrer le comportement transitoire du détecteur de phase, la figure 4.39a donne l'évolution temporelle de la tension V_{PH} délivrée par le détecteur de phase avec $f_{RF} = 790 \text{ MHz}$ et $f_{IF} = 3 \text{ MHz}$. Afin de montrer que la phase d'un signal RF modulé est conservée lorsqu'il est converti en bande de base et valider que le déphasage est bien détectable par cette méthode, on a utilisé un signal modulé LTE de bande passante 1,4 MHz. Pour illustrer de façon synthétique le comportement du signal de sortie, la figure 4.39b montre la fonction de transfert simulée du détecteur de phase en fonction du déphasage entre les deux signaux RF d'entrée. Cette courbe est obtenue par les relevés de la tension de sortie en régime permanent pour chaque simulation transitoire effectuée. La tension de sortie pour 360° correspond à celle pour 0° , ce qui explique la chute de la tension de sortie à 0 V qui indique la rotation de phase.

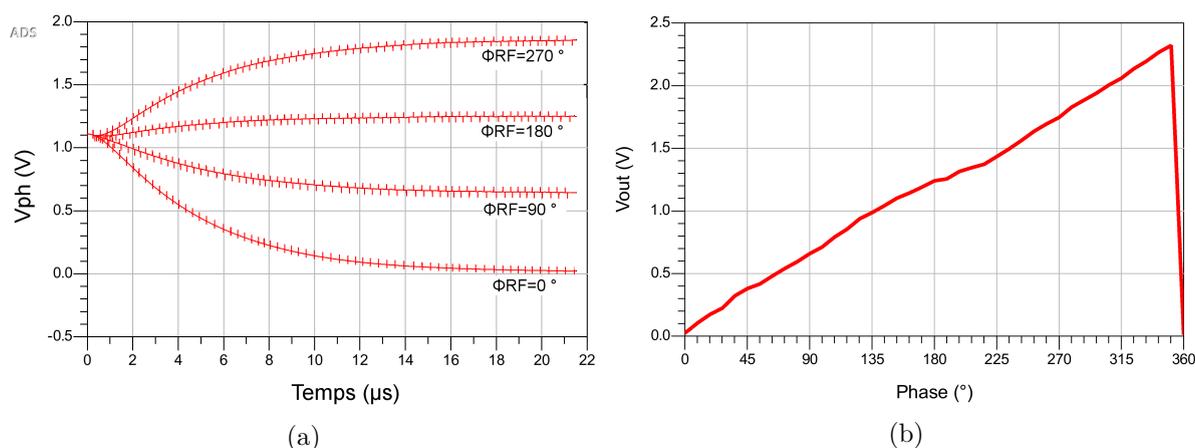


FIGURE 4.39: Simulations transitoires de la tension de sortie du détecteur de phase, avec un signal LTE de bande passante 1,4 MHz, $f_{RF} = 790 \text{ MHz}$ et $f_{IF} = 3 \text{ MHz}$: (a) évolution temporelle pour plusieurs valeurs du déphasage, (b) fonction de transfert en fonction du déphasage entre les deux signaux d'entrée.

4.4.1.4 Dessin des masques

Le dessin des masques du circuit intégré est présenté par la figure 4.40a, où l'emplacement des blocs est indiqué. Il est symétrique suivant un axe vertical passant par le milieu et est représenté en pointillés sur la figure. En effet, les deux chaînes identiques sont situées de part et d'autre de la structure suivant cet axe, et le détecteur de phase se trouve au milieu. Le circuit occupe une surface de $670 \times 1500 \mu\text{m}^2$ avec les plots. La figure 4.40b est une photomicrographie du circuit intégré.

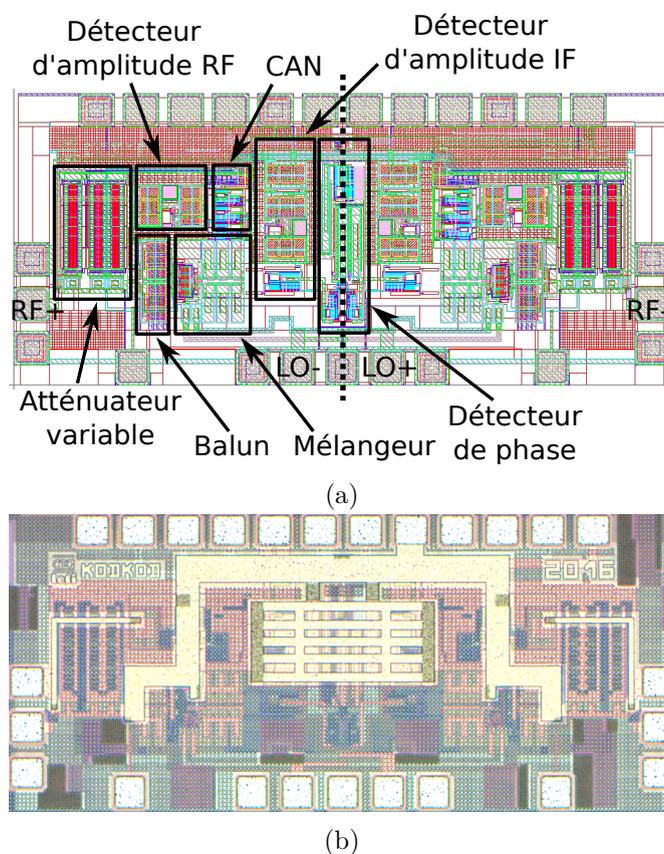


FIGURE 4.40: (a) Dessin des masques et emplacement des blocs du circuit, (b) photomicrographie du circuit.

4.4.1.5 Mesures d'un système hybride

Le circuit de détection a été assemblé sur circuit imprimé (substrat *Rogers 4003C*) de deux façons : seul, et avec un tuner constitué de deux condensateurs variables (*Renton*). C'est ce dernier montage (DUT) qui est présenté sur les figure 4.41a et figure 4.41b. Le détecteur est connecté à l'entrée et à la sortie du tuner (comme proposé sur la figure 4.20a) à l'aide de deux lignes haute impédance très courtes devant les longueurs d'onde utilisées. Les entrées du détecteur sont également connectées à des connecteurs SMA via deux lignes d'impédance $Z_0 = 50 \Omega$ [93] pour l'association avec la source et la charge.

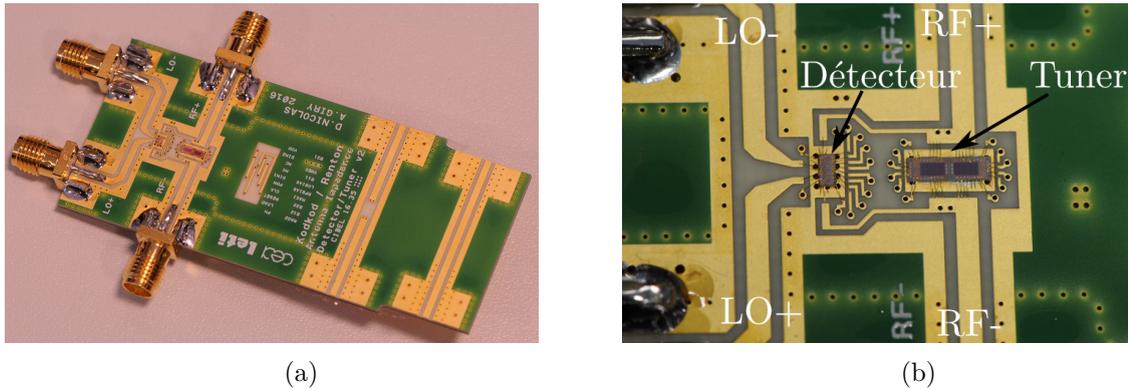


FIGURE 4.41: Photographies de l'assemblage du détecteur et des condensateurs variables (a) vue globale (b) vue zoomée.

Le banc de mesures préparé pour les tests est illustré sur la photographie de la figure 4.42. Le PXI est le bus de contrôle du détecteur et des condensateurs variables, et est commandé par le logiciel LabVIEW. Deux générateurs de tension continue fournissent les tensions d'alimentation positive et négative. Plusieurs générateurs RF sont disponibles pour la génération de signaux CW ou modulés sur les entrées RF ou LO. Un oscilloscope permet de contrôler les signaux logiques de pilotage des circuits. L'analyseur de spectre permet de visualiser les caractéristiques des signaux RF avant leur application sur le circuit. Le VNA est utilisé pour caractériser les impédances dans divers plans du montage. Le déphaseur permet de produire un déphasage contrôlé entre les deux entrées RF du détecteur, et est utilisé pour la caractérisation de l'extraction d'impédance en fonction du déphasage. Le tuner programmable externe (Focus iMPT1808) permet de synthétiser une impédance de charge pour émuler l'impédance variable d'une antenne.

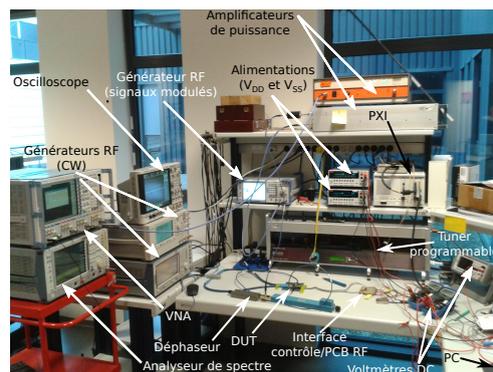


FIGURE 4.42: Photographie du banc de tests.

4.4.1.5.a Consommation

Le tableau 4.5 montre les tensions de polarisation mesurées et simulées. $V_{BIAS(RF)}$ et $V_{BIAS(LO)}$ sont les tensions de polarisation communes aux mélangeurs des deux chaînes. I_{DD} est le courant

fourni par l'alimentation positive. I_{SS} est le courant fourni par l'alimentation négative. Ce courant est nul en régime statique.

Grandeur	Simulation	Mesure
$V_{BIAS(RF)}$	390 mV	428 mV
$V_{BIAS(LO)}$	780 mV	855 mV
I_{DD}	7,27 mA	7,30 mA
I_{SS}	0 A	<1 nA

TABLEAU 4.5: Tensions et consommation de polarisation ($V_{DD} = 2,5 V$).

On observe que les deux tensions de polarisation mesurées sont légèrement supérieures aux valeurs prévues en simulation. Cependant l'écart relatif est inférieur à 10 % dans les deux cas. Ces différences peuvent s'expliquer par les variations du procédé de fabrication. En revanche, la consommation en courant respecte les valeurs de I_{DD} et de I_{SS} simulées.

4.4.1.5.b Détection d'amplitude de signaux CW en boucle fermée

On présente ici les résultats des tests effectués lorsque le contrôle automatique d'atténuation est employé en boucle fermée. Le système de mesure pour la caractérisation des fonctions de détection est représenté sur la figure 4.43. Un générateur fournit un signal LO différentiel à l'aide d'un *balun*, et un générateur RF attaque une des deux entrées de détection. Compte tenu du fait que le circuit est utilisé sans composant de détection et que son impédance d'entrée est très élevée, l'entrée du dispositif est fortement désadaptée par rapport à 50Ω . La tension de détection de l'amplitude est récupérée par un voltmètre réglé en mode continu ou un oscilloscope (non représenté).

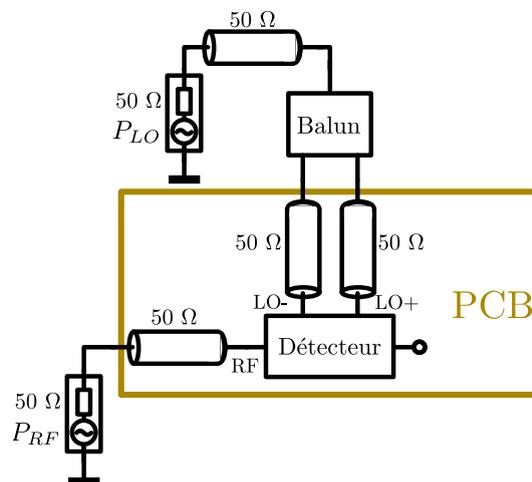


FIGURE 4.43: Schéma de principe de la caractérisation de la détection d'amplitude.

La figure 4.44 montre la tension continue de sortie en fonction de la puissance RF disponible à l'entrée P_{AVS} et pour plusieurs valeurs de la puissance disponible P_{LO} du générateur LO lorsque

le circuit opère en boucle fermée (bits déterminés automatiquement par le contrôle automatique d'atténuation). Le signal RF est de type CW.

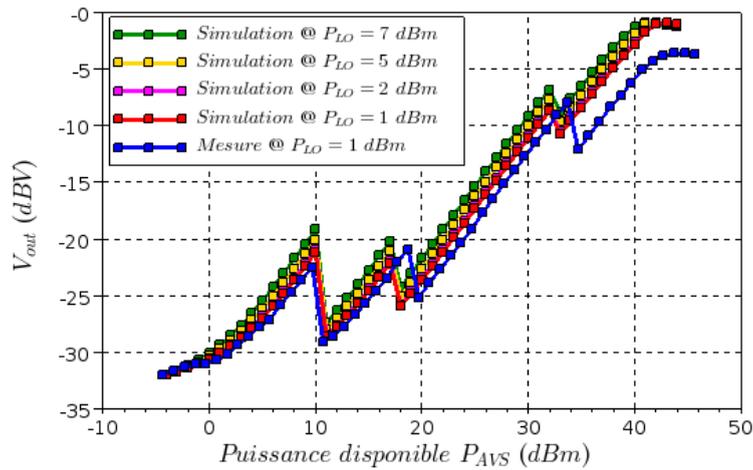


FIGURE 4.44: Comparaison simulations/mesure de la tension de sortie du détecteur d'amplitude en boucle fermée pour un signal CW à $f_{RF} = 790\text{MHz}$, $f_{IF} = 3\text{MHz}$ et pour plusieurs valeurs de P_{LO} .

Comme prévu en simulation, on observe un ajustement automatique du niveau de sortie du détecteur d'amplitude, ce qui prouve le bon fonctionnement en boucle fermée du dispositif de rétroaction implémenté pour l'atténuateur variable. À partir d'une puissance disponible de 18 dBm, on observe un décalage (qui ne dépasse pas 2 dB) pour les différents niveaux de déclenchement. Ceci peut s'expliquer par un léger déséquilibre du *balun* externe utilisé pour la LO et par une imprécision de la modélisation des lignes d'accès intégrées entre le plot d'interconnexion concerné et l'entrée de l'atténuateur. La modélisation de cette ligne peut se résumer, au premier ordre, à une inductance en série avec l'atténuateur. Cette inductance qui produit une chute de tension a pu être insuffisamment évaluée et provoque ce niveau de détection moins élevé qu'en simulation. Cependant, ce phénomène n'a pas d'impact sur le bon fonctionnement du détecteur d'impédance utilisé avec les deux voies. En effet, l'extraction de l'impédance consiste à calculer le rapport des tensions continues produites par les détecteurs d'amplitude des deux voies avec (4.64). Le phénomène incriminé étant commun aux deux voies, qui sont identiques, le rapport permet d'éliminer l'effet de la chute d'amplitude.

4.4.1.5.c Détection d'amplitude de signaux CW et LTE en boucle ouverte

Afin de caractériser la détection d'amplitude en fonction de la puissance disponible pour tous les états de l'atténuateur variable, des mesures ont été réalisées avec le contrôle automatique d'atténuation en boucle ouverte, c'est-à-dire que les bits de contrôle de l'atténuateur sont imposés de l'extérieur. C'est le cas des mesures présentées dans ce paragraphe. Les figure 4.45a à figure 4.45d montrent la tension continue de sortie, obtenue pour un signal CW, en fonction de

la puissance RF. Ces graphiques sont donnés chacun pour un état b_2b_1 donné de l'atténuateur. On rappelle que l'atténuation est minimale pour l'état 00 et maximale pour l'état 11.

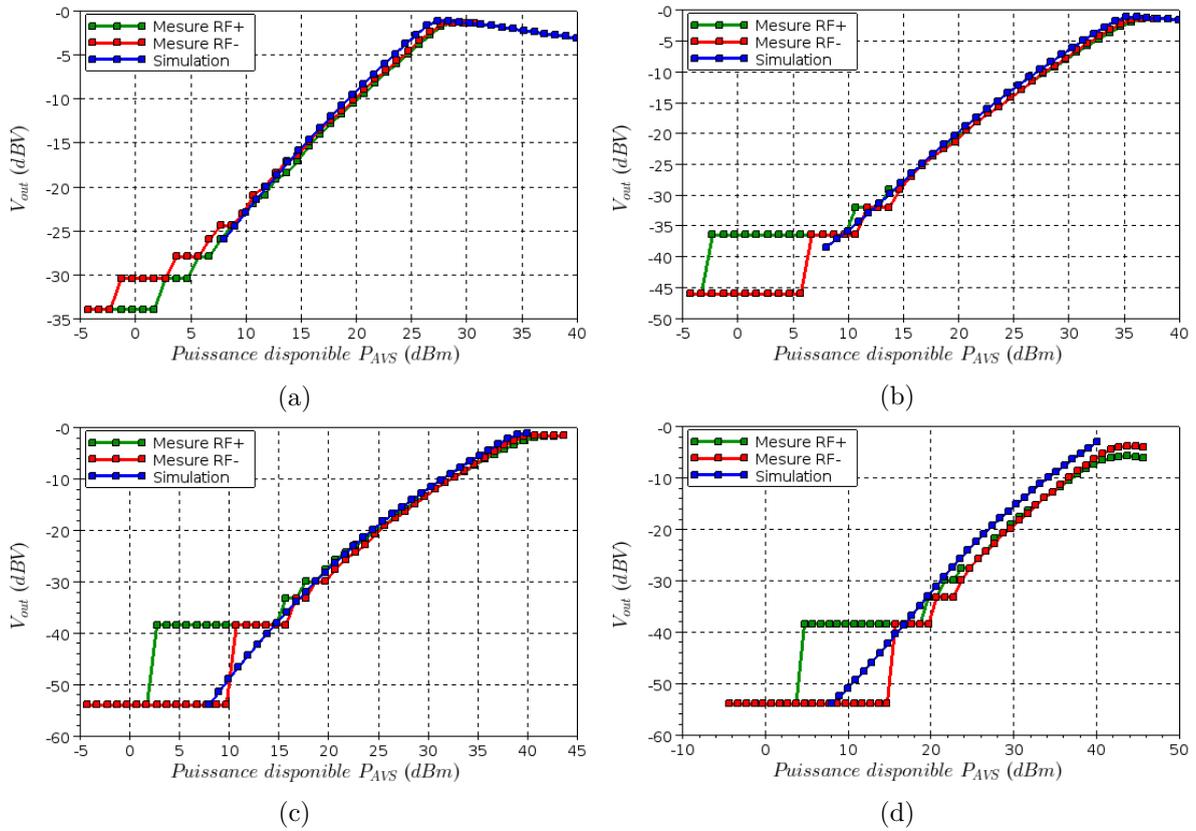


FIGURE 4.45: Comparaison simulations/mesures de la tension continue de sortie du détecteur d'amplitude (a) à l'état 00, (b) à l'état 01, (c) à l'état 10, (d) à l'état 11.

On constate à l'aide de ces quatre figures que le comportement en mesure est très proche de celui en simulation. Les pentes sont identiques et les niveaux de puissance à partir desquels le dispositif sature sont également identiques. À l'instar de la figure liée au comportement du contrôle automatique d'atténuation en boucle fermée, la précision est moindre pour les valeurs élevées de P_{AVS} à l'état 11. Ce phénomène n'est pas problématique car il est commun aux deux voies et l'erreur est donc réduite lors du calcul de l'impédance extraite avec (4.64), qui utilise le rapport des deux tensions détectées sur les deux voies. Il convient de noter que l'instrument de mesure utilisé offrant une précision limitée, les valeurs mesurées pour les valeurs faibles de puissance sont constantes, ce qui entraîne l'apparition du plancher pour les basses puissances. Pour un dispositif opérationnel, l'instrument de mesure pourrait être remplacé par un CAN suffisamment précis.

La figure 4.46 montre la tension continue de sortie pour différents signaux modulés en LTE avec $f_{RF} = 790 \text{ MHz}$, $f_{IF} = 3 \text{ MHz}$ (atténuateur à l'état '00'). Chaque signal LTE est caractérisé par sa bande passante (BP). Cette mesure a été effectuée sur les deux voies et a donné des résultats identiques. Pour présenter la mesure, l'une des deux voies ($RF-$) a été choisie.

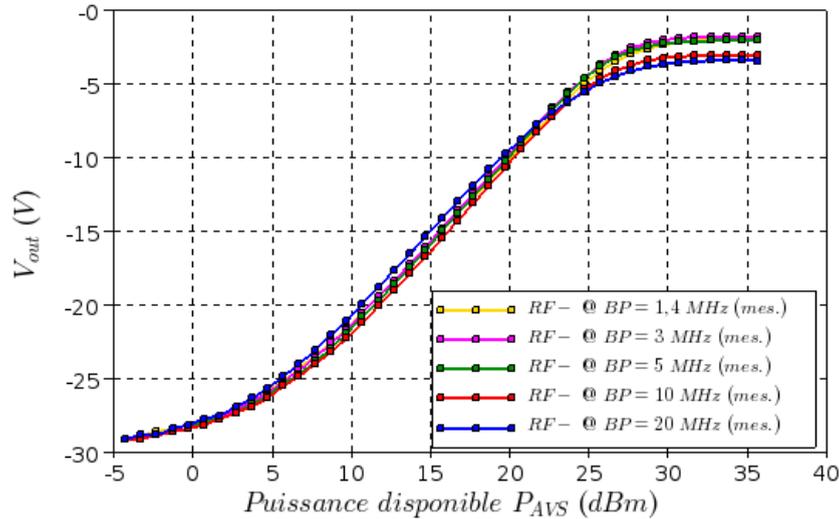


FIGURE 4.46: Mesures de la tension de sortie, en fonction de la puissance RF, pour des signaux LTE, avec $f_{RF} = 790 \text{ MHz}$, $f_{IF} = 3 \text{ MHz}$, $P_{LO} = 5 \text{ dBm}$ (atténuateur à l'état '00').

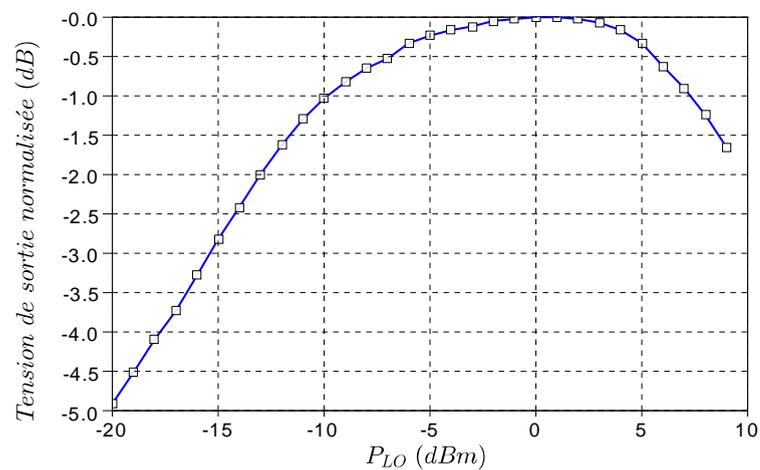
Cette figure montre que pour une valeur donnée de f_{IF} , la tension de sortie n'est pas la même selon la valeur de la bande passante. En revanche, la pente est identique selon la valeur de la bande passante. Terminons cette remarque en soulignant de nouveau le fait que cette imprécision n'impacte pas l'estimation de l'impédance d'antenne. En effet, la formule employée pour l'extraction de cette impédance utilise le rapport des tensions relevées, ce qui élimine l'erreur.

4.4.1.5.d Variations de la tension du détecteur d'amplitude

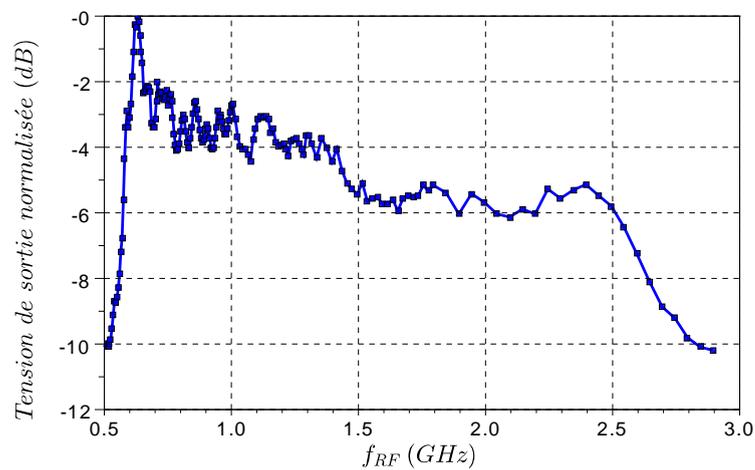
Les figure 4.47a et figure 4.47b décrivent les variations de la tension de sortie d'un détecteur d'amplitude (normalisée par rapport à sa valeur maximale) en fonction de la puissance du générateur P_{LO} et de la fréquence RF f_{RF} pour un signal CW. La première figure permet de déterminer la valeur de P_{LO} optimale pour obtenir la tension de sortie la plus élevée. La figure 4.47b montre que le circuit est utilisable jusqu'à environ 2,5 GHz.

La figure 4.48 montre la tension de sortie normalisée (gain) en fonction de la fréquence intermédiaire f_{IF} pour un signal CW (mesures et simulations) et un signal modulé de type LTE (mesures uniquement).

Sur cette figure, on peut voir que la plage de fréquence f_{IF} optimale est 3-8 MHz. Cela est vrai pour les signaux CW ou les signaux LTE occupant une bande passante faible ou inférieure à f_{IF} . Pour les signaux LTE occupant une bande passante supérieure à f_{IF} (par exemple, le signal LTE à 20 MHz), la valeur de f_{IF} conduisant au gain maximal est proche de 0 MHz. Ceci s'explique par le fait que, la bande passante du signal étant plus grande que f_{IF} , le signal de sortie du mélangeur occupe toute la bande jusqu'à f_{IF} . Cela se traduit par l'apparition d'une composante continue plus importante en sortie du détecteur d'amplitude, et donc à un gain



(a)



(b)

FIGURE 4.47: Mesure de la tension de sortie normalisée d'un détecteur d'amplitude, pour un signal CW, en fonction (a) de la puissance du générateur P_{LO} , avec $f_{RF} = 790$ MHz, $f_{IF} = 3$ MHz, $P_{in} = -30$ dBm, (b) de la fréquence f_{RF} , avec $P_{LO} = 1$ dBm, $f_{IF} = 3$ MHz.

d'amplitude élevé. Cette figure illustre bien la nécessité d'utiliser des signaux LTE occupant une bande inférieure à f_{IF} .

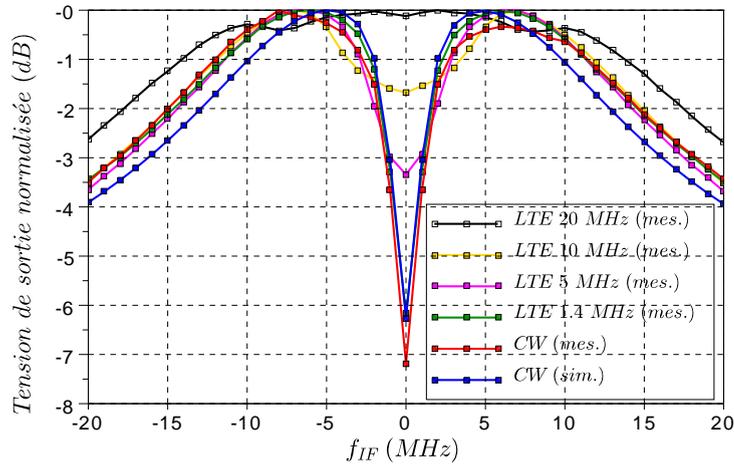


FIGURE 4.48: Comparaison simulations/mesures de la tension normalisée d'un détecteur d'amplitude à 790 MHz en fonction de la fréquence intermédiaire f_{IF} , pour des signaux CW et LTE.

4.4.1.5.e Détection de déphasage

Afin de mesurer la réponse du détecteur de phase en fonction du déphasage présent entre les deux entrées de détection, il est nécessaire de générer deux signaux dont on contrôle le déphasage. Le déphasage peut être généré :

- par un VNA possédant 2 voies dont le déphasage peut être contrôlé précisément par logiciel ;
- par un générateur attaquant un diviseur de puissance dont l'un des ports est équipé d'un déphaseur réglable ;
- par deux générateurs distincts dont l'un est associé à un déphaseur réglable.

Pour chacune de ces méthodes, les voies sur lesquelles les signaux sont appliqués sont soumises à une calibration qui compense les divers retards introduits (câbles, diviseur de puissance...). La figure 4.49 montre le dispositif de mesure utilisé pour la caractérisation, entre les deux voies RF+ et RF-, de la détection du déphasage. Le dispositif illustré concerne la troisième méthode.

Les premières caractérisations sont effectuées en boucle fermée, c'est-à-dire que le niveau d'atténuation est fixé de façon automatique par le système. La figure 4.50 illustre la tension V_ϕ du détecteur de phase en boucle fermée pour un signal CW, en fonction du déphasage ϕ_{RF} entre les deux signaux RF. Deux mesures ont été effectuées pour deux niveaux d'atténuation. L'atténuateur étant contrôlé en boucle fermée, la réponse pour ces deux niveaux d'atténuation est mesurée en utilisant des puissances adéquates pour les signaux appliqués.

Les autres mesures sont effectuées en boucle ouverte. La tension du détecteur de phase pour un signal CW est montrée respectivement en simulations et en mesures sur les figure 4.51a et

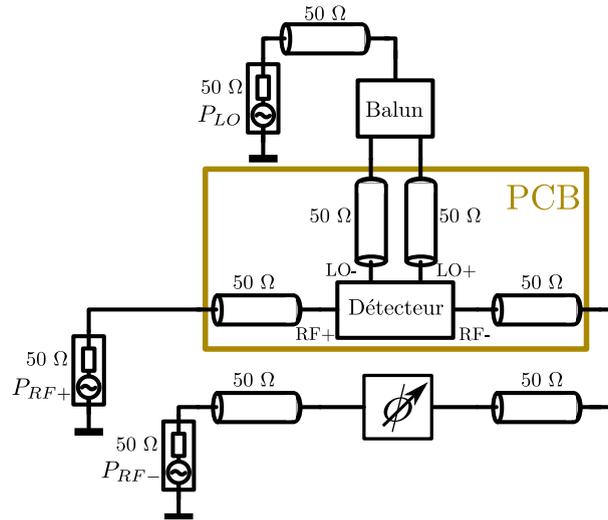


FIGURE 4.49: Schéma de principe de la caractérisation du déphasage.

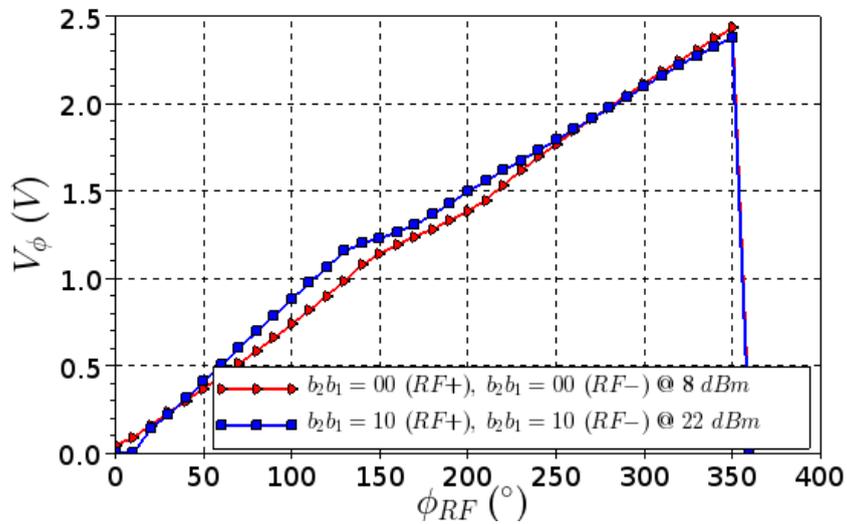
FIGURE 4.50: Mesure (en boucle fermée) de la tension continue de sortie du détecteur de phase, en fonction du déphasage ϕ_{RF} , pour deux niveaux de puissance du signal CW.

figure 4.51b, où plusieurs valeurs de f_{IF} sont utilisées. Ces deux dernières figures permettent de constater que la linéarité de la fonction de transfert se dégrade à mesure que f_{IF} augmente. Ceci peut mener à une mauvaise estimation de l'impédance que l'on souhaite détecter lorsque f_{IF} est élevée (>6 MHz). Par ailleurs, on constate que l'accord simulations/mesures est très bon.

On s'intéresse maintenant à la tension de sortie V_ϕ du détecteur de phase pour différents signaux LTE, et pour plusieurs valeurs de f_{IF} . À l'heure de terminer ce manuscrit, le déphaseur nécessaire n'étant pas encore disponible, nous n'avons pas pu procéder aux mesures. La figure 4.52 montre la simulation associée correspondante.

On constate que la fonction de transfert est extrêmement linéaire pour des valeurs de bande passante inférieures à f_{IF} . La linéarité se dégrade pour une bande passante trop élevée. Cela

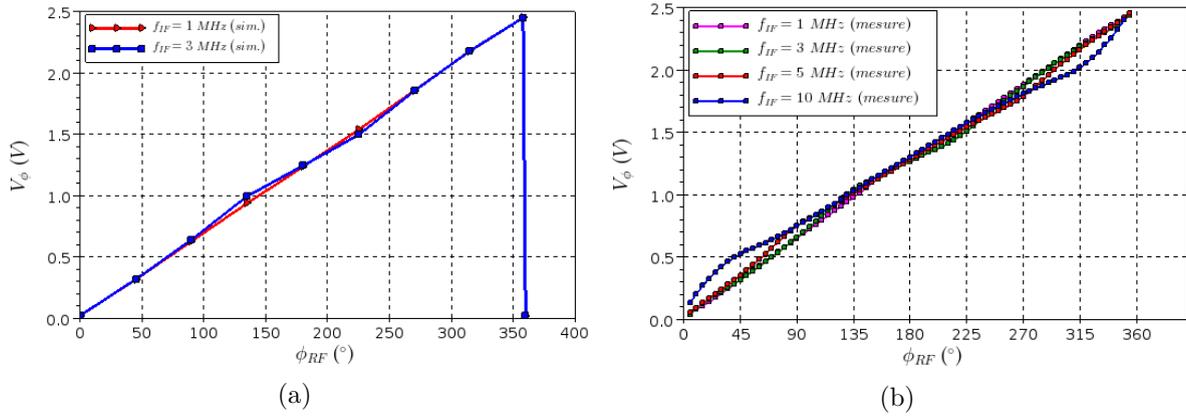


FIGURE 4.51: Tension continue de sortie du détecteur de phase en fonction du déphasage entre les deux signaux RF pour un signal CW à 790 MHz et plusieurs valeurs de f_{IF} (a) en simulation, (b) en mesure.

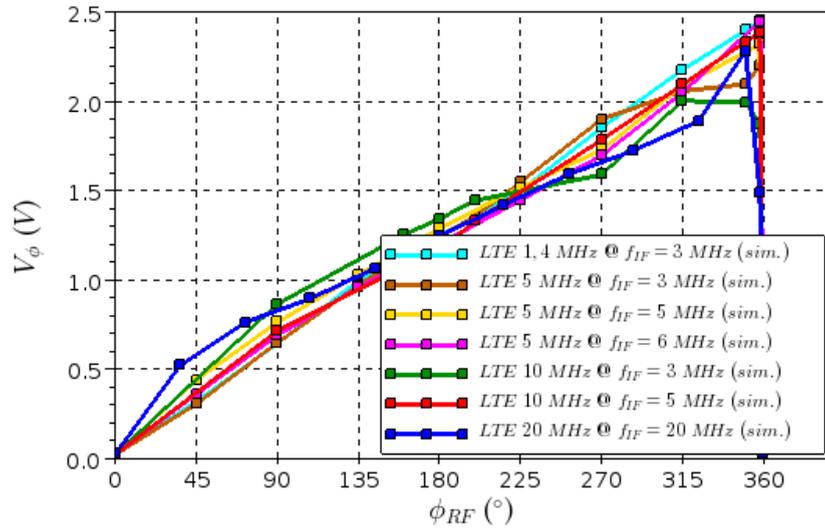


FIGURE 4.52: Simulation de la tension de sortie du détecteur de phase en fonction du déphasage entre les deux signaux RF pour différents signaux LTE et différentes valeurs de f_{IF} .

s'explique par la bande passante limitée du système. En effet, l'amplificateur IF a été dimensionné pour une bande passante de 6 MHz, et ce bloc limite la bande passante de la chaîne complète.

4.4.1.5.f Extraction d'une impédance variable en fonction de Γ_L

Le circuit de mesure d'impédances complexes a été testé en association avec un tuner reconfigurable intégrant des condensateurs variables (figure 4.53). Le système complet a été réalisé sur un circuit imprimé tel que présenté sur la figure 4.54.

Pour cette mesure, l'antenne est émulée par le tuner externe programmable (Focus iMPT1808) qui présente une impédance variable Z_L . Les mesures présentées sur la figure 4.55 sont obtenues

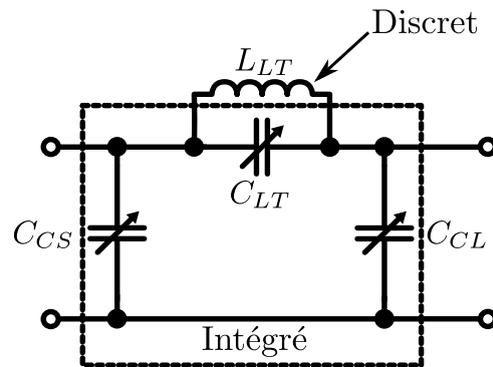


FIGURE 4.53: Schéma du tuner assemblé de façon hybride à partir de trois condensateurs variables intégrés et d'une inductance discrète.

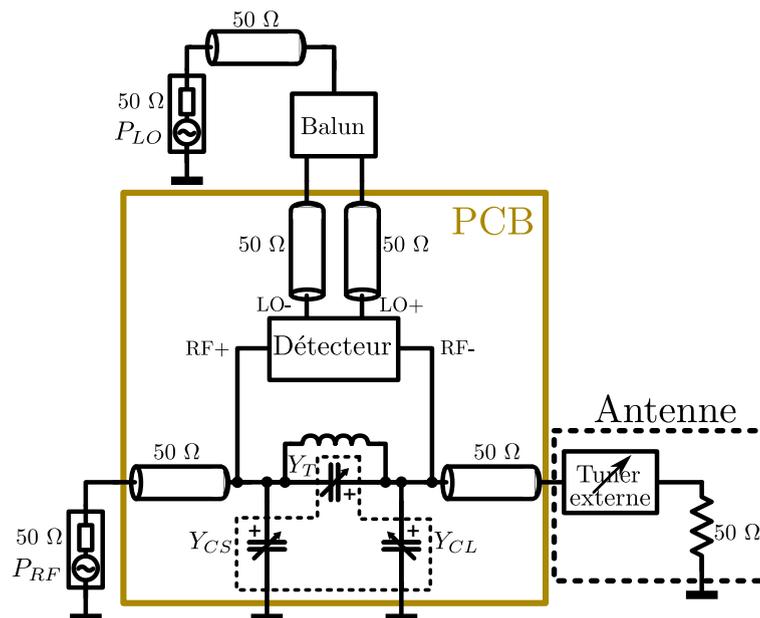


FIGURE 4.54: Schéma de principe de la mesure pour laquelle l'antenne est émulée par un tuner programmable.

pour quatre valeurs de $|\Gamma_L|$ correspondant à quatre valeurs de rapport d'onde stationnaire (ROS), et une plage de 0 à 360° pour $arg(\Gamma_L)$. On y illustre les impédances présentées par le tuner programmable et les impédances extraites à l'aide du détecteur.

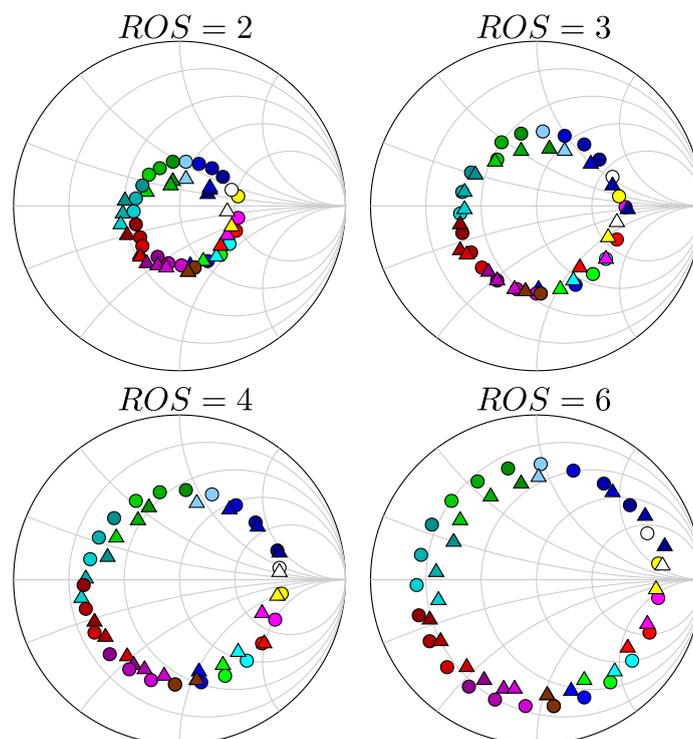


FIGURE 4.55: Comparaison des impédances extraites à l'aide du détecteur (triangles) et des impédances du tuner (cercles).

4.4.2 Détecteur d'impédance avec tuner réglable

Le circuit présenté précédemment constitue le détecteur d'un premier démonstrateur de détection d'impédances complexes. Ce démonstrateur est un prototype hybride constitué d'un détecteur d'impédance (*Kodkod*) et d'un tuner (*Renton*). Pour progresser vers l'obtention d'un dispositif plus intégré et abouti, une nouvelle puce (*Neofelis*) intégrant un détecteur d'impédance et un tuner réglable a été conçue. L'intérêt de ce dernier circuit intégré par rapport au précédent se résume aux points suivants :

- Diminution de la consommation. Le *balun* actif intégré dans le circuit précédent, en amont du mélangeur de chaque voie, augmente la consommation. Ces deux *baluns* consomment $2 \times 1,9$ mA sur un total de 7,3 mA. En conséquence, le mélangeur « doublement équilibré » peut être remplacé par un mélangeur « simplement équilibré ». Cela divise par deux le courant de polarisation de la fonction mélange ;
- Diminution de la surface. L'optimisation du dessin des masques de plusieurs blocs, notamment de l'atténuateur variable, permet de diminuer la surface totale occupée par le détecteur ;
- Intégration du tuner. Le tuner remplace le composant de détection externe et permet de réaliser l'adaptation d'impédance sans devoir utiliser un autre circuit sur PCB ;
- Amélioration de l'autonomie. La génération d'une tension négative interne à l'aide d'une pompe de charge intégrée permet de s'affranchir d'un générateur externe.

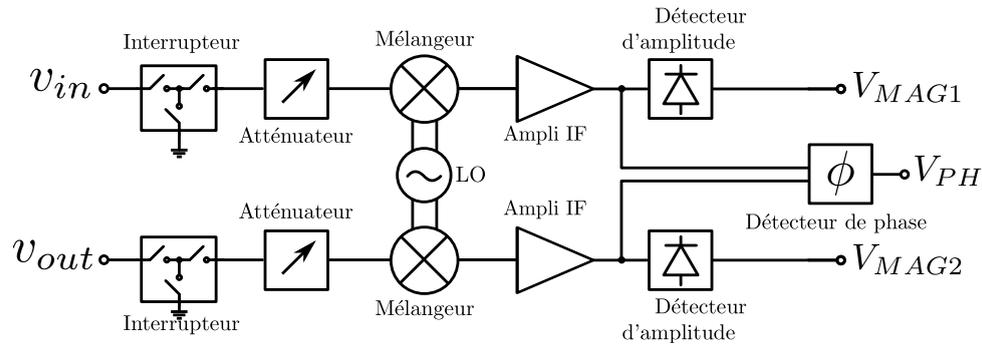


FIGURE 4.56: Schéma du système de détection proposé.

La figure 4.56 illustre de la nouvelle structure de la chaîne de détection adoptée pour ce circuit. Un interrupteur est placé en amont de chaque chaîne et a pour rôle de la déconnecter du tuner quand cela est désiré. Le contrôle de ces deux interrupteurs est réalisé par bus SPI. Le reste du schéma du circuit ne présente pas de modifications majeures par rapport au circuit précédent : un amplificateur amène le signal IF au détecteur d'amplitude sur chaque voie, et le détecteur de phase récupère le déphasage entre les deux signaux IF. Les deux types de détecteur fournissent une tension continue proportionnelle, d'une part, à l'amplitude des signaux IF, et d'autre part, au déphasage des signaux IF. Il convient de noter que l'atténuateur et le mélangeur diffèrent de ceux du circuit précédent et ont été redessinés. Ceci a impliqué de redessiner la disposition de tous les blocs de la figure 4.56 dans le détecteur complet.

La figure 4.57 résume les différents blocs contenus dans le circuit, ainsi que les signaux associés.

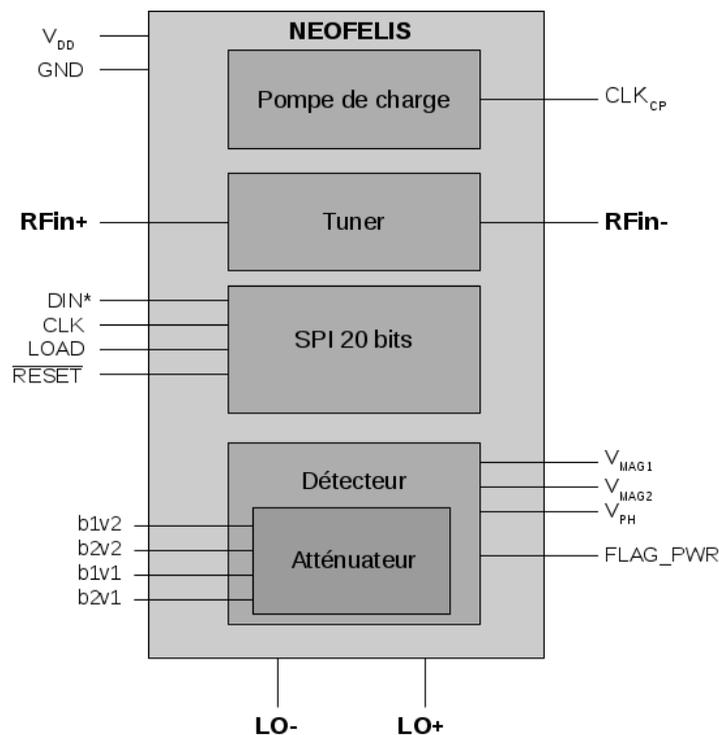


FIGURE 4.57: Blocs contenus dans le circuit et signaux associés.

Le tableau 4.6 donne les valeurs de polarisations attendues.

Grandeur	Simulation
$V_{BIAS(RF)}$	390 mV
$V_{BIAS(LO)}$	780 mV
I_{DD}	3,38 mA

TABLEAU 4.6: Valeurs de polarisations pour $V_{DD} = 2,5 V$.

4.4.2.1 Atténuateur variable

4.4.2.1.a Présentation générale

Pour l'atténuateur variable chargé de réduire l'amplitude des signaux RF, une nouvelle approche a été adoptée pour ce circuit. Cette approche est illustrée sur les figure 4.58a et figure 4.58b, qui montrent les schémas des atténuateurs. Dans les deux cas, la rétroaction nécessite une tension de référence. Dans le circuit *Kodkod*, le premier étage d'atténuation est fixe et c'est en sortie de ce premier étage qu'est prélevée la référence, tandis que l'atténuation réglable est réalisée par le deuxième étage. Pour ce circuit, l'atténuation réglable est réalisée par l'étage d'entrée et la référence est prélevée en sortie de ce même étage. L'avantage est d'éviter l'emploi d'un étage fixe, ce qui économise de la surface.

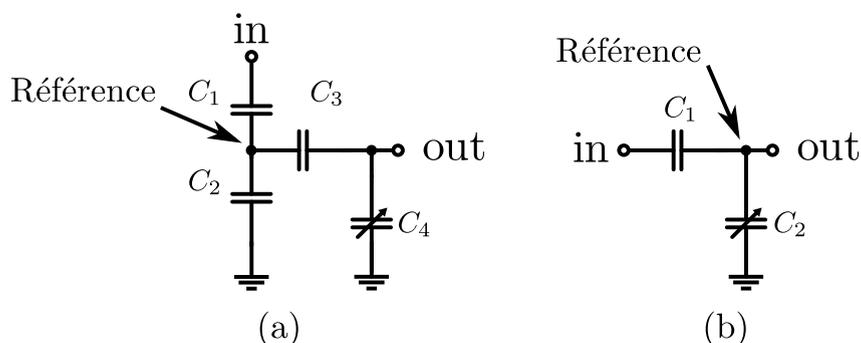


FIGURE 4.58: Schémas des architectures respectives de l'atténuateur de (a) *Kodkod*, (b) *Neofelis*.

La capacité variable C_2 (figure 4.58b) est réalisée par un condensateur variable 2 bits. On décrit ci-après un système capable de piloter ce condensateur variable selon les conditions auxquelles est soumis l'atténuateur (niveau de signal, état de l'atténuateur). Le point de référence de l'atténuateur étant différent de celui de *Kodkod*, ce système de pilotage diffère également. La figure 4.59 montre le schéma du système de rétroaction utilisé pour le contrôle automatique d'atténuation associé à l'atténuateur de la figure 4.58b. Le signal RF_{in} est prélevé sur un nœud du composant de détection. Le signal RF_{out} en sortie de l'atténuateur attaque la chaîne de détection (non représentée sur la figure 4.59) mais aussi le détecteur d'amplitude du système de rétroaction de l'atténuateur (représenté sur la figure 4.59).

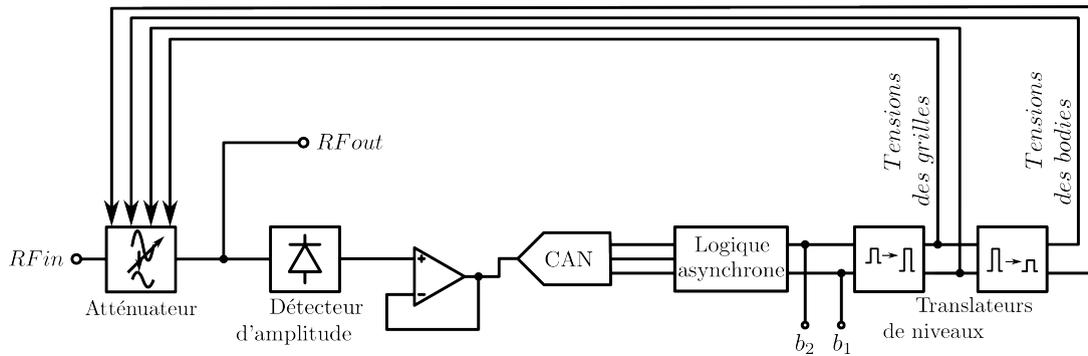


FIGURE 4.59: Schéma du système de rétroaction proposé pour le contrôle automatique d'atténuation.

Le condensateur variable (sur le modèle de ceux qui ont été présentés dans le chapitre 2) est composé de deux branches et est donc commandé par deux bits. La branche de poids fort (MSB) est commandée par b_2 et la branche de poids faible (LSB) est commandée par b_1 . L'atténuateur possède donc quatre états d'atténuation. L'atténuation la plus faible correspond à l'état $b_2b_1 = 00'$, et l'atténuation la plus forte correspond à l'état $b_2b_1 = 11'$. Le convertisseur analogique-numérique (CAN) compare la sortie du détecteur d'amplitude avec trois seuils afin de fournir trois bits (q_3 , q_2 et q_1 , où q_1 est le bit de poids fort). Les trois seuils correspondent respectivement à 0,4 V, 1,0 V et 2,0 V.

4.4.2.1.b Bloc logique de décision

Le bloc logique correspond à la partie contrôle du système. C'est lui qui décide de la consigne à envoyer au condensateur variable en fonction de l'amplitude du signal mesuré et de l'état dans lequel se trouve le condensateur variable. Il s'agit d'un bloc en logique combinatoire dont la table de vérité est représentée par le tableau 4.7. Lorsque l'amplitude du signal est trop faible, l'atténuation est diminuée. Lorsque l'amplitude du signal est trop forte, l'atténuation est augmentée. Lorsque l'amplitude du signal est correcte, l'atténuation est conservée.

La table de vérité présentée par le tableau 4.7 fait le lien entre les entrées du bloc de contrôle (q_1 à q_3), l'état actuel du condensateur variable (b_1 et b_2 actuels) et les bits de sortie du bloc de contrôle (nouvelles valeurs de b_1 et b_2). Ce bloc peut être implémenté de plusieurs façons. Nous avons opté pour une implémentation asynchrone, particulièrement adaptée à la détection de seuils avec une faible consommation. Le comportement du bloc de contrôle est tout d'abord détaillé sur la figure 4.60. Le système est en attente la plupart du temps. Lorsqu'une détection de seuil indiquant un changement de situation de l'amplitude du signal a lieu, un calcul de la logique combinatoire est effectué, ce qui met à jour l'état du condensateur variable (« DTC ») de l'atténuateur. Si la commande est différente de l'état précédent, le système demande une vérification pour s'assurer qu'il a choisi la meilleure atténuation, ce qui déclenche un nouveau

Situation du signal	Bits							Commentaire
	d'entrée			actuels		de sortie		
	q_1	q_2	q_3	b_2	b_1	b_2	b_1	
Amplitude trop faible	0	0	0	0	0	0	0	Stable
				0	1	0	0	-
				1	0	0	1	
				1	1	1	0	
Amplitude presque correcte	0	0	1	0	0	0	0	Stable
				0	1	0	0	-
				1	0	0	1	
				1	1	1	0	
Amplitude correcte	0	1	1	0	0	0	0	Stable
				0	1	0	1	-
				1	0	1	0	
				1	1	1	1	
Amplitude trop forte	1	1	1	0	0	0	1	-
				0	1	1	0	
				1	0	1	1	
				1	1	1	1	Stable

TABLEAU 4.7: Table de vérité du bloc logique selon le niveau du signal détecté et des bits actuels.

calcul de la logique combinatoire. En revanche, si la commande est identique (indiquant une amplitude satisfaisante), le système rebascule en attente.

Les situations dites stables sont celles où, sauf changement d'amplitude du signal lié à une action extérieure au système d'atténuation, ce dernier ne change pas d'état.

- le premier cas intervient pour $q_1q_2q_3b_2b_1='00000'$: l'amplitude du signal est trop faible mais l'atténuation est à sa valeur minimale, et aucun réglage ne peut augmenter l'amplitude ;
- le second cas intervient pour $q_1q_2q_3b_2b_1='00100'$: même situation que précédemment ;
- le troisième cas intervient pour $q_1q_2q_3b_2b_1='01100'$: l'amplitude du signal est dans la plage de prédilection ;
- le dernier cas intervient pour $q_1q_2q_3b_2b_1='11111'$: cette fois-ci, l'amplitude du signal est trop forte mais l'atténuation est à sa valeur maximale et le système d'atténuation ne peut donc pas atténuer davantage le signal.

Cette logique asynchrone déclenche donc des événements en fonction des changements d'état des bits q_1 à q_3 du CAN, mais aussi de b_1 et b_2 , comme le montre le tableau 4.7. Ainsi, lorsqu'aucun événement n'est détecté et donc qu'aucune actualisation n'est nécessaire, le système reste statique et ne consomme aucune puissance.

L'implémentation de la logique satisfaisant au schéma bloc de la figure 4.60 est illustrée par la figure 4.61. La fonction du bloc de logique combinatoire (cadre rouge) est de prendre la

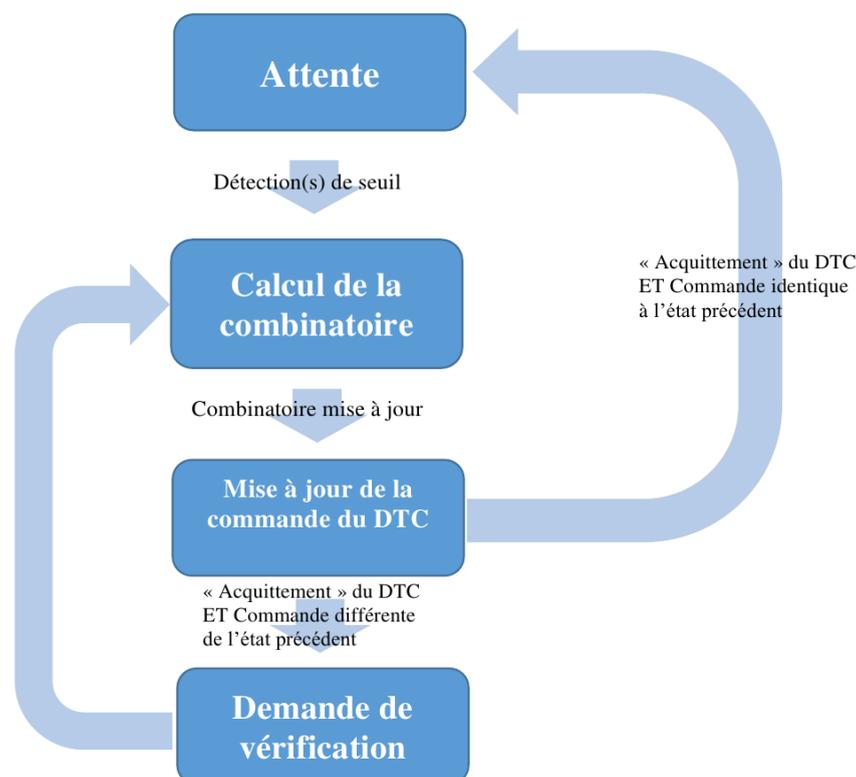


FIGURE 4.60: Schéma-bloc du comportement du bloc logique.

décision adéquate en suivant la table de vérité du tableau 4.7. Le reste du schéma a pour but la coordination des instants. On retrouve, d'une part, la chaîne de bascules D servant à la mémorisation et à la génération de b_1 et b_2 , qui sont les commandes du condensateur variable. D'autre part, on trouve une chaîne de cellules de Muller, dites « portes rendez-vous » (cadre vert) [94], qui est classique d'une gestion d'événements asynchrones. La cellule de Muller change d'état si les deux entrées sont identiques, sinon elle garde son état précédent Z^{-1} , selon le tableau 4.8.

Muller		
A	B	Z
0	0	0
0	1	Z^{-1}
1	0	Z^{-1}
1	1	1

TABLEAU 4.8: Tableau de vérité de la cellule de Muller.

Les blocs encadrés en bleu et gris servent respectivement à la génération de requêtes, et à la génération d'un signal d'acquittement de la part du condensateur variable. b_{1delay} et b_{2delay} (issus respectivement de b_1 et b_2) sont associés pour former ce signal d'acquittement. L'acquittement signifie que le condensateur variable a bien pris en compte la commande envoyée. Il est généré après un retard volontaire justifié par le fait que la commutation du condensateur variable n'est

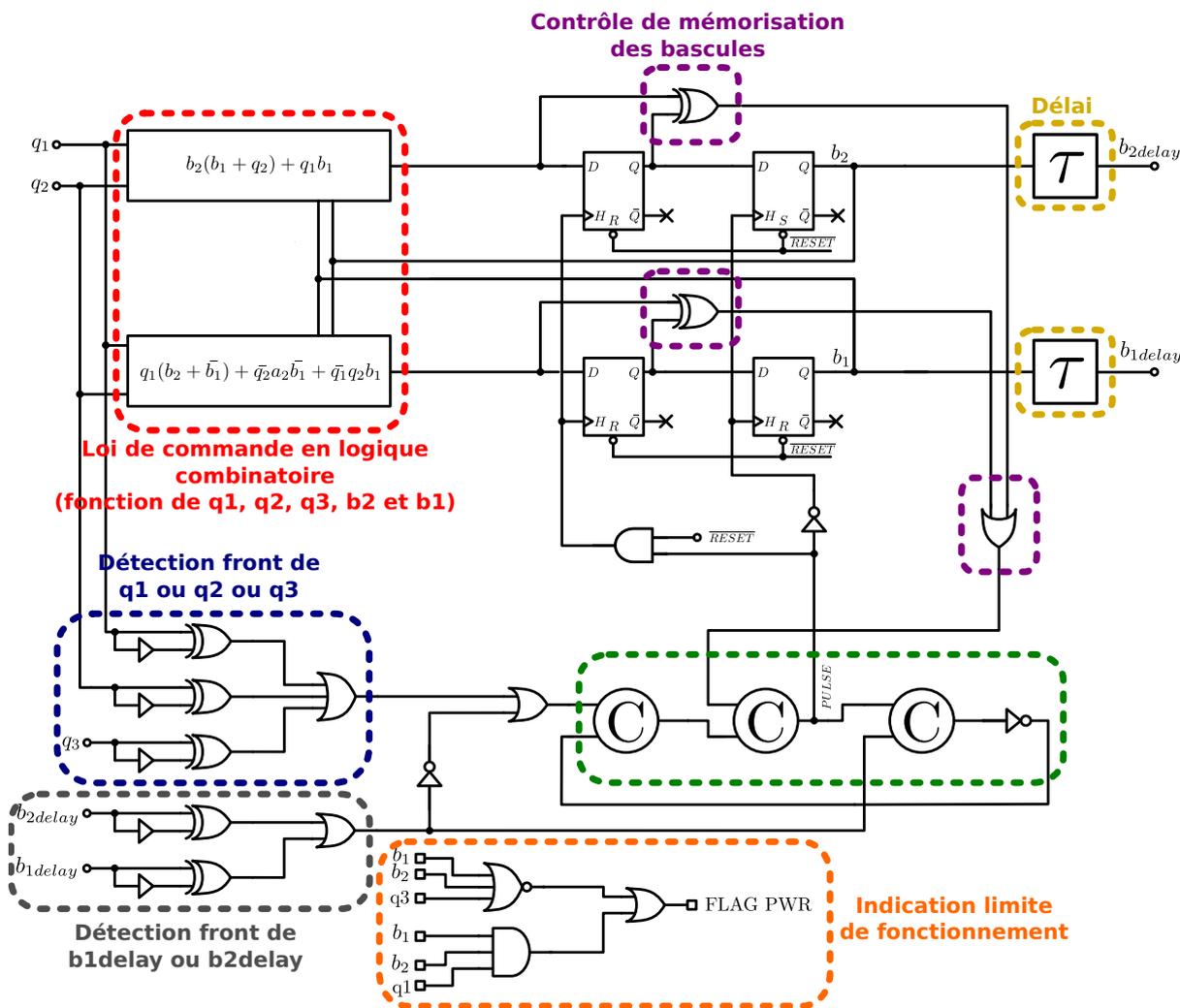


FIGURE 4.61: Schéma du circuit de logique proposé pour créer des événements afin de mettre à jour automatiquement les états d'atténuation via les bits b_1 et b_2 .

pas instantanée, et qu'il est donc nécessaire de temporiser après chaque commande. Le retard est réalisé par deux cellules de délai (cadres oranges), qui sont les blocs générant les signaux b_{1delay} et b_{2delay} . Enfin, il convient de noter qu'un signal-sentinelle est généré lorsque le système arrive en limite de fonctionnement (signal d'amplitude trop faible et atténuation minimale, ou signal d'amplitude trop forte et atténuation maximale). Ce signal-sentinelle peut être utilisé pour rendre compte que l'information transmise ne respecte plus les spécifications (signaux hors de la dynamique linéaire des blocs), ou pour déconnecter le reste du circuit qui peut être endommagé quand l'amplitude du signal est très forte.

À chaque initialisation du système, on choisit l'état initial $b_2b_1 = '10'$ afin de ne pas placer le système dans un cas stable qui empêcherait sa mise à jour. En effet, la table de vérité (tableau 4.7) montre que la mise à jour ne se produit pas s'il n'y a pas de changement de q_1 , q_2 ou q_3 . Pour ce faire, on utilise une bascule *Set* sur b_2 car elle s'initialise à '1', et des bascules *Reset* partout ailleurs. Par ailleurs, ce réglage permet d'initialiser le système avec une

atténuation assez forte qui protège la chaîne de détection en cas de présence d'un signal de forte amplitude.

4.4.2.1.c Simulation

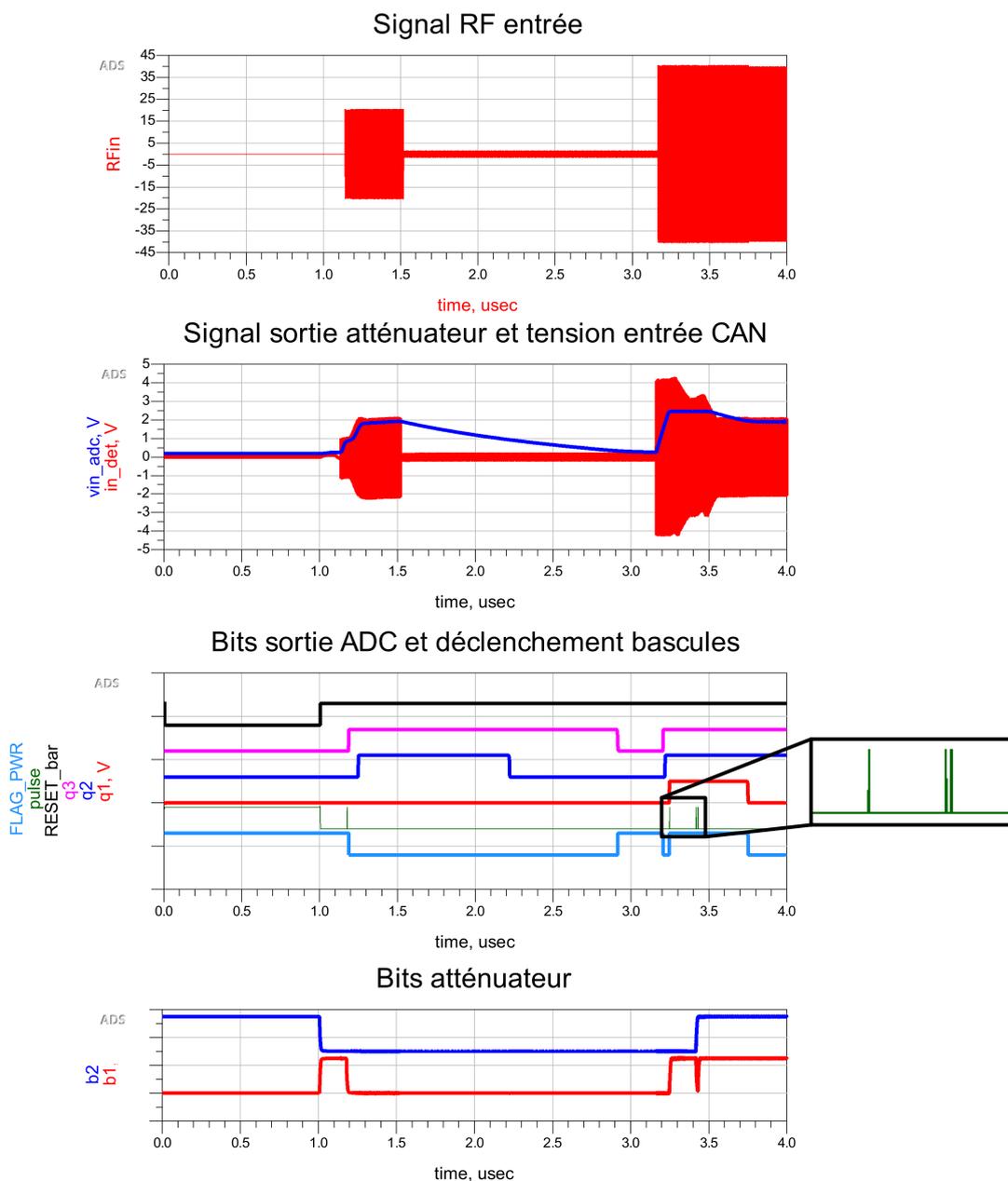


FIGURE 4.62: Simulation transitoire de la boucle de réaction en réponse à l'application d'un signal RF de 790 MHz d'amplitude 0 V, 20 V, 2 V puis 40 V.

La figure 4.62 montre la réponse transitoire de la boucle à un signal RF de fréquence 790 MHz et d'amplitude variable. Le signal est au départ d'amplitude nulle, puis les différentes amplitudes 20 V, 2 V et 40 V sont appliquées en entrée de l'atténuateur (courbe RF_{in}). Le fonctionnement général est le suivant. Le système est tout d'abord initialisé avec le signal \overline{RESET} . Le détecteur

d'amplitude génère une tension (vin_{adc}) qui est l'image de l'amplitude du signal atténué (vin_{adc} est continue en régime établi). Le CAN génère les bits q_1, q_2, q_3 . Le bloc de logique détermine alors la commande adéquate pour le condensateur variable. Les bits b_1 et b_2 (commande du condensateur variable) sont alors mis à jour. La séquence plus précisément détaillée (présentée sur la figure 4.62) est la suivante :

- quand $\overline{RESET} = '1'$ ($t = 1,0 \mu s$), passage à '01' car le signal est très faible ;
- q_3 passe à '1' (le signal est toujours considéré comme faible) donc un événement sur les bascules est déclenché pour diminuer encore l'atténuation ($b_2b_1 = '00'$) ;
- l'amplitude de RF_{in} augmente ($t = 1,14 \mu s$). On est alors dans la zone d'amplitude correcte ($q_1q_2q_3 = '011'$) ;
- malgré l'atténuation minimale, le signal beaucoup trop faible fait repasser la tension d'entrée du CAN sous le seuil ($t = 2,2 \mu s$) mais le système ne peut alors plus adapter l'atténuation (qui est déjà à son minimum) ;
- on remet de nouveau un signal de très forte amplitude ($t = 3,16 \mu s$), ce qui fait dépasser la zone d'amplitude correcte ($q_1q_2q_3 = '111'$) : le contrôle passe en revue tous les états jusqu'à l'atténuation maximale ($b_2b_1 = '11'$) ;
- la tension d'entrée du CAN passe alors sous le seuil donc dans la zone d'amplitude correcte.

La boucle a donc bien assuré le réglage automatique de l'atténuation.

Le système n'est actif que lorsque $\overline{RESET} = '1'$. On se sert de ce signal pour décharger les condensateurs de délai à l'initialisation, en le laissant à '0' pendant une durée adéquate. Ce bit est fourni par un bus SPI. Le bit-sentinelle *FLAG PWR* indique les situations où la détection peut être problématique : signal d'amplitude trop forte qui sature les blocs de la chaîne ou signal d'amplitude trop faible qui dégrade le fonctionnement du reste de la chaîne par manque de précision. Il vaut '0' quand le système est dans une zone d'amplitude correcte. Ce signal est combiné par un OU logique au signal homologue de la seconde chaîne de conversion : la mesure est faussée si au moins une chaîne est dans une zone d'amplitude incorrecte. Enfin, il convient de noter que les variations du signal en entrée du CAN sont plus lentes que la boucle, donc à chaque réaction, l'atténuateur est placé dans la zone d'amplitude adéquate.

En conclusion, ce système permet de réaliser un contrôle automatique d'atténuation (CAA) sans étage d'atténuation fixe, moyennant une logique plus complexe mais fiable. De plus, une certaine surface dépendant de l'atténuation peut être économisée grâce à ce procédé. Du point de vue de la consommation, cette solution est optimale car, de par sa nature asynchrone, le système ne réagit que lors d'un franchissement de seuil et reste passif le reste du temps (seule la consommation statique demeure). La figure 4.63 montre que la consommation du bloc asynchrone (sans CAN) est de $100 \mu A$ en moyenne durant la période simulée, et de $25 \mu A$ en instantané lorsqu'aucun

événement ne se produit. Les CAN augmentent la consommation jusqu'à $620 \mu A$ environ, et le système de rétroaction complet, jusqu'à $1,1 mA$.

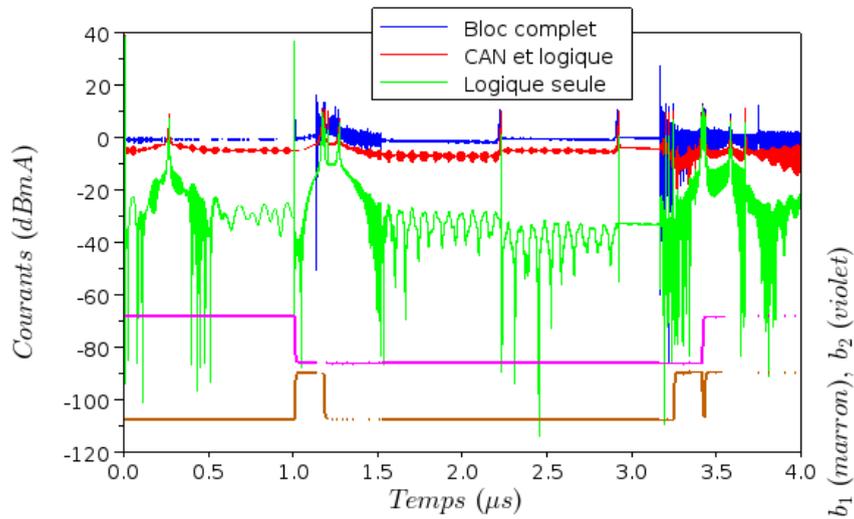


FIGURE 4.63: Simulation de la consommation pour la situation de la figure 4.62.

Il convient de noter qu'un critère de dimensionnement fondamental de l'atténuateur présenté ici est la linéarité du condensateur variable. En effet, le condensateur variable étant désormais situé dans le premier étage, le niveau de signal RF à ses bornes est beaucoup plus élevé. De plus, pour des puissances fortes, des contraintes de claquage des FET peuvent apparaître. Pour le dimensionnement, nous avons donc tenu compte de la valeur d'atténuation nécessaire, des tensions de claquage, de la linéarité et de la surface occupée.

4.4.2.2 Chaîne de conversion

La chaîne de conversion reprend la plupart des éléments du circuit précédent présenté au paragraphe 4.4.1. Cependant, comme déjà évoqué, le *balun* est supprimé et le mélangeur « doublement équilibré » est remplacé par un mélangeur « simplement équilibré » (figure 4.64).

La figure 4.65a présente le gain de conversion G_V de ce mélangeur en fonction de la puissance RF P_{in} en entrée de l'atténuateur pour $f_{RF} = 790 MHz$ et $f_{IF} = 3 MHz$. Les quatre courbes sont relatives aux quatre niveaux d'atténuation de l'atténuateur. La courbe qui présente la dynamique la plus faible correspond à l'atténuation la plus faible, tandis que la courbe qui présente la dynamique la plus forte correspond à l'atténuation la plus forte. On constate que, lorsque le mélangeur travaille dans sa dynamique linéaire, le niveau d'atténuation ne modifie pas G_V . En revanche, vers le point de compression, G_V dépend du niveau d'atténuation. Le point de compression à 1 dB a été utilisé pour dimensionner le gain de la chaîne. Ainsi, la puissance RF P_{in} au-delà de laquelle la compression dépasse 1 dB (soit $G_V = 22,7 dB$) a été fixée à 36 dBm pour l'atténuation maximale (état 11).

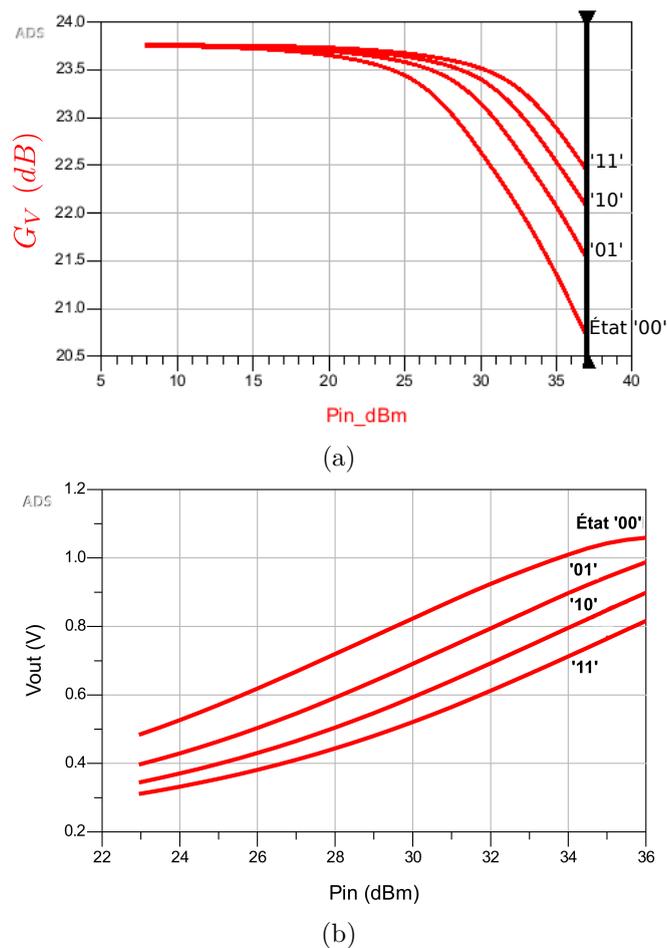


FIGURE 4.65: Simulation, pour les quatre états de l'atténuateur et en fonction de la puissance RF (a) du gain de conversion du mélangeur (b) de la tension continue en sortie du détecteur d'amplitude IF.

4.4.2.3 Tuner intégré et bus SPI

Le tuner intégré est composé de trois condensateurs variables identiques. La figure 4.66 illustre la connexion des condensateurs variables au sein de la puce représentée par un rectangle. Pour un assemblage sur circuit imprimé, des dipôles discrets peuvent être associés au tuner intégré. Ces dipôles peuvent être :

- des inductances en parallèle des trois condensateurs variables ;
- des inductances en série des deux condensateurs variables placés en parallèle ;
- ou bien des capacités fixes en parallèle des trois condensateurs variables.

La figure 4.66 illustre deux assemblages possibles utilisant des inductances discrètes, où les inductances discrètes sont représentées en lignes discontinues.

Les condensateurs variables implémentés dans le tuner intégré comprennent cinq branches ($N_B = 5$) et présentent une excursion capacitive de 1,0-7,5 pF. Les caractéristiques suivantes ont été utilisées (pour la branche LSB) : $C = 240$ fF, $W_G = 700$ μ m, $R_G = 480$ k Ω , $R_{DS} = 360$ k Ω ,

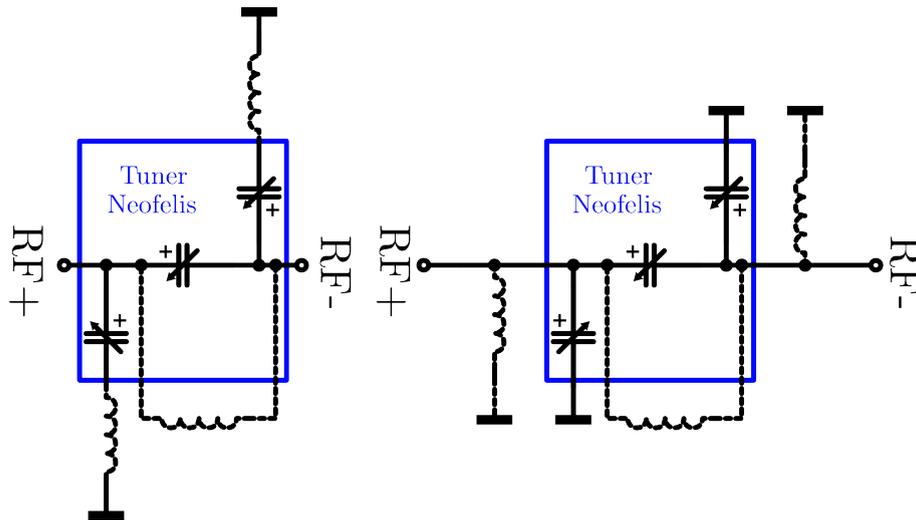


FIGURE 4.66: Exemples d'assemblage du tuner sur PCB.

$N_T = 8$. Ils sont contrôlés par un bus SPI. Trois condensateurs variables de cinq branches chacun étant utilisés dans le tuner, quinze bits sont nécessaires pour les piloter. Cinq bits supplémentaires sont nécessaires pour le contrôle de divers blocs. Un bus SPI 20 bits tel que résumé sur la figure 4.67 a donc été implémenté sur la puce.

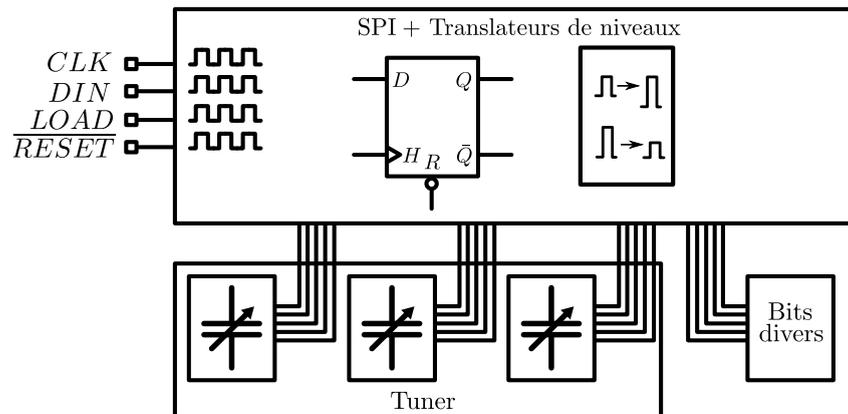


FIGURE 4.67: Distribution des bits du bus SPI.

4.4.2.4 Pompe de charge

Pour polariser les FET du tuner intégré à l'état OFF, il est nécessaire de disposer d'une tension négative (de l'ordre de -2 V). Sur le circuit précédent (*Kodkod*), cette tension était apportée par un générateur externe. Dans l'optique de rendre le circuit autonome, un générateur de tension négative a été intégré. Il s'agit d'une pompe de charge alimentée par V_{DD} .

La pompe de charge peut fonctionner de manière autonome grâce à un oscillateur intégré qui fournit une horloge à 2 MHz. Cet oscillateur peut être activé ou désactivé grâce à un bit de contrôle. Lorsque l'oscillateur est désactivé, un interrupteur interne permet de mettre la sortie

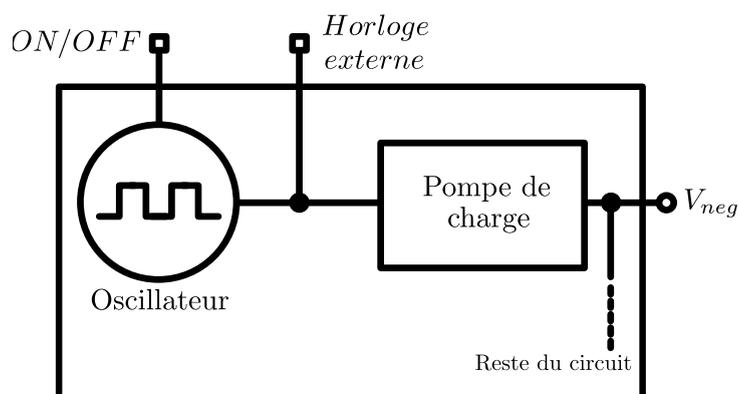
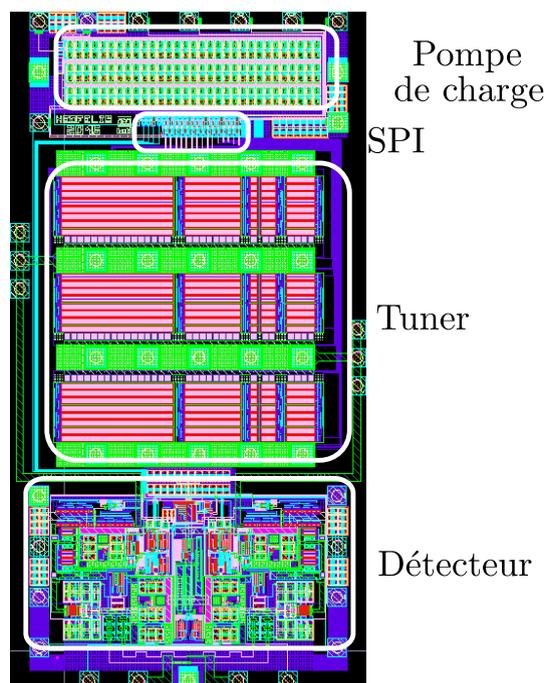


FIGURE 4.68: Schéma-bloc de la pompe de charge et son oscillateur, et signaux associés.

de l'oscillateur en haute impédance. La pompe de charge peut alors fournir la tension négative si une horloge externe est appliquée. Il est également possible de fournir une tension négative externe en désactivant l'oscillateur. La figure 4.68 donne un aperçu de l'ensemble.

4.4.2.5 Dessin des masques

La figure 4.69 présente le dessin des masques du circuit. Les dimensions du détecteur seul sont $1,0 \times 0,6 \text{ mm}^2$ sans plots et $1,1 \times 0,7 \text{ mm}^2$ avec plots. À titre de comparaison, le circuit précédent occupait une surface de $1,5 \times 0,67 \text{ mm}^2$ avec plots. La surface du détecteur a donc été diminuée de 23 %. Le tuner occupe une surface de $1,2 \times 1,0 \text{ mm}^2$.

FIGURE 4.69: Dessin des masques du circuit ($2700 \times 1400 \mu\text{m}^2$).

4.4.2.6 Simulations du détecteur

La figure 4.70 montre le schéma de principe de la simulation du détecteur. Afin de caractériser le détecteur, le tuner intégré peut être déconnecté grâce aux interrupteurs intégrés.

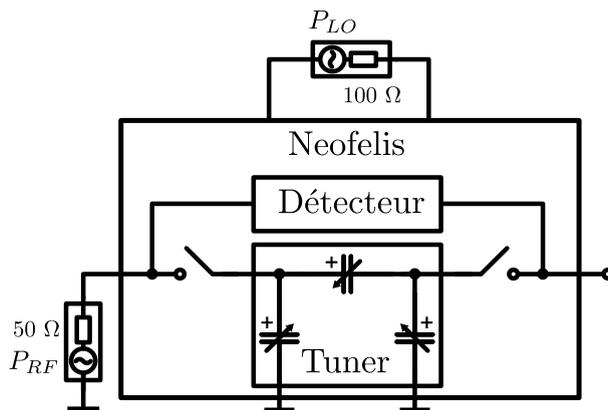


FIGURE 4.70: Schéma de principe de la simulation d'une chaîne du détecteur.

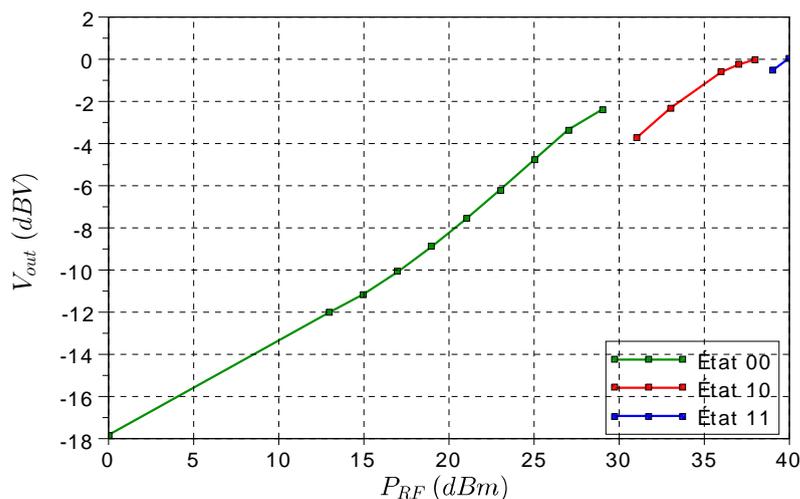


FIGURE 4.71: Simulation (atténuateur en boucle fermée), en fonction de la puissance de la source, de la fonction de transfert de la chaîne de détection d'amplitude avec un signal LTE de largeur de bande 1,4 MHz, avec $f_{RF} = 790 \text{ MHz}$, $P_{LO} = 1 \text{ dBm}$.

La figure 4.71 montre la simulation (atténuateur en boucle fermée), en fonction de la puissance disponible P_{RF} de la source, de la fonction de transfert de la chaîne de détection d'amplitude avec un signal LTE de largeur de bande 1,4 MHz, de fréquence $f_{RF} = 790 \text{ MHz}$ et pour une puissance $P_{LO} = 1 \text{ dBm}$. La fonction de transfert est obtenue par cumul de plusieurs simulations transitoires. Elle est donnée pour plusieurs états de l'atténuateur d'entrée, où l'état est lu à partir des valeurs déterminées par le bloc logique.

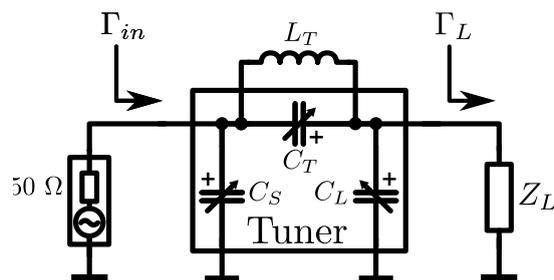


FIGURE 4.72: Schéma de principe de la simulation du tuner.

4.4.2.7 Simulations du tuner

On présente ici des résultats de simulations en paramètres S du tuner selon le schéma de principe montré sur la figure 4.72. Les différents états possibles des trois condensateurs variables du tuner sont considérés. Les figure 4.73a à figure 4.73c montrent, pour trois fréquences, le coefficient de réflexion Γ_{in} lorsque le tuner est associé à une inductance $L_T = 7 \text{ nH}$ de facteur de qualité 60 à 1 GHz (valeur typique pour un CMS). Pour chaque fréquence, trois valeurs du module du coefficient de réflexion en charge Γ_L sont utilisées. Pour chaque valeur de $|\Gamma_L|$, l'argument $\arg(\Gamma_L)$ est balayé de 0 à 360 °. Ces différentes combinaisons produisent les nuages de points tracés sur les abaques de Smith. On constate que le tuner est capable de couvrir une gamme d'impédances très vaste.

Pour ces mêmes combinaisons, les figure 4.74a à figure 4.74c montrent le PDI du tuner lorsqu'il est associé à une inductance $L_T = 7 \text{ nH}$ pour plusieurs fréquences.

Les performances simulées sont comparables à celles présentées dans [70], avec par exemple un PDI de 2,4 dB pour un ROS égal à 8 à 698 MHz. Notre tuner présente des performances comparables mais il n'occupe qu'une surface de $1,2 \text{ mm}^2$ contre 3 mm^2 dans [70].

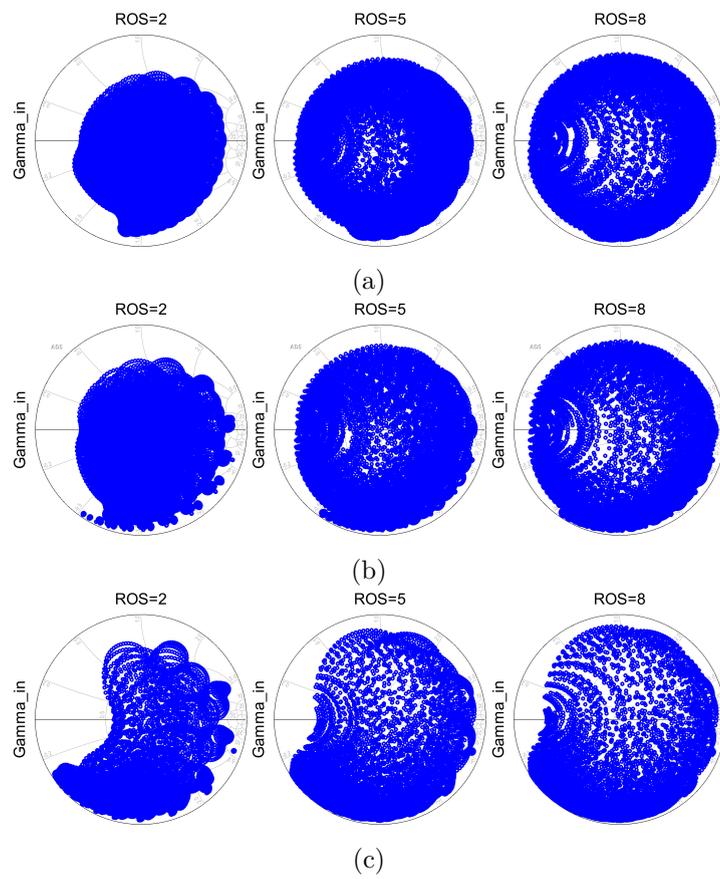


FIGURE 4.73: Simulations de la couverture du tuner de avec $L_T = 7 \text{ nH}$ à (a) 600 MHz, (b) 698 MHz, (c) 960 MHz.

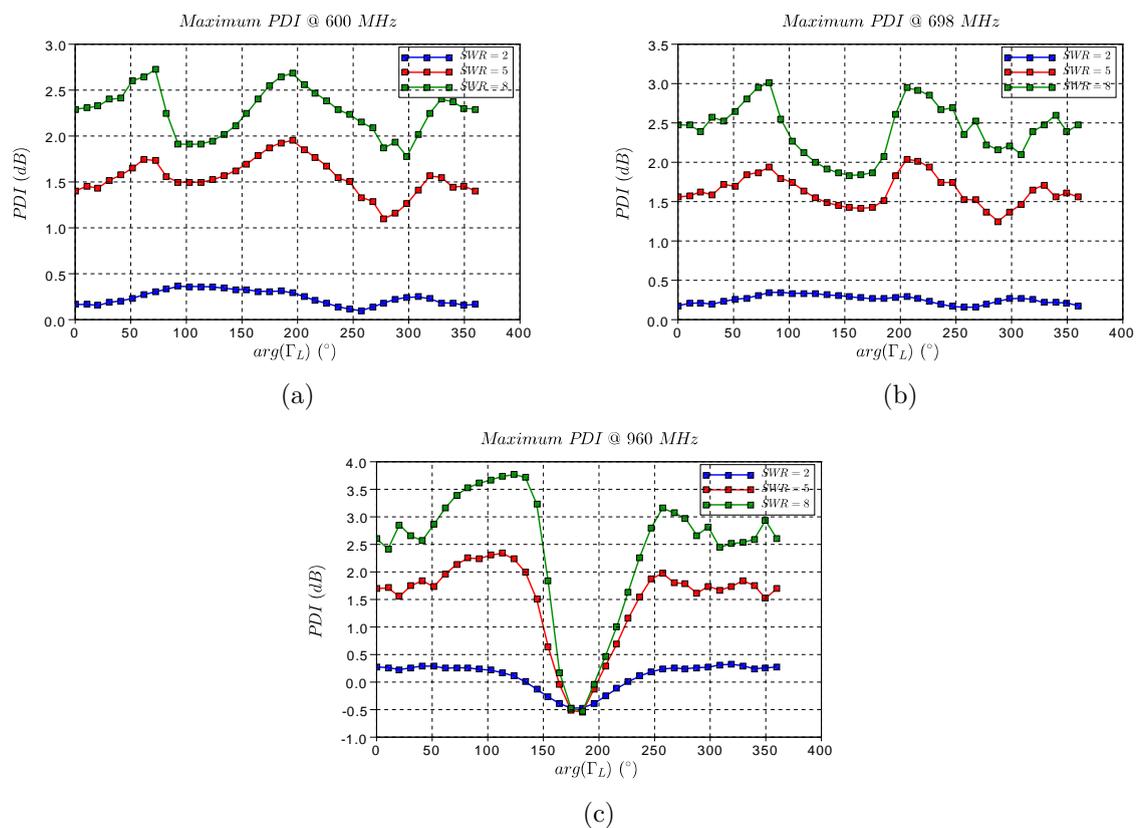


FIGURE 4.74: Simulations du PDI du tuner de avec $L_T = 7 \text{ nH}$ à (a) 600 MHz, (b) 698 MHz, (c) 960 MHz.

4.5 Conclusion

Ce chapitre est consacré au dimensionnement, à l'intégration en technologie CMOS SOI et aux tests de démonstrateurs pour la détection d'impédances complexes et pour la correction de désadaptation.

Concernant les tuners, il est nécessaire de présenter de bonnes performances en termes de PDI et de couverture. Ces performances sont intimement liées à celles des condensateurs variables. En effet, pour les condensateurs variables, le compromis entre le facteur de qualité et le rapport d'excursion capacitive contraint à utiliser des excursions réduites pour minimiser les pertes. Afin de couvrir des plages d'impédance importantes, il est nécessaire d'associer des inductances présentant de bons facteurs de qualité aux condensateurs variables. Ceci nécessite l'utilisation d'inductances externes (CMS) et limite actuellement l'intégration de tels tuners.

Concernant la détection d'impédance, la méthode utilisée est présentée et appliquée à l'utilisation avec un tuner servant de composant de détection. Cette architecture constitue notre choix pour les réalisations hybrides et sur silicium. Il s'agit en effet d'un compromis entre pertes du composant de détection et précision de l'extraction d'impédance.

Ensuite, plusieurs réalisations en technologie CMOS SOI 130 nm sont décrites. Il s'agit de deux circuits intégrés destinés à la reconfiguration de blocs dans les chaînes d'émission, tels que l'amplificateur de puissance (PA) ou le tuner pour l'adaptation PA-antenne. Les résultats des simulations et des mesures d'un premier détecteur d'impédances complexes montrent un bon fonctionnement du circuit pour une plage étendue d'impédances complexes. La puissance d'entrée s'étend de 0 dBm à 40 dBm grâce à l'intégration d'un système automatique d'atténuation. Le détecteur montre une très bonne précision de détection quelle que soit la valeur du ROS testée (depuis $ROS = 2$ jusqu'à $ROS = 6$). Le circuit consomme 7,3 mA sous 2,5 V. Une version améliorée du détecteur d'impédances complexes a été conçue et intégrée dans un module comprenant également le tuner, une pompe de charge, ainsi que tous les blocs nécessaires au contrôle numérique. La consommation est 53 % inférieure (3,4 mA) au circuit précédent pour une dynamique de puissance similaire. Le tuner présente des performances (couverture et PDI) à l'état de l'art, tout en occupant une surface réduite. Ce module est actuellement en fabrication.

Conclusion générale

*“One impedance tuner to rule them all
One impedance detector to find them
One antenna to bring them all
And in the matchness bind them”*

Auteur inconnu librement inspiré par J.R.R. Tolkien

Le travail présenté dans cette thèse se place dans le contexte de la conception de modules RF reconfigurables. L’objectif est de limiter la complexité des chaînes d’émission-réception dont la croissance constante s’accompagne d’une baisse d’efficacité des appareils sans-fil soumis à de fortes contraintes de dimensions et de bandes fréquentielles couvertes. L’utilisation de dispositifs reconfigurables permet aussi de réduire le coût des *front-ends* RF. Les réalisations présentées dans ce mémoire contribuent à se rapprocher davantage de cet objectif.

Ce manuscrit de thèse décrit tout d’abord le dimensionnement de condensateurs variables basés sur la technique des capacités commutées. Le dimensionnement optimisé, notamment du facteur de qualité, est en effet la base des performances des dispositifs reconfigurables abordés par la suite tels que les tuners et les antennes agiles en fréquence. Pour valider cette étude et disposer de condensateurs variables performants, deux circuits en technologie CMOS SOI 130 nm ont été fabriqués. Le premier circuit, destiné à une application de faible puissance de détection d’impédance, a permis de valider les solutions électroniques retenues et a pu être caractérisé. L’excursion de la valeur de la capacité du condensateur variable est notamment réalisable dans la plage 3,5-18 pF tandis que son facteur de qualité est au minimum de 43 à 800 MHz pour l’ensemble des valeurs de capacité accessibles. Le second circuit, toujours en fabrication à la fin de la rédaction de ce manuscrit, est un condensateur variable pour des applications de forte puissance (>36 dBm), notamment d’antenne d’émission agile en fréquence. L’excursion de la valeur de capacité qu’il autorise est 0,8-2,5 pF tandis que son facteur de qualité minimum est de 90 à 900 MHz.

Ensuite, une antenne agile en fréquence de type antenne fente visant les bandes fréquentielles LTE a été validée et caractérisée. Le condensateur variable utilisé a été conçu en technologie

CMOS SOI 130 nm préalablement à cette thèse, et n'a fait l'objet d'aucune optimisation, notamment au niveau du facteur de qualité. L'excursion fréquentielle relevée est 520 MHz-900 MHz pour une efficacité variant entre 3 % et 34 % et une bande passante de 11 MHz à 144 MHz, selon l'état du condensateur variable. Le dispositif peut être utilisé en respect du standard LTE relatif à la pollution harmonique jusqu'à une puissance de 23 dBm. Cette antenne a permis de tirer les enseignements nécessaires à la conception des futures antennes agiles et à la conception des condensateurs variables, que ce soit en termes de tenue en puissance, de linéarité ou de facteur de qualité.

Enfin, une étude du dimensionnement des tuners et une démonstration de la technique employée pour détecter une impédance sont proposées. Le but est de disposer d'un circuit permettant l'extraction d'une impédance complexe (module et phase) à partir d'une mesure de signaux RF. Cette extraction est en effet nécessaire pour réaliser un transfert de puissance maximal entre le PA et l'antenne et éviter l'adaptation par minimisation des réflexions, qui peut produire davantage de pertes au sein de la chaîne d'émission. Nous présentons un démonstrateur de détection d'impédance assemblé sur un module hybride comportant un détecteur d'impédance et un tuner intégrés sur des puces séparées. Ce démonstrateur a validé l'utilisation du détecteur d'impédance intégré pour tous les arguments (0-360 °) et pour de faibles et fortes valeurs du module du coefficient de réflexion (correspondant à une plage du rapport d'onde stationnaire de 2 à 6). La détection s'avère fonctionnelle sur la plage de puissance 0-40 dBm, tandis que la plage fréquentielle couvre la bande 600 MHz-2,5 GHz, autorisant son utilisation pour des applications LTE. Le circuit consomme 7,3 mA sous 2,5 V. Un second circuit utilisant une version optimisée du détecteur et intégrant le tuner sur une même puce, toujours en fabrication à l'heure de rédiger ce manuscrit, a été conçu pour améliorer l'efficacité, la compacité et l'autonomie des futurs appareils sans-fil. La consommation est de 3,4 mA, soit une diminution de 53 % par rapport au détecteur précédent, pour une plage de puissance d'utilisation similaire. Ces deux circuits ont été réalisés en technologie CMOS SOI 130 nm.

La suite de ces travaux de thèse pourra consister, dans un premier temps, à mener des tests sur un système autonome doté d'une unité arithmétique et logique et des circuits développés pour une adaptation automatique d'impédance performante. Un tel système compact serait en effet approprié pour des appareils mobiles disposant déjà d'une telle unité arithmétique et logique. Ensuite, des développements avec davantage d'intégration sont envisagés : un circuit intégré implémentant le détecteur, un tuner et un PA a été conçu en ce sens. Enfin, l'implémentation d'un module contenant un tel *front-end* RF entièrement intégré associé à une antenne reconfigurable dotée du condensateur variable de forte puissance constituera une nouvelle amélioration rendue possible par ces travaux. En les combinant avec l'utilisation de la technologie CMOS SOI, de tels développements apporteront une avancée supplémentaire par rapport à l'état de l'art des modules d'antenne.

Publications et communications

Conférences internationales

Premier auteur

- D. Nicolas, A. Serhan, A. Giry, T. Parra, E. Mercier, "*A Fully-Integrated SOI CMOS Complex-Impedance Detector for Matching Network Tuning in LTE Power Amplifier*", IEEE Radio Frequency Integrated Circuits Symposium (RFIC) 2017, Honolulu, (Hawaï, USA)
- D. Nicolas, A. Giry, E. Ben Abdallah, S. Bories, T. Parra, "*Study of SOI CMOS Tunable Capacitor Architectures and Application to Antenna Aperture Tuning*", IEEE International Microwaves Symposium (IMS) 2016, San Francisco (Californie, USA)
- D. Nicolas, A. Giry, E. Ben Abdallah, S. Bories, T. Parra, C. Delaveaud, P. Vincent, G. Tant, F. Chan Wai Po, "*SOI CMOS tunable capacitors for RF antenna aperture tuning*", IEEE 21st International Conference on Electronics, Circuits and Systems (ICECS) 2014, Marseille (France)

Auteur associé

- E. Ben Abdallah, D. Nicolas, S. Bories, A. Giry, C. Delaveaud, "*A tunable miniaturized notch antenna for low-band LTE applications*", IEEE 10th European Conference on Antennas and Propagation (EuCAP) 2016, Davos (Suisse)
- E. Ben Abdallah, A. Giry, S. Bories, D. Nicolas, C. Delaveaud, "*Impact of Small Antenna on Linear Power Amplifier Performance in a Co-design Approach*", IEEE 13th International New Circuits and Systems Conference (NEWCAS) 2015, Grenoble (France)

Conférences nationales

Premier auteur

- D. Nicolas, A. Serhan, P. Ferris, A. Giry, T. Parra, "*Système de détection d'impédance en technologie CMOS SOI pour accord d'antennes*", Journées Nationales Micro-ondes (JNM) 2017, Saint-Malo
- D. Nicolas, E. Ben Abdallah, A. Giry, T. Parra, S. Bories, "*Antenne RF accordable en fréquence par l'intermédiaire de condensateurs variables en technologie CMOS SOI*", Journées Nationales du Réseau Doctoral en Microélectronique (JNRDM) 2016, Toulouse
- D. Nicolas, E. Ben Abdallah, A. Giry, T. Parra, S. Bories, P. Vincent, "*Système faible coût d'adaptation automatique d'une antenne RF accordable*", Journées Nationales Micro-ondes (JNM) 2015, Bordeaux

Auteur associé

- E. Ben Abdallah, S. Bories, C. Delaveaud, D. Nicolas, A. Giry, "*Conception conjointe Antenne/Amplificateur de Puissance avec adaptation d'impédance aux fréquences harmoniques*", Journées Nationales Micro-ondes (JNM) 2015, Bordeaux

Articles de journaux

Auteur associé

- E. Ben Abdallah, S. Bories, D. Nicolas, A. Giry, C. Delaveaud, "*Large-Signal Analysis and Characterization of a RF SOI-based Tunable Notch Antenna for LTE in TV White Space Frequency Spectrum*", CROWNCOM 2016

Brevets

Inventeur principal

- D. Nicolas, D. Buffeteau, A. Serhan, "*Variable Attenuator with Control Loop*", 2016 (*submitted*)

Autres

- D. Nicolas, "*Strategies for CMOS SOI Reconfigurable Devices and Frequency-agile Antennas*", Matériaux et composants reconfigurables pour antennes et dispositifs hyperfréquences, séminaire du Centre de Compétences Techniques du CNES (Centre National d'Études Spatiales), Toulouse, 26 novembre 2015 (présentation orale)

Annexe A

Raison géométrique q entre deux branches successives

Cette partie s'attache à démontrer la relation géométrique que doivent respecter les capacités des branches d'un condensateur variable.

Dans le chapitre 2, la relation (2.11) utilise le terme ΔC . Explicitons ce terme.

L'écart de capacité entre deux états $i - 1$ et i du condensateur variable est :

$$\Delta C_{\forall \text{etat}(i-1;i)} = C_{\text{etat}(i)} - C_{\text{etat}(i-1)} \quad (\text{A.1})$$

Or, le plus petit changement de capacité correspond à la commutation entre C_1 et C_1' (branche fermée ou ouverte), autrement dit à la branche associée au LSB. Donc, quelle que soit la permutation d'état, on a :

$$\Delta C_{\forall \text{etat}} = C_1 - C_1' \quad (\text{A.2})$$

En combinant (2.8) et (A.2), on a :

$$\Delta C_{\forall \text{etat}} = \frac{C_1^2}{C_1 + C_{OFF1}} \quad (\text{A.3})$$

Pour que cet écart se produise réellement, il faut qu'une autre condition se réalise, soit que l'écart de capacité moyen entre chaque valeur soit égal à l'écart de capacité à chaque état :

$$\Delta C_{\text{moy}} = \Delta C_{\forall \text{etat}} \quad (\text{A.4})$$

ΔC_{moy} , qui est aussi le coefficient directeur de la courbe $C=f(\text{état})$, est donné par (2.12). En utilisant (2.6) et (2.9) dans (2.12), on montre que :

$$\Delta C_{moy} = \frac{1 - q^{N_B}}{1 - q} \frac{C_1 - C_1'}{2^{N_B} - 1} = \frac{1}{2^{N_B} - 1} \frac{1 - q^{N_B}}{1 - q} \frac{C_1^2}{C_1 + C_{OFF1}} \quad (q \neq 1) \quad (\text{A.5})$$

Pour respecter (A.4) et en utilisant (A.3) avec (A.5), on tire qu'il faut satisfaire :

$$q^{N_B} + q(1 - 2^{N_B}) + 2^{N_B} - 2 = 0 \quad (\text{A.6})$$

L'écart moyen est alors l'écart régulier tel qu'utilisé dans (2.11) :

$$\Delta C_{moy} = \Delta C \quad (\text{A.7})$$

Pour tout $N_B > 1$ (soit le cas d'une capacité variable), cette équation du N_B^e degré admet, entre autres, deux solutions réelles ($\in \mathbb{R}$) permanentes : $q_1 = 1$ et $q_2 = 2$. Cependant, q_1 est exclue car l'expression de la suite géométrique ne tolère pas $q = 1$. Sans surprise, la raison géométrique à adopter entre deux branches voisines est donc telle que :

$$\begin{cases} C_{n+1} = 2C_n \\ C_{OFF_{n+1}} = 2C_{OFF_n} \end{cases} \quad (\text{A.8})$$

Annexe B

Quadripôle équivalent à plusieurs quadripôles en cascade

$$[M_2] = \begin{bmatrix} 1 + 2\frac{Z_1}{Z_2} \left(2 + \frac{Z_1}{Z_2}\right) & 2Z_1 \left(2 + \frac{Z_1}{Z_2} \left(3 + \frac{Z_1}{Z_2}\right)\right) \\ \frac{2}{Z_2} \left(1 + \frac{Z_1}{Z_2}\right) & 1 + 2\frac{Z_1}{Z_2} \left(2 + \frac{Z_1}{Z_2}\right) \end{bmatrix} \quad (\text{B.1})$$

$$[M_3] = \begin{bmatrix} 1 + \frac{Z_1}{Z_2} \left(9 + 4\frac{Z_1}{Z_2} \left(3 + \frac{Z_1}{Z_2}\right)\right) & Z_1 \left(6 + \frac{Z_1}{Z_2} \left(9 + 4\frac{Z_1}{Z_2} \left(4 + \frac{Z_1}{Z_2}\right)\right)\right) \\ \frac{1}{Z_2} \left(3 + 4\frac{Z_1}{Z_2} \left(2 + \frac{Z_1}{Z_2}\right)\right) & 1 + \frac{Z_1}{Z_2} \left(9 + 4\frac{Z_1}{Z_2} \left(3 + \frac{Z_1}{Z_2}\right)\right) \end{bmatrix} \quad (\text{B.2})$$

$$[M_4] = \begin{bmatrix} 1 + 8\frac{Z_1}{Z_2} \left(2 + \frac{Z_1}{Z_2} \left(5 + \frac{Z_1}{Z_2} \left(4 + \frac{Z_1}{Z_2}\right)\right)\right) & Z_1 \left(8 + 4\frac{Z_1}{Z_2} \left(11 + \frac{Z_1}{Z_2} \left(17 + 8\frac{Z_1}{Z_2} \left(5 + \frac{Z_1}{Z_2}\right)\right)\right)\right) \\ \frac{1}{Z_2} \left(4 + \frac{Z_1}{Z_2} \left(5 + 2\frac{Z_1}{Z_2} \left(3 + \frac{Z_1}{Z_2}\right)\right)\right) & 1 + 8\frac{Z_1}{Z_2} \left(2 + \frac{Z_1}{Z_2} \left(5 + \frac{Z_1}{Z_2} \left(4 + \frac{Z_1}{Z_2}\right)\right)\right) \end{bmatrix} \quad (\text{B.3})$$

Annexe C

Quadripôle équivalent à plusieurs quadripôles en cascade (théorème de Caley-Hamilton)

Pour les expressions analytiques, le théorème de Caley-Hamilton [48] peut être utilisé :

$$\left[ABCD_{n+2} \right] = tr(ABCD_1) \left[ABCD_{n+1} \right] - det(ABCD_1) \left[ABCD_n \right] \quad (C.1)$$

ou

$$\left[ABCD_{n+2} \right] - tr(ABCD_1) \left[ABCD_{n+1} \right] + det(ABCD_1) \left[ABCD_n \right] = 0 \quad (C.2)$$

où $tr(ABCD_1)$ et $det(ABCD_1)$ sont respectivement la trace et le déterminant de $\left[ABCD_1 \right]$, donnés par (C.3) :

$$\begin{cases} tr(M_1) = 2 \left(1 + \frac{Z_1}{Z_2} \right) \\ det(M_1) = 1 \end{cases} \quad (C.3)$$

Ainsi, par exemple :

$$\left[ABCD_2 \right] = 2 \left(1 + \frac{Z_1}{Z_2} \right) \left[ABCD_1 \right] - \left[ABCD_0 \right] \quad (C.4)$$

où $ABCD_0$ est la matrice identité, donnée par (C.5) :

$$\left[ABCD_0 \right] = \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix} \quad (C.5)$$

On calcule Δ , le déterminant complexe associé à (C.1).

$$\Delta = (\text{tr}(M_1))^2 - 4\det(M_1) = 4 \left(1 - j \frac{|Z_1|}{Z_2}\right)^2 - 4 = -4 \frac{|Z_1|}{Z_2} \left(2j + \frac{|Z_1|}{Z_2}\right) \quad (\text{C.6})$$

Les racines de (C.2) sont λ et μ . Par théorème sur les suites récurrentes à coefficients complexes, on a :

$$[M_n] = [\beta] \lambda^n + [\gamma] \mu^n \quad (\text{C.7})$$

Donc

$$\begin{cases} [M_0] = [\beta] + [\gamma] \\ [M_1] = [\beta] \lambda + [\gamma] \mu \end{cases} \quad (\text{C.8})$$

(C.8) est un système de deux équations à deux inconnues (β et γ). $[M_0]$ et $[M_1]$ sont connus grâce respectivement à (C.5) et (2.33). Pour obtenir l'expression de (C.7) sans lacune, on va déterminer β et γ .

Soit $\delta = x + jy$ tel que $\delta^2 = \Delta$.

$$\delta^2 = (x + jy)^2 = x^2 - y^2 + 2jxy \quad (\text{C.9})$$

Par identification entre (C.6) et (C.9) :

$$\begin{cases} x^2 - y^2 = -4 \left(\frac{|Z_1|}{Z_2}\right)^2 \\ 2xy = -8 \frac{|Z_1|}{Z_2} \end{cases} \quad (\text{C.10})$$

$$\begin{cases} x = -\frac{4}{y} \frac{|Z_1|}{Z_2} \\ y^2 = 4 \frac{|Z_1|^2}{Z_2^2} + \left(\frac{4}{y} \frac{|Z_1|}{Z_2}\right)^2 \end{cases} \quad (\text{C.11})$$

$$\begin{cases} x = -\frac{4}{y} \frac{|Z_1|}{Z_2} \\ y^4 - 4 \left(\frac{|Z_1|}{Z_2}\right)^2 y^2 - 16 \left(\frac{|Z_1|}{Z_2}\right)^2 = 0 \end{cases} \quad (\text{C.12})$$

On pose $Y = y^2$.

$$\begin{cases} x = -\frac{4}{y} \frac{|Z_1|}{Z_2} \\ Y^2 - 4 \left(\frac{|Z_1|}{Z_2}\right)^2 Y - 16 \left(\frac{|Z_1|}{Z_2}\right)^2 = 0 \end{cases} \quad (\text{C.13})$$

Le déterminant (réel) associé à cette équation à coefficients réels, Δ_Y , vaut :

$$\Delta_Y = 16 \left(\frac{|Z_1|}{Z_2}\right)^2 \left(4 + \left(\frac{|Z_1|}{Z_2}\right)^2\right) \quad (\text{C.14})$$

Les racines sont :

$$\begin{cases} Y_1 = 2 \frac{|Z_1|}{Z_2} \left(\frac{|Z_1|}{Z_2} - \sqrt{4 + \left(\frac{|Z_1|}{Z_2} \right)^2} \right) \\ Y_2 = 2 \frac{|Z_1|}{Z_2} \left(\frac{|Z_1|}{Z_2} + \sqrt{4 + \left(\frac{|Z_1|}{Z_2} \right)^2} \right) \end{cases} \quad (\text{C.15})$$

En considérant $Y = y^2$, on trouve les racines associées à (C.12) :

$$\begin{cases} y_1 = \sqrt{2 \frac{|Z_1|}{Z_2} \left(\frac{|Z_1|}{Z_2} - \sqrt{4 + \left(\frac{|Z_1|}{Z_2} \right)^2} \right)} \\ y_2 = \sqrt{2 \frac{|Z_1|}{Z_2} \left(\frac{|Z_1|}{Z_2} + \sqrt{4 + \left(\frac{|Z_1|}{Z_2} \right)^2} \right)} \\ y_3 = -y_1 \\ y_4 = -y_2 \end{cases} \quad (\text{C.16})$$

On retient $y = y_2$.

$$\begin{cases} y = \sqrt{2 \frac{|Z_1|}{Z_2} \left(\frac{|Z_1|}{Z_2} + \sqrt{4 + \left(\frac{|Z_1|}{Z_2} \right)^2} \right)} \\ x = -4 \frac{|Z_1|}{Z_2} \frac{1}{\sqrt{2 \frac{|Z_1|}{Z_2} \left(\frac{|Z_1|}{Z_2} + \sqrt{4 + \left(\frac{|Z_1|}{Z_2} \right)^2} \right)}} \end{cases} \quad (\text{C.17})$$

Finalement, δ s'écrit :

$$\delta = -4 \frac{|Z_1|}{Z_2} \frac{1}{\sqrt{2 \frac{|Z_1|}{Z_2} \left(\frac{|Z_1|}{Z_2} + \sqrt{4 + \left(\frac{|Z_1|}{Z_2} \right)^2} \right)}} + j \sqrt{2 \frac{|Z_1|}{Z_2} \left(\frac{|Z_1|}{Z_2} + \sqrt{4 + \left(\frac{|Z_1|}{Z_2} \right)^2} \right)} \quad (\text{C.18})$$

On peut maintenant trouver λ et μ :

$$\begin{cases} \lambda = \frac{\text{tr}(M_1) - \delta}{2} = \frac{2 \left(1 + \frac{Z_1}{Z_2} \right) - \delta}{2} \\ \mu = \frac{\text{tr}(M_1) + \delta}{2} = \frac{2 \left(1 + \frac{Z_1}{Z_2} \right) + \delta}{2} \end{cases} \quad (\text{C.19})$$

L'étape suivante consiste à trouver $[\beta]$ et $[\gamma]$. Avec (C.8) :

$$\begin{cases} [\beta] = [M_0] - [\gamma] \\ [M_1] = ([M_0] - [\gamma]) \lambda + [\gamma] \mu = [\gamma] (\mu - \lambda) + [M_0] \lambda \end{cases} \quad (\text{C.20})$$

Une propriété sur la soustraction des racines permet d'écrire que

$$\mu - \lambda = \delta \quad (\text{C.21})$$

$[\beta]$ et $[\gamma]$ s'expriment alors ainsi :

$$\begin{cases} [\gamma] = \frac{[ABCD_1] - [ABCD_0] \lambda}{\delta} \\ [\beta] = [ABCD_0] - [\gamma] \end{cases} \quad (\text{C.22})$$

(C.7) peut alors être exprimée par :

$$[ABCD_n] = \begin{bmatrix} a_n & b_n \\ c_n & d_n \end{bmatrix} = \begin{bmatrix} \beta_a & \beta_b \\ \beta_c & \beta_d \end{bmatrix} \lambda^n + \begin{bmatrix} \gamma_a & \gamma_b \\ \gamma_c & \gamma_d \end{bmatrix} \mu^n \quad (\text{C.23})$$

Annexe D

Calcul matrice quadripôle prenant en compte la résistance R_{DS}

Dans cette annexe, on démontre l'établissement de la matrice $[ABCD]$ du modèle de l'interrupteur du FET à l'état OFF prenant en compte R_G , C_{OFF} et R_{DS} (figure D.1).

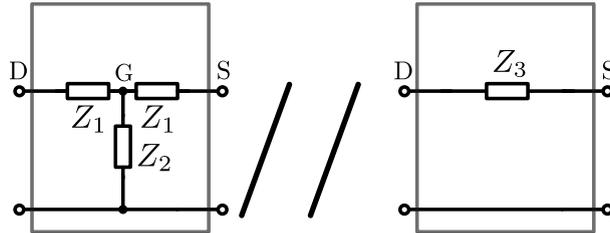


FIGURE D.1: Quadripôles en parallèle.

où

$$Z_1 = \frac{1}{j2C_{OFF}\omega} \quad (D.1)$$

$$Z_2 = R_G \quad (D.2)$$

$$Z_3 = R_{DS} \quad (D.3)$$

$$(D.4)$$

On remarque que, si on considère d'une part le quadripôle avec C_{OFF} et R_G et d'autre part le quadripôle avec R_{DS} , le quadripôle global correspond à la mise en parallèle de ces deux quadripôles plus simples. Or, dans ce cas, la matrice Y du quadripôle global correspond à la somme des matrices Y des quadripôles plus simples. Dans un premier temps, on pose donc les matrices Y des quadripôles simples avant de les sommer. La matrice Y résultante sera ensuite transformée en matrice $[ABCD]$.

L'expression de la matrice admittance du quadripôle avec C_{OFF} et R_G est :

$$[Y_x] = \begin{bmatrix} \frac{Z_1+Z_2}{\Delta_Z} & -\frac{Z_2}{\Delta_Z} \\ -\frac{Z_2}{\Delta_Z} & \frac{Z_1+Z_2}{\Delta_Z} \end{bmatrix} \quad (D.5)$$

où

$$\Delta_Z = Z_1^2 + 2Z_1Z_2 \quad (D.6)$$

L'expression de la matrice admittance de la résistance série R_{DS} (impédance Z_3) est :

$$[Y_y] = \begin{bmatrix} \frac{1}{Z_3} & -\frac{1}{Z_3} \\ -\frac{1}{Z_3} & \frac{1}{Z_3} \end{bmatrix} \quad (D.7)$$

La matrice admittance du réseau complet peut donc être exprimée par :

$$[Y] = [Y_x] + [Y_y] \quad (D.8)$$

Exprimée en fonction des impédances constitutives du réseau, la relation devient :

$$[Y] = \begin{bmatrix} \frac{Z_1+Z_2}{\Delta_Z} + \frac{1}{Z_3} & -\left(\frac{Z_2}{\Delta_Z} + \frac{1}{Z_3}\right) \\ -\left(\frac{Z_2}{\Delta_Z} + \frac{1}{Z_3}\right) & \frac{Z_1+Z_2}{\Delta_Z} + \frac{1}{Z_3} \end{bmatrix} \quad (D.9)$$

La conversion en matrice ABCD donne :

$$[ABCD_1] = \begin{bmatrix} a_1 & b_1 \\ c_1 & d_1 \end{bmatrix} = \begin{bmatrix} \frac{Z_1^2 + 2Z_1Z_2 + Z_1Z_3 + Z_2Z_3}{\Delta'_Z} & \frac{Z_1(Z_1 + 2Z_2)Z_3}{\Delta'_Z} \\ \frac{2Z_1 + Z_3}{\Delta'_Z} & \frac{Z_1^2 + 2Z_1Z_2 + Z_1Z_3 + Z_2Z_3}{\Delta'_Z} \end{bmatrix} \quad (D.10)$$

avec

$$\Delta'_Z = Z_1^2 + 2Z_1Z_2 + Z_2Z_3 \quad (D.11)$$

Annexe E

Transformation du modèle du FET à l'état OFF à l'aide du théorème de Kennelly

Cette méthode est une façon analytique de transformer le réseau du quadripôle représentant le schéma équivalent d'un FET à l'état OFF en un autre réseau en T, donc simplifié. L'expression de la matrice ABCD d'un réseau en T étant simple, il est avantageux d'utiliser cette simplification qui garantit l'exactitude de l'équivalence.

La figure E.1 détaille le cheminement de la simplification. Le réseau en T (ou étoile) constitué de Z_1 , Z_1 et Z_2 est transformé en réseau en π (ou triangle). Les impédances parallèles Z_3 et Z_B sont fusionnées. La transformation inverse est ensuite effectuée (π vers T) pour retourner à un réseau en T dont l'expression de la matrice ABCD est simple.

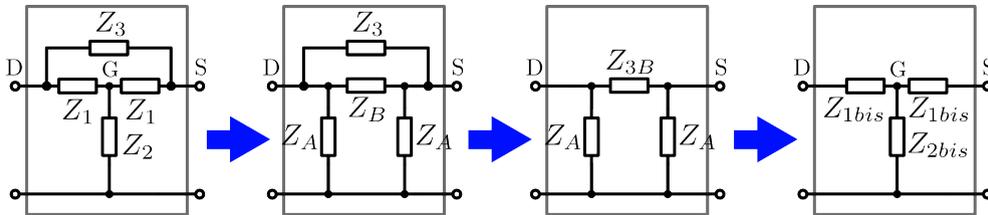


FIGURE E.1: Transformation du modèle d'un interrupteur à l'état OFF avec la résistance R_{DS} à l'aide du théorème de Kennelly.

Les expressions des différentes impédances sont données ci-dessous :

$$Z_A = \frac{Z_1^2 + 2Z_1Z_2}{Z_1} = Z_1 + 2Z_2 \quad (\text{E.1})$$

$$Z_B = \frac{Z_1^2 + 2Z_1Z_2}{Z_2} = Z_1 \left(2 + \frac{Z_1}{Z_2} \right) \quad (\text{E.2})$$

$$Z_{3B} = Z_B // Z_3 = \frac{Z_3 Z_1 \left(2 + \frac{Z_1}{Z_2}\right)}{Z_3 + Z_1 \left(2 + \frac{Z_1}{Z_2}\right)} \quad (\text{E.3})$$

$$Z_{1bis} = \frac{Z_A Z_{3B}}{2Z_A + Z_{3B}} \quad (\text{E.4})$$

$$Z_{2bis} = \frac{Z_A^2}{2Z_A + Z_{3B}} \quad (\text{E.5})$$

Annexe F

Équations des impédances d'entrées des condensateurs variables

F.1 TC

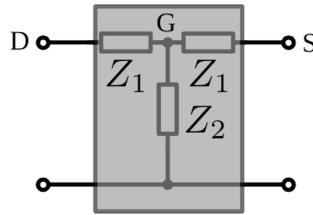


FIGURE F.1: Quadripôle simplifié de l'interrupteur basé sur un FET unitaire ($N_T = 1$) à l'état OFF pour déterminer les paramètres de la matrice ABCD.

F.1.1 TC avec RF- à la masse

$$Z_{sw(n)} = Z'_1 + \frac{Z'_1 Z'_2}{Z'_1 + Z'_2} = Z'_1 + \frac{Z_2'^2 (a_n - 1)}{Z_2' a_n} = \frac{Z_1' a_n + Z_2' (a_n - 1)}{a_n} = Z_2' \left(a_n - \frac{1}{a_n} \right) \quad (\text{F.1})$$

$$Z_{sw(n)} = \frac{1}{c_n} \left(a_n - \frac{1}{a_n} \right)$$

$$Z_{sw(n)} = \frac{a_n^2 - 1}{c_n a_n} = \frac{\cosh^2(N_T x) - 1}{\frac{1}{Z_i} \sinh(N_T x) \cosh(N_T x)}$$

$$Z_{sw(n)} = 2Z_i \frac{\frac{1}{2} (\cosh(2N_T x) - 1)}{\sinh(2N_T x)} \quad (\text{F.2})$$

$$Z_{sw(n)} = Z_i \frac{\cosh(2N_T x) - 1}{\sinh(2N_T x)}$$

L'étape suivante est l'ajout du condensateur d'impédance Z_C (TC avec RF- à la masse) :

$$Z_{TC-} = Z_C + Z_{sw(n)} = Z_C + \frac{1}{c_n} \left(a_n - \frac{1}{a_n} \right) \quad (\text{F.3})$$

F.1.2 TC avec RF+ à la masse

$$Z_{TC+} = Z'_1 + \frac{(Z_C + Z'_1) Z'_2}{Z_C + Z'_1 + Z'_2} = \frac{Z_C (Z'_1 + Z'_2) + 2Z'_1 Z'_2 + Z'_1{}^2}{Z_C + Z'_1 + Z'_2}$$

$$Z_{TC+} = \frac{Z_C Z'_2 a_n - Z'_2{}^2 + Z'_2{}^2 a_n{}^2}{Z_C + Z'_1 a_n} \quad (\text{F.4})$$

$$Z_{TC+} = \frac{Z_C \frac{a_n}{c_n} - \frac{1}{c_n}{}^2 + \frac{a_n{}^2}{c_n}}{Z_C + \frac{a_n}{c_n}} Z_{TC+} = \frac{Z_C a_n + \frac{1}{c_n} (a_n{}^2 - 1)}{Z_C c_n + a_n}$$

$$Z_{TC+} = \frac{Z_C a_n + \frac{1}{c_n} (a_n{}^2 - 1)}{Z_C c_n + a_n} \quad (\text{F.5})$$

$$\frac{Z_{TC-}}{Z_{TC+}} = \frac{Z_C c_n + a_n}{a_n} = 1 + Z_C \frac{c_n}{a_n} = 1 + \frac{Z_C}{Z_i} \tanh(N_T x) \quad (\text{F.6})$$

F.2 TCT

$$Z_{TCT} = Z'_1 + \frac{Z'_2 (Z'_1 + Z_C + Z_{sw(n)})}{Z'_1 + Z'_2 + Z_C + Z_{sw(n)}} \Bigg|_{n=N_T/2}$$

$$Z_{TCT} = Z'_2 \frac{Z'_2 a_n{}^2 + Z_C a_n + \frac{a_n{}^2}{c_n} - Z'_2 - \frac{1}{c_n}}{Z'_2 a_n + Z_C + \frac{a_n}{c_n} - \frac{1}{c_n a_n}} \Bigg|_{n=N_T/2} \quad (\text{F.7})$$

$$Z_{TCT} = \frac{a_n \frac{2a_n}{c_n} + Z_C - \frac{2}{c_n a_n}}{c_n \frac{2a_n}{c_n} + Z_C - \frac{1}{c_n a_n}} \Bigg|_{n=N_T/2}$$

$$Z_{TCT} = \frac{a_n}{c_n} \frac{Z_C c_n + 2(a_n - 1/a_n)}{Z_C c_n + 2a_n - 1/a_n} \Bigg|_{n=N_T/2}$$

F.3 CTC

$$Z_{CTC} = \frac{Z_C}{2} + \frac{a_n - 1}{c_n} + \frac{Z_C/2 + \frac{a_n - 1}{c_n}}{c_n \left(\frac{a_n}{c_n} + \frac{Z_C}{2} \right)} \Bigg|_{n=N_T} \quad (\text{F.8})$$

Annexe G

Calcul des résistances pour un facteur de qualité à l'état OFF donné

1e hypothèse : $R_C \ll R_{OFF(s)}$

$$Q_{OFF} = \frac{(R_{OFF}\omega)^2(C_{OFF} + C)C_{OFF} + 1}{R_{OFF}C\omega} \quad (G.1)$$

Sous cette hypothèse, on peut exprimer R_{OFF} en fonction de Q_{OFF} , ce qui permet donc de choisir R_{DS} ou R_G pour un Q_{OFF} fixé.

$$R_{OFF} = \max \left(\frac{CQ_{OFF} \pm \sqrt{(CQ_{OFF})^2 - 4(C + C_{OFF})C_{OFF}}}{2\omega(C + C_{OFF})C_{OFF}} \right) \quad (G.2)$$

2e hypothèse : R_C du même ordre de grandeur que $R_{OFF(s)}$:

$$Q_{OFF} = \frac{(R_{OFF}\omega)^2(C_{OFF} + C)C_{OFF} + 1}{[R_{OFF} + R_C(1 + (R_{OFF}C_{OFF}\omega)^2)]C\omega} \quad (G.3)$$

Pour exprimer R_{OFF} en fonction d'un Q_{OFF} fixé à partir de (G.3), on utilisera l'équation du second degré suivante :

$$R_{OFF}^2 a + R_{OFF} b + c = 0 \quad (G.4)$$

avec

$$\begin{cases} a = C_{OFF}\omega^2 (Q_{OFF}C_{OFF}\omega R_C - (C + C_{OFF})) \\ b = Q_{OFF}C\omega \\ c = Q_{OFF}C\omega R_C - 1 \end{cases} \quad (G.5)$$

En posant le déterminant Δ_{ROFF} de cette équation du second degré, on peut repérer le terme R_{OFF} nécessaire :

$$\Delta_{ROFF} = b^2 - 4ac \quad (G.6)$$

$$R_{OFF} = \min \left(\frac{-b \pm \sqrt{\Delta_{ROFF}}}{2a} \right) \quad (\text{G.7})$$

Dans les deux cas, on utilise (2.58) pour déterminer l'une ou l'autre des résistances R_G ou R_{DS} selon la démarche méthodologique choisie :

$$R_G = \frac{R_{OFF} R_{DS} N_T}{3 \left(R_{DS} - \frac{R_{OFF}}{N_T} \right)} \quad (\text{G.8})$$

$$R_{DS} = \frac{3R_G R_{OFF}}{N_T (3R_G - N_T R_{OFF})} \quad (\text{G.9})$$

Annexe H

PDI exprimé en paramètres Y

Les calculs ci-après détaillent l'établissement de l'expression du PDI avec les paramètres Y.

Formule générale de S_{21} :

$$S_{21} = \frac{-2Y_{21}\sqrt{Z_S Z_L}}{(1 + Y_{11}Z_S)(1 + Y_{22}Z_L) - Y_{12}Y_{21}Z_S Z_L} \quad (\text{H.1})$$

Formule de S_{21} pour $Z_S = Z_L = R_S = R_L = R_{ref}$:

$$S_{21} = \frac{-2Y_{21}\sqrt{R_{ref}^2}}{(1 + Y_{11}R_{ref})(1 + Y_{22}R_{ref}) - Y_{12}Y_{21}R_{ref}^2} \quad (\text{H.2})$$

$$S_{21} = \frac{-2Y_{21}R_{ref}}{(1 + Y_{11}R_{ref})(1 + Y_{22}R_{ref}) - Y_{12}^2 R_{ref}^2} = \frac{Num(S_{21})}{Den(S_{21})} \quad (\text{H.3})$$

Formule générale de S_{22} :

$$S_{22} = \frac{(1 + Y_{11}Z_S)(1 - Y_{22}Z_L^*) + Y_{12}Y_{21}Z_S Z_L^*}{(1 + Y_{11}Z_S)(1 + Y_{22}Z_L) - Y_{12}Y_{21}Z_S Z_L} \quad (\text{H.4})$$

Formule de S_{22} pour $Z_S = Z_L = R_S = R_L = R_{ref}$:

$$S_{22} = \frac{(1 + Y_{11}R_{ref})(1 - Y_{22}R_{ref}) + Y_{12}^2 R_{ref}^2}{(1 + Y_{11}R_{ref})(1 + Y_{22}R_{ref}) - Y_{12}^2 R_{ref}^2} = \frac{Num(S_{22})}{Den(S_{22})} \quad (\text{H.5})$$

En remarquant que les dénominateurs sont identiques et en utilisant (4.8), on peut écrire :

$$PDI = \frac{Num^2(S_{21})}{|Den(S_{21}) - Num(S_{22})\Gamma_L|^2} \quad (\text{H.6})$$

Le développement donne :

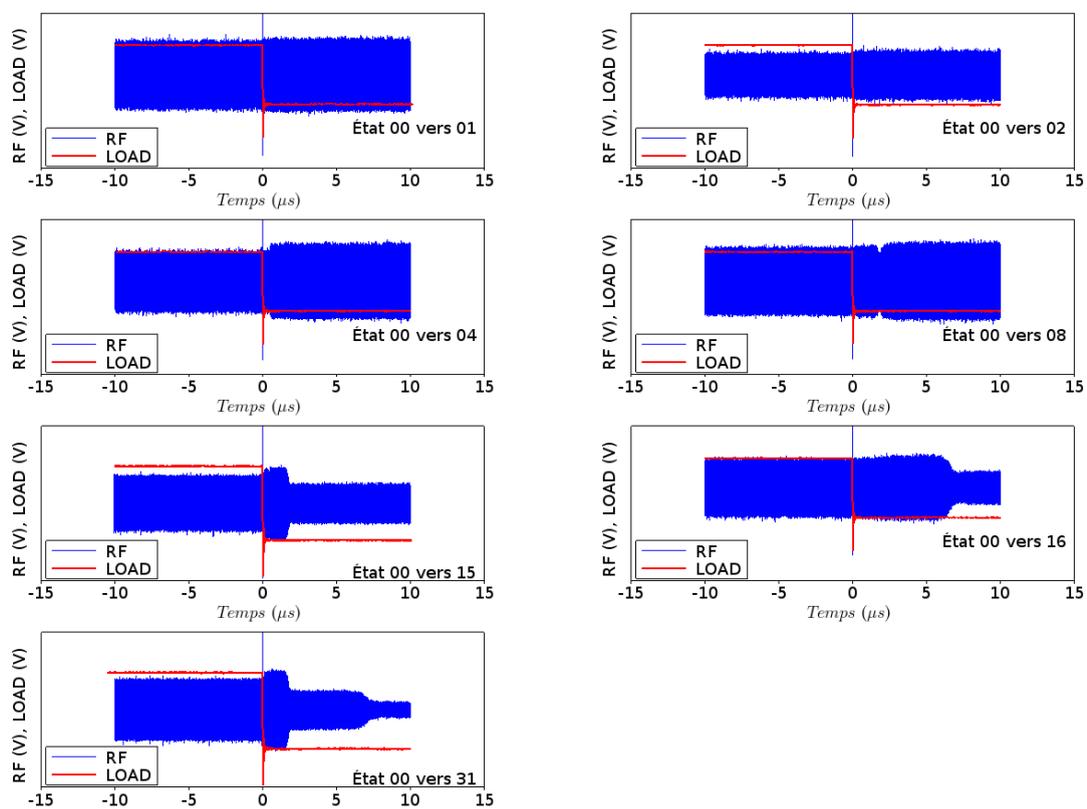
$$PDI = \frac{4R_{ref}^2|Y_{21}|^2}{|(1 + Y_{11}R_{ref})(1 - \Gamma_L + (\Gamma_L + 1)Y_{22}R_{ref}) - (\Gamma_L + 1)Y_{21}^2R_{ref}^2|^2} \quad (\text{H.7})$$

Annexe I

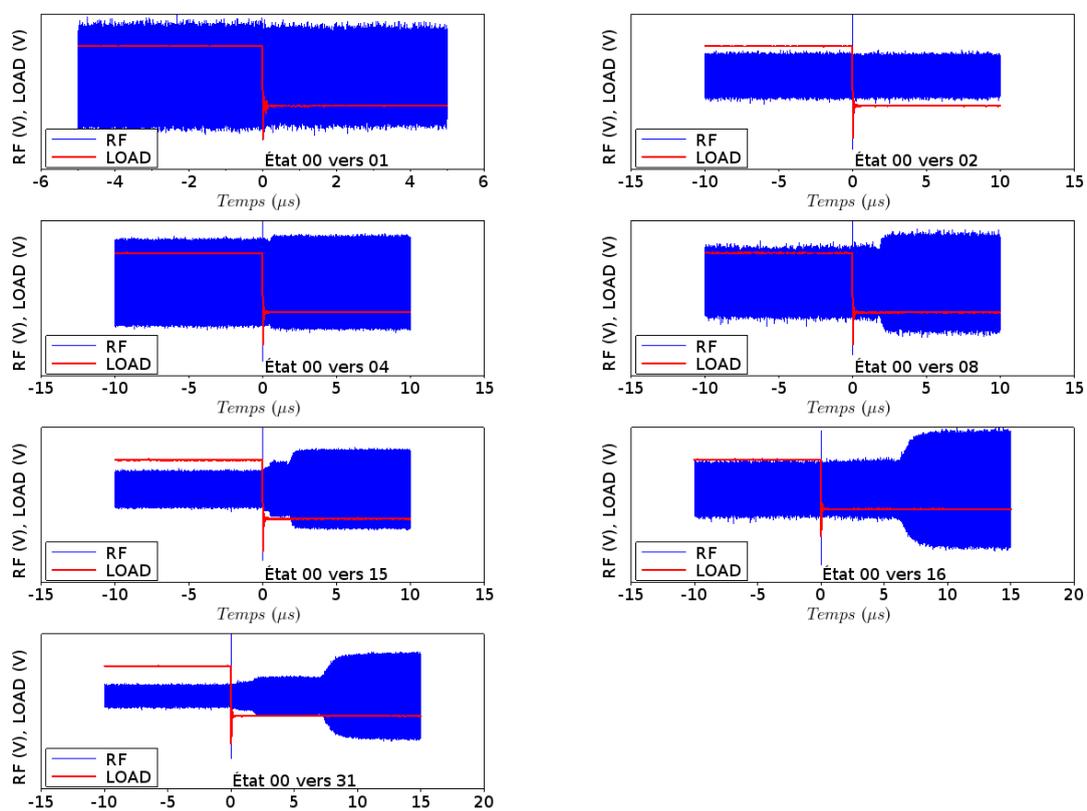
Mesure des temps de commutation de l'antenne avec le condensateur variable *Renton*

Les figure [I.1a](#) et figure [I.1b](#) montrent les chronogrammes mesurés à partir desquels est déterminé le temps de montée pour chaque branche qui passe de l'état OFF à ON tandis que les autres restent dans un état fixé.

Les figure [I.2a](#) et figure [I.2b](#) montrent les chronogrammes mesurés à partir desquels est déterminé le temps de descente pour chaque branche qui passe de l'état ON à OFF tandis que les autres restent dans un état fixé.

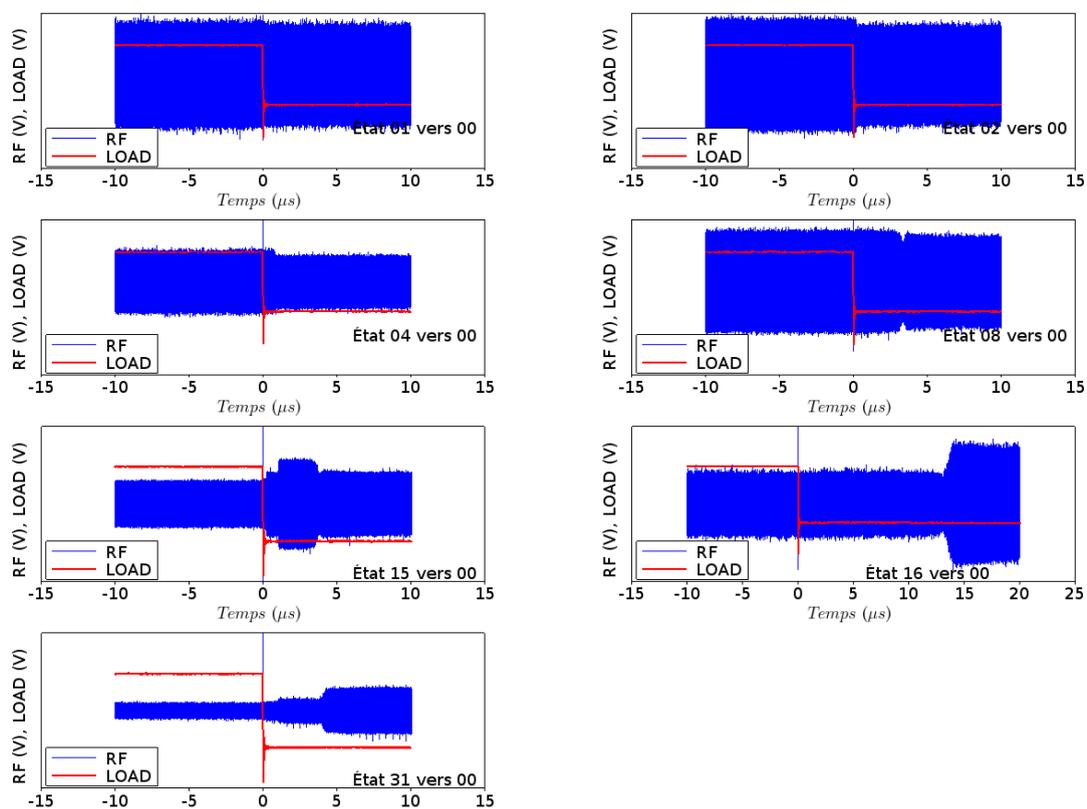


(a)

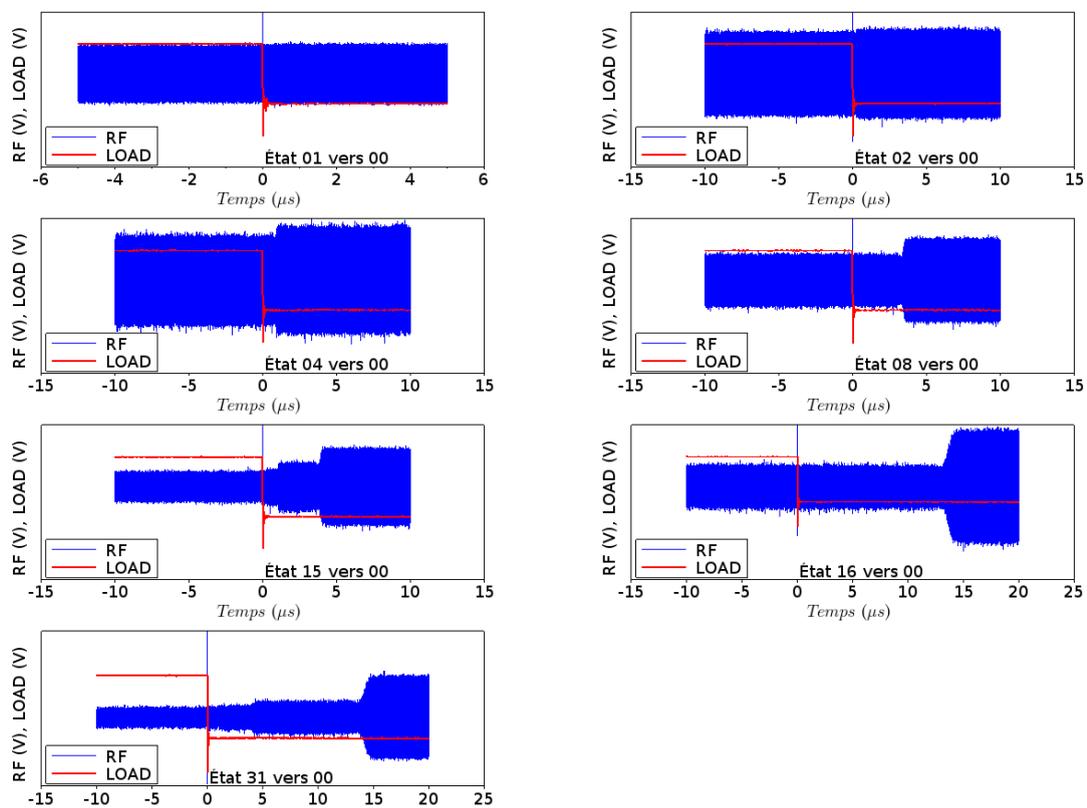


(b)

FIGURE I.1: Mesure des temps de montée (a) à 800 MHz (b) aux fréquences adaptées à la résonance.



(a)



(b)

FIGURE I.2: Mesure des temps de descente (a) à 800 MHz (b) aux fréquences adaptées à la résonance.

Annexe J

Calcul de la résistance série équivalente d'un condensateur variable

On étudie la valeur de la résistance série en tout-ON ou tout-OFF. Soient R_{Sn} et R_{Pn} respectivement la résistance série de la branche n et la transformation parallèle de cette résistance. À l'aide du facteur de qualité Q , on peut exprimer R_{Pn} avec (J.1).

$$R_{Pn} = (1 + Q^2) R_{Sn} \quad (\text{J.1})$$

Si le facteur de qualité Q est identique pour toutes les branches, la résistance parallèle totale est exprimée par (J.2) à l'aide de la propriété sur la somme des suites géométriques.

$$\frac{1}{R_{TC}} = \sum_{n=1}^{N_B} \frac{1}{R_{Pn}} = \frac{1}{R_{P1}} \frac{1 - q^{N_B}}{1 - q} \quad (q \neq 1) \quad (\text{J.2})$$

d'où

$$R_{TC} = R_{P1} \frac{1 - q}{1 - q^{N_B}} \quad (\text{J.3})$$

La résistance série équivalente (ESR) peut alors s'exprimer par :

$$R_{S(tot)} = \frac{R_{TC}}{1 + Q^2} = \frac{R_{P1}}{1 + Q^2} \frac{1 - q}{1 - q^{N_B}} = R_{S1} \frac{1 - q}{1 - q^{N_B}} \quad (\text{J.4})$$

où R_{S1} est la résistance série de la branche 1 (LSB).

Annexe K

Amplitude maximale admissible aux bornes du condensateur variable

La tension maximale admissible aux bornes du condensateur variable en fonction du nombre de transistors empilés, des capacités C et $C_{OFF(u)}$

$$V_{RF(pk-max)} = N_{eff} V_{F(u)max} \quad (\text{K.1})$$

$$= \frac{V_{RF}}{V_{F(u)}} V_{F(u)max} \quad (\text{K.2})$$

$$= \frac{V_F + V_C}{V_{F(u)}} V_{F(u)max} \quad (\text{K.3})$$

$$= \left(N_T + \frac{V_C}{V_{F(u)}} \right) V_{F(u)max} \quad (\text{K.4})$$

$$= \left(N_T + \frac{C_{OFF(u)}}{C} \right) V_{F(u)max} \quad (\text{K.5})$$

$$(\text{K.6})$$

Bibliographie

- [1] E. Desbonnets, C. Didier, and N. Pautou. Innovative RF-SOI Wafers for Wireless Applications. In *Soitec White Paper*, novembre 2013. URL www.soitec.com/media/upload/3_publications/RFSOI/soitec_rf-soi_substrates_wp.pdf.
- [2] Harri Holma, Antti Toskala, and Pablo Tapia. *Multimode Multiband Terminal Design Challenges*. Wiley & Sons, 2014. ISBN 978-1-118-50321-8.
- [3] Peregrine Semiconductor. Antenna Tuning with UltraCMOS Devices. 2013.
- [4] G. Chaabane, M. Chatras, C. Guines, V. Madrangeas, C. Decroze, L. Huitema, and P. Blondy. A 3-Bit RF-MEMS Aperture Tunable PIFA Antenna. In *2015 European Microwave Conference (EuMC)*, pages 626–629, septembre 2015. doi : 10.1109/EuMC.2015.7345841.
- [5] B. Baxter, T. Ranta, M. Facchini, Dongjin Jung, and D. Kelly. The state-of-the-art in silicon-on-sapphire components for antenna tuning. In *Microwave Symposium Digest (IMS), 2013 IEEE MTT-S International*, pages 1–4, juin 2013. doi : 10.1109/MWSYM.2013.6697707.
- [6] S. Yang, C. Zhang, H. K. Pan, A. E. Fathy, and V. K. Nair. Frequency-Reconfigurable Antennas for Multiradio Wireless Platforms. *IEEE Microwave Magazine*, 10(1) :66–83, février 2009. ISSN 1527-3342. doi : 10.1109/MMM.2008.930677.
- [7] S.M. Ali and K. Payandehjoo. Tunable antenna techniques for compact handset applications. *IET Microwaves, Antennas Propagation*, 8(6) :401–408, avril 2014. ISSN 1751-8725. doi : 10.1049/iet-map.2013.0234.
- [8] P. A. Tornatta and R. Gaddi. Aperture Tuned Antennas for 3G-4G Applications Using MEMS Digital Variable Ccapacitor. pages 1–4. IEEE, juin 2013. ISBN 978-1-4673-6176-7 978-1-4673-6177-4. doi : 10.1109/MWSYM.2013.6697602. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6697602>.

- [9] Samantha Caporal Del Barrio, Art Morris, and Gert F. Pedersen. MEMS tunable antennas : Reaching for the 600 MHz-bands. pages 589–592. IEEE, août 2014. ISBN 978-1-4673-5692-3 978-1-4673-5690-9. doi : 10.1109/APWC.2014.6905571. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6905571>.
- [10] J. R. Moritz and Y. Sun. Frequency-agile Antenna Tuning and Matching. In *2000 Eighth International Conference on HF Radio Systems and Techniques*, pages 169–174, 2000. doi : 10.1049/cp:20000169.
- [11] Youngchang Yoon, Hyoungsoo Kim, Chang-Ho Lee, and J. Stevenson Kenney. An inductive antenna mismatch recoverable rf power amplifier. *Analog Integrated Circuits and Signal Processing*, 77(3) :495–502, 2013. ISSN 1573-1979. doi : 10.1007/s10470-013-0160-5. URL <http://dx.doi.org/10.1007/s10470-013-0160-5>.
- [12] Y. Yoon, H. Kim, H. Kim, K. S. Lee, C. H. Lee, and J. S. Kenney. A 2.4-GHz CMOS Power Amplifier With an Integrated Antenna Impedance Mismatch Correction System. *IEEE Journal of Solid-State Circuits*, 49(3) :608–621, mars 2014. ISSN 0018-9200. doi : 10.1109/JSSC.2013.2297414.
- [13] Hang Song, B. Bakkaloglu, and J.T. Aberle. A CMOS adaptive antenna-impedance-tuning IC operating in the 850MHz-to-2GHz band. pages 384–385,385a. IEEE, février 2009. ISBN 978-1-4244-3458-9. doi : 10.1109/ISSCC.2009.4977469. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=4977469>.
- [14] A. Tavakol and R. B. Staszewski. An impedance sensor for MEMS adaptive antenna matching. In *Radio Frequency Integrated Circuits Symposium (RFIC), 2015 IEEE*, pages 379–382, mai 2015. doi : 10.1109/RFIC.2015.7337784.
- [15] D. Ji, J. Jeon, and J. Kim. A novel load insensitive RF power amplifier using a load mismatch detection and curing technique. In *2013 IEEE Radio Frequency Integrated Circuits Symposium (RFIC)*, pages 341–344, juin 2013. doi : 10.1109/RFIC.2013.6569599.
- [16] Shouhei Kousai, Kohei Onizuka, Junji Wadatsumi, Takashi Yamaguchi, Yasuhiko Kuriyama, and Masami Nagaoka. Polar Antenna Impedance Detection and Tuning for Efficiency Improvement in a 3G/4G CMOS Power Amplifier. *IEEE Journal of Solid-State Circuits*, 49(12) :2902–2914, décembre 2014. ISSN 0018-9200, 1558-173X. doi : 10.1109/JSSC.2014.2361322. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6936388>.
- [17] Shouhei Kousai, Kohei Onizuka, Takashi Yamaguchi, Yasuhiko Kuriyama, and Masami Nagaoka. Polar Antenna Impedance Detection and Tuning for Efficiency Improvement in a 3G/4G CMOS Power Amplifier. pages 58–59. IEEE, février 2014. ISBN 978-1-4799-0920-9

- 978-1-4799-0918-6. doi : 10.1109/ISSCC.2014.6757336. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6757336>.
- [18] F. Chan Wai Po, E. de Foucauld, D. Morche, P. Vincent, and E. Kerherve. A Novel Method for Synthesizing an Automatic Matching Network and Its Control Unit. *IEEE Transactions on Circuits and Systems I : Regular Papers*, 58(9) :2225–2236, septembre 2011. ISSN 1549-8328. doi : 10.1109/TCSI.2011.2112830.
- [19] Q. Gu, J. R. De Luis, A. S. Morris, and J. Hilbert. An Analytical Algorithm for Pi-Network Impedance Tuners. *IEEE Transactions on Circuits and Systems I : Regular Papers*, 58(12) : 2894–2905, décembre 2011. ISSN 1549-8328. doi : 10.1109/TCSI.2011.2158700.
- [20] Pietro Maestri. ST H9SOIFEM : 0.13 μm RF SOI Technology for Front-end Module Monolithic Integration. Tokyo, janvier 2016. SOI Consortium Forum.
- [21] Donggu Im and Kwyro Lee. Highly Linear Silicon-on-Insulator CMOS Digitally Programmable Capacitor Array for Tunable Antenna Matching Circuits. *IEEE Microwave and Wireless Components Letters*, 23(12) :665–667, décembre 2013. ISSN 1531-1309, 1558-1764. doi : 10.1109/LMWC.2013.2284776. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6636077>.
- [22] Bum-Kyum Kim, Taeyeop Lee, Donggu Im, Do-Kyung Im, Bonkee Kim, and Kwyro Lee. Design methodology of tunable impedance matching circuit with SOI CMOS tunable capacitor array for RF FEM. pages 7–9. IEEE, novembre 2013. ISBN 978-1-4799-1472-2. doi : 10.1109/APMC.2013.6695173. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6695173>.
- [23] Raffaele R. Severino, Sylvain Pflaum, Emeric De Foucauld, and Christophe Delaveaud. Adaptation automatique d’impédance d’antenne miniature en bande ISM à 433 MHz. In *XIXe Journées Nationales Microondes*, Bordeaux, juin 2015.
- [24] Infrastructures matérielles et logicielles pour la société numérique (INFRA) 2013, Projet SENSAS (miniature SENSor Antenna Systems). <http://www.agence-nationale-recherche.fr/?Project=ANR-13-INFR-0014>. Consulté le 03/11/2016.
- [25] S. Caporal Del Barrio, G.F. Pedersen, and M. Pelosi. On the efficiency of frequency reconfigurable high-Q antennas for 4G standards. *Electronics Letters*, 48(16) :982–983, août 2012. ISSN 0013-5194, 1350-911X. doi : 10.1049/el.2012.1315. URL <http://digital-library.theiet.org/content/journals/10.1049/el.2012.1315>.
- [26] A. Morris, S. Caporal Del Barrio, Joungsub Shin, V. Steel, and G. F. Pedersen. Tunable antennas for mobile devices : Achieving high performance in compelling form factors. In

- 2014 *IEEE MTT-S International Microwave Symposium (IMS2014)*, pages 1–4, juin 2014. doi : 10.1109/MWSYM.2014.6848618.
- [27] H.A. Wheeler. Fundamental Limitations of Small Antennas. *Proceedings of the IRE*, 35 (12) :1479–1484, décembre 1947. ISSN 0096-8390. doi : 10.1109/JRPROC.1947.226199. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=1697277>.
- [28] RF Tuning in Cellular Handsets. Technical report, International Wireless Industry Consortium, mai 2015.
- [29] Jeff Shamblin. Antenna Design Challenges Due to LTE, LTE Advanced and MIMO. Rohde & Schwarz North American LTE Forum, avril 2012.
- [30] Tero Ranta, Richard Whatley, Chih-Chieh Cheng, and Marc Facchini. Next-generation CMOS-on-insulator multi-element network for broadband antenna tuning. pages 596–599. IEEE, octobre 2013. URL <http://ieeexplore.ieee.org/articleDetails.jsp?arnumber=6687919>.
- [31] A. Petosa. An Overview of Tuning Techniques for Frequency-Agile Antennas. *IEEE Antennas and Propagation Magazine*, 54(5) :271–296, octobre 2012. ISSN 1045-9243. doi : 10.1109/MAP.2012.6348178.
- [32] F. Chan Wai Po, E. De Foucauld, C. Delavaud, P. Ciais, and E. Kerherve. An vector automatic matching system designed for wireless medical telemetry. In *2008 Joint 6th International IEEE Northeast Workshop on Circuits and Systems and TAISA Conference*, pages 89–92, juin 2008. doi : 10.1109/NEWCAS.2008.4606328.
- [33] F. C. W. Po, E. De Foucauld, P. Vincent, F. Hameau, E. Kerherve, R. Dal Molin, P. Pons, and R. Pierquin. A 2.4GHz CMOS automatic matching network design for pacemaker applications. In *2009 Joint IEEE North-East Workshop on Circuits and Systems and TAISA Conference*, pages 1–4, juin 2009. doi : 10.1109/NEWCAS.2009.5290414.
- [34] W. P. F. Chan, E. De Foucauld, P. Vincent, F. Hameau, D. Morche, C. Delaveaud, R. Dal Molin, P. Pons, R. Pierquin, and E. Kerherve. A fast and accurate automatic matching network designed for ultra low power medical applications. In *2009 IEEE International Symposium on Circuits and Systems*, pages 673–676, mai 2009. doi : 10.1109/ISCAS.2009.5117838.
- [35] Q. Gu and A. S. Morris. Direct Calculation Method for Matching Network Dynamic Control. In *Microwave Symposium Digest (MTT), 2012 IEEE MTT-S International*, pages 1–3, juin 2012. doi : 10.1109/MWSYM.2012.6259427.
- [36] Q. Gu and A. S. Morris. A New Method for Matching Network Adaptive Control. *IEEE Transactions on Microwave Theory and Techniques*, 61(1) :587–595, janvier 2013. ISSN 0018-9480. doi : 10.1109/TMTT.2012.2230022.

- [37] J. Costa, M. Carroll, D. Kerr, C. Iversen, P. Mason, and E. Spears. RFCMOS SOI technology for 4G reconfigurable RF solutions. In *2013 IEEE MTT-S International Microwave Symposium Digest (MTT)*, pages 1–4, juin 2013. doi : 10.1109/MWSYM.2013.6697754.
- [38] M. P. J. Tiggelman, K. Reimann, F. Van Rijs, J. Schmitz, and R. J. E. Huetting. On the Trade-Off Between Quality Factor and Tuning Ratio in Tunable High-Frequency Capacitors. *IEEE Transactions on Electron Devices*, 56(9) :2128–2136, septembre 2009. ISSN 0018-9383. doi : 10.1109/TED.2009.2026391.
- [39] Y. Morandini et al. Digitally Tuning Capacitor, from RF to Millimeter Wave Applications in advanced CMOS Technologies. Bordeaux, septembre 2012. Workshop Novel materials, devices and technologies for high performance on-chip RF applications, ESSDERC 2012.
- [40] G. M. Rebeiz and J. B. Muldavin. RF MEMS Switches and Switch Circuits. *IEEE Microwave Magazine*, 2(4) :59–71, décembre 2001. ISSN 1527-3342. doi : 10.1109/6668.969936.
- [41] C. Roda Neve, D. Lederer, G. Pailloncy, D. C. Kerr, J. M. Gering, T. G. McKay, M. S. Carroll, and J. P. Raskin. Impact of Si substrate resistivity on the non-linear behaviour of RF CPW transmission lines. In *2008 European Microwave Integrated Circuit Conference*, pages 36–39, octobre 2008. doi : 10.1109/EMICC.2008.4772222.
- [42] J. Costa, M. Carroll, D. Kerr, C. Iversen, P. Mason, A. Tombak, R. Bauder, N. Khlal, and E. Spears. Advances in SOI switched capacitors for 4G tunable antennas. In *2014 IEEE MTT-S International Microwave Symposium (IMS2014)*, pages 1–4, juin 2014. doi : 10.1109/MWSYM.2014.6848605.
- [43] D. Kelly, C. Brindle, C. Kemerling, and M. Stuber. The state-of-the-art of silicon-on-sapphire CMOS RF switches. page 4 pp. IEEE, 2005. ISBN 978-0-7803-9250-2. doi : 10.1109/CSICS.2005.1531812. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=1531812>.
- [44] T.T. Ranta. Method and Apparatus for use in Digitally Tuning a Capacitor in an Integrated Circuit Device, mai 2014.
- [45] D. Im, B. K. Kim, D. K. Im, and K. Lee. A Stacked-FET Linear SOI CMOS Cellular Antenna Switch With an Extremely Low-Power Biasing Strategy. *IEEE Transactions on Microwave Theory and Techniques*, 63(6) :1964–1977, juin 2015. ISSN 0018-9480. doi : 10.1109/TMTT.2015.2427801.
- [46] Richard Whatley, Tero Ranta, and Dylan Kelly. RF Front-End Tunability for LTE Handset Applications. pages 1–4. IEEE, octobre 2010. ISBN 978-1-4244-7437-0. doi : 10.1109/CSICS.2010.5619696. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=5619696>.

- [47] D. Nicolas, A. Giry, E. Ben Abdallah, S. Bories, T. Parra, C. Delaveaud, and P. Vincent. Study of SOI CMOS Tunable Capacitor Architectures and Application to Antenna Aperture Tuning. San Francisco, mai 2016. 2016 IEEE International Microwave Symposium (IMS).
- [48] M. Denis-Papin and A. Kaufmann. *Cours de calcul matriciel appliqué*. Progrès des sciences et techniques. 5e édition revue et augmentée. Éditions Albin Michel, 1969.
- [49] A. Kumar. *Microwave Techniques : Transmission Lines*. New Age International, 2008. ISBN 978-81-224-1076-1. URL <https://books.google.fr/books?id=RcF5aVS1x9cC>.
- [50] R. Johnson. Cascaded Active Twoports. *IRE Transactions on Circuit Theory*, 9(1) :33–37, 1962. ISSN 0096-2007. doi : 10.1109/TCT.1962.1086883. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=1086883>.
- [51] S. Eldring and R. Johnson. Impedance Transformations of Cascaded Active or Passive Identical Twoports. *IRE Transactions on Circuit Theory*, 9(2) :116–124, juin 1962. ISSN 0096-2007. doi : 10.1109/TCT.1962.1086890.
- [52] D. Nicolas, A. Giry, E. Ben Abdallah, S. Bories, G. Tant, T. Parra, C. Delaveaud, P. Vincent, and F.C.W. Po. SOI CMOS Tunable Capacitors for RF Antenna Aperture Tuning. In *2014 21st IEEE International Conference on Electronics, Circuits and Systems (ICECS)*, pages 383–386, décembre 2014. doi : 10.1109/ICECS.2014.7050002.
- [53] Gauthier Tant. *Étude et intégration en SOI d’amplificateurs de puissance reconfigurables pour applications multi-modes multi-bandes*. PhD thesis, Communauté Université Grenoble Alpes, novembre 2015.
- [54] Bob Ulicki and Herb Reiter. De-myth-tifying the SOI floating body effect. *SOI Industry Consortium*, septembre 2009.
- [55] Tero Ranta and Rodd Novak. *Antenna tuning technology takes portable handsets to the next level*, pages 40–43. PSDE Green Power, Cham, juin 2010.
- [56] Maxim. Miniature Electronically Trimmable Capacitor. In *MAX1474 datasheet*, 2001.
- [57] WiSpry. WS1050 : Three RF Capacitors in One Chip. In *WiSpry Commercial Brochure*, novembre 2013.
- [58] WiSpry. WS1050 Tunable RF Capacitor. In *WS1050 Datasheet*, 2013. URL http://wispry.com/docs/WiSpry_product_bulleti_WS1050_111413_3pg_FINALV2.pdf.
- [59] Taeyeop Lee, Bum-kyum Kim, Donggu Im, Jaesub Oh, and Kwyro Lee. High-power tunable matching circuit using SOI-CMOS digitally programmable capacitor array for 4G mobile handsets. pages 1–4. IEEE, novembre 2012. ISBN 978-1-4673-0948-6 978-1-4673-0947-9

- 978-1-4673-0946-2. doi : 10.1109/ICWITS.2012.6417831. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6417831>.
- [60] R. Brault and R. Piat. *Les Antennes : 7e édition revue, augmenté et mise à jour*. ETSF (Éditions techniques et scientifiques françaises), 1973. ISBN 9782100239931.
- [61] S. Caporal Del Barrio, A. Morris, and G. F. Pedersen. Thermal loss becomes an issue for narrow-band tunable antennas in fourth generation handsets. *IET Microwaves, Antennas Propagation*, 9(10) :1015–1020, 2015. ISSN 1751-8725. doi : 10.1049/iet-map.2014.0855.
- [62] Constantine Balanis. *Antenna theory, analysis and design*. 3rd edition. Wiley & Sons, 2005.
- [63] Essia Ben Abdallah. *Conception conjointe d'antenne active pour futurs modules de transmission RF miniatures et faibles pertes*. PhD thesis, Communauté Université Grenoble Alpes, décembre 2016.
- [64] L. H. Trinh, F. Ferrero, R. Staraj, and J. M. Ribero. Influence of component esr on a 4g frequency reconfigurable antenna. In *2015 IEEE International Symposium on Antennas and Propagation USNC/URSI National Radio Science Meeting*, pages 1136–1137, juillet 2015. doi : 10.1109/APS.2015.7304956.
- [65] D. Nicolas, E. Ben Abdallah, A. Giry, T. Parra, and S. Bories. Antenne RF accordable en fréquence par l'intermédiaire de condensateurs variables en technologie CMOS SOI. Toulouse, mai 2016. Journées Nationales du Réseau Doctoral en Micro-nanoélectronique (2016).
- [66] J. R. De Luis, A. Morris, Q. Gu, and F. de Flaviis. Tunable duplexing antenna system for wireless transceivers. *IEEE Transactions on Antennas and Propagation*, 60(11) :5484–5487, novembre 2012. ISSN 0018-926X. doi : 10.1109/TAP.2012.2207869.
- [67] Essia Ben Abdallah, Serge Bories, Dominique Nicolas, Alexandre Giry, and Christophe Delaveaud. *Large-Signal Analysis and Characterization of a RF SOI-Based Tunable Notch Antenna for LTE in TV White Space Frequency Spectrum*, pages 536–544. Springer International Publishing, Cham, 2016. ISBN 978-3-319-40352-6. doi : 10.1007/978-3-319-40352-6_44. URL http://dx.doi.org/10.1007/978-3-319-40352-6_44.
- [68] Yannick Bouguen, Éric Hardouin, and François-Xavier Wolff. *LTE et les réseaux 4G*. Eyrolles, 2012. ISBN 9782212129908.
- [69] K. Dimou, M. Wang, Y. Yang, M. Kazmi, A. Larmo, J. Pettersson, W. Muller, and Y. Timmer. Handover within 3GPP LTE : Design Principles and Performance. In *Vehicular Technology Conference Fall (VTC 2009-Fall), 2009 IEEE 70th*, septembre 2009. doi : 10.1109/VETEFCF.2009.5378909.

- [70] Richard Whatley, Tero Ranta, and Dylan Kelly. CMOS based Tunable Matching Networks for cellular handset applications. pages 1–4. IEEE, juin 2011. ISBN 978-1-61284-754-2. doi : 10.1109/MWSYM.2011.5972913. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=5972913>.
- [71] G. Gonzalez. *Microwave Transistor Amplifiers : Analysis and Design*. Prentice Hall, 1997. ISBN 9780132543354.
- [72] S.P. Thompson and T.S. Phillips. *Dynamo-Electric Machinery ; A Manual for Students of Electrotechnics*. 1892.
- [73] P. Zweiacker and J. Neiryneck. *Fluide vital : contes de l'ère électrique*. Focus science. Presses polytechniques et universitaires romandes, 2005. ISBN 9782880746599.
- [74] Darrin Walraven (K5DVW). Understanding SWR by Example. novembre 2006.
- [75] Arthur S. Morris, Qizheng Gu, Mete Ozkar, and Saravana P. Natarajan. High performance tuners for handsets. pages 1–4. IEEE, juin 2011. ISBN 978-1-61284-754-2. doi : 10.1109/MWSYM.2011.5972964. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=5972964>.
- [76] Qizheng. Gu. *RF Tunable Devices and Subsystems : Methods of Modeling, Analysis, and Applications*. EBL-Schweitzer. Springer International Publishing, 2014. ISBN 9783319099248.
- [77] Impedance Matching : A Primer. Electus Distribution, 2001.
- [78] C. Hoarau, N. Corrao, J. D. Arnould, P. Ferrari, and P. Xavier. Complete Design and Measurement Methodology for a Tunable RF Impedance-Matching Network. *IEEE Transactions on Microwave Theory and Techniques*, 56(11) :2620–2627, novembre 2008. ISSN 0018-9480. doi : 10.1109/TMTT.2008.2006105.
- [79] Y. Bae, U. Kim, and J. Kim. A Programmable Impedance Tuner With Finite SWRs for Load-Pull Measurement of Handset Power Amplifiers. *IEEE Microwave and Wireless Components Letters*, 25(4) :268–270, avril 2015. ISSN 1531-1309. doi : 10.1109/LMWC.2015.2407154.
- [80] F. Domingue, S. Fouladi, A. B. Kouki, and R. R. Mansour. Design Methodology and Optimization of Distributed MEMS Matching Networks for Low-Microwave-Frequency Applications. *IEEE Transactions on Microwave Theory and Techniques*, 57(12) :3030–3041, décembre 2009. ISSN 0018-9480. doi : 10.1109/TMTT.2009.2034218.
- [81] C. Sanchez-Perez, J. de Mingo, P. García-Dúcar, P. L. Carro, and A. Valdovinos. Figures of merit and performance measurements for RF and microwave tunable matching networks. In *2011 6th European Microwave Integrated Circuit Conference*, pages 402–405, octobre 2011.

- [82] C. Sánchez-Pérez, J. de Mingo, P. L. Carro, and P. García-Dúcar. Design and Applications of a 300-800 MHz Tunable Matching Network. *IEEE Journal on Emerging and Selected Topics in Circuits and Systems*, 3(4) :531–540, décembre 2013. ISSN 2156-3357. doi : 10.1109/JETCAS.2013.2280806.
- [83] Francis Chan Wai Po. *Conception d'une tête radiofréquence auto-adaptative au milieu de propagation pour les applications médicales*. PhD thesis, Université Bordeaux 1, juillet 2010.
- [84] Yichuang Sun. High-speed automatic antenna tuning units. volume 1995, page 218. IEEE, 1995. ISBN 978-0-85296-637-2. doi : 10.1049/cp:19950295. URL http://digital-library.theiet.org/content/conferences/10.1049/cp_19950295.
- [85] Randy Rhea. The Yin-Yang of Matching : Part 1 - Basic Matching Concepts. *High Frequency Electronics*, mars 2006.
- [86] Randy Rhea. The Yin-Yang of Matching : Part 2 - Practical Matching Techniques. *High Frequency Electronics*, avril 2006.
- [87] Gary Breed. Improving the bandwidth of simple matching networks by gary breed. *High Frequency Electronics*, mars 2008.
- [88] D. Nicolas, A. Serhan, A. Giry, T. Parra, and Mercier E. A Fully-Integrated SOI CMOS Complex-Impedance Detector for Matching Network Tuning in LTE Power Amplifier. In *2017 IEEE Radio Frequency Integrated Circuits Conference (RFIC)*, juin 2017.
- [89] R. G. Meyer. Low-power monolithic RF peak detector analysis. *IEEE Journal of Solid-State Circuits*, 30(1) :65–67, janvier 1995. ISSN 0018-9200. doi : 10.1109/4.350192.
- [90] Behzad Razavi. *RF Microelectronics*. Second Edition. Prentice Hall, 2012. ISBN 9780137134731.
- [91] François de Dieuleveult and Olivier Romain. *Électronique appliquée aux hautes fréquences - 2e éd. : Principes et applications*. Principes électroniques. Dunod, 2008. ISBN 9782100537488.
- [92] Behzad Razavi. *Design of Analog CMOS Integrated Circuits*. McGraw-Hill International Edition, 2001. ISBN 9780071188395.
- [93] Paul-François Combes. *Micro-ondes : Lignes, guides et cavités*. Number vol. 1 in Micro-ondes. Dunod, 2007. ISBN 9782100507443.
- [94] S. L. Lu. Improved design of CMOS multiple-input Muller-C-elements. *Electronics Letters*, 29(19) :1680–1682, septembre 1993. ISSN 0013-5194. doi : 10.1049/el:19931118.