



HAL
open science

Développement de transistors à effet de champ à base de nanofils de silicium pour la détection en phase liquide

Ahmet Lale

► To cite this version:

Ahmet Lale. Développement de transistors à effet de champ à base de nanofils de silicium pour la détection en phase liquide. Micro et nanotechnologies/Microélectronique. Université Paul Sabatier - Toulouse III, 2017. Français. NNT : 2017TOU30175 . tel-01713026v3

HAL Id: tel-01713026

<https://laas.hal.science/tel-01713026v3>

Submitted on 30 Jan 2025

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



THÈSE

En vue de l'obtention du

DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par : *l'Université Toulouse 3 Paul Sabatier (UT3 Paul Sabatier)*

Présentée et soutenue le *17/10/2017* par :

Ahmet LALE

Développement de transistors à effet de champ à base de nanofils de silicium pour la détection en phase liquide

JURY

JÉRÉMIE GRISOLIA
ANNE-CLAIRE SALAUN
THIERRY BARON
BRIGITTE CAUSSAT
WILLIAM SANT
JÉRÔME LAUNAY
PIERRE TEMPLE-BOYER

Professeur des Universités
Maître de Conférences
Directeur de Recherche
Professeur des Universités
Docteur ès Sciences
Maître de Conférences
Directeur de Recherche

Président du Jury
Rapporteur
Rapporteur
Examineur
Examineur
Directeur de thèse
Directeur de thèse

École doctorale et spécialité :

GEET : Micro et Nanosystèmes

Unité de Recherche :

Laboratoire d'Analyse et d'Architecture des Systèmes (LAAS-CNRS, UPR-8001)

Directeur(s) de Thèse :

Pierre TEMPLE-BOYER et Jérôme LAUNAY

Rapporteurs :

Anne-Claire SALAUN et Thierry BARON

Table des matières

I.	INTRODUCTION GENERALE	7
I.1	TRANSDUCTEUR, CAPTEUR, ANALYSE.....	9
I.2	BESOINS D'ANALYSES EN PHASE LIQUIDE	10
I.3	CONTEXTE	10
II.	ETAT DE L'ART	13
II.1	INTRODUCTION.....	15
II.1.1	<i>Principaux types de transductions pour les études en phase liquide</i>	<i>15</i>
II.1.1.1	Transduction thermique.....	15
II.1.1.2	Transduction mécanique.....	15
II.1.1.2.1	Microbalances piézoélectriques.....	15
II.1.1.2.2	Capteurs à ondes de surface	16
II.1.1.2.3	Les microleviers.....	17
II.1.1.3	Transduction optique	17
II.1.1.4	Transduction électrochimique.....	18
II.2	FAMILLES DE TRANSDUCTION ELECTROCHIMIQUE.....	19
II.2.1	<i>L'ampérométrie</i>	<i>19</i>
II.2.2	<i>L'impédancemétrie.....</i>	<i>19</i>
II.2.3	<i>La potentiométrie</i>	<i>19</i>
II.2.3.1	L'ISE	19
II.2.3.2	L'ISFET.....	20
II.2.3.3	La mesure du pH avec un ISFET	23
II.2.4	<i>Microélectronique et microtechnologies pour l'intégration de capteurs électrochimiques en phase liquide.....</i>	<i>23</i>
II.3	DEVELOPPEMENT DE NANOTRANSISTORS A EFFET DE CHAMP	25
II.3.1	<i>Miniaturisation extrême, du micro au nano.....</i>	<i>25</i>
II.3.2	<i>Méthodes de fabrication des nanofils</i>	<i>26</i>
II.3.2.1	Approche montante	26
II.3.2.2	Approche descendante.....	29
II.3.2.2.1	Diminution des dimensions des nanofils.....	31
II.3.2.2.2	Méthodes de fabrication originales dans la littérature	31
II.3.3	<i>Intégration système.....</i>	<i>35</i>
II.3.4	<i>Principales caractéristiques des transistors à base de nanofils de silicium</i>	<i>36</i>
II.3.4.1	Nanofil avec ou sans jonctions ?.....	36
II.3.4.2	Isolant de grille et couche de passivation.....	36
II.3.4.3	Influence de la forme du nanofil, forme de la grille et de la diminution des dimensions	38
II.3.4.3.1	Effet de la forme du nanofil	38
II.3.4.3.2	Effet du « diamètre » du nanofil	40
II.3.4.3.3	Avantage des nanofils en terme de sensibilité ?	41

Table des matières

II.3.4.3.4	Commande de grille	42
II.3.5	Microfluidique	42
II.3.6	Fonctionnalisation	43
II.4	POSITIONNEMENT DE CETTE THESE	46
III.	ETUDE DE L'ALUMINE Al_2O_3 DEPOSEE PAR ALD	49
III.1	INTRODUCTION.....	51
III.2	CHOIX DES PLAQUETTES SUPPORT POUR REALISER LES DEPOTS.....	53
III.3	PRE-ETUDE, CALIBRATION DU DEPOT.....	53
III.4	ETUDE DE L'ALD- Al_2O_3 PAR ELLIPSOMETRIE	54
III.4.1	Etude de la cinétique du dépôt d'ALD- Al_2O_3	54
III.4.2	Etude de l'influence de traitements thermiques sur l'ALD- Al_2O_3	55
III.4.3	Etude d'une structure bicouche Al_2O_3 sur SiO_2	57
III.5	ETUDE EN GIXRD DE LA CRISTALLISATION DE L'ALUMINE EN FONCTION DE LA TEMPERATURE DE RECUIF	58
III.6	ETUDE DE L'INTERFACE SILICIUM/ALUMINE A L'AIDE DE LA MICROSCOPIE ELECTRONIQUE EN TRANSMISSION (MET)....	60
III.6.1	Procédé de fabrication des lames MET avec le FIB.....	61
III.6.2	Etude des dépôts d'alumine par ALD sans traitement thermique	62
III.6.2.1	Etude au MET de dépôts de 30 et 60 cycles ALD, sans traitement thermique	62
III.6.2.2	Etude au MET de dépôts de 300 et 600 cycles ALD, sans traitement thermique	64
III.6.3	Interprétation des résultats.....	66
III.6.4	Influence des traitements thermiques sur les dépôts d'alumine par ALD	69
III.6.4.1	Etude au MET de deux dépôts d'alumine de 600 cycles ALD recuits, l'un à 650 °C et l'autre à 750 °C	70
III.6.4.2	Etude au MET de l'influence de la cristallisation d'un dépôt de 600 cycles d'alumine par ALD recuit à 900 °C	71
III.6.5	Etude au MET d'une structure bicouche : 10 nm de SiO_2 sous 400 cycles d'alumine par ALD.....	72
III.6.6	Conclusion des caractérisations par MET	73
III.7	ETUDE DE LA RUGOSITE DE SURFACE DE L'ALUMINE PAR MICROSCOPIE A FORCE ATOMIQUE (AFM)	74
III.8	ETUDE DES CONTRAINTES DANS L'ALUMINE	77
III.9	ETUDE DES PROPRIETES DE GRAVURE DE L'ALUMINE	79
III.9.1	Gravure humide.....	79
III.9.2	Gravure sèche.....	79
III.10	ETUDE DES CARACTERISTIQUES DIELECTRIQUES DE L'ALUMINE DEPOSEE PAR ALD.....	81
III.10.1	Caractérisations capacité-tension $C(V)$	81
III.10.1.1	Principe de la $C(V)$	81
III.10.1.1.1	Différents types de charges dans l'isolant.....	82
III.10.1.1.2	Méthode pour déterminer le type de charges dans l'isolant à l'aide de courbes $C(V)$	82
III.10.1.1.2.1	Les charges fixes.....	82
III.10.1.1.2.2	Les charges mobiles dans l'isolant	82
III.10.1.1.2.3	Les charges à l'interface	83
III.10.1.1.3	Calcul de la constante diélectrique avec les mesures $C(V)$	83

Table des matières

III.10.1.2	Mesures C(V) avec sonde mercure sur des dépôts d'alumine.....	83
III.10.1.2.1	Etude C(V) de l'alumine.....	85
III.10.1.2.2	Influence des traitements thermiques.....	85
III.10.1.3	Procédé de fabrication des capacités MIS.....	88
III.10.1.4	Caractérisations C(V) de capacités MIS (Métal Isolant Semi-conducteur).....	91
III.10.1.4.1.1	Structure MIS avec Al ₂ O ₃ sans traitement thermique.....	91
III.10.1.4.1.2	Structure MIS avec Al ₂ O ₃ recuit à 900 °C.....	92
III.10.1.4.1.3	Structure MIS avec 10 nm de SiO ₂ + Al ₂ O ₃ recuite à 900 °C.....	93
III.10.2	Caractérisations courant-tension I(V).....	95
III.10.2.1	Champ de claquage de l'alumine.....	95
III.10.2.2	Mécanisme de conduction dans l'alumine.....	97
III.11	REALISATION DE TRANSISTORS A EFFET DE CHAMP SENSIBLES AUX IONS, DE TYPE PLANAIRE.....	98
III.11.1	Procédé ISFET planaire.....	99
III.11.2	Comparaison des ISFET Si ₃ N ₄ et Al ₂ O ₃	100
III.11.2.1	ISFET à base de Si ₃ N ₄	100
III.11.2.2	ISFET à base d'Al ₂ O ₃ sans traitement thermique.....	100
III.11.3	Etude de l'influence d'un traitement thermique sur les caractéristiques des ISFET Al ₂ O ₃	102
III.11.3.1	ISFET Al ₂ O ₃ recuit à une température inférieure au point de cristallisation.....	102
III.11.3.2	ISFET Al ₂ O ₃ recuit à une température supérieure au point de cristallisation.....	103
III.12	CONCLUSION DE L'ETUDE DE L'ALD-AL ₂ O ₃	105
IV.	REALISATION DE TRANSISTORS A BASE DE NANOFILS DE SILICIUM SENSIBLES AUX IONS.....	107
IV.1	INTRODUCTION.....	109
IV.2	SIMULATION DE LA PHOTOLITHOGRAPHIE AVEC GENISYS.....	109
IV.2.1	Etude de l'effet de la dose d'UV.....	110
IV.2.2	Effet de la hauteur de focalisation des UV.....	111
IV.2.3	Influence de l'ouverture numérique et du facteur de cohérence partiel.....	111
IV.3	SIMULATIONS AVEC ATHENA.....	112
IV.3.1	Oxyde de préimplantation des zones source et drain.....	112
IV.3.2	Implantation ionique des zones source et drain.....	113
IV.3.3	Redistribution.....	114
IV.3.4	Oxydation de grille.....	115
IV.3.5	Conclusion des simulations sous Athena.....	116
IV.4	MISE AU POINT DE LA GRAVURE DES NANOFILS DE SILICIUM.....	117
IV.4.1	Optimisation du masque de résine pour réaliser les nanofils.....	117
IV.4.2	Transfert dans le silicium.....	122
IV.4.3	Gravure sur substrat SOI.....	123
IV.4.4	Mise au point d'une méthode de GIR alternative.....	124
IV.4.5	Diminution de la section des nanofils.....	126
IV.5	DESCRIPTION DU PROCEDE DE REALISATION DES COMPOSANTS.....	127

Table des matières

IV.5.1	Oxyde de préimplantation des zones source et drain.....	128
IV.5.2	Dopage des zones source et drain, niveau de masque n° 1.....	128
IV.5.3	Gravure des nanofils de silicium, niveau de masque n° 2.....	129
IV.5.4	Affinage des nanofils.....	130
IV.5.5	Ouverture de grille et suspension des nanofils, niveau de masque n° 3.....	130
IV.5.6	Réalisation de l'isolant de grille.....	131
IV.5.7	Ouverture des zones source et drain pour la prise de contact, niveau de masque n° 4.....	132
IV.5.8	Réalisation des métallisations, niveau de masque n° 5.....	132
IV.5.9	Réalisation des structures microfluidiques, niveau de masque n° 6.....	135
IV.6	DECOUPE DES PUCES ET MONTAGE SUR PCB.....	140
IV.6.1	Montage par sérigraphie.....	141
IV.6.2	Montage en utilisant des billes d'or.....	141
IV.6.3	Réalisation de l'étanchéité PCB/puce.....	143
V.	CARACTERISATION DES DISPOSITIFS.....	145
V.1	INTRODUCTION.....	147
V.2	CARACTERISATION DES NANOMOSFET.....	148
V.2.1	Caractérisation $I_D(V_{DS})$	149
V.2.2	Tension de seuil (V_T) des nanoMOSFET.....	149
V.2.3	Evaluation des courants de fuite I_G et I_{OFF}	150
V.2.4	Etude de la pente sous le seuil.....	153
V.2.5	Pente au-delà du seuil, ou transconductance.....	155
V.2.6	Résumé des caractéristiques électriques des nanoMOSFET.....	159
V.3	CARACTERISATION DES NANOISFET.....	161
V.3.1	Influence du système de montage sur les propriétés des transistors.....	162
V.3.2	Tension de seuil (V_T) des nanoISFET.....	163
V.3.3	Evaluation des courants de fuites I_G et I_{OFF}	164
V.3.4	Etude de la pente sous le seuil.....	165
V.3.5	Pente au-delà du seuil, ou transconductance.....	167
V.3.6	Evaluation de la sensibilité au pH.....	169
V.3.7	Evaluation de l'hystérésis.....	172
V.3.8	Evaluation de la sensibilité aux ions interférents.....	173
V.3.9	Comparaison avec l'état de l'art.....	173
V.4	CONCLUSION DE LA CARACTERISATION DES DISPOSITIFS.....	175
VI.	CONCLUSION GENERALE.....	179
VII.	PERSPECTIVES.....	185
VII.1	INTRODUCTION.....	187

Table des matières

VII.2	APPLICATIONS POTENTIELLES	187
VII.3	VERS LE LABORATOIRE SUR PUCE	188
VII.3.1	<i>Électrode de référence intégrée sur puce</i>	188
VII.3.2	<i>Perfectionnement de la partie microfluidique</i>	188
VII.3.3	<i>Intégration système</i>	188
VII.4	DEVELOPPEMENTS TECHNOLOGIQUES POUR LA REALISATION DE NANOCAPTEURS	189
VII.4.1	<i>Développement d'une nouvelle méthode de réalisation de transistors à base de nanofils de silicium</i>	189
VII.4.2	<i>Réalisation de nanoleviers sur substrats standard</i>	193
VII.4.3	<i>Réalisation de transistors à base de nanofils sur substrat standard</i>	194
	REFERENCES BIBLIOGRAPHIQUES	197
	ANNEXES	209
	LISTE DES FIGURES	211
	LISTE DES TABLEAUX	221

I. Introduction générale

I.1 Transducteur, capteur, analyse

Les « systèmes complexes » comme les êtres vivants sont dotés de capteurs innés pour analyser leur environnement et ainsi survivre. Sans eux, les formes de vie complexes telles que nous les connaissons ne pourraient exister. Les capteurs d'ondes électromagnétiques permettent de voir, les capteurs mécaniques permettent d'entendre, les capteurs chimiques permettent de goûter et de sentir, et ce ne sont là que quelques exemples. Pour améliorer leur perception du monde qui les entoure, et ne plus être restreint par les limites de leurs organes sensoriels, les êtres humains ont depuis longtemps développé des capteurs artificiels. Ils ont placé des girouettes pour « capter » la direction du vent à travers une transduction mécanique. Ils sont descendus dans les mines avec des canaris et des pinsons pour capter des gaz toxiques, et ont ainsi réalisé des capteurs de gaz à transduction biochimique (figure 1). L'importance des capteurs est depuis longtemps évidente et un peu plus visible chaque jour avec l'utilisation des « téléphones intelligents » qui embarquent une multitude de capteurs utilisant une multitude de types de transductions.



*Figure 1 : mineur tenant un oiseau
« capteur » de monoxyde de carbone.
www.cannockchasedc.gov.uk*

Pour réaliser une analyse, il faut au moins un capteur et pour réaliser un capteur il faut au moins un transducteur. Un transducteur est un dispositif permettant de transformer une grandeur physique en une autre grandeur physique exploitable, comme une pastille piézoélectrique qui transforme des vibrations mécaniques en signal électrique. Dans notre cas, un capteur chimique est un dispositif qui transforme une information chimique, en un signal électrique interprétable. Les capteurs chimiques sont constitués d'un système de reconnaissance moléculaire et d'un transducteur physico-chimique. Lorsque le système de reconnaissance est de type biochimique, alors on parle de biocapteur [1]. Les performances d'un capteur sont évaluées sur leur sensibilité, leur sélectivité, leur stabilité, leur réversibilité, leur temps de réponse et leur reproductibilité [2].

I.2 Besoins d'analyses en phase liquide

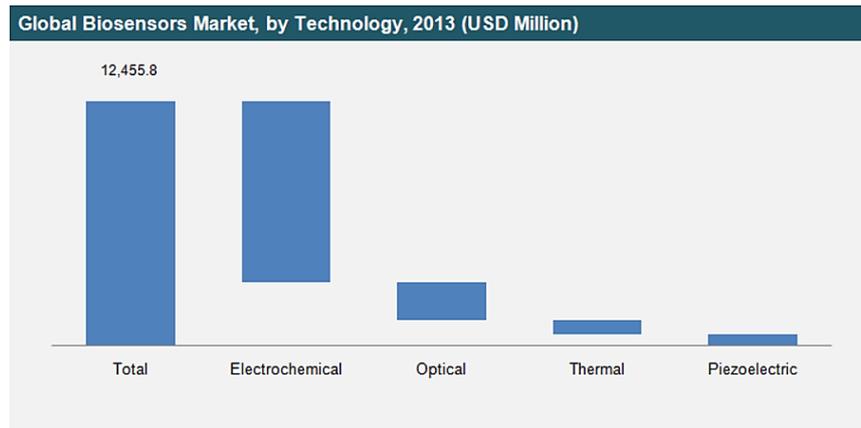
L'analyse en phase liquide est nécessaire dans grand nombre d'activités. En biologie, elle permet d'étudier des liquides physiologiques, des cellules vivantes, des bactéries, des virus et des molécules comme l'ADN. En médecine, l'analyse de la sueur permet par exemple de diagnostiquer la mucoviscidose chez les nouveaux nés [3]. L'analyse du liquide lacrymal permet le suivi d'une multitude de marqueurs permettant ainsi le diagnostic de carences et de maladies [4]. Dans le domaine de l'agroalimentaire, elle permet d'étudier les sols, pour en mesurer les polluants, ou les constituants pour doser au mieux les engrais [5]. Elle permet également de mesurer la comestibilité de produits sensibles comme le lait. Dans le domaine de l'environnement, les études en phase liquide permettent d'évaluer le niveau de pollution des eaux de mer et des cours d'eau [6]. Enfin, l'analyse en phase liquide se démocratise ouvrant la voie à de grands marchés. Les objets connectés analysant la sueur se multiplient, ils permettent entre autres d'estimer l'état de forme et la déshydratation des sportifs [7].

I.3 Contexte

Notre équipe de recherche développe depuis de nombreuses années des matériaux et des capteurs pour l'analyse en phase liquide. Ces capteurs sont principalement des transistors à effet de champ sensibles aux ions (ISFET) et des microcellules électrochimiques [8]–[18]. Dans une volonté de s'ouvrir à des applications innovantes, et en s'appuyant sur la récente acquisition d'un bâti de dépôt par ALD (Atomic Layer Deposition), il a été décidé de faire évoluer la technologie ISFET en miniaturisant ce composant, permettant ainsi le passage de l'échelle micrométrique à nanométrique.

Dans ce manuscrit sont présentés la conception, la réalisation et les caractérisations d'un nanocapteur potentiométrique dédié à l'analyse en phase liquide. Ce capteur est basé sur des nanofils de silicium gainés d'alumine Al_2O_3 . Il permettra la réalisation de mesures en phase liquide, pour des applications bio-électrochimiques, de façon précise, reproductible et bas coût. Sa fabrication est collective et compatible avec les techniques classiques de la microélectronique. Ces capteurs sont de type transistor à effet de champ sensibles aux ions (ISFET).

Le marché des biocapteurs dont font partie les ISFET est en pleine expansion et devrait représenter plus de 20 milliard de dollars à partir de 2020 [19]. D'après les chiffres de 2013, les capteurs électrochimiques représentent environ les trois quarts de ce marché (figure 2), ce qui montre toute l'importance de tels composants.



Source: KOL Opinions, Company Annual Reports, Expert Interviews, Investing Publications, Press Releases and TMR Analysis

Figure 2 : histogramme représentant le marché des biocapteurs par type de transduction.
www.transparencymarketresearch.com/biosensors-market.html

Ce manuscrit est constitué de quatre principaux chapitres :

Le chapitre « Etat de l'art » présente les principaux types de transductions pour les études en phase liquide, avec une attention plus particulière à la transduction électrochimique. Ensuite, il fait un rapide état des lieux des techniques de réalisation et des principales caractéristiques des capteurs à base de nanofils pour l'analyse en phase liquide. Et pour finir, ce chapitre donne un aperçu des potentialités de ces types de capteurs, en présentant des exemples d'applications.

Le chapitre « Etude de l'alumine Al_2O_3 déposée par ALD » présente les caractérisations de l'alumine Al_2O_3 déposée par ALD (Atomic Layer Deposition). Ce matériau est utilisé pour gagner les nanofils de silicium et ainsi les isoler de la phase liquide. C'est aussi la couche sensible des capteurs, elle est donc primordiale. Les premiers travaux ont donc porté sur l'intégration de ce matériau dans un procédé de type MOSFET (Metal Oxide Semiconductor Field Effect Transistor). Pour cela, sa vitesse de dépôt, ses caractéristiques physiques, son interface avec le silicium, son comportement sous polarisation et ses possibilités de gravure ont été étudiées.

Le chapitre « Réalisation de transistors à base de nanofils de silicium sensibles aux ions » porte sur la conception et les mises au point du procédé imaginé pour la réalisation de transistors à effet de champ à base de nanofils de silicium (que nous appellerons nanoISFET). La fabrication des composants sera détaillée étape par étape, avec les simulations nécessaires, la réalisation des nanofils, leur intégration dans un procédé de type MOSFET et l'intégration des capteurs dans des canaux microfluidiques.

Le chapitre « Caractérisation des dispositifs » présente les mesures qui ont permis de valider le bon fonctionnement des composants conçus et réalisés. Seront présentés entre autres, la mesure des

I. Introduction générale

tensions de seuil, courants de fuite et transconductances, ainsi que l'évaluation des sensibilités au pH et aux principaux ions interférant, pour chacune des configurations imaginées.

En toute fin, nous concluons sur l'ensemble des travaux réalisés et les perspectives apporteront des pistes d'améliorations possibles pour la réalisation de transistors à base de nanofils sensibles aux ions. Nous parlerons d'applications biologiques potentielles et de techniques innovantes pour la réalisation de nanofils de silicium.

II. Etat de l'art

II.1 Introduction

Dans ce chapitre, nous présenterons les principaux types de transductions pour les études en phase liquide, avec une attention plus particulière à la transduction électrochimique. Ensuite, nous ferons un rapide état des lieux des techniques de réalisation et des principales caractéristiques des capteurs à base de nanofils pour l'analyse en phase liquide. Puis, nous donnerons un aperçu des potentialités de ces types de capteurs, en présentant des exemples d'applications. Enfin, tout cela nous permettra de positionner cette thèse.

Précédemment, nous avons dit que pour réaliser une analyse il faut au moins un capteur et que pour réaliser un capteur il faut au moins un transducteur. Nous allons voir maintenant quels sont les principaux transducteurs qui permettent de faire des analyses en phase liquide.

II.1.1 Principaux types de transductions pour les études en phase liquide

Les capteurs dédiés aux études en phase liquide utilisent principalement quatre types de transduction : thermique, mécanique, optique et électrochimique [20].

II.1.1.1 Transduction thermique

Les méthodes de mesures basées sur la transduction thermique utilisent les propriétés endothermiques et exothermiques de certaines réactions chimiques. La variation de température est corrélée à la quantité de molécules cibles. Cette variation peut ensuite être mesurée par un capteur calorimétrique comme une thermistance. Il faut en général un analyte concentré et en grande quantité pour avoir une variation de température mesurable. De fait, cette contrainte en limite le nombre d'applications [20], [21].

II.1.1.2 Transduction mécanique

II.1.1.2.1 Microbalances piézoélectriques

Les matériaux piézoélectriques se déforment lorsqu'ils sont soumis à un champ électrique, et présentent une différence de potentiel lorsqu'une pression mécanique leur est imposée. Le principe des microbalances piézoélectriques est le suivant : leur surface est fonctionnalisée pour que les molécules cibles puissent s'y accrocher. La microbalance est ensuite polarisée de façon à vibrer dans son premier mode transverse. Lorsque des molécules se déposent à la surface de ces

structures, il y a une légère variation de masse. La fréquence de résonance étant très dépendante de la masse totale en vibration, de faibles quantités de molécules peuvent avoir un impact significatif. Ces variations de fréquence permettent de remonter à la concentration de l'espèce à détecter (figure 3). La diminution des dimensions permet d'augmenter le rapport surface sur volume de ces capteurs. L'influence des variations de masse en surface devient ainsi plus importante, et les capteurs deviennent plus sensibles. Il est difficile d'utiliser ces microbalances en phase liquide car la viscosité du milieu a un impact négatif sur la sensibilité de ces dispositifs [21], [22].

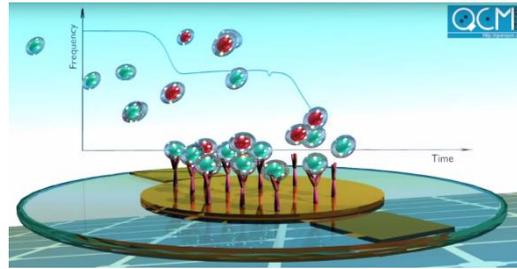


Figure 3 : représentation d'une microbalance à quartz fonctionnalisée avec des anticorps.
www.openqcm.com

II.1.1.2.2 Capteurs à ondes de surface

Pour les microbalances piézoélectriques, ce sont les ondes stationnaires de volume qui sont utilisées. Les capteurs à onde de surface utilisent comme leur nom l'indique, des ondes acoustiques de surface. Des électrodes interdigitées excitent un matériau piézoélectrique, ce qui a pour effet de créer des ondes de surface. Ces ondes se propagent en surface du capteur et sont mesurées plus loin par d'autres électrodes interdigitées (figure 4 [23]). Les variations du milieu, dues à la fixation des molécules cibles, influencent la propagation des ondes entre les électrodes. Mais, les fréquences en jeu étant élevées (30-500 MHz), l'absorption des ondes est très importante, ce qui rend difficile l'utilisation en phase liquide de ces capteurs [21], [24].

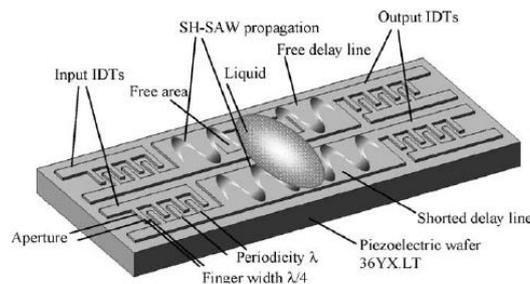


Figure 4 : représentation d'un capteur à onde de surface.

II.1.1.2.3 Les microleviers

Les microleviers peuvent servir à faire de la détection, de la même manière que les microbalances piézoélectriques. Après fonctionnalisation, il est possible de mesurer les variations de fréquence de résonance lorsque les molécules cibles s'accrochent à leur surface (figure 5 [25]). Ces microleviers ont en plus un mode de fonctionnement statique. C'est-à-dire qu'il est possible de détecter leurs faibles déformations lorsque les molécules cibles viennent se lier à leur surface. Ce mode de fonctionnement est très intéressant pour les mesures en phase liquide, la viscosité du milieu n'ayant pas beaucoup d'influence sur le fonctionnement en statique [21], [26], [27].

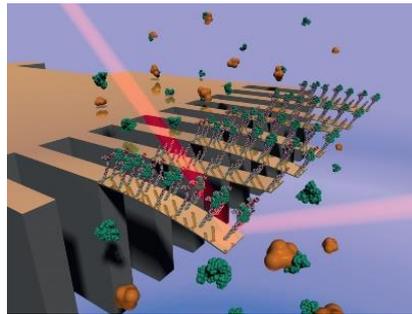


Figure 5 : représentation d'un microlevier fonctionnalisé.

II.1.1.3 Transduction optique

L'utilisation de transducteurs optiques ou optoélectroniques pour l'analyse chimique est très répandue. Ces techniques utilisent les variations de différents paramètres optiques, les plus courants étant l'indice de réfraction, la réflectivité, l'absorption et la luminescence. La détection optique peut être classée en 3 grandes catégories [28]:

- La spectroscopie directe qui comprend la fluorescence, l'absorption IR/UV, la spectroscopie Raman.
- L'utilisation de réactifs (luminescence, fluorescence).
- L'utilisation de plateformes comme les guides d'ondes ou les fibres optiques, et l'utilisation de techniques basées sur les propriétés d'absorption, de réfractométrie ou de fluorescence.

Les composants les plus communément utilisés sont les lasers, les diodes électroluminescentes, les photodiodes et les fibres optiques.

Les techniques de caractérisations optiques sont nombreuses et il n'est pas possible de toutes les détailler. Parmi elles, la résonance des plasmons de surface (SPR) est très intéressante [29], [30]. Un plasmon est un quantum d'oscillation de plasma ; dans un métal il est lié à l'oscillation collective

des électrons libres. Une partie de la lumière incidente sur un métal peut interagir avec les plasmons de surface et diminuer l'intensité de la lumière réfléchi à un angle très précis. La SPR est une technique optique qui consiste à mesurer les changements d'indice de réfraction dus à l'adsorption de molécules à la surface d'une très fine couche de métal (figure 6 [31]). Pour cela, la surface du capteur est fonctionnalisée pour que les molécules cibles puissent s'y immobiliser. Lorsqu'un nombre suffisant de molécules sont immobilisées, l'indice de réfraction de la surface du capteur varie en temps réel. En plus de la concentration en molécules cibles, la SPR permet d'obtenir des informations sur les interactions entre les molécules cibles et les molécules de la fonctionnalisation. Il est possible de mesurer l'affinité, l'enthalpie, la stœchiométrie, la cinétique et les énergies d'activations des interactions. C'est une technique rapide, sans marquage et adaptable à un grand nombre d'analytes.

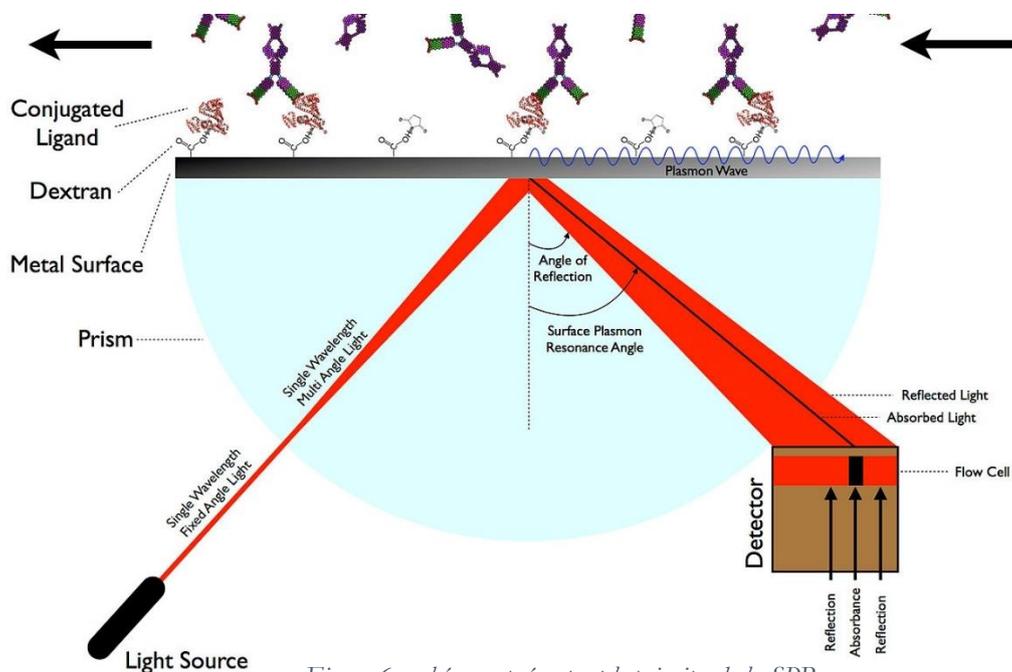


Figure 6 : schéma représentant le principe de la SPR.

II.1.1.4 Transduction électrochimique

Les transducteurs électrochimiques mesurent l'activité des ions en milieux liquides, ils sont donc spécialisés pour l'étude en phase liquide. Ils peuvent faire un suivi en continu et donner des informations sur la cinétique des réactions [21]. L'échantillon à analyser n'a pas besoin d'agent chimique de marquage, ce qui est un avantage. [1]. La transduction électrochimique se divise en trois grandes familles : l'ampérométrie, l'impédancemétrie et la potentiométrie.

II.2 Familles de transduction électrochimique

II.2.1 L'ampérométrie

L'ampérométrie consiste en la mesure du courant d'oxydation ou de réduction d'une espèce électroactive. Ceci est habituellement réalisé en maintenant un potentiel constant entre une électrode de travail, et une électrode de référence. Si les courants sont supérieurs au microampère, il faut utiliser un système à trois électrodes avec l'ajout d'une contre-électrode. Le courant circulant est corrélé à la concentration de l'espèce électroactive ou à la vitesse à laquelle les espèces sont produites [20], [21].

II.2.2 L'impédancemétrie

L'impédancemétrie est basée sur la mesure de la conductivité ou de la capacité entre deux conducteurs. Lorsque l'impédance est mesurée à tension continue, elle dépend de la concentration en ions. Lorsque les mesures sont réalisées à tension alternative, il est possible de remonter aux variations de capacités engendrées par l'interaction de certaines substances avec les matériaux d'électrodes [12], [32].

II.2.3 La potentiométrie

Le principe de la potentiométrie est de réaliser une mesure de potentiel à courant nul. Le potentiel mesuré est lié à la concentration en ions de la solution. Les principaux composants réalisant ce type de transduction sont les électrodes sélectives aux ions (ISE) et les transistors à effet de champ sensibles aux ions (ISFET).

II.2.3.1 L'ISE

L'ISE est un système doté de deux bornes (figure 7). La première est reliée à une électrode de référence dont le potentiel reste fixe quel que soit le liquide à caractériser. La seconde est reliée à une électrode dotée d'une membrane sensible, dont la tension varie avec l'activité de l'ion auquel elle est sélective. L'électrode la plus connue est celle sensible au pH mais il en existe d'autres (F^- , I^- , CN^- , Na^+ , K^+ , Ca^{2+} , NH_4^+) [1].

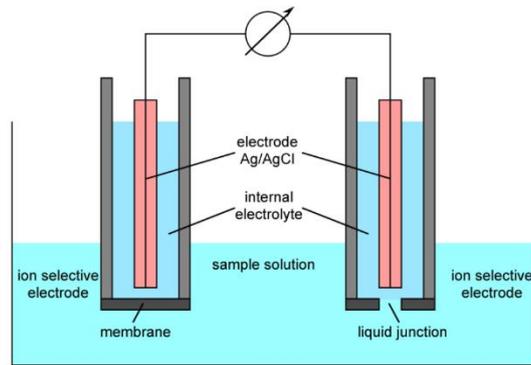


Figure 7 : schéma de mesure avec une ISE
<http://archive.cnx.org/contents/fd875986-2e51-4366-8e96-ad4cf7310184@1/ion-selective-electrode>

II.2.3.2 L'ISFET

L'ISFET est un système à trois bornes, présenté par Bergveld en 1970 [33]. Ce composant est dérivé du transistor MOSFET, dont l'électrode de grille est remplacée par une membrane sensible aux espèces chargées (figure 8 [34]).

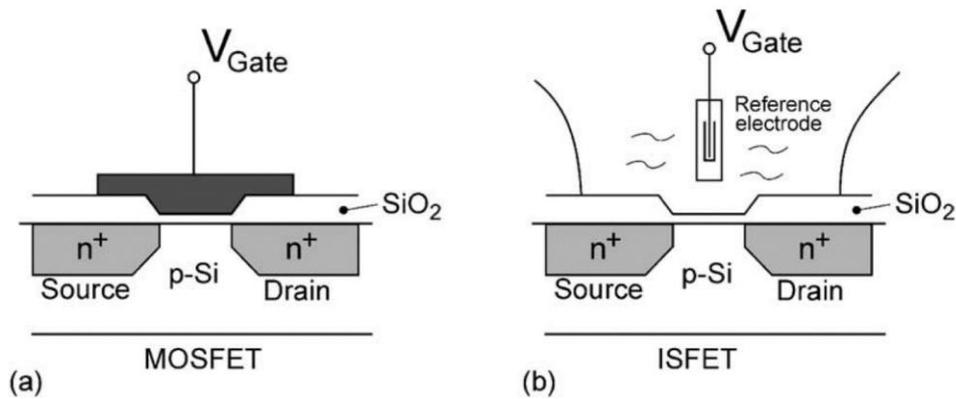


Figure 8 : Schémas a) d'un MOSFET et b) d'un ISFET.

Comme pour l'ISE, le liquide à caractériser est polarisé par une électrode de référence. Les espèces chargées modifient le potentiel de surface à l'interface entre le diélectrique et la solution. Cette tension s'additionne à la tension de polarisation de l'électrode de référence, ce qui influence la conduction électrique du canal du transistor.

Les équations régissant le fonctionnement des transistor MOSFET et ISFET s'expriment ainsi [9] :

Tension de seuil V_T pour un MOSFET :

$$V_T = \frac{\Phi_M - \Phi_{Si}}{q} - \frac{Q_{ss} + Q_{ox} + Q_b}{C_{ox}} + 2\Phi_F \quad (1)$$

II. Etat de l'art

Tension de seuil V_T pour un ISFET :

$$V_T = E_{ref} - \Psi_0 + X_{sol} - \frac{\Phi_{Si}}{q} - \frac{Q_{ss} + Q_{ox} + Q_b}{C_{ox}} + 2\Phi_F \quad (2)$$

$$\Psi_0 = 2,3 \frac{kT}{q} (pH_{pcn} - pH) \quad (3)$$

Avec :

- E_{ref} , le potentiel de l'électrode de référence.
- Ψ_0 , le potentiel à l'interface solide/liquide.
- X_{sol} , le potentiel de surface du solvant.
- Φ_{Si} , en électron-volt, le travail de sortie du silicium, c'est l'énergie minimum nécessaire pour arracher un électron depuis le niveau de Fermi du substrat de silicium jusqu'à un point situé à l'infini en dehors du substrat.
- Φ_M , le travail de sortie du métal.
- Φ_F , la différence de potentiel entre le niveau de Fermi du silicium dopé et intrinsèque.
- pH_{pcn} , pH au point de charge nulle.
- q , la charge d'un électron.
- k , la constante de Boltzmann
- T , la température.
- Q_{ss}, Q_{ox}, Q_b , respectivement les charges dans l'interface isolant/silicium, dans l'isolant et dans la couche de déplétion du substrat.

Dans l'équation de la tension de seuil de l'ISFET, en comparaison avec la relation pour le MOSFET, le terme concernant le travail de sortie du métal de grille est remplacé par : le potentiel de l'électrode de référence, le potentiel de surface du solvant et, surtout, le potentiel à l'interface solide/liquide qui est le seul paramètre variable de l'équation et qui va moduler la tension de seuil. Ce potentiel évolue avec la concentration d'ions au sein de la solution analysée. Dans le cas de la mesure du pH, il s'exprime simplement par l'intermédiaire de la loi de Nernst, où « s » est la sensibilité de Nernst.

$$\Psi_0 = s(pH_{pcn} - pH) \quad (4)$$

$$s = \frac{\ln(10)kT}{q} \quad (5)$$

II. Etat de l'art

La sensibilité « s » est égal à 59,6 mV à 25 °C et pH_{pcn} est le pH de charge nulle du diélectrique sensible.

L'ISE a de nombreux avantages [19], [35] : elle offre une réponse très linéaire, elle a une bonne sélectivité, une bonne stabilité, elle est simple à réaliser et surtout à utiliser. Il suffit d'un voltmètre avec une impédance d'entrée suffisamment élevée pour relever la tension, image de la concentration de l'ion à détecter. L'ISE souffre aussi de défauts majeurs comme son prix, sa taille, sa fragilité et son temps de réponse.

L'ISFET en comparaison [19], [35], grâce à sa fabrication qui utilise les techniques de la microélectronique, est bon marché et n'est pas fragile. Ses dimensions micrométriques ouvrent la porte à de nouvelles applications comme l'implantation in vivo ou le suivi de très faibles volumes d'analytes, avec peu d'impact sur le milieu caractérisé. L'ISFET est très rapide en matière de temps de réponse, ce qui permet d'observer des phénomènes transitoires comme les potentiels d'action d'un neurone [36]. L'amplification intrinsèque du transistor, directement au niveau de la zone sensible, au plus proche de la mesure et l'impédance d'entrée très grande diminuent les seuils de détection. Cela rend l'ISFET compatible avec les applications pour lesquelles le signal à détecter est très faible, comme pour l'étude de cellules vivantes uniques. Les impédances de sortie faibles de ces composants permettent une mesure du courant de sortie avec un appareillage électronique standard.

L'ISFET a aussi des désavantages. Il faut des moyens lourds et une salle blanche « CMOS-compatible » pour réaliser des ISFET fonctionnels. La prise de mesure est elle aussi plus compliquée car il faut à la fois polariser le transistor et relever les variations de tension de seuil. Il est également nécessaire de contrôler les courants de fuite qui peuvent fausser les mesures, comme dit précédemment, une mesure potentiométrique doit se faire à courant nul.

Les principaux verrous des ISFET sont :

- La passivation qui doit être parfaitement étanche, ne doit pas influencer le milieu analysé et doit être fiable dans le temps (pour ne pas introduire des phénomènes de dérive temporelle).
- La couche sensible qui a les mêmes contraintes que la couche de passivation, mais qui doit en plus avoir une bonne sensibilité et une bonne sélectivité de détection.
- L'électrode de référence, qui n'est souvent pas intégrée, donc macroscopique. Ce qui nuit à l'aspect « intégration système complet ».

II.2.3.3 La mesure du pH avec un ISFET

La mesure du pH est extrêmement importante car elle est à la base d'un grand nombre de procédés bio-électrochimiques. Le principe de mesure du pH à l'aide d'un ISFET est basé sur la caractéristique amphotérique de l'interface isolant-liquide qui réagit à la fois aux pH acides et basiques. Cette caractéristique engendre un changement de l'état de charge de surface lorsque la surface de l'isolant est protonée ou déprotonée [19]. Pour l'oxyde de silicium SiO_2 par exemple, c'est la protonation/déprotonation des groupes hydroxyle qui engendre le changement de charge de surface (théorie du « site binding ») (figure 9 [37]).

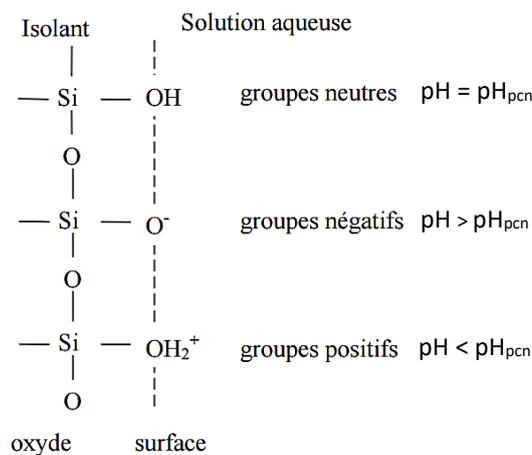


Figure 9 : Schéma représentant la théorie du « site binding ».

II.2.4 Microélectronique et microtechnologies pour l'intégration de capteurs électrochimiques en phase liquide

Les techniques de la microélectronique ont permis la réalisation collective, bas coût et reproductible de capteurs, mais l'apport le plus significatif de cette technique est la miniaturisation extrême. La microélectronique permet également d'intégrer sur un même support, le capteur, la chaîne d'amplification, le traitement du signal permettant de prendre en compte et de supprimer des paramètres interférant comme la température ou la lumière. Le tout permet de réaliser aujourd'hui des capteurs « intelligents », autonomes, communiquant et « connectés ». Les dimensions étant réduites, il est possible d'en multiplier le nombre et de faire des études multi-paramètres, complexes, comme le font les « capteurs » intégrés dans les êtres vivants que sont les organes sensoriels. La miniaturisation extrême offerte par la microélectronique ouvre la porte à des

II. Etat de l'art

recherches nouvelles avec comme ligne de mire l'étude de cellules et molécules uniques. Les capteurs issus de cette technologie ont aussi l'avantage d'être très bon marché. Leurs faibles dimensions et leur simplicité d'utilisation permettent des mesures directement sur site, sans avoir besoin d'envoyer des échantillons en laboratoire (démocratisation de la mesure).

Comme dit précédemment, la microélectronique a permis de réaliser l'ISFET qui est un dérivé du MOSFET, mais ce n'est pas le seul microcapteur électrochimique. Il existe aussi les microcellules électrochimiques et les microISE. Les microcellules électrochimiques et les microISE sont une version miniaturisée des cellules électrochimiques à deux ou à trois électrodes (figure 10 [6], [38]). La réalisation de ces composants est basée sur des microélectrodes. Pour cela, les techniques de dépôts de films minces sont utilisées sur des substrats le plus souvent en silicium, en verre ou en polymères. Les métaux couramment utilisés sont l'or et le platine pour la réalisation des électrodes de travail et des contre-électrodes, comme pour les macrocellules électrochimiques. L'électrode de référence est habituellement intégrée avec un dépôt d'argent suivi d'une oxydation dans une solution contenant du chlore, ce qui permet d'obtenir du chlorure d'argent AgCl. Cette électrode de référence est en réalité une « pseudo électrode de référence », elle représente d'ailleurs le talon d'Achille de ces microcellules électrochimiques : sa configuration fait qu'elle ne peut pas maintenir un potentiel totalement stable quelle que soit la solution. Lorsque le diamètre des électrodes est inférieur à $25\ \mu\text{m}$, on parle alors d'ultra-microélectrodes (UME). Ces ultra-microélectrodes bénéficient d'une diffusion hémisphérique qui permet de gagner en sensibilité et en temps de réponse [39]. Les faibles dimensions permettent une utilisation *in vivo* ou *in vitro* pour l'étude de cellules vivantes. Les microcellules électrochimiques permettent les mêmes caractérisations que les cellules macrométriques et utilisent les transduction potentiométriques ou ampérométriques comme la voltampérométrie cyclique par exemple.

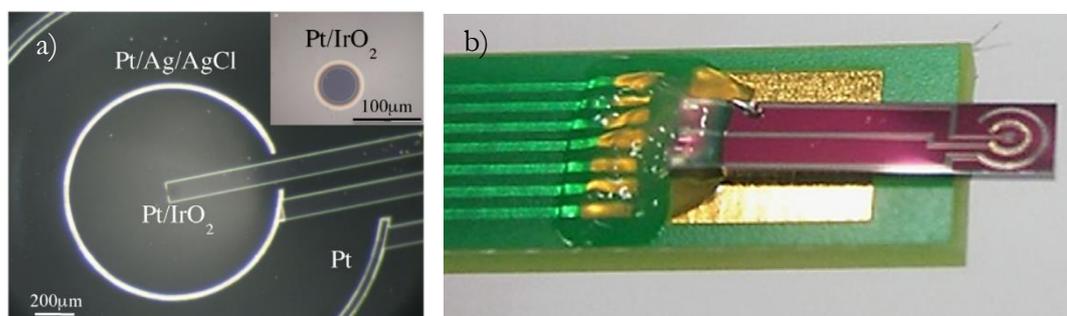


Figure 10 : a) vue au microscope optique et b) photographie d'une microcellule électrochimique.

II.3 Développement de nanotransistors à effet de champ

II.3.1 Miniaturisation extrême, du micro au nano

Selon Mu et al. un nanocapteur a au moins une dimension en dessous de $1\ \mu\text{m}$ [19]. Les ISFET vus précédemment sont des composants électroniques dont l'ordre de grandeur des dimensions est micrométrique. La recherche s'est employée ces deux dernières décennies à diminuer les dimensions de ces capteurs, partant du principe que d'augmenter le rapport surface sur volume permettrait d'augmenter les sensibilités et baisser les seuils de détection [40]. Pour cela, des structures « à une dimension (1D) » comme des nanofils de silicium et des nanotubes de carbone ont été utilisées. Ces structures permettent d'augmenter sensiblement le rapport surface sur volume des capteurs avec en contrepartie la diminution des courants utiles. Elles permettent également d'être beaucoup moins invasif, ce qui diminue l'influence du capteur sur le milieu analysé. La figure 11 [41], [42] permet de voir les évolutions du transistor à nanofil par rapport au MOSFET planaire traditionnel. Pour le MOSFET planaire, le courant entre source et drain est modulé par la tension de grille qui engendre une inversion des porteurs de charge à l'interface entre le semi-conducteur et l'isolant de grille. La commande de grille n'agit que sur une fine pellicule à la surface du semi-conducteur. Le transistor à nanofil est quant à lui constitué d'un ou plusieurs nanofils qui relient les zones source et drain. La grille entoure complètement ou partiellement le ou les nanofils, et de ce fait, la commande de grille agit sur tout le volume du semi-conducteur. Cette configuration entraîne un meilleur contrôle électrostatique du canal conducteur du transistor en augmentant le rapport surface sur volume. Comme dit précédemment, un ISFET est un MOSFET dont la commande de grille s'applique à travers un liquide. D'après la littérature [43], [44], [19], les ISFET à base de nanofils ont l'avantage d'être très sensibles, très rapides, d'avoir une limite de détection basse, d'avoir une large gamme dynamique et d'être bas coût.

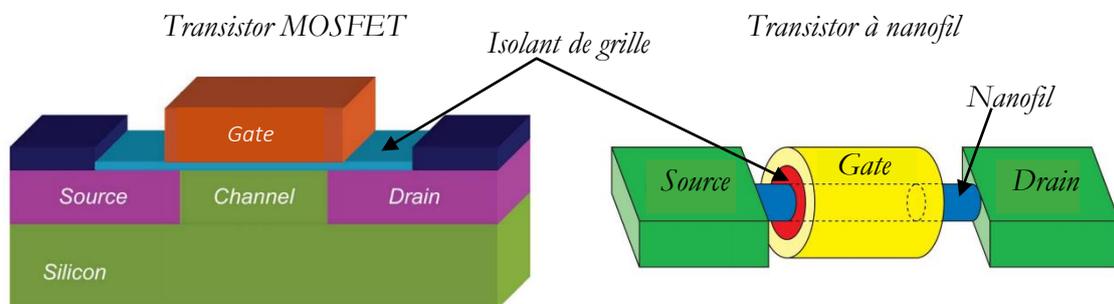


Figure 11 : schéma d'un transistor à effet de champ planaire et d'un transistor à effet de champ à base de nanofil.

II.3.2 Méthodes de fabrication des nanofils

II.3.2.1 Approche montante

La réalisation des nanofils peut se diviser en deux méthodes [19]. La première consiste à réaliser les nanofils avec une approche dite montante (bottom-up) en utilisant la technique VLS (Vapor Liquid Solid) pour faire croître des nanofils [45]. C'est cette approche qui a été utilisée en premier pour la réalisation de nanofils pour la détection en phase liquide [40]. Très brièvement, une particule métallique est déposée sur un substrat et lorsque les conditions de température et de pression sont atteintes, la particule catalyse la croissance d'un fil en adsorbant les molécules sous phase vapeur (figure 12 [45]). Cette technique permet de réaliser des nanofils monocristallins extrêmement fins, avec des flancs très peu rugueux. Leur diamètre dépend de la dimension de la particule métallique qui a servi à catalyser la croissance du nanofil, il est donc variable et induit des variations des caractéristiques électriques [46]. Ces nanofils sont ensuite détachés de leur substrat d'origine, récupérés puis déposés sur le substrat où seront réalisés les composants. Ils sont finalement alignés par différentes méthodes à l'aide de techniques de microfluidique et de champs électriques [47]–[51], puis connectés en leurs extrémités. En résumé, c'est une méthode fastidieuse et difficilement compatible avec une fabrication reproductible à grande échelle.

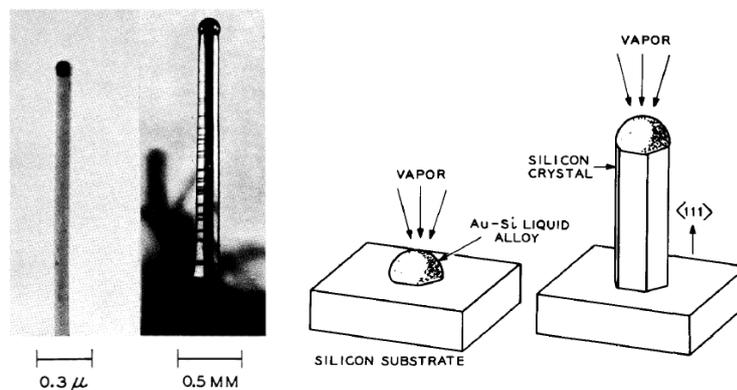


Figure 12 : vue au MEB de nanofils de silicium obtenus par VLS à gauche, et schéma du principe de la technique VLS à droite.

Les transistors à base de nanofils de silicium sensibles aux ions (Si-nw-ISFET) sont des capteurs potentiométriques polyvalents. Ils ont été introduits par Cui et al en 2001 [40], avec l'utilisation de nanofils obtenus par VLS déposés et alignés sur des substrats de silicium oxydés et avec comme applications la mesure de pH, de streptavidine et d'ions calcium Ca^{2+} . Pour la mesure du pH, la

II. Etat de l'art

surface oxydée des nanofils de silicium est fonctionnalisée avec des molécules APTES ((3-Aminopropyl)triéthoxysilane) qui ont la capacité de se protoner et de se déprotoner. Ce capteur a montré une réponse linéaire de 100 nS/pH (figure 13 [40]). Notons quand même que, pour les nanofils non fonctionnalisés, la réponse au pH n'est plus linéaire. Pour la seconde étude, les nanofils ont été fonctionnalisés avec de la biotine afin de caractériser l'accroche ligand-récepteur entre les molécules de biotine et de streptavidine. Des concentrations de 10 picomolaires de streptavidine ont ainsi été détectées. Pour finir, après avoir modifié la surface des nanofils en y immobilisant de la calmoduline, la possibilité de détecter la présence d'ions Ca^{2+} a été démontrée. Cet ion est important pour la contraction musculaire, la sécrétion de protéines et le développement cellulaire. Toutes ces caractérisations ont permis de démontrer d'emblée le potentiel de ses capteurs à base de nanofils. Ce principe de transistor à base de nanofils pour la détection en phase liquide a ensuite été repris par un nombre important d'équipes à travers le monde et continue d'être développé aujourd'hui.

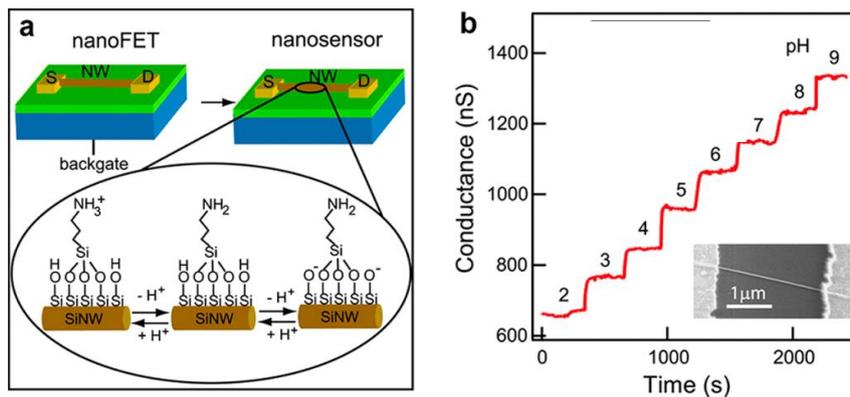


Figure 13 : a) schéma représentant un transistor à base de nanofil fonctionnalisé avec des APTES pour la mesure du pH ; b) mesure de conductance en fonction du pH et en insert vue au MEB du dispositif réalisé par Cui et al, l'image en insert représente le dispositif, avec le nanofil contacté à ces deux extrémités.

La même équipe a démontré par la suite qu'il est possible d'implanter des transistors à base de nanofils directement et indirectement dans des cellules vivantes pour en mesurer l'activité électrique [52], [53]. Pour cela, des nanofils coudés, obtenus par croissance VLS ont été utilisés. L'angle formé par le nanofil a pu ainsi être inséré dans une cellule vivante (figure 14 [53]). Par la suite, lors d'un autre projet, un tube de SiO_2 directement réalisé sur un nanofil posé à l'horizontale, a permis de sonder des cellules vivantes de façon un peu moins invasive que les nanofils coudés (figure 15 [52]). Ces quelques exemples de l'équipe pionnière dans le domaine des transistors à base de nanofils

II. Etat de l'art

pour la détection en phase liquide sont très impressionnants, mais ont le désavantage d'être non reproductibles et incompatibles avec la fabrication de masse. L'utilisation de très fines pellicules d'oxyde de silicium comme couche de passivation permet de s'interroger sur les courants de fuite et la durée de vie de tels capteurs.

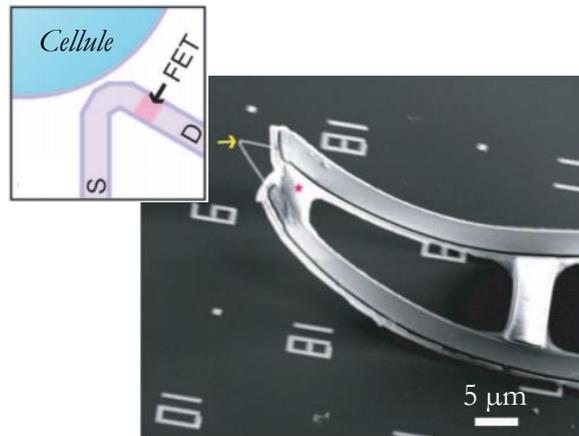


Figure 14 : vue au MEB et schéma de la sonde réalisée pour l'étude de cellules vivantes par Tian et al.

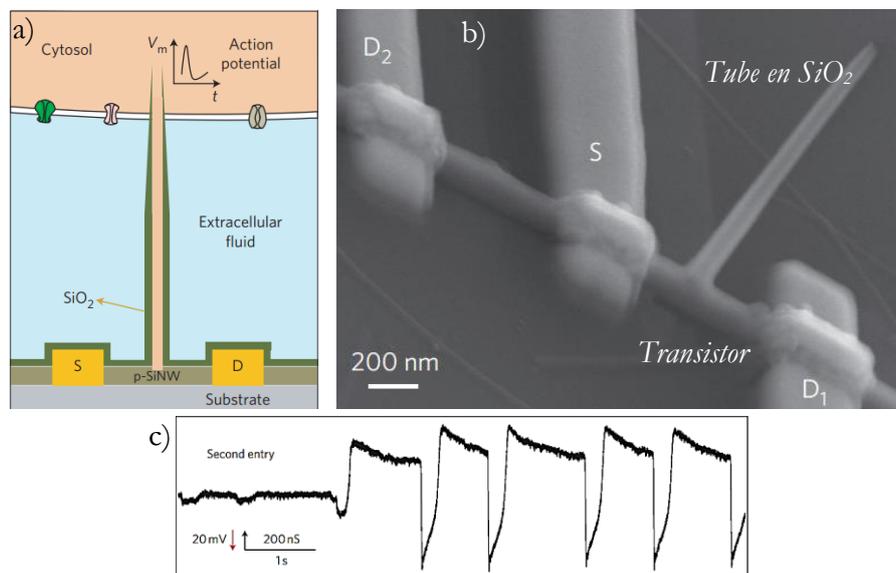


Figure 15 : a) schéma et b) vue au MEB d'un transistor à base de nanofil de silicium doté d'un tube d'oxyde de silicium permettant de sonder des cellules vivantes, c) Variation de conductivité du nanofil en fonction du temps après insertion dans un cardiomyocyte.

Toujours dans le cadre de la réalisation de transistors à base de nanofils par approche montante, des équipes se sont orientées vers la fabrication de nanofils en matériaux polymères (figure 16 [54]). L'avantage est une baisse du coût de production avec en contrepartie de moins bonnes

caractéristiques électriques. Le silicium reste aujourd'hui le matériau privilégié car c'est le mieux maîtrisé du fait de l'expérience acquise avec l'essor de la microélectronique.

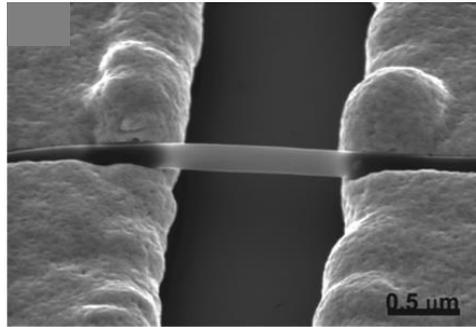


Figure 16 : vue au MEB d'un transistor à base de nanofil en polymère conducteur.

II.3.2.2 Approche descendante

La seconde méthode consiste à réaliser les nanofils avec une approche dite descendante (top-down) [19]. En 2003, quelques années après l'introductions des nanofils obtenus par croissance, des publications ont montré la possibilité de réaliser des nanofils avec une approche descendante (top-down), qui donne la possibilité de réaliser des capteurs de manière collective et bien plus reproductible [55]–[57]. Le grand désavantage de cette méthode réside dans le fait qu'il est souvent nécessaire d'utiliser des plaquettes « silicium sur isolant » (SOI) très coûteuses. Ces plaquettes sont constituées de trois couches superposées, une couche en silicium en face arrière, épaisse et servant de support, une fine couche de silicium dans laquelle les composants seront réalisés, et entre les deux une couche « enterrée » d'oxyde de silicium permettant d'isoler les composants du reste de la plaquette (figure 17).

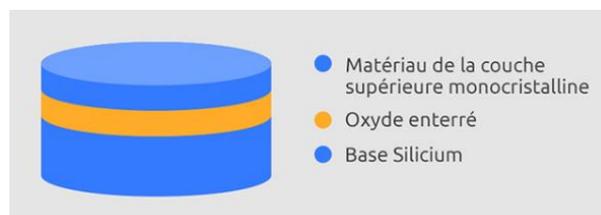


Figure 17 : schéma représentant une plaquette SOI.
(www.soitec.com)

Pour la méthode descendante, les techniques courantes de la microélectronique sont utilisées. L'emplacement des nanofils est défini par photolithographie ou lithographie électronique, permettant ainsi une excellente reproductibilité des dimensions et un positionnement très précis.

II. Etat de l'art

La lithographie électronique permet d'avoir des résolutions extrêmement fines (quelques dizaines de nanomètres) mais les temps d'écriture sont extrêmement longs, ce qui rend son utilisation chère et incompatible avec la production de masse. La photolithographie par projection dans l'industrie permet des résolutions de quelques dizaines de nanomètres également, mais a l'avantage d'être rapide et compatible avec la production de masse. Après la lithographie, des gravures humides ou sèches réalisées jusqu'à l'oxyde enterré transfèrent les motifs dans le silicium de la face avant. Les nanofils ont finalement l'orientation cristalline du substrat dans lequel ils sont réalisés. La manière la plus simple d'obtenir des nanofils par la méthode descendante en utilisant un substrat SOI est de réaliser un ruban de résine par lithographie, puis de le transférer dans le silicium par gravure ionique réactive, méthode utilisée par Gao et al par exemple (figure 18 [57]).

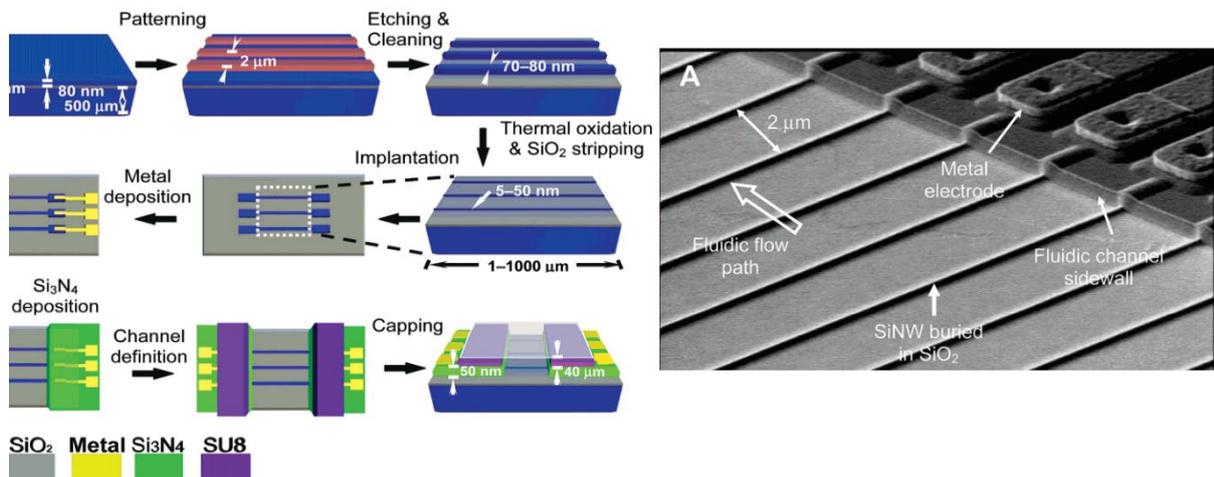


Figure 18 : schémas des étapes de fabrication et vue au MEB des composants réalisés en approche descendante par Gao et al.

L'utilisation de substrats SOI a permis à des équipes de recherche d'utiliser la face arrière comme seconde grille. Ce fonctionnement à double grille permet d'obtenir des sensibilités au-delà de la limite de Nernst [58]. Cependant, ces résultats apparemment supra-nernstien sont dus à une amplification de tension par couplage capacitif, la sensibilité intrinsèque du capteur restant toujours en dessous de la limite de Nernst [58]. Le (tableau 1) recense les principaux avantages et inconvénients des approches montantes et descendantes pour la réalisation de transistors à base de nanofils.

Tableau 1 : résumé des avantages et inconvénients des approches montantes et descendantes pour la fabrication de nanofils.

	Approche montante	Approche descendante
Réalisation	- Croissance des nanofils, récolte, dépôt, alignement et métallisations.	- Gravure directe du substrat - Techniques de la technologie CMOS (lithographie, oxydation, gravures...)
Avantages	- Flexibilité pour le choix des matériaux. - Possibilité de doper le nanofil lors de la fabrication et ainsi de faire varier le dopage dans le nanofil ou créer des jonctions. - Possibilité de réaliser des nanofils de moins de 10 nm de diamètre si besoin. - Peut être utilisé sur substrats souples.	- Compatible avec la fabrication de masse. - Fiabilité et reproductibilité de la fabrication. - Précision de l'alignement et du nombre de nanofils entre les zones source et drain. - Différentes formes de section possibles (triangle, rectangle, trapézoïde...) - Possibilité d'utilisation de la grille face arrière.
Inconvénients	- Variations du diamètre et de la longueur difficiles à contrôler. - Demande des méthodes de positionnement et d'alignement très précises. - Difficulté de contrôler précisément le nombre de nanofils entre source et drain. - Production de masse difficile.	- Cher (substrat SOI). - Peu de choix pour les matériaux. - Dimensions limitées par l'appareillage de lithographie.

II.3.2.2.1 Diminution des dimensions des nanofils

Une fois les nanofils réalisés, il est possible de diminuer leurs dimensions en utilisant différentes techniques de gravure électrochimique [59], gravure humide [56] ou oxydation [60]. Cela permet de réaliser si besoin, des nanofils de dimensions inférieures aux limites imposées par l'appareillage de lithographie à disposition.

II.3.2.2.2 Méthodes de fabrication originales dans la littérature

La lithographie électronique étant une méthode extrêmement chronophage et non compatible avec la production de masse, des méthodes originales ont été mises au point afin de pouvoir s'en passer et réaliser des nanofils très fins en utilisant des appareils communs de photolithographie.

Stern et al [56] réalisent tout d'abord un ruban de résine en utilisant la photolithographie sur substrat SOI préalablement oxydé. L'oxyde est retiré à l'exception des zones sous les rubans de résine, la plaquette est ensuite gravée en phase liquide de façon anisotrope avec du TMAH

II. Etat de l'art

(hydroxyde de tétra-méthyl-ammonium) (les différentes orientations cristallines du silicium sont attaquées à des vitesses différentes). Le ruban d'oxyde de silicium sert de masque et, en sur-gravant le silicium, ils ont réalisé des nanofils de section trapézoïdale de dimensions inférieures au ruban de SiO_2 obtenu par photolithographie (figure 19 [56]). Comme avantage de cette méthode en comparaison avec la gravure ionique réactive, les auteurs évoquent la rugosité inférieure des flancs des nanofils, qui engendrerait une mobilité supérieure des porteurs de charge et un bruit intrinsèque inférieur [61], augmentant ainsi le rapport signal sur bruit des capteurs.

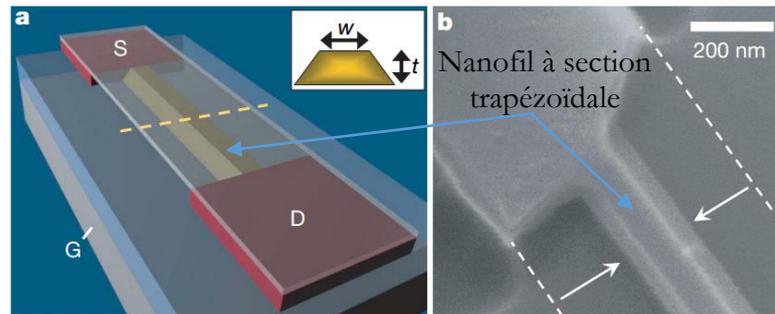


Figure 19 : a) schéma et b) vue au MEB d'un nanofil réalisé par Stern et al. Les pointillés sur la vue au MEB représentent les dimensions du masque de résine avant amincissement du nanofil de silicium.

Chen et al [62] utilisent un substrat SOI sur lequel ils déposent préalablement une couche de nitrure de silicium Si_3N_4 . Puis, ils réalisent un large ruban de résine en utilisant les techniques courantes de photolithographie. Ce ruban est ensuite transféré dans le silicium par gravure sèche puis humide anisotrope. Le nitrure est ensuite retiré et le centre du ruban de silicium est à son tour attaqué par une gravure humide anisotrope. Les bords restants forment alors deux nanofils de section triangulaire présentant les orientations cristallines (111) sur deux de ses cotés (figure 20 [62]).

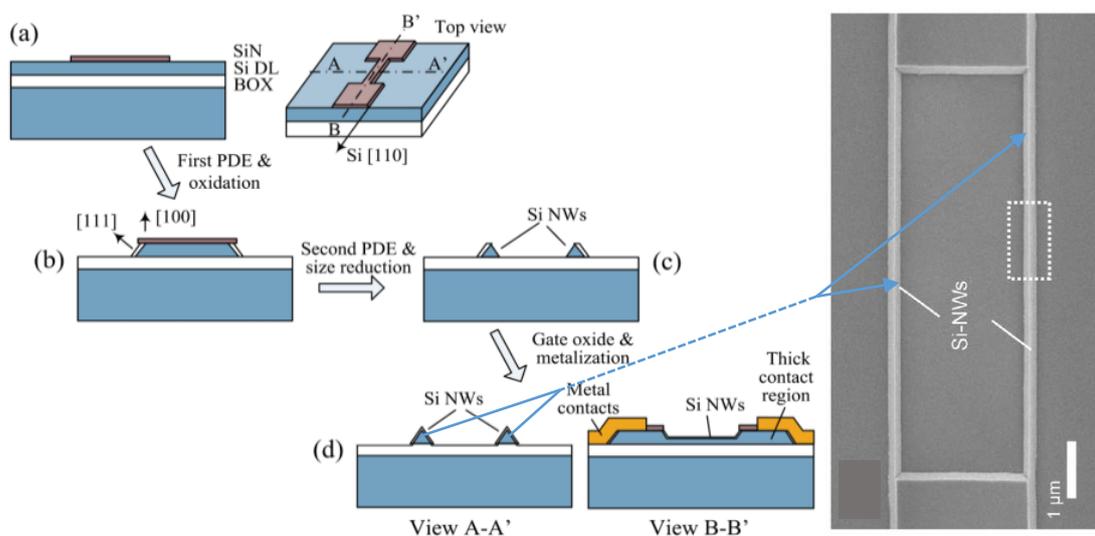


Figure 20 : à gauche, schéma représentant les différentes étapes permettant la réalisation des nanofils selon la méthode de Chen et al et à droite vue au MEB des nanofils. Les étapes sont les suivantes : a) gravure de la couche de nitrure de silicium ; b) gravure humide du silicium suivie d'une oxydation ; c) retrait du nitrure de silicium et seconde gravure humide ; d) réalisation de l'isolant de grille et des métallisations.

II. Etat de l'art

Afin de diminuer les coûts de fabrication en se passant d'onéreux substrats SOI, des équipes se sont employées à réaliser des nanofils en silicium polycristallin sur substrats standard, en utilisant une technique originale [63]–[67]. Le principe est de partir d'une plaquette de silicium standard oxydée et de réaliser un espaceur en oxyde ou nitrure de silicium par exemple. Ensuite il faut déposer une couche de polysilicium sur toute la plaquette puis réaliser une gravure sèche. Cette gravure est moins rapide dans les angles, ce qui permet d'obtenir des nanofils dans les angles formés entre l'espaceur et le substrat (figure 21 [63], [64], [67]). C'est une technique bas coût, mais les qualités du silicium polycristallin en terme de mobilité des porteurs et de bruit intrinsèque sont loin d'égaliser celles du silicium monocristallin, notamment à cause des joints de grain et des états d'interface associés [19].

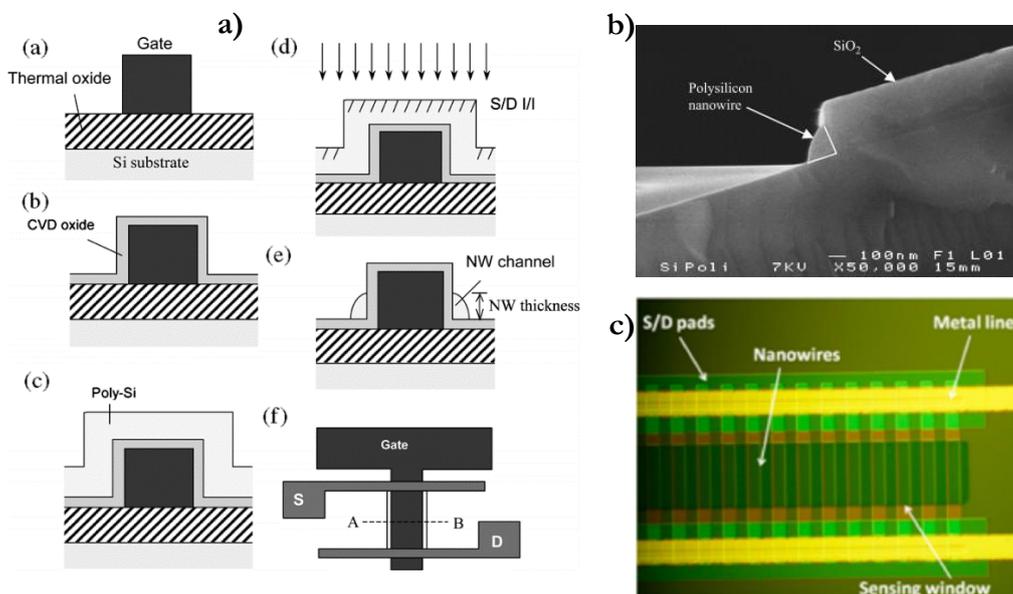


Figure 21 : a) schéma des étapes technologiques qui permettent de réaliser des transistors à base de nanofils polycristallins ; b) vue au MEB en coupe transversale d'un nanofil polycristallin ; c) image au microscope optique d'un transistor à base de nanofils polycristallins.

Toujours dans l'objectif de pouvoir se passer de substrats SOI onéreux, il existe dans la littérature des exemples de réalisation de nanofils monocristallins sur substrats standard. Rigante et al [68] ont déposé une couche de nitrure de silicium Si_3N_4 sur substrats silicium standard, puis ont réalisé de hauts rubans de silicium en utilisant une lithographie électronique suivi d'une gravure sèche. Un second dépôt de nitrure vient passiver les flancs des rubans puis une seconde gravure sèche permet d'ouvrir le nitrure au niveau de la base des rubans. Pour finir, une oxydation humide permet d'affiner le ruban de silicium et de consommer toute la base de celui-ci, l'isolant ainsi du substrat. Le tout permet d'obtenir des nanofils en forme d'aileron (FIN-FET) (figure 22 [68]). C'est une

méthode qui permet de s'affranchir de substrats SOI, mais qui est assez complexe et nécessite beaucoup d'étapes technologiques.

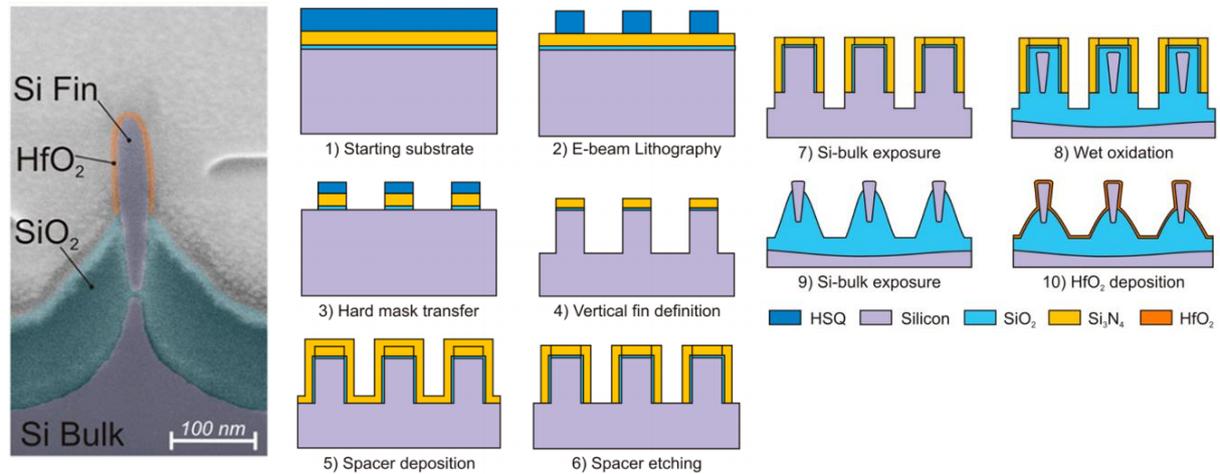


Figure 22 : à gauche, schéma des étapes technologiques permettant la réalisation des transistors FIN-FET; à droite, vue au TEM d'une coupe d'un aileron.

Les nanofils, du fait de leur faible section, présentent une forte résistivité en comparaison avec les structures planaires classiques. Ceci engendre une diminution des courants utiles et rend difficile leur utilisation. Pour remédier à cela, il est possible de multiplier le nombre de nanofils en parallèle, mais cela engendre en contrepartie une plus grande occupation de la surface de la puce. Afin de multiplier le nombre de nanofils en parallèle tout en minimisant la surface totale du capteur, des équipes de recherche ont utilisé le procédé de gravure ionique réactive « Bosch » dans le but de superposer des nanofils les uns sur les autres. Ce procédé mis au point dans le but de réaliser des gravures à la fois profondes et verticales, est basé sur l'alternance de cycles de gravure puis de passivation des flancs de gravure. Ceci engendre des flancs de gravure en forme de vaguelettes, comme la surface des coquilles Saint-Jacques (phénomène appelé « scalloping » en anglais). Cette gravure réalisée sur de fins rubans, suivie d'une oxydation puis d'une désoxydation du silicium a pour effet d'obtenir des nanofils superposés (figure 23 [69]–[71]), procédé proposé pour la première fois par Ng et al [69], [72] et utilisé depuis par d'autres équipes de recherche [73], [70]. Néanmoins, ce n'est visiblement pas un procédé très reproductible à cette échelle au vu du nombre de nanofils brisés. Le moindre nanofil brisé engendrera fatalement des courants de fuite lors du fonctionnement en phase liquide.

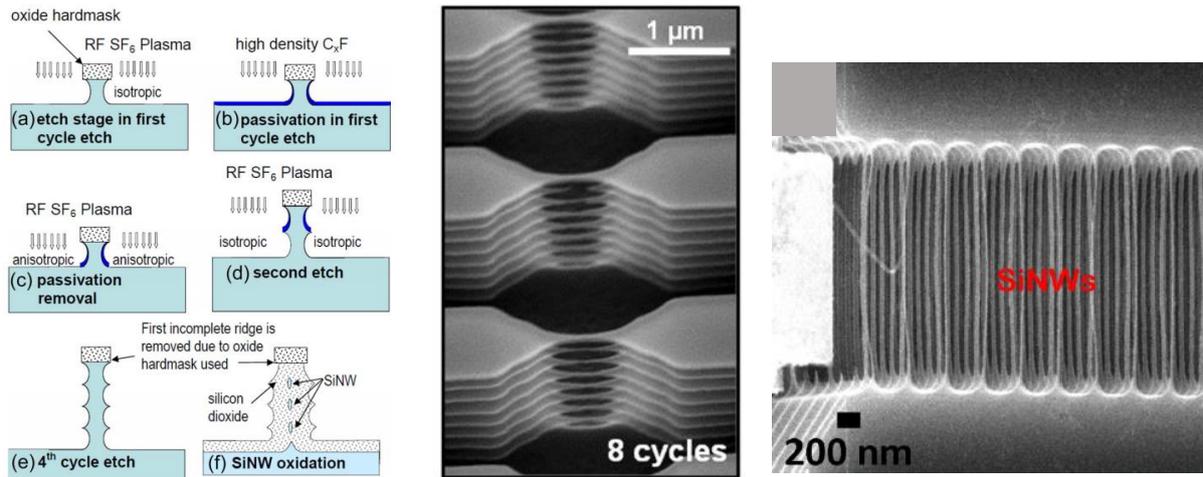


Figure 23 : schéma et vue au MEB de différentes réalisations de nanofils empilés, utilisant le procédé de gravure Bosch.

II.3.3 *Intégration système*

Un avantage prépondérant est la réalisation d'un procédé totalement CMOS compatible, un grand nombre de travaux mettent en avant cet aspect [56], [60], [65], [74]–[76]. Le principal avantage est la possibilité d'intégrer des transistors MOSFET pour réaliser un traitement du signal au plus près des capteurs. Il est possible d'intégrer directement sur la même puce, capteurs, convertisseurs analogiques/numériques, amplificateurs, microcontrôleurs et systèmes de communication sans fil comme l'ont fait Huang et al (figure 24 [65]). Ce système leur a permis d'obtenir de bons résultats pour détecter l'ADN de virus d'hépatite B (10 fM) et de protéine troponine I cardiaque (3,2 pM).

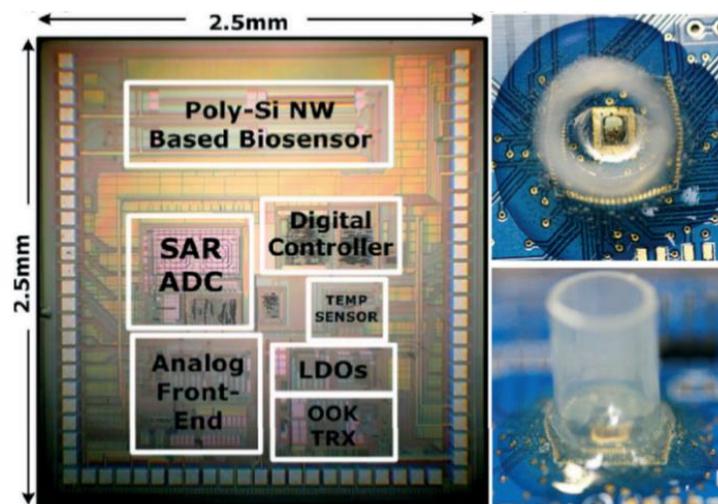


Figure 24 : photographies du système réalisé par Huang et al.

II.3.4 Principales caractéristiques des transistors à base de nanofils de silicium

II.3.4.1 Nanofil avec ou sans jonctions ?

Une grande partie des travaux dans la littérature présente des transistors à base de nanofils sans jonction, autrement dit, les zones source et drain du transistor sont dopées avec le même type de dopant que le canal (figure 25 [77]). Le fonctionnement de ces transistors en accumulation et non en inversion, engendre des caractéristiques $I_D(V_{GS})$ différentes des MOSFET planaires. Le transistor conduit aussi bien, que la tension de grille soit négative ou positive [78], [58]. Un avantage de ne pas réaliser de jonctions est la simplification de la fabrication en éliminant une étape d'implantation et un recuit d'activation, ce qui diminue le coût de fabrication selon Solankia et Parmar [79]. Dans la configuration sans jonction, les courants de fuite lorsque le transistor est en mode bloqué ne sont limités que par la résistance du nanofil, ce qui peut être problématique pour les nanofils dont la section est grande. Les transistors sans jonction ont aussi le désavantage d'avoir une tension de seuil moins reproductible, dépendante des dimensions du nanofil [77], ce qui peut être problématique pour la fabrication d'ISFET, dont le fonctionnement est basé sur les variations de tensions de seuil en fonction du pH. Le choix de réaliser un transistor avec et sans jonctions est un paramètre d'étude supplémentaire à prendre en compte. Il n'y a pas de comparatif dans la littérature sur l'intérêt de réaliser ou non des jonctions pour la réalisation de transistors destinés à la détection en phase liquide.

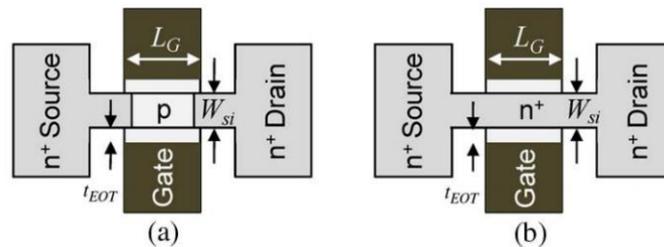


Figure 25 : schéma représentant deux transistors à base de nanofil de silicium, a) avec jonctions, b) sans jonction.

II.3.4.2 Isolant de grille et couche de passivation

L'isolant de grille, qui est aussi la couche de passivation, est un point clé pour la réalisation de capteurs en phase liquide de type ISFET. Cette couche ne doit pas être poreuse, et doit parfaitement isoler le composant électronique de la phase liquide. La biocompatibilité est un plus qui permet des applications biologiques. Cette couche est très importante pour la réalisation de capteurs durables, fiables, reproductibles et précis. Le diélectrique utilisé sur les premiers ISFET était l'oxyde de

II. Etat de l'art

silicium SiO_2 [33], [80]. Les désavantages de ce matériau sont la faible sensibilité au pH, la forte sensibilité aux ions interférents Na^+ et K^+ , et la perméabilité en phase liquide qui entraîne de fortes dérives et une durée de vie limitée du capteur. D'autres matériaux ont été introduits depuis, comme par exemple le nitrure de silicium Si_3N_4 [9], [81], [82] et les oxydes d'aluminium Al_2O_3 [81], [83]–[85], d'hafnium HfO_2 [81], [83], [86], de zirconium ZrO_2 [87] et de tantale Ta_2O_5 [87], [88]. Ces derniers ont des réponses quasi nernstiennes avec la variation de pH tout en étant plus sélectifs vis à vis des ions interférents. Ils sont aussi plus étanches et n'introduisent que de faibles hystérésis, ce qui permet d'avoir des réponses plus précises et des durées de vie supérieures. Leur principal défaut à ce jour, en comparaison avec l'oxyde de silicium, est l'interface de piètre qualité qu'ils offrent avec le silicium [19]. Afin de tirer bénéfice des avantages de l'oxyde de silicium pour son excellente interface avec le silicium et des oxydes métalliques précédemment cités, des empilements ont été réalisés [81], [83]. Bae et al ont réalisé un comparatif des principaux matériaux utilisés pour la réalisation d'ISFET (tableau 2 [83]), d'après ces données l'alumine semble être le meilleur compromis entre sensibilité au pH, linéarité, hystérésis, dérive et constante diélectrique. Le fait que sa constante diélectrique est sensiblement en-dessous de celle du HfO_2 et du Ta_2O_5 n'a pas d'influence en terme de sensibilité au pH [68]. Au passage, d'autres matériaux ont également une sensibilité au pH mais ont été peu ou pas utilisés pour la fabrication d'ISFET [89]–[91], il est néanmoins intéressant de connaître leur existence : SnO_2 , PtO_2 , IrO_2 , RuO_2 , OsO_2 , PbTiO_3 et TiO_2 .

Tableau 2 : caractéristiques de différents diélectriques sensibles pour la réalisation d'ISFET.

sensing thin film	pH sensitivity (mV/pH)	linearity (%)	V_H (mV)	drift rate (mV/h)	dielectric constant
SiO_2 (O)	38.7	99.32	173.0	45.24	3.9
$\text{SiO}_2/\text{Si}_3\text{N}_4$ (ON)	49.7	99.55	20.9	3.86	7
$\text{SiO}_2/\text{HfO}_2$ (OH)	55.3	99.91	6.9	1.88	25
$\text{SiO}_2/\text{Ta}_2\text{O}_5$ (OT)	52.6	99.51	13.9	0.61	25
$\text{SiO}_2/\text{ZrO}_2$ (OZ)	53.9	99.80	22.1	0.44	22
$\text{SiO}_2/\text{Al}_2\text{O}_3$ (OA)	53.1	99.80	0.6	0.25	9

En ce qui concerne les techniques de dépôt, ce sont les méthodes « couches minces » classiques qui étaient utilisées pour la réalisation des ISFET planaires et pour les premières générations d'ISFET à base de nanofils [19] : chimique en phase vapeur (CVD) [92], CVD organométallique (MOCVD) [93], CVD assisté par plasma (PECVD) [94], laser pulsé (PLD) [95], pulvérisation cathodique [96], évaporation par faisceau d'électron [97]. Ces dernières années ont vu l'essor du

dépôt successif de couches atomiques (ALD) du fait des nombreux avantages qu'il apporte. Cette technique permet notamment d'obtenir des épaisseurs reproductibles extrêmement uniformes et conformes [98]–[100]. De plus dans le cas de nanofils, cette technique permet d'avoir une épaisseur homogène tout autour des nanofils, contribuant à la réalisation de capteurs ayant des réponses plus fiables et reproductibles.

II.3.4.3 Influence de la forme du nanofil, forme de la grille et de la diminution des dimensions

Pour les ISFET planaires, les principaux paramètres étaient limités : longueur et largeur de grille, épaisseur et type de diélectrique de grille.

Le passage de deux à trois dimensions avec l'utilisation de nanofils est très intéressant car il augmente considérablement le nombre de paramètres influant sur la conduction du transistor :

- La forme de la section du nanofil peut être ronde rectangulaire, carré, triangulaire ou autres.
- Les angles des nanofils à section polygonal peuvent être plus ou moins aigus/obtus.
- La surface de la section peut être plus ou moins grande.
- Les nanofils peuvent être avec ou sans jonctions.
- La commande de grille peut entourer totalement ou partiellement le nanofil.

Tous ces paramètres ont une influence sur le comportement des capteurs et multiplient le champ des recherches possibles.

II.3.4.3.1 Effet de la forme du nanofil

Dans la littérature, il est possible de trouver des nanofils de différentes formes : rondes [40], rectangulaires [101], triangulaires [62], trapézoïdales [56] et autres [66], [68]. Selon plusieurs publications, la valeur des angles de la section des nanofils a une influence sur la conduction des nanofils [44], [74], [102]–[104]. Ceci est dû à un effet de couplage de deux grilles adjacentes qui favorise le passage du courant dans ces zones. Cette influence des angles dépend également du type de transistor utilisé, c'est à dire avec ou sans jonction : le fonctionnement n'étant pas le même (inversion ou accumulation des porteurs de charge), l'influence des angles n'est pas la même. Pour les transistors sans jonction, il y a également le niveau de dopage qui joue un rôle : lorsque le nanofil est très dopé la conduction ne se fait plus dans les angles mais dans le cœur du nanofil. La figure 26 [105] montre la localisation du courant dans un nanofil de section carré avec une grille sur 3

faces, dans les modes de conduction en-dessous et au-delà du seuil. La figure 27 [105] représente schématiquement l'évolution du courant $I_D(V_{GS})$ en fonction des différentes configurations. Malgré ces différences de conduction dans les nanofils, il n'y a pas dans la littérature de comparatif qui pourrait clairement identifier une forme de nanofil et un mode de fonctionnement privilégiés pour la détection en phase liquide, à une exception près : la forme triangulaire, obtenue par gravure anisotrope est avantageuse en terme de sensibilité pour certaines applications, car elle permet une fonctionnalisation plus efficace sur ces faces présentant l'orientation cristalline (111) lorsque le silicium est à nu [44], [74].

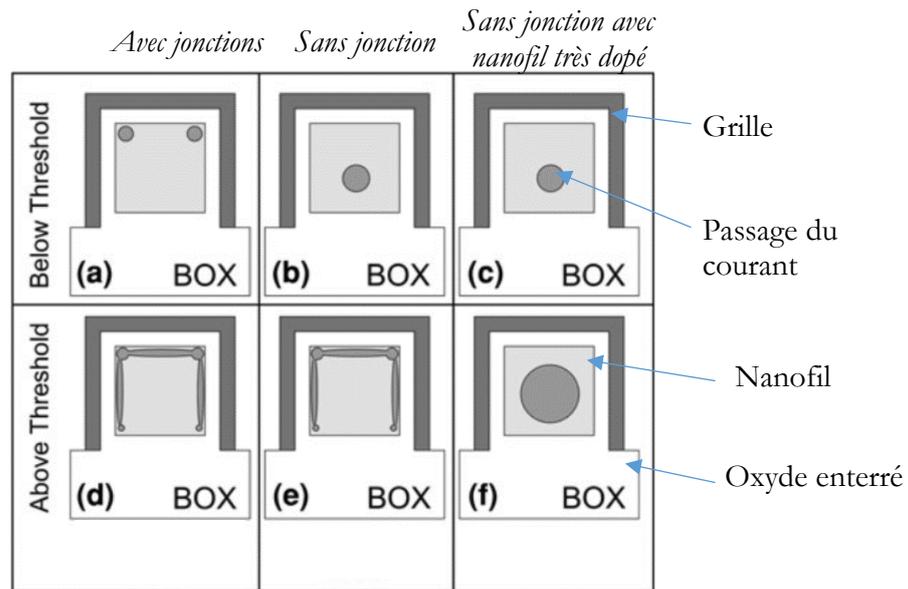


Figure 26 : localisation du passage du courant sous le seuil pour différentes structures ; a) transistor avec jonctions, fonctionnement en inversion ; b) transistor sans jonction, fonctionnement en accumulation ; c) transistor sans jonction avec nanofil très dopé ; localisation du courant au-delà du seuil ; d) e) f) pour les configurations citées précédemment.

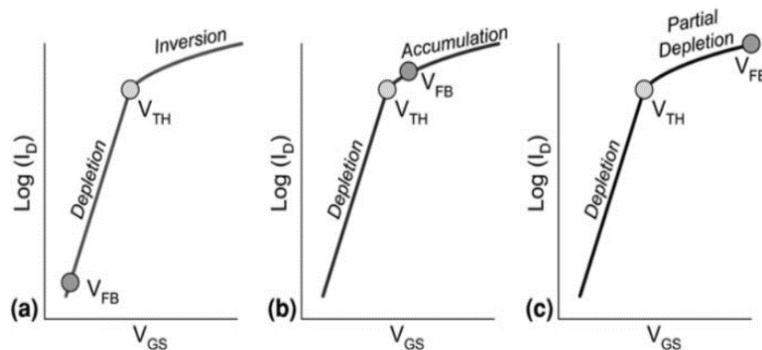


Figure 27 : représentation schématique du courant de drain en fonction de la tension V_{GS} en échelle semi-logarithmique pour les différentes configurations a) avec jonctions b) sans jonction c) sans jonction avec un nanofil très dopé.

II.3.4.3.2 Effet du « diamètre » du nanofil

En ce qui concerne les dimensions du nanofil (surface de la section), il faut prendre en compte l'application. Pour la mesure du pH, la sensibilité n'est fonction que du matériau sensible de grille, la forme et les dimensions du nanofil n'influent donc pas [68]. Pour les applications qui nécessitent le greffage de longues molécules, il faut prendre en compte la force ionique de la solution et l'écrantage de Debye. L'écrantage de Debye est un phénomène de masquage des molécules cibles par les ions de la solution[43], [44]. Cet écrantage est défini par la longueur de Debye, qui donne la distance à partir de laquelle les molécules sont masquées. La longueur de Debye s'exprime de la façon suivante [43] :

$$\lambda_D = \sqrt{\frac{\epsilon_0 \epsilon_r kT}{2N_A q^2 I}} \quad (6)$$

Avec ϵ_0 la permittivité du vide, ϵ_r la permittivité relative du milieu, N_A le nombre d'Avogadro, q la charge d'un électron et I la force ionique de la solution. La figure 28 [106] permet de schématiser l'effet du masquage sur un brin d'ADN en fonction de la force ionique de la solution.

Ce phénomène d'écrantage est plus important pour les structures convexes comme les nanofils [107] (figure 29 [107]), ce qui veut dire que plus le nanofil sera fin et plus l'écrantage sera problématique et plus la sensibilité diminuera.

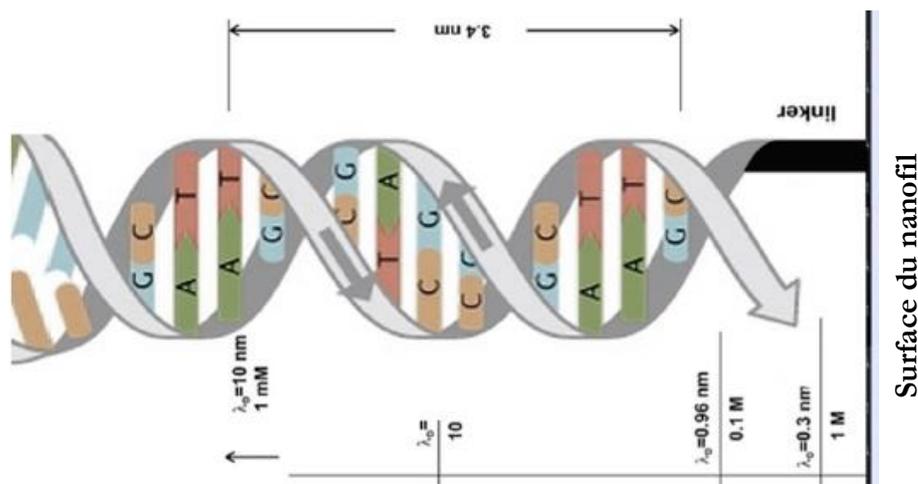


Figure 28 : représentation de l'écrantage de Debye sur un brin d'ADN en fonction de la force ionique de la solution.

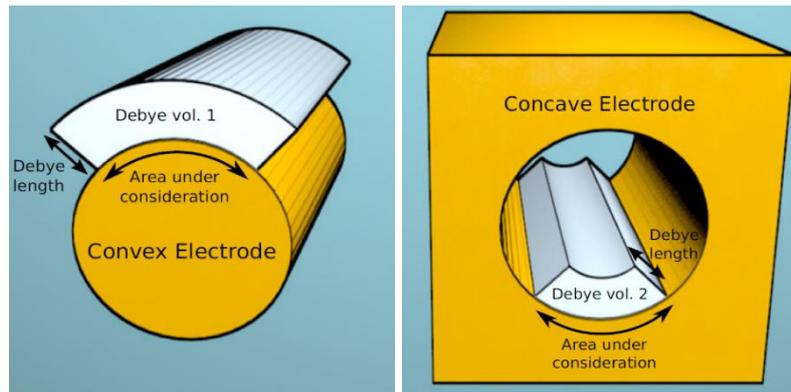


Figure 29 : schéma représentant l'écrantage de Debye autour d'un nanofil, à gauche, et autour d'une surface concave à droite.

II.3.4.3.3 Avantage des nanofils en terme de sensibilité ?

Le paramètre le plus souvent utilisé pour mesurer la performance d'un capteur est la sensibilité. La sensibilité est définie par la variation du signal électrique mesurée (courant, tension, fréquence de résonance...) sur la variation de la concentration de la cible dans l'analyte ($S = \Delta \text{sortie} / \Delta(\text{concentration de l'analyte})$), elle peut être obtenue en traçant la courbe de calibration du capteur [43]. Dans le cas des capteurs à nanofils, il y a souvent une confusion sur le terme de sensibilité, présenté comme étant la variation de courant induite par l'accrochage ou le décrochage d'une cible sur un nanofil divisé par le courant d'origine ($\Delta I / I$) [43]. Cette confusion vient des premiers travaux sur les biocapteurs à nanofils, initiés par Cui et al [40], [43]. Les auteurs écrivaient à l'époque que le fait d'utiliser une structure à base de nanofils engendrerait une déplétion ou une accumulation des porteurs de charge sur tout le volume du nanofil grâce au très fort rapport surface sur volume des nanofils, contrairement aux ISFET planaires qui ne voient ces phénomènes qu'à leur surface. Les nanofils permettent effectivement une amélioration du ratio $\Delta I / I$ grâce à leur fort rapport surface sur volume qui permet une forte interaction avec le milieu environnant. C'est un avantage, mais la sensibilité intrinsèque des nanofils est liée au potentiel de surface et il n'y a pas de différence à ce niveau entre les structures planaires et les nanofils, (sauf pour les nanofils les plus fins qui sont impactés négativement par l'écrantage de Debye comme dit précédemment). Il faut aussi noter que la diminution des dimensions engendre une augmentation du bruit intrinsèque des transistors, ce qui nuit à la limite de détection (LOD) [43]. Il est difficile de donner des dimensions idéales pour la réalisation de capteurs en phase liquide, cela dépend de l'application visée.

II.3.4.3.4 Commande de grille

Un paramètre important des transistors à base de nanofils est la commande de grille. Lorsque la grille entoure totalement le nanofil, qui est le canal conducteur du transistor, les transconductances et pentes sous le seuil sont meilleures grâce à un contrôle électrostatique plus efficace [108]. Le rapport surface sur volume est également augmenté, ce qui induit de meilleurs rapports $\Delta I/I$ pour les applications bio-électrochimiques [68]. En règle générale, plus la grille entoure le nanofil et meilleures sont les caractéristiques électriques des transistors [108].

II.3.5 Microfluidique

Certains échantillons à analyser peuvent être rares et chers. Limiter leur consommation est donc indispensable. Pour cela, les techniques de microfluidique permettent d'adresser précisément les très faibles quantités de fluides vers les nanofils (figure 30 [109]). Les canaux et réservoirs microfluidiques sont généralement réalisés en polydiméthylsiloxane (PDMS) ou en résine SU8 (Microchem). Ces matériaux ont l'avantage d'être transparents, ce qui permet de réaliser des laboratoires sur puce en couplant les analyses électrochimiques et optiques [110]. Ils sont aussi biocompatibles, c'est un plus qui permet d'être en accord avec les applications en biologie comme l'étude de cellules vivantes [36], [111].

Le fait d'utiliser des canaux de dimensions micro/nanométriques peut avoir certains inconvénients. Il faut être vigilant au fait que les flux de liquides ne sont plus turbulents à cette échelle mais laminaires, ce qui peut limiter les interactions entre le liquide à analyser et la surface des capteurs [19]. La vitesse du flux aurait également une influence sur la mesure [112], [113], il vaut donc mieux travailler à flux constant ou arrêter le flux avant la mesure [113]. Une autre hypothèse qui peut être émise serait que la vitesse de l'écoulement influence la température du fil et induise une variation de sensibilité du capteur. Les structures microfluidiques permettent de contrôler la croissance de cultures cellulaires, et ainsi de localiser les matériaux biologiques sur les zones sensibles des capteurs [36]. Pour finir, la microfluidique peut également servir à préparer des échantillons directement sur la puce (figure 31 [114]). Cela donne la possibilité de pouvoir se passer d'une étape de conditionnement des échantillons en laboratoire et ainsi réaliser plus facilement des mesures sur site.

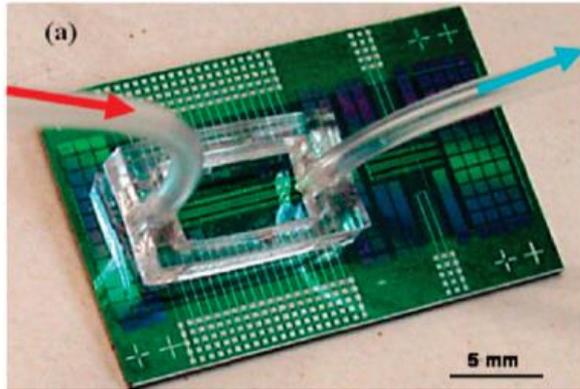


Figure 30: exemple d'un système microfluidique en PDMS.

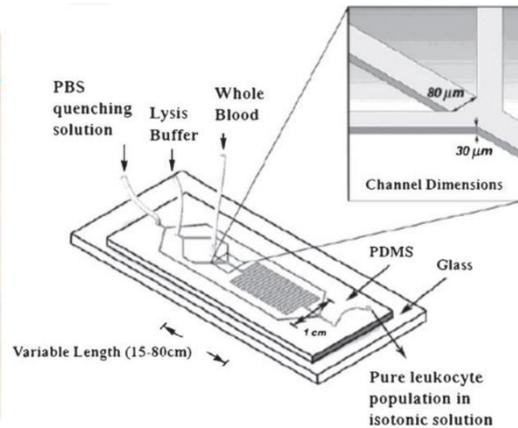


Figure 31 : schéma d'un système microfluidique de préparation d'échantillons.

II.3.6 Fonctionnalisation

Les ISFET à base de nanofils comme leurs prédécesseurs planaires sont naturellement sélectifs et sensibles aux ions H^+/OH^- grâce à leur isolant de grille (Al_2O_3 , Ta_2O_5 , $HfO_2...$) [40], [56], [68], [83]. Mais si la grandeur à mesurer est autre que le pH, il est possible de réaliser une fonctionnalisation. L'objectif de la fonctionnalisation est de rendre le capteur sensible et sélectif à l'espèce d'intérêt. Les applications dans la littérature sont nombreuses [19], [43], [44], [115], [116], après fonctionnalisation il est possible de détecter des métaux lourds, de l'ADN, des marqueurs de la santé du cœur, des marqueurs de cancers...

Les méthodes courantes de fonctionnalisation des ISFET à base de nanofils utilisent des organosilanes comme agent de couplage, qui permettent d'accrocher des groupes fonctionnels comme des thiols, des époxydes, des bromures, des aldéhydes et des amines primaires [19].

Une limitation de ces fonctionnalisations est liée à l'écrantage de Debye. Le fait d'accrocher des molécules d'une certaine longueur sur des agents de couplage a comme conséquence, parfois, de dépasser la longueur de Debye [44]. Les charges se retrouvent alors masquées et la sensibilité du capteur est amoindrie.

Une façon de contourner cette limitation est de faire en sorte que les molécules, immobilisées pour la fonctionnalisation, réagissent avec la cible et modifient le pH local. Le changement de pH est alors détecté par l'ISFET. Les ions H^+/OH^- sont très peu influencés par la longueur de Debye, cela permet de travailler à forte force ionique et de se passer de dilutions, et ainsi de ne pas modifier l'analyte [43].

II. Etat de l'art

Dans le cas de la mesure de glucose par exemple, la surface de l'ISFET est fonctionnalisée avec l'enzyme glucose oxydase, le composant est alors appelé transistor à effet de champ enzymatique (ENFET) [117]. En présence de glucose, la réaction enzymatique génère des ions H^+ et modifie le pH local, ce qui module la conduction de l'ISFET et permet de réaliser une mesure indirecte de la concentration de glucose.

Une méthode intéressante de mesure indirecte a été proposée par Stern et al [118]. Ils ont réalisé une variante de l'ENFET pour mesurer l'accroche d'antigènes en utilisant une technique similaire à l'ELISA (Enzyme-Linked ImmunoSorbent Assay), qu'ils ont nommé nanoélectronique ELISA (ne-ELISA). Le fonctionnement est le suivant : il n'y a pas de fonctionnalisation directement sur les nanofils, ces derniers servent uniquement de capteur de pH. Des métallisations en or à proximité directe des nanofils sont fonctionnalisées avec un anticorps anti-interleukine 2 (IL-2). Une solution contenant l'antigène IL-2 est ensuite introduite et les IL-2 se lient aux anticorps greffés sur le capteur. Un empilement moléculaire se terminant par l'enzyme uréase est ensuite greffé sur les IL-2. En présence d'urée, les réactions chimiques modifient le pH à proximité des nanofils, ce qui engendre un changement de conduction dans les nanofils. Cette variation de conduction est corrélée à la quantité d'antigènes IL-2 fixés entre les anticorps anti IL-2 (figure 32 [118]).

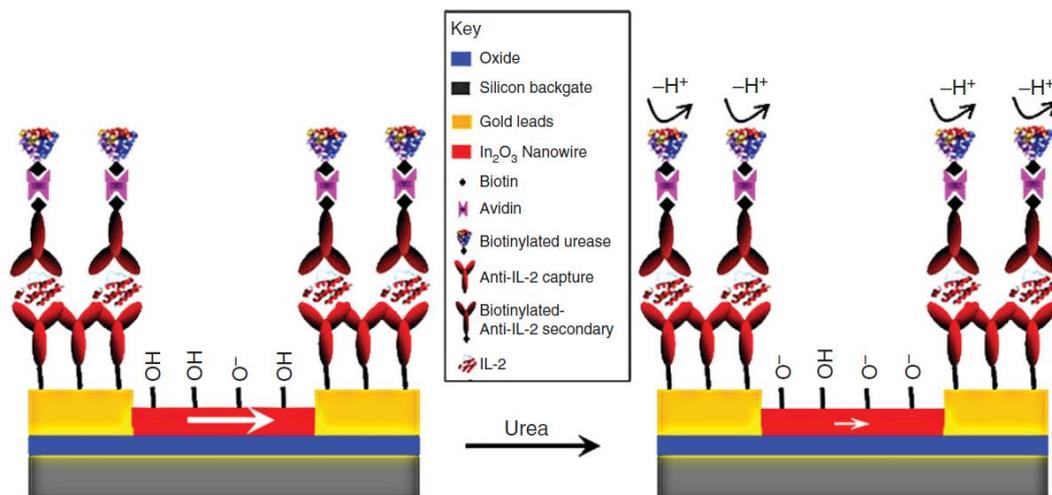
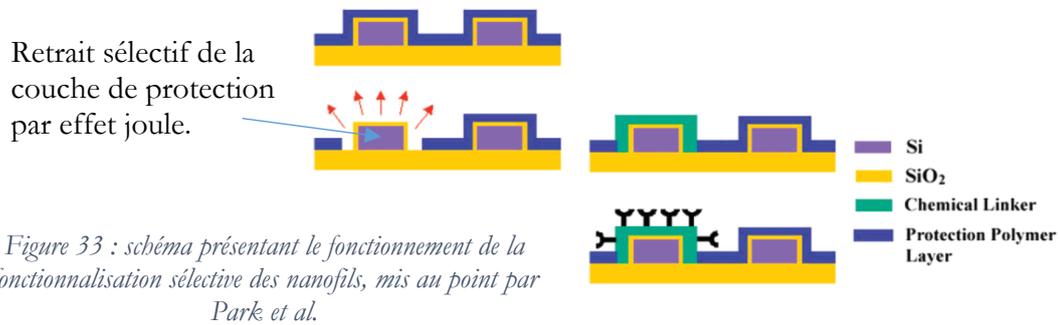


Figure 32 : schéma du fonctionnement du capteur d'IL-2 réalisé par Stern et al.

Il est possible de fonctionnaliser individuellement des nanofils d'une même puce comme l'ont montré Park et al [101]. L'intérêt est de pouvoir réaliser des capteurs sensibles à différentes cibles, comme le sont les « nez ou langues électroniques » [119]. La méthode utilisée consiste à déposer une couche de polymère sur l'ensemble des nanofils. Cette couche empêche la fonctionnalisation d'adhérer sur les nanofils. Ensuite, il est possible de retirer individuellement cette protection en

II. Etat de l'art

chauffant les nanofils par effet joule. Les nanofils chauffés n'étant plus protégés, il est possible de les fonctionnaliser. Ensuite, d'autres nanofils sont chauffés et peuvent être à leur tour fonctionnalisés différemment (figure 33 [101]).



Il existe plusieurs exemples de multicapteurs à base de nanofils dans la littérature, pour détecter de l'ADN virale [120], des marqueurs de la santé cardiaque [121] et des marqueurs de cancers [122]. Ces multicapteurs sont très importants pour le diagnostic de maladies complexes comme les cancers. Il est parfois nécessaire de suivre 3 à 5 biomarqueurs pour réaliser un diagnostic fiable [44]. Zheng et al ont réalisé un multicapteur fonctionnalisé avec des anticorps monoclonaux (figure 34 [122]). Leur multicapteur est capable de détecter 3 marqueurs de cancers, le PSA α 1, l'antigène carcino-embryonnaire (CEA) et la mucine-1, avec des capteurs de contrôle pour éviter les faux positifs le tout en temps réel et sans marquage.

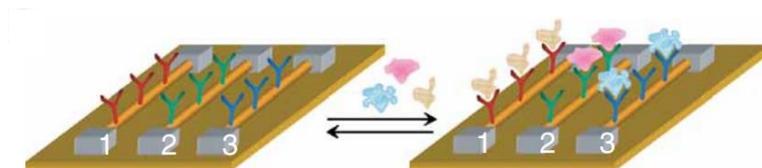


Figure 34 : schéma représentant le principe de fonctionnement du multicapteur réalisé par Zheng et al. Les trois nanofils sont fonctionnalisés avec trois anticorps différents.

Ces quelques exemples ne sont qu'un aperçu de l'étendue des possibilités existantes avec la fonctionnalisation des transistors à base de nanofils.

II.4 Positionnement de cette thèse

Nous venons de voir un aperçu des potentialités offertes par les transistors à base de nanofils de silicium, dans le cadre de la détection en phase liquide. Cela va nous permettre de positionner cette thèse.

L'objectif fixé est de concevoir et réaliser des nano-capteurs potentiométriques basés sur des nanofils de silicium (que nous appellerons nanoISFET). Ces capteurs permettront la réalisation de mesures en phase liquide, pour des applications bio-électrochimiques, de façon précise, reproductible et bas coût. La fabrication sera collective et compatible avec les techniques de la microélectronique. Ces capteurs seront de type transistor à effet de champ sensibles aux ions (ISFET).

Les points clés pour la réussite de ce projet sont :

- la qualité de la couche sensible qui est aussi la couche de passivation pour le fonctionnement en phase liquide,
- la maîtrise des courants de fuite qui deviennent très importants en comparaison avec les faibles courants utiles,
- la réalisation de canaux microfluidiques afin de pouvoir travailler avec des microvolumes de liquides,
- la reproductibilité et la précision à la fois de la fabrication et des résultats de caractérisation.

Il n'y a pas d'application finale clairement définie. Le but est de réaliser une brique de base qui pourra, par la suite, être adaptée, avec l'aide de fonctionnalisations, à une multitude d'applications comme l'ont été les ISFET planaires.

La précision et la reproductibilité des dimensions lors de la réalisation du capteur seront assurées par l'utilisation de la photolithographie par projection. Cette technique est parfaitement maîtrisée et est employée depuis plusieurs décennies dans l'industrie de la microélectronique pour la fabrication de microprocesseurs et autres puces électroniques. Elle est rapide en comparaison à d'autres techniques comme la lithographie électronique et bas coût lorsqu'elle est utilisée en phase de production de masse.

Les transistors seront basés sur des nanofils de silicium horizontaux et monocristallins. Ils seront réalisés avec une méthode descendante (top-down) avec l'utilisation de substrats SOI, qui permettra une bonne reproductibilité des dimensions et une simplicité de mise en œuvre en comparaison avec

II. Etat de l'art

les nanofils obtenus par approche montante (bottom-up). La reproductibilité des dimensions devrait permettre d'avoir également une reproductibilité au niveau des caractéristiques électriques. La section des fils sera rectangulaire, avec des dimensions d'environ $200 \text{ nm} \times 200 \text{ nm}$, cela permettra d'étudier l'effet des coins dans les nanofils. Ce ne sont pas des dimensions ultimes mais le premier objectif visé est la reproductibilité, avec les appareils à disposition au laboratoire. Les différentes étapes technologiques seront compatibles avec la technologie CMOS.

Les transistors à nanofils de silicium sont le plus souvent réalisés sans jonction ($\text{N}^+/\text{N}/\text{N}^+$ ou $\text{P}^+/\text{P}/\text{P}^+$). Au cours de cette thèse, l'avantage de réaliser des transistors à doubles jonctions $\text{N}^+/\text{P}/\text{N}^+$ sera exploré. Le fait d'avoir des jonctions devrait permettre entre autre de diminuer les courants de fuite à l'état bloqué, augmentant ainsi le rapport du courant à l'état passant sur le courant à l'état bloqué des transistors. Cela permettra aussi de confiner la zone sensible dans les trois dimensions, ce qui donnera la possibilité de sonder de très petits volumes.

La passivation des capteurs sera réalisée avec l'utilisation d'alumine Al_2O_3 déposée par dépôts successifs de couches atomiques (ALD). L'alumine est biocompatible [123] ce qui permet d'être en accord avec les applications visées à moyen terme. C'est aussi un excellent passivant en phase liquide, qui devrait permettre la réalisation de capteurs fiables et performants. D'après la littérature [83], elle permet de réaliser des capteurs ayant de faibles hystérésis et dérives temporelles. Le fait de déposer l'alumine en utilisant l'ALD permettra d'avoir une parfaite homogénéité des épaisseurs tout autour des nanofils, ce qui devrait garantir une bonne reproductibilité des capteurs lors du fonctionnement en phase liquide. La grille entourera totalement les nanofils. Peu de travaux utilisent une grille totalement entourante, cela permettra d'étudier l'intérêt d'une telle configuration.

Les capteurs seront insérés dans des canaux microfluidiques, ce qui donnera par la suite, la possibilité de travailler avec des quantités très faibles d'analytes. Le liquide ne sera en contact qu'avec les zones sensibles des nanofils. Cela diminuera ainsi les éventuels courants de fuite au niveau des zones source et drain. Le concept imaginé est représenté figure 35.

Une fois les capteurs réalisés, ils seront caractérisés en phase liquide pour vérifier leur bon fonctionnement. Entre autres, leur sensibilité au pH et leurs courants de fuite seront évalués.

Le prochain chapitre portera sur l'étude de l'alumine déposée par ALD, avec toutes les caractérisations qui ont permis finalement son utilisation dans un procédé de fabrication de transistors à effet de champ sensibles aux ions.

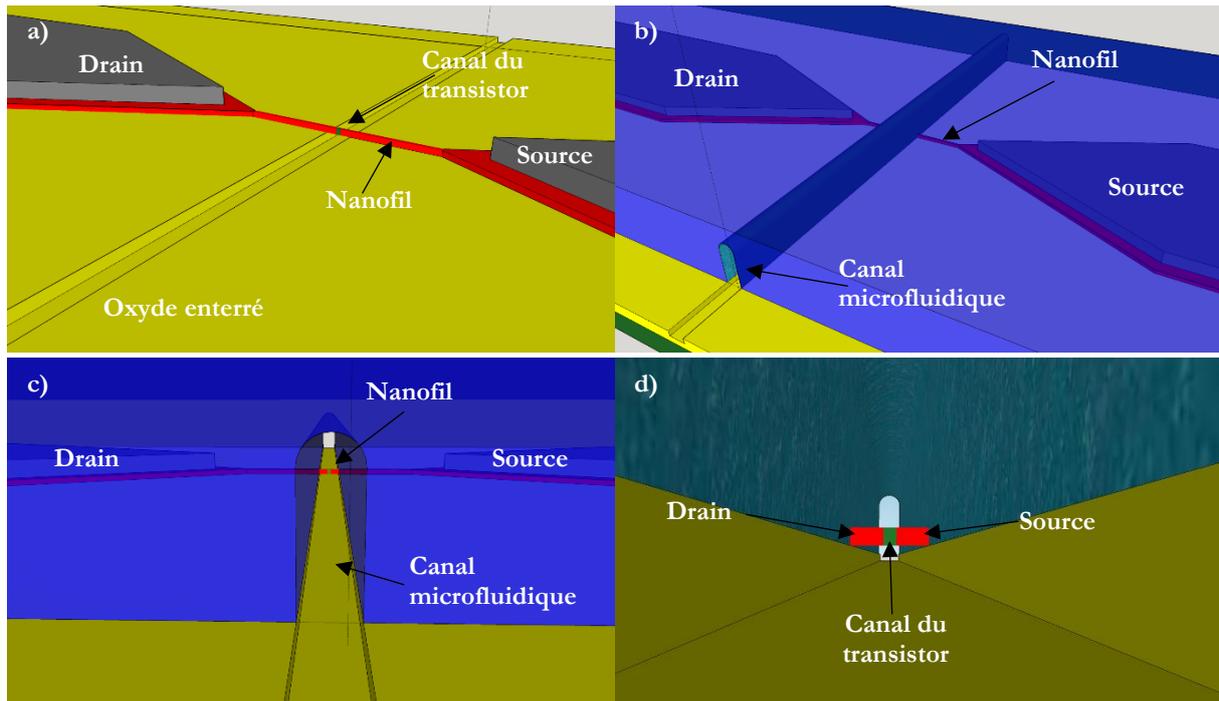


Figure 35 : schémas représentant le transistor à base de nanofil de silicium intégré dans le canal microfluidique, a) transistor à base de nanofil avant la réalisation de la microfluidique, b) vue de dessus de la structure après réalisation de la microfluidique, c) vue à partir de l'entrée du canal microfluidique, d) vue depuis l'intérieur du canal microfluidique avec en travers le transistor à base de nanofil.

III. Etude de l'alumine Al_2O_3 déposée par ALD

III.1 Introduction

Les transistors ISFET à base de nanofils ont besoin d'un diélectrique d'excellente qualité, devant assurer une bonne fiabilité de passivation en phase liquide et devant être à la fois sensible et sélectif. Les niveaux de courants utiles étant très faibles (de l'ordre du micro-nanoampère), la moindre fuite de courant à travers le diélectrique est problématique pour ce genre de composants.

L'alumine Al_2O_3 a été choisie pour réaliser l'isolant de grille. Comme dit dans le chapitre précédent, partie II.3.4.2, ce matériau semble offrir le meilleur compromis entre sensibilité au pH, dérive, linéarité, constante diélectrique et hystérésis [68], [83].

Le procédé ALD (Atomic Layer Deposition) a été choisi car il présente de nombreux avantages. C'est une technique de dépôt de couches minces développée dans les années 60 en union soviétique sous le nom de « Molecular Layering » puis en 1974 en Finlande sous le nom « Atomic Layer Epitaxy » [124]. Cette technique paraît idéale dans notre cas, car elle permet de réaliser des dépôts extrêmement conformes et donc d'entourer les nanofils d'une gaine de diélectrique homogène et contrôlée en épaisseur à quelques dixièmes de nanomètre près [125]. Le bâti FIJI F200 de chez Cambridge Nanotech a ainsi été utilisé pour réaliser les dépôts d'alumine.

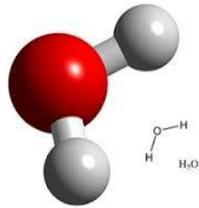
Le principe de l'ALD est de faire réagir successivement deux précurseurs. Dans le cas de l'alumine, l'un est porteur des atomes d'aluminium (triméthylaluminium, trichlorure d'aluminium) et l'autre des atomes d'oxygène (O_2 , O_3 , H_2O), les réactions se font directement à la surface du substrat (figure 36). Dans le cas parfait, chaque précurseur sature complètement la surface d'une monocouche [99]. Cela permet une excellente conformité et donc un recouvrement optimal des surfaces, même sur des motifs ayant de très grands facteurs de formes [99], [126]. Une réaction successive des deux précurseurs à la surface du substrat crée une monocouche moléculaire d'alumine et ce cycle ALD est répété n fois selon l'épaisseur désirée. En conséquence, cela doit assurer un dépôt d'une épaisseur proportionnelle au nombre de cycles effectués, indépendamment du temps de déposition, du débit ou de la quantité des précurseurs. Les températures de dépôt sont relativement basses 30-300 °C [99], ce qui est un avantage pour un grand nombre d'applications, comme l'utilisation de substrats souples par exemple.

Le travail a commencé par une étude des dépôts d'alumine par ALD, avec les caractérisations nécessaires pour valider son utilisation dans un procédé de microélectronique MOS (stœchiométrie, interface silicium/ Al_2O_3 , structure, vitesse de dépôt, possibilités de gravure, contraintes, rugosité, caractéristiques $C(V)$ et $I(V)$...). Seront présentées également la réalisation et la caractérisation en

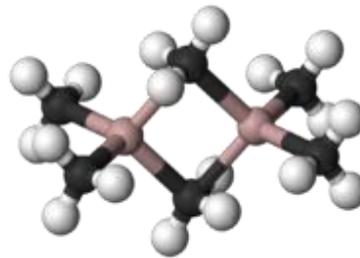
III. Etude de l'alumine Al_2O_3 déposée par ALD

phase liquide des premiers composants ISFET alumine de type planaire, qui ont permis de valider la possibilité de réaliser des capteurs sensibles et sélectifs avec l'alumine déposée par ALD.

La grande difficulté de cette étude de matériau, a été de travailler avec un appareil venant juste d'être livré au début de ce projet. Il a donc fallu tout mettre au point pour qualifier le dépôt d'alumine par ALD (ALD- Al_2O_3), qui était alors totalement inconnu au sein du laboratoire.



Molécule d'eau
<http://fr.maientapedia.org/wiki/Mol%C3%A9cule>



Molécule de triméthylaluminium (TMA)
<http://en.wikipedia.org/wiki/Trimethylaluminium>

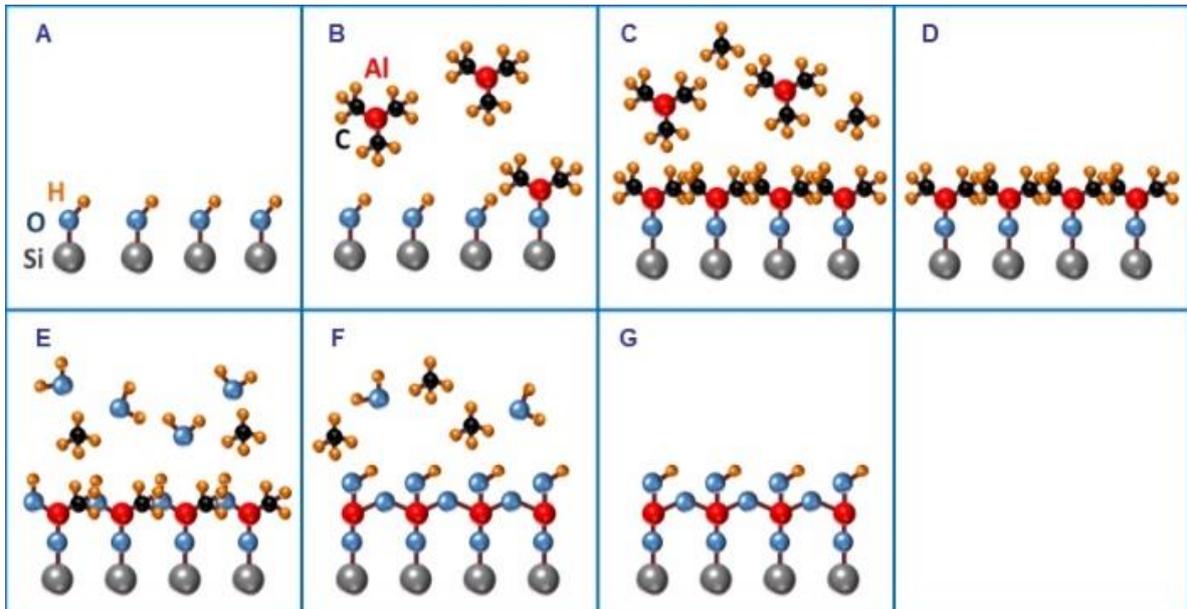


Figure 36 : étapes d'un cycle ALD pour le dépôt d' Al_2O_3 en utilisant du TMA et de l' H_2O
<http://ennano.com/en/atomic.php?id=29>

A : surface du substrat de silicium avec ces liaisons OH, avant le dépôt.

B : injection du TMA.

C : réaction du TMA avec le substrat, saturation de la surface.

D : purge de l'excédent de TMA et des sous-produits de réaction.

E : injection de l'eau, réaction avec les molécules précédemment adsorbées à la surface.

F : purge de l'excédent d'eau et des sous-produits de réaction.

G : surface du silicium avec une monocouche d'alumine, avec les liaisons OH permettant de réaliser le cycle suivant.

Ce cycle est répété autant de fois que nécessaire pour obtenir l'épaisseur désirée.

III.2 Choix des plaquettes support pour réaliser les dépôts

Les futurs transistors devant être réalisés sur des substrat SOI (Silicon On Insulator), dont le coût est très élevé, l'étude de l'isolant de grille a été réalisée sur substrats conventionnels de 10 cm de diamètre, d'orientation cristalline (100), de type P, dopés avec 10^{15} atomes de bore par centimètre cube, ayant exactement les mêmes caractéristiques que le silicium des substrats SOI. Avant chaque dépôt, les plaquettes sont désoxydées à l'acide fluorhydrique.

III.3 Pré-étude, calibration du dépôt

En s'appuyant sur les données fournies par le fabricant de l'appareil, une pré-étude a été réalisée en centrale de technologie afin d'optimiser : la température du dépôt, la nature et la quantité des précurseurs, les temps de purges, la pression lors du dépôt. Cette pré-étude ayant été réalisée en grande partie par M. Emmanuel Scheid et M. Vincent Mortet, elle ne sera pas détaillée et seules les grandes lignes sont résumées ci-dessous.

Le triméthylaluminium (TMA) a été retenu comme précurseur source d'aluminium, car c'est le plus communément utilisé d'après la littérature [125]. En ce qui concerne la source d'oxygène, deux précurseurs ont été étudiés : le plasma oxygène (O_2) et l'eau (H_2O).

Pour commencer, des dépôts utilisant 100 cycles à 600 cycles ALD ont été réalisés, ce qui d'après la littérature représente des épaisseurs de 10nm à 60nm environ [99], les épaisseurs nécessaires au projet se trouvant dans cet intervalle. Des dépôts utilisant le plasma O_2 comme source oxydante et d'autres utilisant l'eau H_2O ont été réalisés et caractérisés par ellipsométrie. Les caractérisations ont montré que les dépôts avec plasma O_2 donnent un indice de réfraction supérieur, plus proche de celui de l'alumine massive, ce qui traduit selon nous d'un dépôt de meilleure qualité. Les dépôts réalisés avec H_2O étaient également moins homogènes en épaisseur sur l'ensemble de la surface. La possibilité de réaliser de l'alumine par ALD avec de l'eau comme précurseur a donc été écartée.

Les précurseurs retenus pour réaliser de l'alumine par ALD ont ainsi été le triméthylaluminium pour la source d'aluminium et un plasma d'oxygène pour la source oxydante. Tous les dépôts présentés dans ce manuscrit, ont été réalisés à 300 °C

III.4 Etude de l'ALD- Al_2O_3 par ellipsométrie

III.4.1 Etude de la cinétique du dépôt d'ALD- Al_2O_3

Après la pré-étude qui a permis de déterminer la durée de plasma, la quantité et nature des précurseurs, la durée d'injection des précurseurs, la température du dépôt, nous avons étudié les variations de l'épaisseur et de l'indice de réfraction (à 450 nm) en fonction du nombre de cycle ALD.

L'ellipsométrie est une technique de caractérisation de couches minces, mono ou multicouche. Elle peut servir à mesurer des épaisseurs et des indices de réfraction (entre autres). Elle est non destructive, bas coût et très rapide. Sa gamme de mesure est très étendue, elle va de la monocouche atomique à quelques micromètres. Elle est fondée sur la mesure de changement de l'état de polarisation de la lumière après réflexion sur une surface. Un ellipsomètre multi longueurs d'onde Uvisel de chez Horiba Jobin Yvon, a été utilisé pour cette étude [127].

La plage des épaisseurs d'alumine a été étendue en réalisant des films de 15 cycles ALD à 900 cycles ALD dans le but d'étudier la cinétique du dépôt, en partant des premiers cycles jusqu'aux épaisseurs conséquentes. La figure 37 et le tableau 3 montrent l'évolution de l'épaisseur moyenne apparente déposée par chaque cycle ALD et de l'indice de réfraction apparent (mesures par ellipsométrie, à indice variable, et calculs avec un modèle monocouche) en fonction du nombre de cycles de dépôt. Cela représente donc l'évolution de la vitesse de dépôt. Comparée à l'évolution de l'indice de réfraction de ces mêmes dépôts (figure 37), une corrélation apparaît.

Tableau 3 : épaisseur moyenne déposée par chaque cycle ALD et indice de réfraction des films.

Nombre de cycles ALD	Epaisseur moyenne déposée par cycle (nm)	Epaisseur totale (nm)	Indice de réfraction à 450 nm ($k = 0$)
15	0,26	3,9	1,47
30	0,19	5,7	1,51
45	0,173	7,78	1,53
60	0,16	9,6	1,55
100	0,13	13	1,597
200	0,105	21,1	1,615
300	0,1	30	1,64
400	0,094	37,6	1,655
600	0,092	55,2	1,67
900	0,09	81	1,67

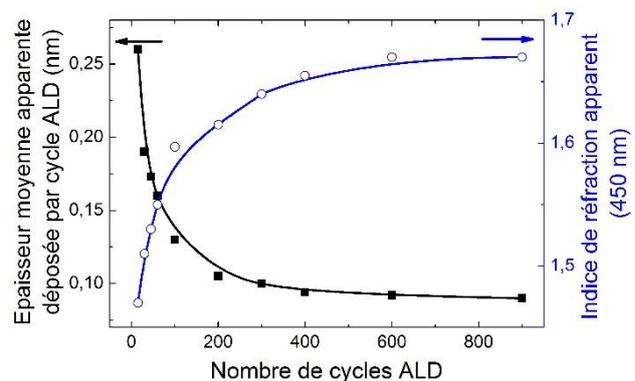


Figure 37 : évolution de l'indice de réfraction et de l'épaisseur moyenne déposée par chaque cycle ALD en fonction du nombre total de cycles ALD réalisés.

III. Etude de l'alumine Al_2O_3 déposée par ALD

D'après ces courbes, le dépôt se fait plus rapidement au début, lors des premiers cycles ALD, avec un indice de réfraction très proche du SiO_2 . Ensuite la vitesse se stabilise et un régime établi est atteint. Ce résultat est assez surprenant et ne colle pas avec le principe de l'ALD, qui consiste à déposer successivement des monocouches moléculaires, donc à vitesse constante. Une explication probable serait, au vu de l'indice de réfraction proche de celui du SiO_2 pour le dépôt de 15 cycles, que lors des premiers cycles ALD, il y a en grande partie un effet d'oxydation du silicium. L'épaisseur de 3 nm mesuré pour 15 cycles ALD, sachant qu'un cycle ALD est sensé déposer au maximum 0,12 nm selon la littérature, va également dans ce sens [125]. De plus l'indice de réfraction augmente avec l'épaisseur déposée, ce qui témoigne clairement d'une différence entre les premiers cycles et ceux qui suivent : une caractéristique en contradiction avec le principe de l'ALD.

Un autre résultat surprenant, qui va à l'encontre de la théorie, mais qui suit tout à fait la littérature [125], est que, comme dit précédemment, chaque cycle ALD dépose environ 0,1 nm de matière. Pour rappel, la théorie prévoit que les précurseurs sont étudiés pour saturer la surface et ne créer qu'une seule monocouche moléculaire d'alumine. Or l'épaisseur de 0,1 nm obtenue est largement plus faible que la dimension d'une molécule d'alumine, elle est même plus petite que le diamètre d'un atome d'hydrogène. La surface n'est donc pas saturée à chaque cycle. Si on prend un critère de masse, selon la référence [125] qui compare le nombre de cycles ALD et la masse d'alumine déposé sur une microbalance, la couverture maximale à chaque cycle est d'environ 32 %. Il faut donc plus de 3 cycles ALD en moyenne pour réaliser une monocouche d'alumine dans le meilleur des cas.

III.4.2 Etude de l'influence de traitements thermiques sur l'ALD- Al_2O_3

Précédemment pour un dépôt de 900 cycles, l'indice de réfraction était de 1,67 (figure 37). C'est un peu faible, l'indice de réfraction de l'alumine cristalline étant de 1,78 et le coefficient d'extinction de 0 [128]. Dans le but d'augmenter l'indice de réfraction du matériau et ainsi se rapprocher de l'indice de réfraction de l'alumine massive, une campagne de recuit de 5 minutes sous N_2/H_2 , de 500 °C à 1050 °C a été réalisée [129]. Un four de recuit rapide Annealsys AS-Master-2000HT équipé d'un suscepteur en carbure de silicium fut utilisé pour ces traitements thermiques. Pour les mesures à l'ellipsomètre, un modèle bicouche Al_2O_3 sur SiO_2 a été utilisé pour prendre en compte la croissance d'une couche de SiO_2 à l'interface entre l'alumine et le silicium sous l'influence des recuits (tableau 4). Les recuits ont permis d'approcher l'indice de réfraction de l'alumine massive (figure 38). En revanche, il y a apparition d'un coefficient d'extinction non négligeable qui peut s'expliquer par des lacunes en oxygène qui apparaissent dans le matériau avec la montée en

III. Etude de l'alumine Al_2O_3 déposée par ALD

température. Pour remédier à cela il a été décidé de réaliser les recuits post-dépôt sous O_2 . Comme précédemment, l'indice de réfraction a augmenté (figure 38) mais cette fois en maintenant un coefficient d'extinction nul (tableau 5). Les recuits sous O_2 paraissent donc plus avantageux.

Tableau 4 : variation des épaisseurs et indices de réfraction de l'alumine, recuite sous N_2/H_2 pour un dépôt de 400 cycles.

Température (°C)	n	k	Couche sous-jacente (nm)	Al_2O_3 (nm)
500	1,65	0,01	1,5	35,5
600	1,65	0,01	1,5	35,5
650	1,663	0,01	1,5	35,5
700	1,67	0,01	1,5	35,5
750	1,673	0,016	1,5	35,5
775	1,68	0,012	2	35
800	1,7	0,01	2	35
850	1,71	0,01	2,3	34,4
900	1,725	0,01	3,2	33,7
950	1,721	0,007	3,3	30,3
1000	1,723	0,007	3,5	30,5
1050	1,712	0,008	3,6	30,5

Tableau 5 : variation des épaisseurs et indices de réfraction de l'alumine, recuite sous O_2 .

Température (°C)	n (450nm)	k	Couche sous-jacente (nm)	Al_2O_3 (nm)
500	1,639	0	2,0	35,2
600	1,639	0	2,0	35,2
700	1,65	0	2,0	35,2
750	1,64	0	2,0	35,0
800	1,70	0	2,7	32,5
900	1,715	0	3,0	32
1000	1,72	0	3,9	31,2
1100	1,71	0	5,0	32,2

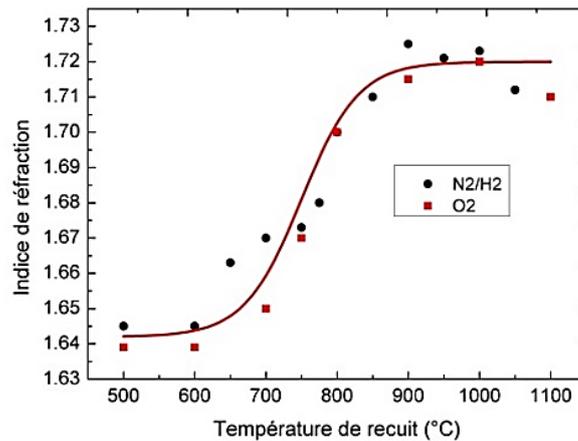


Figure 38 : évolution de l'indice de réfraction de l'alumine en fonction de la température de recuit post-déposition, sous N_2/H_2 et sous O_2 . Réalisé sur un film de 400 cycles ALD.

Cette courbe (figure 38) met aussi en évidence que l'indice de réfraction ne varie pas beaucoup jusqu'à 600 °C, puis augmente brutalement et semble se stabiliser autour de 900 °C. L'alumine subit un changement structural aux alentours de 750 °C, qui a été étudié plus loin dans la partie III.5.

III.4.3 Etude d'une structure bicouche Al_2O_3 sur SiO_2

La croissance d'une couche à l'interface silicium/alumine sous l'effet des recuits est problématique car elle n'est pas contrôlée. Il n'y pas d'informations sur sa structure et sa composition exacte, elle peut donc être source de défauts (charges/pièges) ce qui serait très préjudiciable à la réalisation de transistors de type MOSFET. Une structure bicouche Al_2O_3 sur SiO_2 thermique a été étudiée (400cycles ALD sur 10 nm de SiO_2), le but étant de créer un oxyde thermique à haute température, de façon contrôlée, avec le moins de défauts possibles pour avoir une interface silicium/isolant de bonne qualité, et en même temps faire barrière à la création de la couche qui apparait entre l'alumine et le silicium. Cet empilement a été soumis à différents traitements thermiques sous O_2 comme précédemment, et les résultats suivant ont été obtenus (tableau 6).

Tableau 6 : évolution des épaisseurs et de l'indice de réfraction de l'empilement SiO_2/Al_2O_3

Température (°C)	n (450nm)	Oxyde sous-jacent (nm)	Al_2O_3 (nm)	Durée (min)
Non recuit	1,65	10,0	37,2	0
700	1,65	10,0	35,5	5min
800	1,66	10,5	35,0	5min
900	1,71	11,0	32,5	5min
1000	1,72	11,5	32,0	5min
1100	1,72	12,0	32,5	5min

Ce tableau met en évidence, comme précédemment, l'augmentation de l'indice de réfraction de l'alumine sous l'effet du traitement thermique. En revanche, l'épaisseur de SiO_2 augmente moins que précédemment, 2 nm au lieu de 5 nm avec un recuit à 1100 °C sous O_2 . Cet oxyde semble donc jouer son rôle de barrière entre l'alumine et le silicium, lorsque le dépôt est recuit.

III.5 Etude en GIXRD de la cristallisation de l'alumine en fonction de la température de recuit

Il a été démontré précédemment (partie III.4.2) que l'indice de réfraction de l'alumine déposée par ALD augmente sous l'effet des traitements thermiques. Une cristallisation des films pouvait expliquer ce phénomène. Pour le démontrer, l'alumine a été caractérisée à l'aide de la diffraction aux rayons X en incidence rasante (GIXRD). C'est une technique non destructive qui permet d'étudier les structures cristallines. L'échantillon est soumis à un rayon X de longueur d'onde proche des dimensions du réseau cristallin (environ 0,1 nm). Les plans cristallins jouent alors le rôle d'un réseau de fentes dont l'espacement est proche de la longueur d'onde des rayons X. Il y a alors diffraction à un angle précis qui dépend de la structure cristalline de l'échantillon analysé. Si la structure est amorphe il n'y a pas de plan cristallin, donc pas de diffraction [130].

Pour ces caractérisations, un diffractomètre Bruker D8 Discover a été utilisé. La longueur d'onde des rayons X est de 0,154056 nm, (raie $K\alpha_1$ du cuivre). Le détecteur se déplace en arc de cercle autour de l'échantillon (figure 39) avec un pas de $0,2^\circ$, et un temps d'intégration de 0,4s sur chaque pas, meilleur compromis trouvé entre temps de mesure et rapport signal sur bruit. La source est fixe, les rayons X passent par un miroir de Göbel pour collimater le faisceau, puis dans une fente de 1mm de largeur afin de réduire la dimension du faisceau. Un absorbeur automatique rotatif permet de rester dans la gamme de linéarité du détecteur. Les rayons X arrivent ensuite sur l'échantillon et sont réfléchis en direction du détecteur silicium 1D, 192 pixels, qui tourne autour de l'échantillon. L'angle d'incidence, rasant, est fixé à $0,2^\circ$ de la surface. Les diffractogrammes ont été réalisés en faisant varier l'angle du détecteur, noté 2θ , de 28° à 71° (figure 40). Les raies autour de 50° sont liées au substrat silicium. Cela a été démontré en analysant un substrat avec une épaisse couche de SiO_2 amorphe en surface et un substrat de silicium vierge. Il n'y a pas de raie sur la plaquette oxydée, ce qui prouve que l'appareil n'induit pas de raies parasites. Avec le substrat vierge, il y a les mêmes raies autour de 50° sans les raies de l'alumine. Avec les échantillons d'alumine déposée par ALD, il y a de plus apparition de deux pics caractéristiques de l'alumine cristalline à 32° et $67,8^\circ$, nous nous sommes concentrés sur le second car il est bien plus marqué (figure 41).

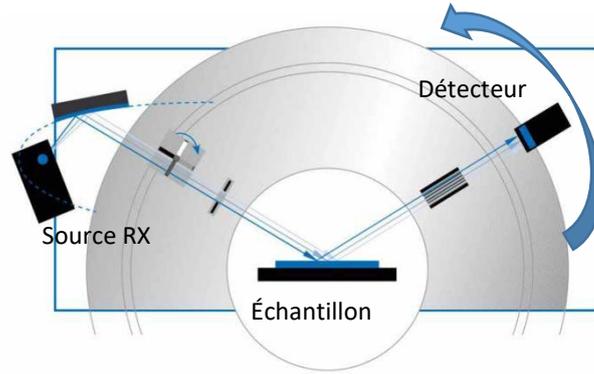


Figure 39 : schéma du diffractomètre. www.bruker-webinars.com

Cette étude de diffraction aux rayons X en incidence rasante a montré que les films d'alumine sont amorphes après dépôt. Ils se cristallisent quand ils sont recuits au-delà de 750 °C (figure 41). Cela est corrélé avec l'augmentation de l'indice de réfraction et confirme ainsi que c'est bien une modification structurale de l'alumine qui engendre l'amélioration de l'indice optique. La hauteur des raies croît avec la température de recuit ce qui indique une évolution de la cristallisation du film [131].

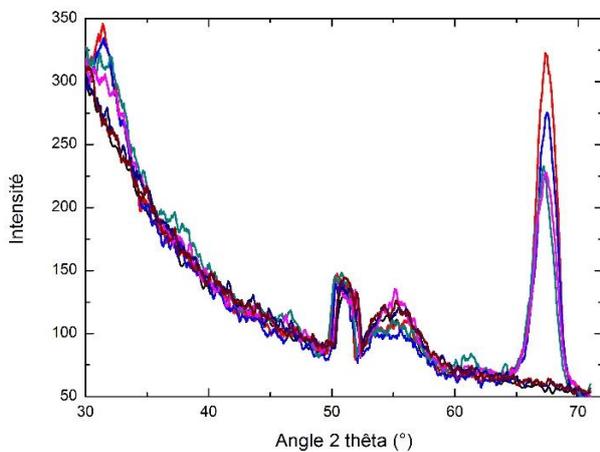


Figure 40 : superposition de diffractogrammes, réalisés sur des films d'alumine déposés par ALD et recuits sous O_2 à différentes températures.

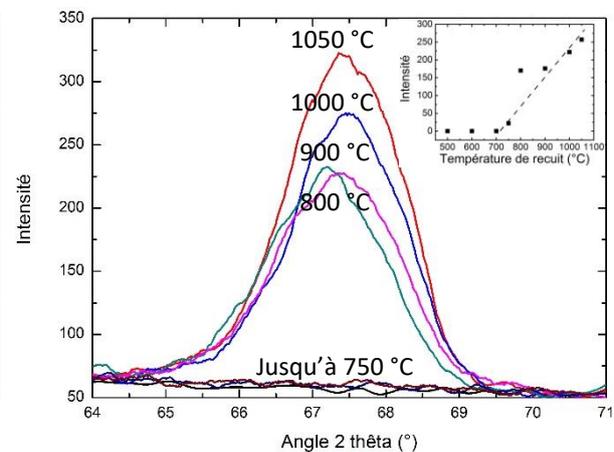


Figure 41 : zoom sur les raies à 67,8° et en insert, évolution de la hauteur des raies.

III.6 Etude de l'interface silicium/alumine à l'aide de la microscopie électronique en transmission (MET)

Etudier l'interface entre le semi-conducteur et l'isolant de grille est important car cette zone peut devenir problématique si elle n'est pas maîtrisée, surtout pour la réalisation de transistors de type MOSFET. Si elle est le siège de défauts ou de charges, elle sera source de courants de fuite entre source et drain. De plus, la tension de seuil du transistor sera définie de manière aléatoire et donc non reproductible.

Afin d'étudier plus en détail les dépôts d'alumine par ALD, la croissance de la couche à l'interface avec les recuits et comprendre la cinétique non linéaire du dépôt, une étude au Microscope Electronique par Transmission (MET) a été réalisée. Le principe est le suivant, il faut réaliser de fines lames transverses dans les dépôts d'alumine. L'observation se fait par la tranche de la lame, il est possible ainsi de visualiser l'empilement de couches et d'étudier les interfaces. Un faisceau d'électrons fortement accélérés traverse la fine lame et interagit avec les atomes de cette dernière. Plus la lame sera fine, meilleures seront les images et les mesures de stœchiométrie [132].

Les lames ont été réalisées à l'aide du FIB FEI Helios 600i (faisceau d'ions focalisé) présent à la centrale technologique du LAAS-CNRS. C'est un appareil capable de faire de la microscopie électronique à balayage, de faire des dépôts de métaux de façon localisée et de réaliser des gravures de façon localisée. Il est également doté d'un micromanipulateur. Les lames réalisées ont une épaisseur de moins de 100 nm d'épaisseur, elles sont assez fines pour travailler dans de bonnes conditions et obtenir des résultats fiables.

Les stœchiométries ont été mesurées par EDX (Energie Dispersive X-ray spectroscopy). Les électrons du faisceau du MET excitent les atomes de l'échantillon analysé. Au retour à l'équilibre, il y a émission d'un photon X, dont l'énergie est caractéristique de l'atome en question [133]. Ces photons peuvent être réabsorbés et réémis dans le volume de l'échantillon, ce qui peut fausser la mesure, c'est la raison pour laquelle il faut des lames MET extrêmement fines. Afin d'être certain que les mesures de stœchiométrie des dépôts soient correctes, le détecteur EDX a été calibré avec deux lames de référence, une en saphir Al_2O_3 monocristallin parfaitement stœchiométrique, et l'autre en SiO_2 thermique parfaitement stœchiométrique également et dont les épaisseurs sont équivalentes à celles des lames analysées. L'appareil utilisé est un MET JEOL JEM-ARM200F Cold FEG, corrigé sonde, équipé d'une pièce polaire ultra haute résolution. La résolution garantie de ce MET est de 78pm en STEM à une tension d'accélération de 200 kV. Le détecteur EDX est un JEOL Centurio. Les observations ont été réalisées au centre de microcaractérisation Raimond Castaing à Toulouse avec l'aide de Fuccio Cristiano et Lucien Datas. Une fine couche de carbone

est déposée sur les lames avant chaque manipulation pour améliorer la conduction, diminuer l'échauffement et surtout l'accumulation de charges dans l'échantillon, qui aurait pour conséquence de modifier les zones observées et donc d'induire des erreurs d'interprétation.

III.6.1 Procédé de fabrication des lames MET avec le FIB

Les lames ont été réalisées par Benjamin Reig, dans la centrale technologique du LAAS-CNRS. Tout d'abord, une couche de platine (non représentée sur les schémas) est déposée de façon localisée à l'aide du FIB, afin de protéger la zone dans laquelle la lame sera taillée. Deux tranchées de plusieurs micromètres de profondeur sont réalisées dans le substrat, à l'aide du faisceau d'ions focalisé (bombardement de gallium), séparées par une bande de quelques centaines de nanomètres de largeur (figure 42). Une gravure ionique oblique vient ensuite attaquer la base de la bande, afin d'obtenir une poutre suspendue. Les extrémités de la bande sont ensuite gravées (figure 43) et la lame est récupérée par le micromanipulateur puis soudée à une grille en cuivre (figure 44). Une fois soudée, elle est amincie par gravure ionique pour atteindre une épaisseur de 80-100 nm (figure 45, figure 46).

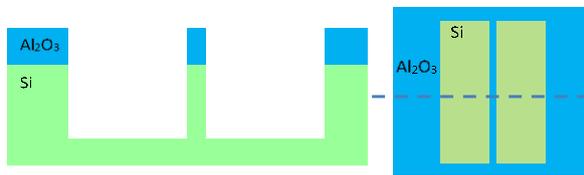


Figure 42 : schéma en coupe après gravure des tranchées, à droite vue de dessus.

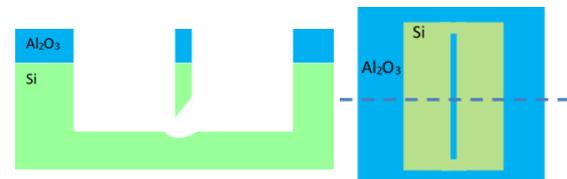


Figure 43 : schéma en coupe, après gravure des extrémités et de la base de la bande, à droite vue de dessus.

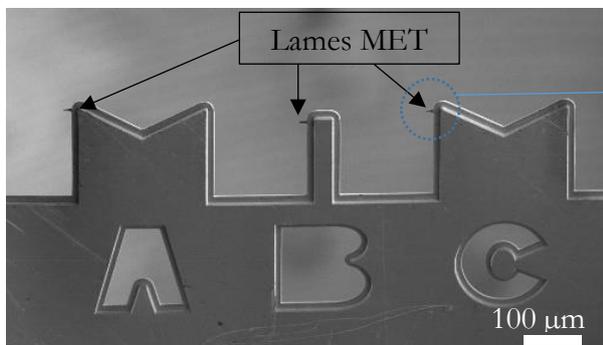


Figure 44 : image au MEB d'une grille avec 3 lames MET.

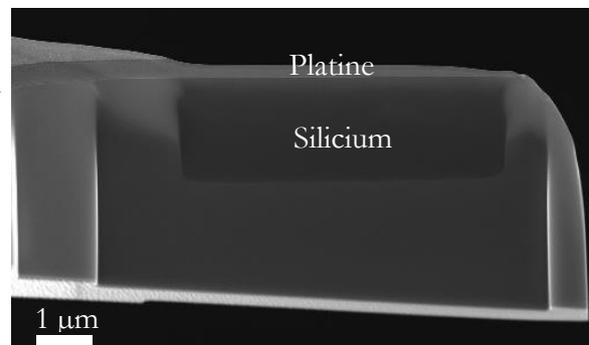


Figure 45 : image MEB d'une lame MET après affinage, Al_2O_3 entre le platine et le silicium.

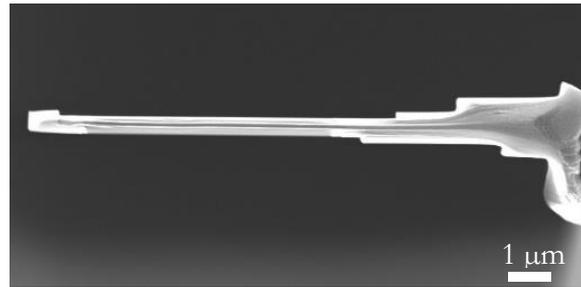


Figure 46 : image MEB d'une lame MET après affinage, vue de dessus.

III.6.2 Etude des dépôts d'alumine par ALD sans traitement thermique

Ces observations ont pour objectif de caractériser l'interface entre le substrat de silicium et l'alumine déposée par ALD, mais également de vérifier par EDX, la stœchiométrie et la cinétique de déposition des films d'alumine.

Quatre dépôts obtenus pour différents nombres de cycles ont été étudiés : 30 cycles ALD, 60 cycles ALD, 300 cycles ALD et 600 cycles ALD, tous directement réalisés sur substrat de silicium. Ceci a permis d'étudier une large gamme d'épaisseurs, couvrant une grande partie des applications possibles de l'alumine déposée par ALD.

III.6.2.1 Etude au MET de dépôts de 30 et 60 cycles ALD, sans traitement thermique

L'épaisseur des films est de 5,8 nm pour 30 cycles ALD et 9,5 nm pour 60 cycles ALD, ce qui confirme les épaisseurs mesurées par ellipsométrie (figure 47 et figure 48). Le dépôt est non uniforme, la première partie est d'aspect et de stœchiométrie différente de la seconde, une caractéristique qui était invisible à l'ellipsomètre, car un modèle monocouche était utilisé pour traiter les données. Les premiers nanomètres sont d'aspect granuleux (figure 47), et la stœchiométrie mesurée est celle du dioxyde de silicium SiO_2 . Il est à noter que cette couche ne peut être apparentée à une oxydation native du silicium, estimée à 0,6 nm maximum sur les différents échantillons [134]. La seconde partie du film est constituée d'oxyde d'aluminium, de stœchiométrie difficile à estimer à cause du platine à proximité qui masque une partie du signal (figure 48).

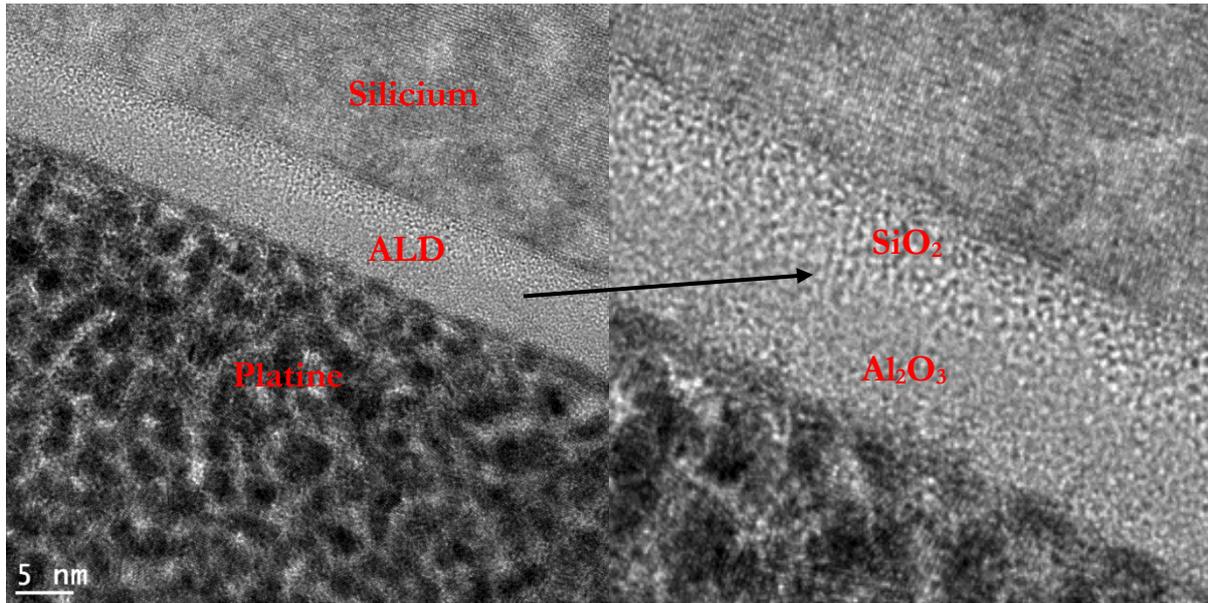


Figure 47 : image MET d'un dépôt de 60 cycles ALD, avec un zoom sur l'interface à droite.

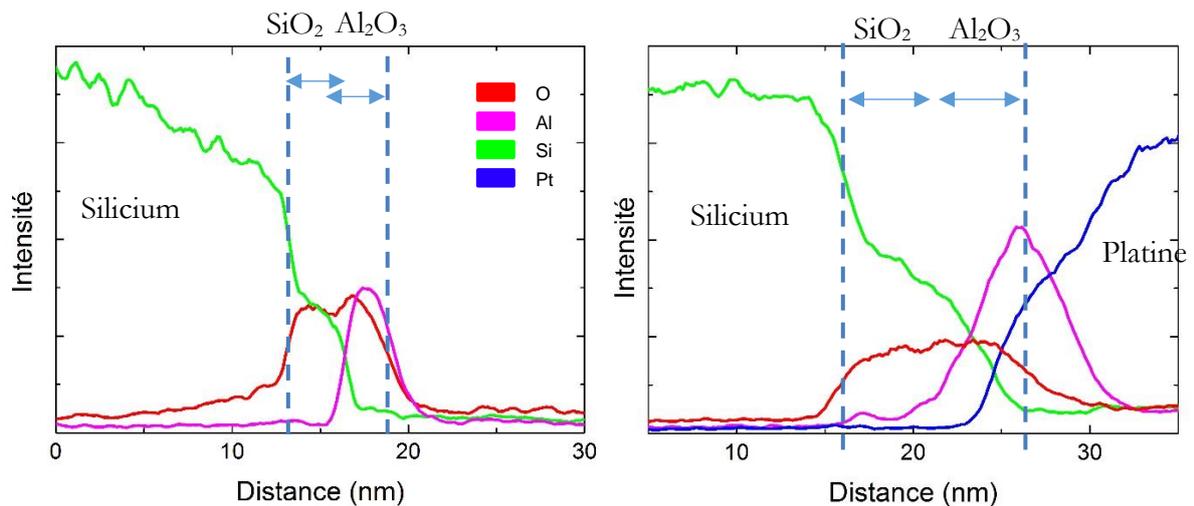


Figure 48 : évolution du signal EDX des éléments chimiques pour un dépôt de 30 cycles ALD à gauche et 60 cycles ALD à droite. L'échelle des ordonnées est arbitraire, elle représente la puissance du signal détecté. Pour une question de lisibilité, le signal du platine n'est pas représenté pour le dépôt de 30 cycles ALD.

Il faut noter que les mesures de stœchiométrie ne sont pas obtenues à partir de ces courbes, qui ne sont qu'une variation de puissance de signal reçu. Ces courbes permettent néanmoins de visualiser précisément l'évolution de la concentration des éléments chimiques au niveau des interfaces. Les mesures de stœchiométrie ont été réalisées en intégrant le signal EDX d'une zone précise du dépôt durant plusieurs minutes, afin d'obtenir une valeur quantifiée et précise.

Pour résumer, l'interface des dépôts d'alumine par ALD sur substrats silicium, réalisés avec un plasma oxygène et du triméthylaluminium, est le siège d'une oxydation parasite, non contrôlée et

réalisée à basse température donc éventuellement chargée de défauts. L'épaisseur de cette oxydation est d'environ 3,3 nm pour 30 cycles et environ 4,5 nm pour 60 cycles. C'est extrêmement problématique pour les applications en microélectronique qui nécessitent un isolant de grille extrêmement fin et une interface exempte de défauts. Ceci explique également pourquoi les mesures en ellipsométrie donnent des vitesses de dépôt trop importantes et des indices de réfraction faible pour les films les plus fins.

III.6.2.2 Etude au MET de dépôts de 300 et 600 cycles ALD, sans traitement thermique

Deux dépôts plus épais, de 300 et 600 cycles ont été étudiés dans le but d'observer l'évolution du dépôt d'alumine et de son interface avec le silicium. L'épaisseur totale des films est de 30 nm pour 300 cycles ALD et de 54 nm pour 600 cycles ALD dont une couche sous-jacente évaluée à 6 nm (pour les deux dépôts) d'après l'image MEB figure 49 et l'élargissement de la zone d'interface sur les profils de concentration des éléments chimiques figure 50. La stœchiométrie de cette couche à l'interface n'est pas mesurable car elle évolue très progressivement depuis l'interface avec le silicium jusqu'à arriver dans l'alumine Al_2O_3 , nous la nommerons aluminosilicate $Al_xSi_yO_z$. Les épaisseurs des dépôts mesurées par ellipsométrie sont confirmées, en revanche comme pour les dépôts de 30 et 60 cycles, la couche sous-jacente n'était pas visible à l'ellipsomètre. La stœchiométrie de l'alumine au-delà de la zone d'interface est bonne, après calibration de l'EDX avec deux échantillons, l'un en saphir Al_2O_3 et l'autre en SiO_2 , le rapport entre l'oxygène et l'aluminium est bien de 60:40.

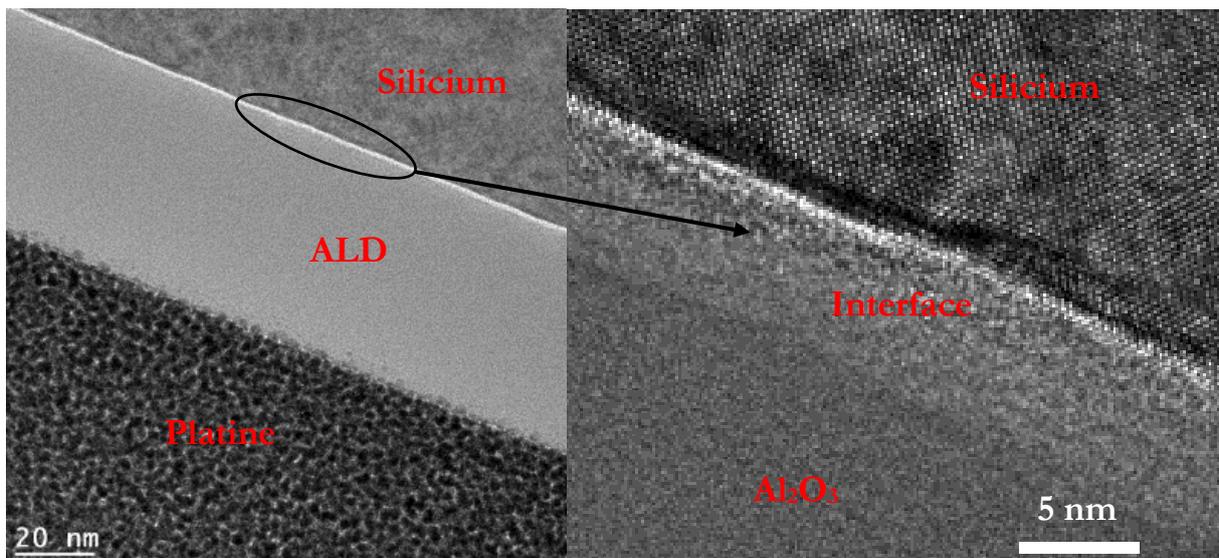


Figure 49 : images MET d'un dépôt de 600 cycles ALD, l'ensemble du dépôt à gauche et zoom sur l'interface à droite.

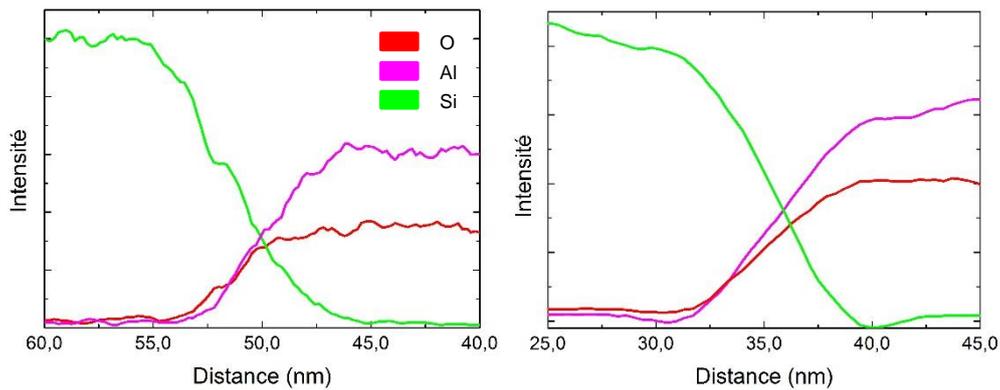


Figure 50 : évolution du signal EDX des éléments chimiques pour un dépôt de 300 cycles ALD à gauche et de 600 cycles ALD à droite. L'échelle des ordonnées est arbitraire, elle représente la puissance du signal détecté.

À l'observation, l'interface de ces dépôts relativement épais diffère de celle des dépôts très fins étudiés précédemment. L'interface évolue donc avec le temps de dépôt. L'oxyde de silicium créé lors des premiers cycles ALD se transforme en un mélange des trois éléments chimiques présents (figure 51).

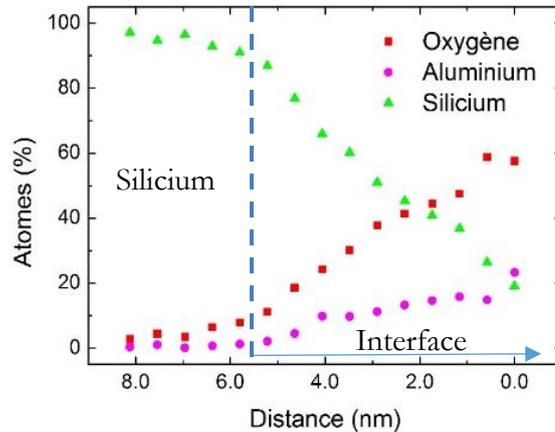


Figure 51 : concentration quantifiée des éléments chimiques, mesurée point par point, à l'interface silicium/ Al_2O_3 d'un dépôt de 300 cycles ALD.

Ce phénomène est aussi visible quand on compare les dépôts de 30 et 60 cycles ALD (figure 52). L'oxyde de silicium est totalement dénué d'aluminium dans le dépôt de 30 cycles alors que le profil du dépôt de 60 cycles indique la présence d'aluminium dans l'oxyde de silicium à l'interface. Cela va dans le sens d'une diffusion d'atomes d'aluminium dans la couche de SiO_2 sous-jacente pendant la réalisation du dépôt. La présence d'un plateau de 0,7 nm dans les signaux du silicium et de l'oxygène à l'observation du dépôt de 300 cycles (figure 52) peut être interprété comme étant les

restes de l'oxyde de silicium qui s'est transformé progressivement en un mélange des trois éléments présents (aluminosilicate). Et finalement, l'étude du dépôt de 600 cycles ne montre plus aucune présence d'oxyde de silicium (figure 52). Aussi, l'épaisseur totale déposée par les 300 premiers cycles ALD est de 30 nm, l'épaisseur déposée par les 300 cycles suivant est de 24 nm (600 cycles donnent 54 nm donc 30 + 24), avec l'hypothèse que le dépôt se fait à vitesse constante [125], il est possible d'estimer l'épaisseur de la couche parasite créée à l'interface à 6 nm, quelle que soit l'épaisseur du dépôt au-delà de 300 cycles ALD.

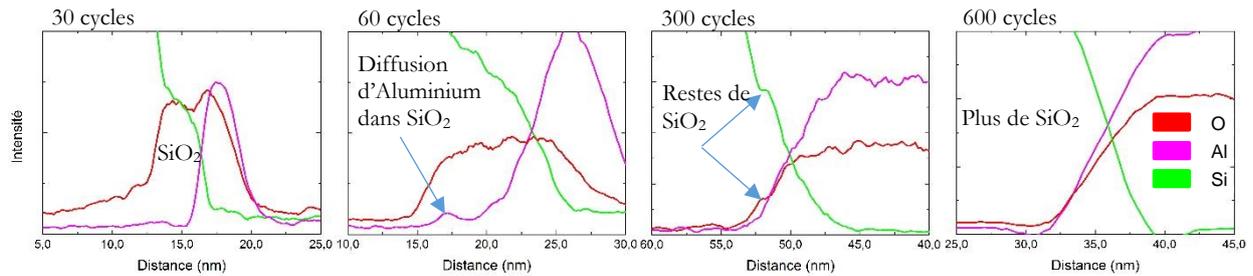


Figure 52 : évolution de l'interface avec l'épaisseur totale du dépôt, de 30 cycles ALD à 600 cycles ALD. L'échelle des ordonnées est arbitraire, elle représente la puissance du signal détecté.

III.6.3 Interprétation des résultats

En s'appuyant sur les mesures effectuées au MET, l'épaisseur de la couche d'interface et l'épaisseur totale des films ont été estimées à l'aide d'interpolations et d'extrapolations pour chacun des dépôts de 15 cycles à 900 cycles ALD, ceux-ci n'ayant pu être étudiés au MET. Cela a permis de mettre en évidence, deux phénomènes concurrents au niveau de l'interface entre les matériaux (figure 53) :

- L'oxydation du silicium, qui est dominante lors des premiers cycles ALD.
- L'enrichissement de cet oxyde avec de l'aluminium qui devient dominant ensuite.

Pour résumer ce qu'il se passe au niveau de l'interface : lors des premiers cycles ALD, il se forme un oxyde de silicium qui provient d'un effet combiné du précurseur TMA, du plasma oxygène et des sous-produits de réaction. C'est un effet combiné car lors de tests sur des plaquettes de silicium, la répétition de cycles de plasma oxygène seul ne crée pas d'oxyde de silicium au-delà de l'oxyde natif (moins d'1 nm). Après une certaine épaisseur d'alumine déposée, l'oxydation s'arrête mais l'aluminium continue de migrer vers le silicium et l'épaisseur de la couche à l'interface se stabilise autour de 300 cycles. L'interface n'évolue apparemment pas entre 300 et 600 cycles, ce qui permet de penser que la couche à l'interface se stabilise.

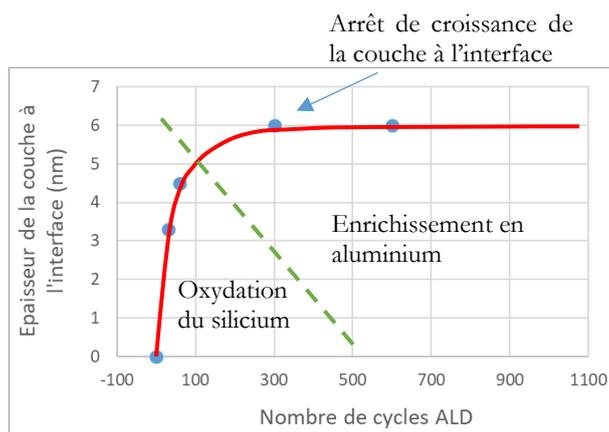


Figure 53 : évolution de l'épaisseur de la couche parasite à l'interface, en se basant sur les mesures au MET.

L'étude précédente par ellipsométrie avait montré que le dépôt par ALD ne se fait pas à vitesse constante, en contradiction avec le principe de l'ALD qui prévoit un dépôt successif de monocouches moléculaires, donc à vitesse constante. Les courbes de la figure 54 permettent à la fois d'expliquer ce phénomène et de confirmer les épaisseurs mesurées par ellipsométrie.

Lorsqu'on trace l'épaisseur moyenne déposée par chaque cycle ALD en fonction de l'épaisseur totale du dépôt (figure 37), le calcul est faussé par l'épaisseur de la couche parasite qui croît à l'interface. Il en résulte donc une vitesse de dépôt rapide sur les premiers cycles ALD, donc non linéaire. Par contre, lorsque l'épaisseur de la couche parasite à l'interface est soustraite à l'épaisseur totale des dépôts, il s'avère alors que l'épaisseur déposée par chaque cycle ALD est constante et égale à environ 0,08 nm (figure 54). Ce résultat va dans le sens de la théorie qui prévoit, comme dit précédemment, que l'ALD dépose successivement des monocouches, et ceci à vitesse constante [125].

En revanche, comme dit précédemment, la valeur de 0,08 nm par cycle est trop basse et confirme qu'il faut plusieurs cycles ALD pour saturer complètement la surface et créer une monocouche moléculaire. De plus, pour estimer l'épaisseur de la couche parasite à l'interface, il suffira maintenant de mesurer l'épaisseur totale du dépôt par ellipsométrie, et de retrancher l'épaisseur d'alumine, soit 0,08 nm multiplié par le nombre de cycles ALD effectués.

III. Etude de l'alumine Al_2O_3 déposée par ALD

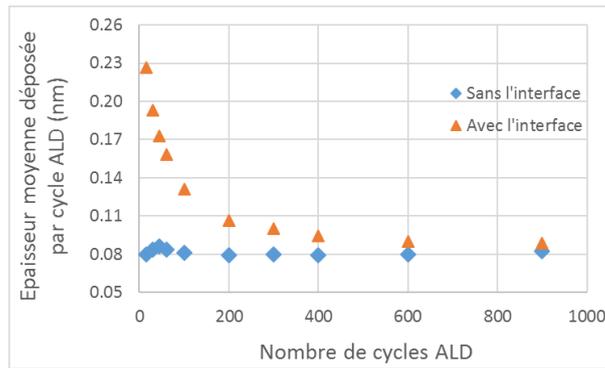


Figure 54 : les triangles représentent l'évolution de l'épaisseur moyenne déposée par cycle ALD en fonction du nombre total de cycles ALD du dépôt. Les losanges représentent l'épaisseur moyenne déposée par cycle ALD en fonction du nombre total de cycles ALD du dépôt, mais cette fois, pour le calcul, l'épaisseur de la couche à l'interface est retranchée à l'épaisseur totale.

Afin de représenter au mieux l'évolution de la vitesse de dépôt, l'épaisseur moyenne déposée par chaque cycle ALD a été calculée sur tous les intervalles étudiés (figure 55 et dernière colonne du tableau 7). Par exemple pour connaître l'épaisseur moyenne déposée par chaque cycle ALD dans l'intervalle 60-100 cycles ALD, l'épaisseur du dépôt de 60 cycles est retranchée à l'épaisseur du dépôt de 100 cycles, ce qui donne l'épaisseur exacte déposée dans cet intervalle. Puis cette valeur est divisée par le nombre de cycles ALD réalisés dans cet intervalle, soit 40 pour cet exemple.

Ceci a permis de représenter au mieux l'évolution de la vitesse de dépôt des films et ainsi de pouvoir visualiser plus précisément l'arrêt de l'oxydation à l'interface (environ 100 cycles), qui est différent de l'arrêt de la croissance de la couche parasite (environ 300 cycles). En effet, comme souligné précédemment, il y a deux phénomènes à l'interface, l'oxydation du silicium (environ 100 cycles) et la diffusion de l'aluminium dans cet oxyde qui continue plus longtemps (environ 300 cycles).

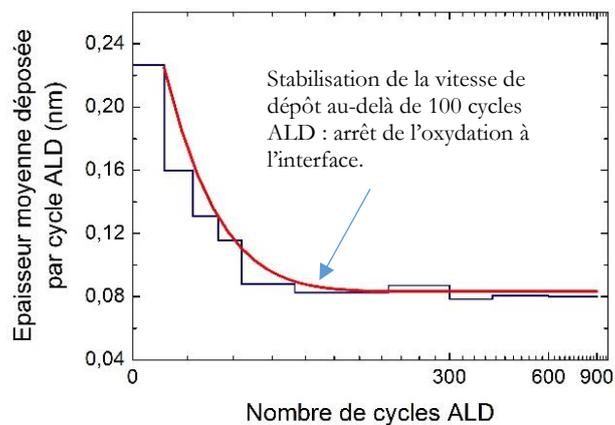


Figure 55 : la courbe bleue représente l'évolution de l'épaisseur moyenne déposée par cycle ALD. La courbe de tendance en rouge représente l'évolution de la vitesse de dépôt. L'oxydation de l'interface s'arrête lorsqu'elle atteint le régime permanent.

III. Etude de l'alumine Al_2O_3 déposée par ALD

Tout cela explique également pourquoi l'indice de réfraction apparent n'est pas constant et pourquoi cet indice est très proche de celui de l'oxyde de silicium pour les dépôts très fins. En effet, réaliser des mesures avec un modèle monocouche n'est pas pertinent pour les dépôts très fins car l'épaisseur de la couche de SiO_2 créée est du même ordre de grandeur que l'épaisseur d'alumine déposée par-dessus. Ainsi, l'indice de réfraction moyen est inférieur à l'indice de l'alumine, et proche de l'indice de l'oxyde de silicium. Ce phénomène devient évidemment négligeable pour les dépôts les plus épais.

Le tableau 7 regroupe les valeurs obtenues lors de l'étude au MET des dépôts d'ALD- Al_2O_3 .

Tableau 7 : épaisseurs des dépôts d'alumine par ALD, et épaisseurs moyennes déposées par cycle en fonction de l'épaisseur totale du dépôt. Nous avons représenté en orange les valeurs obtenues par MET, en vert les valeurs obtenues par interpolation/extrapolation, en blanc les valeurs calculées (le terme "nbcc" représente le nombre de cycles de dépôt ALD) et en bleu les valeurs obtenues par ellipsométrie.

Nombre de cycles (nbcc)	Epaisseur de l'interface (d_{int}) (nm)	Epaisseur d' Al_2O_3 ($d_{Al_2O_3}$) (nm)	Epaisseur totale (d_{tot}) (nm)	Epaisseur totale par ellipsométrie (nm)	$d_{Al_2O_3}/nbcc$ (nm)	$d_{tot}/nbcc$ (nm)	$\Delta d_{tot}/\Delta nbcc$ (nm)
15	2,2	1,2	3,4	3,9	0,08	0,23	0,23
30	3,3	2,5	5,8	5,7	0,083	0,19	0,16
45	3,9	3,9	7,8	7,8	0,86	0,17	0,13
60	4,5	5	9,5	9,6	0,083	0,16	0,12
100	5	8,1	13,1	13	0,081	0,13	0,09
200	5,5	15,8	21,3	21,1	0,079	0,11	0,082
300	6	24	30	30	0,08	0,1	0,087
400	6	31,8	37,8	37,6	0,08	0,095	0,078
600	6	48	54	55,2	0,08	0,09	0,081
900	6	74	80	81	0,08	0,09	0,08

III.6.4 Influence des traitements thermiques sur les dépôts d'alumine par ALD

Afin d'évaluer l'influence des traitements thermiques sur l'alumine déposée par ALD, trois échantillons recuits ont été analysés. Deux échantillons ont été recuits sous la température de cristallisation à 650 °C et 750 °C, et un échantillon a été recuit au-dessus de la température de cristallisation à 900 °C. L'objectif étant de voir si un traitement thermique est capable d'améliorer l'interface silicium/alumine, et s'il est possible de supprimer la couche parasite mise en évidence précédemment. Pour cette étude, des dépôts de 600 cycles ALD ont été utilisés et les recuits ont été réalisés sous O_2 durant 5 minutes.

III.6.4.1 Etude au MET de deux dépôts d'alumine de 600 cycles ALD recuits, l'un à 650 °C et l'autre à 750 °C

La stœchiométrie pour ces deux dépôts est conforme à l' Al_2O_3 , un recuit sous la température de cristallisation n'a donc pas d'influence négative à ce niveau. Les mesures mettent en évidence à l'interface entre le silicium et l'alumine, une zone de transition constituée d'une couche d'environ 2 nm de SiO_2 (figure 56). Précédemment, l'étude du même dépôt sans traitement thermique avait mis en évidence une couche à l'interface de stœchiométrie variant progressivement que l'on avait appelé aluminosilicate et dont l'épaisseur était estimée à 6 nm. Les recuits à 650 °C et 750 °C ont pour effet de séparer le silicium et aluminium qui migrent chacun de leur côté, ce qui a comme conséquence de créer de l'oxyde de silicium d'un côté, et de transformer une partie de l'aluminosilicate en alumine de l'autre, et qui permet d'avoir une transition bien plus franche entre les matériaux. Nous parlons de séparation car, il faut noter ici que les 2 nm d'oxyde de silicium obtenus ne peuvent pas être assimilés à une oxydation depuis l'atmosphère car d'après les vitesses d'oxydation du silicium, à ces températures et sur des temps si courts, il n'est pas possible d'obtenir de tels épaisseurs [135]. L'échantillon recuit à 650 °C a une épaisseur totale de 54,4 nm, pour l'échantillon recuit à 750 °C, l'épaisseur totale est de 53,5 nm (figure 56) (54 nm avant recuit).

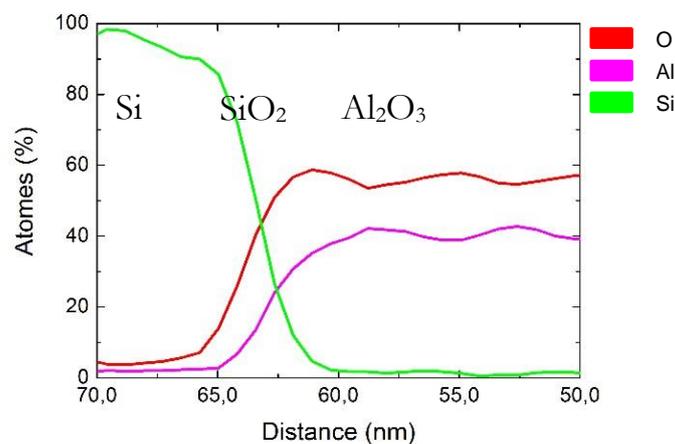


Figure 56 : profil de concentration des éléments chimiques pour un dépôt de 600 cycles ALD recuit à 650 °C.

Ces recuits ont donc une influence sur l'interface : son épaisseur est diminuée et sa composition est modifiée. Les recuits entre 650 °C et 750 °C permettent de transformer l'interface avec le silicium en une couche d'oxyde de silicium, ce qui peut être intéressant pour la réalisation de transistors de type MOSFET, l'oxyde de silicium réalisé à haute température permet d'avoir une interface de bonne qualité, et ainsi de réaliser des transistors ayant une tension de seuil prévisible et reproductible. Il y aurait en conclusion, un intérêt à recuire l'alumine entre 650 °C et 750 °C pour réaliser des transistors de type MOSFET.

III.6.4.2 Etude au MET de l'influence de la cristallisation d'un dépôt de 600 cycles d'alumine par ALD recuit à 900 °C

À cette température, comme vu précédemment (partie III.5), l'alumine est polycristalline. L'objectif de cette étude est d'observer l'effet de la cristallisation sur le dépôt et surtout sur la zone d'interface. D'après les mesures, la stœchiométrie de l'alumine n'est pas modifiée par les recuits à 900 °C, ce qui est positif. L'épaisseur totale du film est de 50 nm (54 nm avant recuit), l'épaisseur totale mesurée par ellipsométrie est validée. La restructuration du film avec la cristallisation a donc pour effet de diminuer l'épaisseur. À l'interface avec le silicium, il y a 3,5 nm d'oxyde de silicium SiO_2 (figure 57), ceci est également en accord avec les mesures à l'ellipsomètre (

tableau 5). Les épaisseurs des dépôts et des interfaces des films recuits sont regroupées dans le tableau 8. L'interface est bien plus visible au MET sur cet échantillon cristallisé que sur l'échantillon amorphe (figure 57). C'est également le cas avec l'ellipsomètre et ceci peut être expliqué par une modification des indices de réfraction de la couche à l'interface qui se transforme en oxyde de silicium et une modification de l'indice de réfraction de l'alumine qui se cristallise. Le contraste d'indice de réfraction entre l'alumine et la couche à l'interface augmente et devient ainsi facilement mesurable par ellipsométrie.

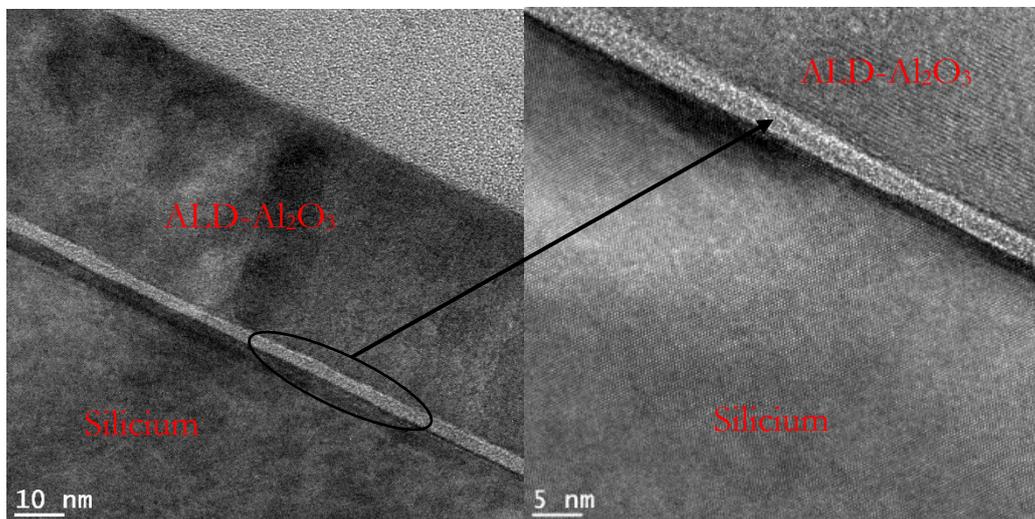


Figure 57 : images au MET d'un dépôt de 600 cycles ALD, recuit à 900 °C 5 minutes sous O_2 , polycristallin. L'ensemble du dépôt à gauche et zoom sur l'interface à droite.

La cristallisation ne permet donc pas de supprimer la couche à l'interface, même si elle la modifie et en diminue l'épaisseur. Néanmoins, comme dit précédemment, le passage d'une zone d'interface non-contrôlée à une couche d'oxyde de silicium peut être un avantage. Cela devrait améliorer l'état

III. Etude de l'alumine Al_2O_3 déposée par ALD

de surface de l'interface semi-conducteur/isolant lors de la réalisation de l'isolant de grille de transistors MOSFET.

Pour finir, l'image de la figure 57 permet de compter les plans cristallins dans l'alumine. La distance mesurée entre les plans est ici de 0,41 nm, très proche des 0,38 nm estimés dans la référence [125]. Le dépôt se faisant à 0,08 nm par cycle ALD, il faut donc 5 cycles ALD pour réaliser une monocouche moléculaire d'alumine cristalline.

Tableau 8 : évolution de l'épaisseur d'un film d'alumine déposée par ALD en fonction de la température de recuit.

	Non recuit	650 °C	750 °C	900 °C
Epaisseur de l'interface (nm)	6 ($Al_xSi_yO_z$)	2 (SiO_2)	2 (SiO_2)	3,5 (SiO_2)
Epaisseur d' Al_2O_3 (nm)	48	52,2	51,5	46,5
Epaisseur totale (nm)	54	54,4	53,5	50

III.6.5 Etude au MET d'une structure bicouche : 10 nm de SiO_2 sous 400 cycles d'alumine par ALD

Il a été observé précédemment que lors du dépôt d'alumine par ALD sur silicium, une couche indésirable et non contrôlée est créée au niveau de l'interface. Cette couche est faite de SiO_2 pendant les premiers cycles ALD du dépôt, puis se transforme progressivement sur la durée du dépôt en un mélange que nous avons appelé aluminosilicate $Al_xSi_yO_z$. Partant du principe que ce problème vient d'une réaction entre les précurseurs (plasma oxygène, TMA), les sous-produits de réaction et le silicium, il a été décidé de faire un dépôt ALD d'alumine sur une plaquette préalablement oxydée, réalisant ainsi une structure bicouche $SiO_2/ALD-Al_2O_3$, l'objectif étant que l'oxyde thermique ne réagisse pas avec les précurseurs comme le fait le silicium.

D'après les profils de concentrations des éléments chimiques (figure 58), cet objectif semble atteint. En effet, la transition entre les matériaux SiO_2 et Al_2O_3 est bien plus franche/abrupte, elle se fait sur environ 2,5nm, là où elle se faisait sur 6 nm lorsque l'alumine est déposée directement sur silicium. Cela confirme au passage, encore une fois, que l'ALD- Al_2O_3 avec ces précurseurs pose problème sur silicium. De plus, la réalisation d'un oxyde de silicium à haute température, permet d'avoir une interface de grande qualité avec très peu de défauts, idéal pour la réalisation de transistors de type MOSFET.

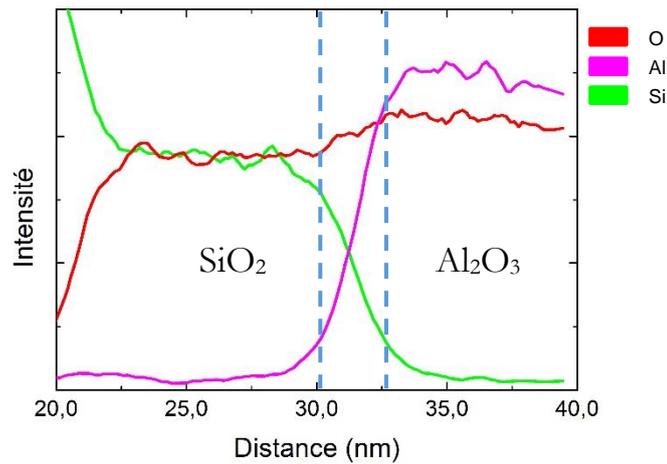


Figure 58 : évolution du signal EDX des éléments chimiques à l'interface entre le SiO_2 et l'alumine déposée par ALD. L'échelle des ordonnées est arbitraire, elle représente la puissance du signal détecté.

III.6.6 Conclusion des caractérisations par MET

Il est confirmé que la vitesse du dépôt ALD est plus rapide sur les premiers cycles que sur les suivants. Cette différence est due au fait qu'un phénomène d'oxydation se produit au niveau de l'interface isolant/semi-conducteur, créant une structure associant oxyde de silicium SiO_2 et oxyde d'aluminium Al_2O_3 . Une fois l'épaisseur d'alumine suffisante pour faire barrière à l'oxydation, l'étendue de cette couche se stabilise, mais la diffusion d'aluminium provenant de l'alumine continue.

Lorsque l'épaisseur de cette couche est retranchée à l'épaisseur totale du dépôt, il s'avère que la vitesse du dépôt est constante ($\sim 0,08$ nm/cycle) sur la gamme étudiée allant de 15 à 900 cycles ALD, et il faut alors 5 cycles ALD pour créer une monocouche d'alumine. Les épaisseurs obtenues par ellipsométrie ont été validées lors de cette étude au MET. Les indices de réfractifs mesurés sont donc a priori fiables et le fait qu'il faut travailler à indice de réfraction variable plutôt qu'à indice fixe est validé. Autrement, les épaisseurs mesurées ne seront pas correctes.

Cette couche à l'interface se modifie avec les recuits, surtout au-delà de la température de cristallisation de l'alumine (environ 775 °C d'après les mesures en GIXRD). Son contraste au microscope électronique par transmission augmente et son épaisseur diminue. Pour finir, le fait de réaliser un oxyde thermique avant le dépôt d'alumine permet de s'affranchir de défauts d'interface, cela paraît donc avantageux pour la réalisation de transistors de type MOSFET.

III.7 Etude de la rugosité de surface de l'alumine par microscopie à force atomique (AFM)

Afin d'étudier la rugosité de la surface de l'alumine déposée par ALD, et suivre son évolution en fonction des températures de recuit, une série de caractérisations par microscopie à force atomique (AFM) a été réalisée. Il est intéressant d'avoir une information sur la rugosité pour confirmer que l'alumine est bien déposée couche par couche. Une surface bosselée signifierait par exemple, que le dépôt s'effectue par îlots.

L'AFM est une technique de microscopie basée sur la mesure des forces entre un stylet (généralement en silicium), extrêmement fin, dont la pointe se termine sur quelques atomes. Cette pointe se déplace linéairement sur l'échantillon à analyser en faisant un relevé topographique. En bout de ligne, la pointe se décale d'un pas prédéfini, et recommence autant de fois que nécessaire pour couvrir la surface à analyser. Dans le mode utilisé pour ces caractérisations, la pointe n'est pas en contact avec le substrat, elle survole la surface en vibrant à sa fréquence de résonance. La proximité de la pointe avec la surface permet aux atomes des deux parties d'interagir entre elles et de modifier la fréquence d'oscillation, mesurée à l'aide d'un laser réfléchi sur la pointe. Ces modifications de fréquence d'oscillation permettent de remonter à la topographie de la surface [136].

Des mesures de rugosité arithmétique [137] sur des dépôts d'alumine non recuite de différentes épaisseurs ont été réalisées à l'aide d'un AFM Dimension 3100 VEECO. Ces caractérisations montrent qu'il n'y a pas de différences significatives entre des dépôts de 100 à 600 cycles ALD. Les valeurs mesurées sont de l'ordre de 0,4 nm (figure 59), soit la distance moyenne entre deux plans cristallins. Il y a donc en permanence la hauteur d'une monocouche d'alumine de différence en moyenne, entre les zones « en avance » et en « retard » du dépôt, ce qui va dans le sens d'un dépôt de monocouches successives. Sur l'image à l'AFM (figure 61), la surface de l'alumine non recuite forme de petits agglomérats.

Avec les recuits en dessous de 775 °C, avant la cristallisation, il y a un réagencement du film, la rugosité arithmétique tombe en dessous de 0,2 nm (figure 60), c'est à dire moins que l'épaisseur d'une monocouche d'alumine Al_2O_3 [125]. Ce résultat est également visible sur la figure 62 : il n'y a plus d'agglomérats et la surface est plus homogène.

Recuit au-delà de la température de cristallisation, le film se cristallise comme vu précédemment en DRX (partie III.5) et la rugosité moyenne augmente jusqu'à 1 nm environ (figure 60, figure 63). Les images de la figure 64 sont des vues au MEB de ces mêmes dépôts, elles permettent de

III. Etude de l'alumine Al_2O_3 déposée par ALD

visualiser différemment l'évolution de la rugosité avec les recuits. Nous pouvons conclure en disant qu'il y a une corrélation entre la cristallisation et l'augmentation de l'indice de réfraction en fonction de la température de recuit. La cristallisation permet également de créer une nano rugosité qui pourrait être exploitée pour certaines applications [138], [139].

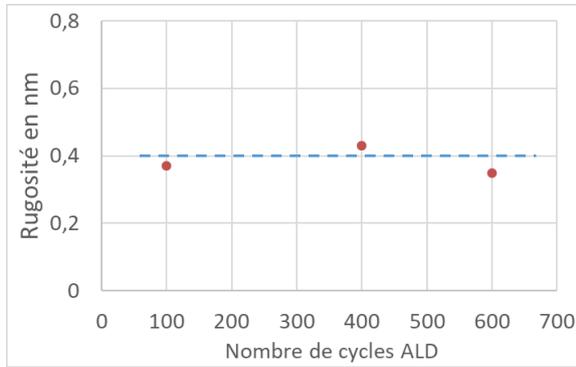


Figure 59 : évolution de la rugosité arithmétique de l'alumine en fonction du nombre de cycles ALD réalisé.

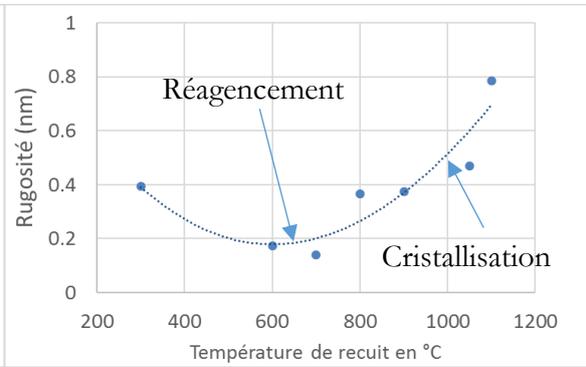


Figure 60 : évolution de la rugosité arithmétique de l'alumine en fonction de la température de recuit.

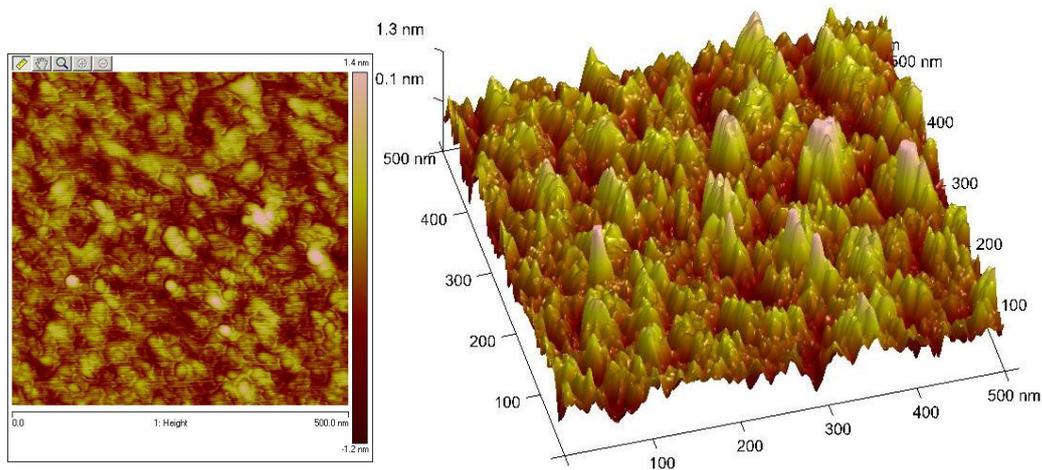


Figure 61 : image à l'AFM de la surface de l'alumine sans traitement thermique.

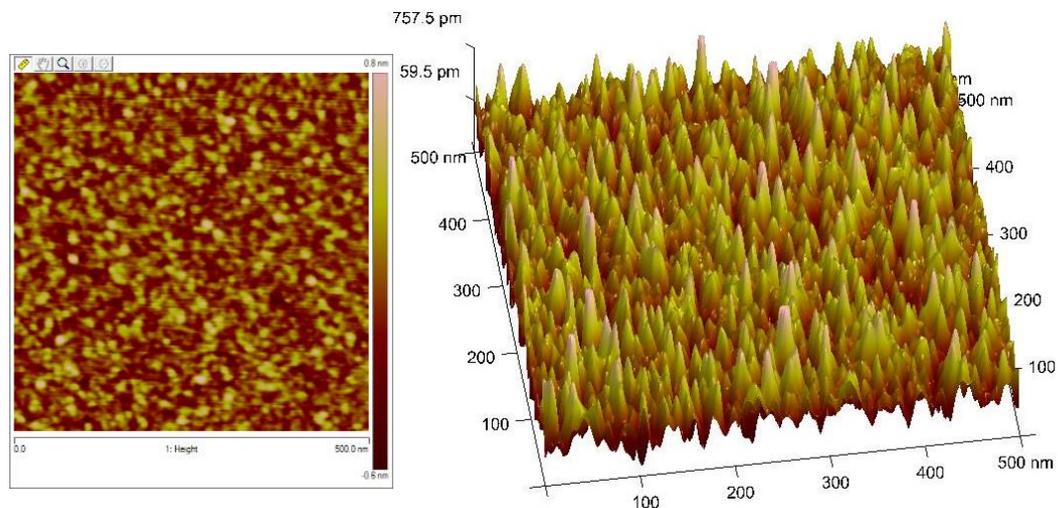


Figure 62 : image à l'AFM de la surface de l'alumine recuite 5 minutes à 600 °C sous O_2 .

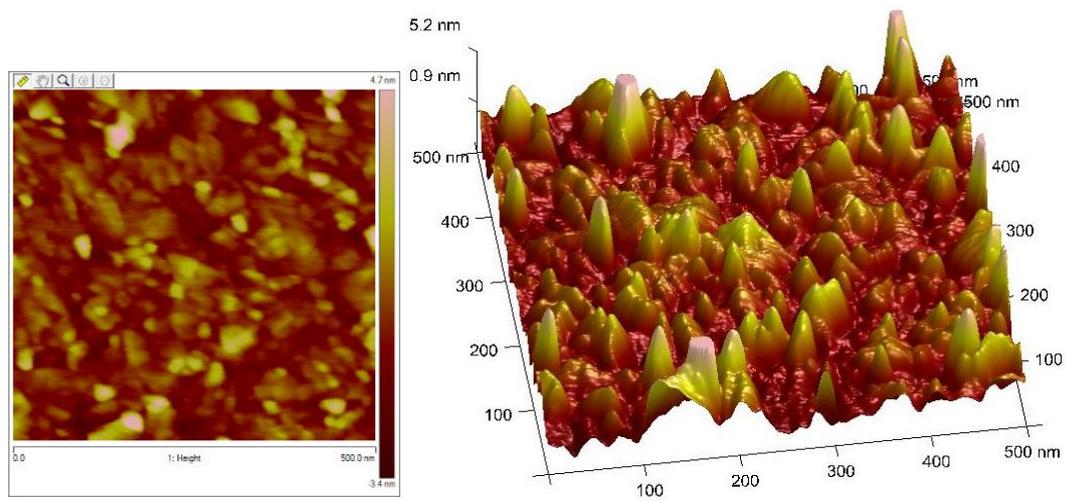


Figure 63 : image à l'AFM de la surface de l'alumine recuite 5 minutes à 1100 °C sous O_2 .

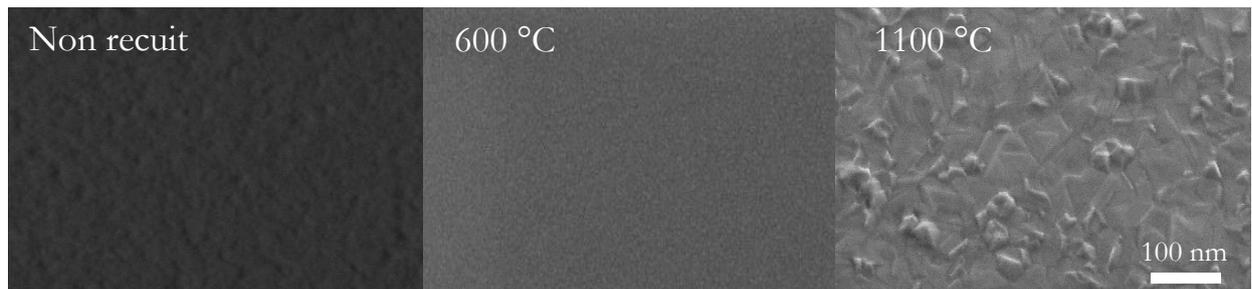


Figure 64 : vues au MEB ($\times 350k$) de la surface de l'alumine déposé par ALD, non recuite, recuite à 600 °C et à 1100 °C 5 minutes sous O_2 .

III.8 Etude des contraintes dans l'alumine

Les contraintes des couches d' Al_2O_3 en fonction de la température de recuit ont été étudiées à l'aide d'un profilomètre mécanique KLA-Tencor P16⁺, ceci en appliquant la formules de Stoney aux résultats obtenus [140]. Cette technique est couramment utilisée en microélectronique pour déterminer la contrainte qu'exerce un film, sur le substrat sur lequel il est déposé [141]. Cette information est importante car elle permet de prédire si le matériau déposé risque de se délaminer ou non.

Pour que les formules de Stoney soient applicables, il faut que :

- La couche soit déposée de façon homogène sur le substrat.
- L'épaisseur de la couche déposée soit faible comparée à celle du substrat.
- La courbure engendrée par la contrainte soit uniforme.
- Le substrat et la couche déposée soient tous deux élastiques isotropes.
- Les dimensions longitudinales du système (substrat + dépôt) soient bien supérieures à son épaisseur.

Si les conditions énoncées ci-dessus sont respectées, alors la contrainte moyenne dans le film déposé σ_f , peut s'écrire de la façon suivante [140] :

$$\sigma_f = \frac{E_s}{1 - \nu_s} \frac{t_s^2}{6t_f} \left(\frac{1}{R_2} - \frac{1}{R_1} \right) \quad (7)$$

Avec E_s le module d'Young du substrat, ν_s le coefficient de Poisson du substrat, t_s l'épaisseur du substrat, t_f l'épaisseur du film déposé, R_1 et R_2 les rayons de courbure avant et après le dépôt.

Pour effectuer cette étude, deux dépôts ALD d'alumine, d'une épaisseur de 81 nm (900 cycles) ont été réalisés sur silicium. L'épaisseur est conséquente afin d'engendrer le plus possible de déformation sur le substrat et avoir une mesure précise. Les substrats utilisés sont des plaquettes standard, en silicium, de 10 cm de diamètre, d'orientation cristalline (100) et d'épaisseur 525 μ m.

Le principe de la mesure est le suivant :

La flèche du substrat est mesurée à l'aide du profilomètre avant le dépôt d'alumine. Pour cela le stylet de l'appareil traverse longitudinalement la plaquette en passant par son centre et relève les variations de hauteur en un certain nombre de points.

Le profil du substrat $Z(x)$ est approximé avec une méthode d'ajustement polynomiale par une fonction de degré 5 [141]. Le rayon de courbure est extrait de cette fonction. Puis le dépôt est

réalisé, et une nouvelle mesure de flèche est réalisée de la même façon que précédemment. L'appareil compare les deux flèches, et d'après les caractéristiques entrées pour le substrat et l'épaisseur de la couche déposée, calcule la contrainte. Le dépôt est ensuite recuit 5 minutes à différentes températures croissantes, sous O_2 pour la plaquette 1 et sous N_2/H_2 pour la plaquette 2. Après chaque recuit la contrainte est mesurée (figure 65).

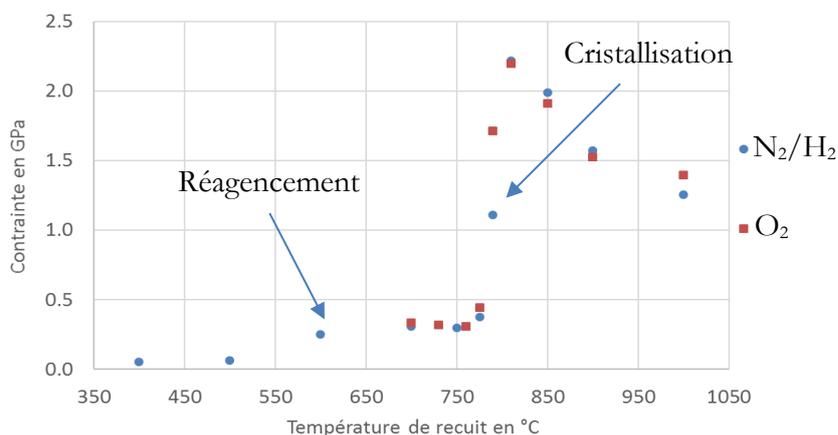


Figure 65 : évolution de la contrainte en fonction de la température de recuit, sous O_2 et sous N_2/H_2 .

L'alumine non recuite a une contrainte négligeable de 10MPa en tension, ce qui est bien du point de vue accroche de la couche sur le substrat, il ne devrait pas y avoir de délamination à long terme. Autour de 600 °C la contrainte passe à 300MPa, ce qui reste assez faible mais démontre des modifications dans la couche d'alumine. Il y a un réagencement du film, vu également à l'AFM à travers la baisse de rugosité. Vers 775 °C, avec la cristallisation de la couche (démontrée par diffraction aux rayons X), la contrainte augmente brusquement jusqu'à 2,2GPa en tension pour 810 °C. C'est une valeur importante mais il faut souligner que même trois ans après les dépôts, aucune délamination de la couche déposée n'a été observée. Ensuite, pour des recuits à des températures supérieures la contrainte diminue tout en restant au-delà de 1 GPa. Cette baisse de contrainte peut être expliquée par des transitions de phase dans l'alumine polycristalline, comme proposé par Krauthem et al [142]. Dans le cadre de l'étude des contraintes, il n'y a pas de différences significatives entre l'échantillon recuit sous O_2 et celui recuit sous N_2/H_2 (figure 65), ce qui démontre que ces phénomènes sont indépendants de l'atmosphère du recuit.

En conclusion, nous pouvons dire que l'alumine non recuite a une contrainte négligeable et devrait avoir une bonne qualité d'accroche. L'augmentation de la contrainte est corrélée à l'augmentation d'indice de réfraction et à la cristallisation des films.

III.9 Etude des propriétés de gravure de l'alumine

L'objectif étant de réaliser des composants électroniques avec l'alumine Al_2O_3 , des moyens de l'usiner localement ont été prospectés. La gravure humide et la gravure ionique réactive (GIR) ont été étudiées sur des échantillons d'alumine de 54 nm (600 cycles ALD) recuits et non recuits. L'épaisseur d'alumine a été mesurée à l'ellipsomètre avant et après gravure pour déterminer la vitesse d'attaque.

III.9.1 Gravure humide

Pour graver les épaisseurs visées, il nous semble nécessaire d'avoir des vitesses d'attaque d'au moins 6 nm par minute. Ceci, pour éviter que les gravures ne durent trop longtemps et que la résine de masquage ne se décolle avant la fin de l'attaque.

Sur des échantillons d'alumine recuite à 900 °C 5 minutes sous O_2 (l'alumine est alors polycristalline), différentes solutions ont été testées à température ambiante. L'acide phosphorique 85 %, le TMAH 25 %, l'acide fluorhydrique 5 %. Aucune de ces solutions n'a attaqué l'alumine sur 10 minutes.

Sur des échantillons d'alumine non recuite (amorphe), toujours à température ambiante, l'acide phosphorique a gravé l'alumine à une vitesse de 0,4 nm/min. Cette vitesse est trop faible au vu des épaisseurs à graver.

L'acide fluorhydrique 5 % a donné de meilleurs résultats sur l'alumine non recuite. Les mesures ont donné une vitesse de gravure de 40 nm/min avec cette solution, vitesse compatible pour l'application visée.

Une solution à base d'acide fluorhydrique a donc été identifiée pour façonner l'alumine non recuite, mais aucune solution efficace n'a été identifiée pour en faire de même avec l'alumine polycristalline. Pour remédier à cela, la gravure ionique réactive (GIR) a été étudiée.

III.9.2 Gravure sèche

La gravure ionique réactive (GIR) est une technique couramment utilisée en microélectronique, pour usiner localement des matériaux. C'est un type de gravure anisotrope, c'est-à-dire qu'elle ne s'effectue que dans une seule direction. Le principe est de créer un plasma à partir d'un ou plusieurs gaz soumis à un champ magnétique. Certaines particules de ce plasma vont être accélérées en

III. Etude de l'alumine Al_2O_3 déposée par ALD

direction du substrat par une tension de polarisation, vont percuter la surface et arracher des atomes. C'est la composante dite physique de la gravure. Des molécules vont réagir avec la surface puis les réactants sont désorbés, c'est la composante dite chimique de la gravure [143].

Pour graver l'alumine, un plasma de type Cl_2 a été utilisé [144], [145], dans un bâti ICP-RIE (Inductively Coupled Plasma, Reactive Ion Etching) Trikon Omega 201. Les profondeurs de gravure ont été caractérisées par profilométrie mécanique, ce qui a permis de remonter à la vitesse de gravure. Les essais ont été réalisés sur des films d'alumine de 55 nm d'épaisseur environ (600 cycles ALD), non recuits et recuits à 900 °C sous O_2 , avec une résine de masquage AZ ECI 3012 de 1,1 μm d'épaisseur. Toutes les manipulations ont été réalisées à une puissance ICP de 500W. Afin de moduler la vitesse de gravure, seule la puissance de polarisation a été modifiée (figure 66).

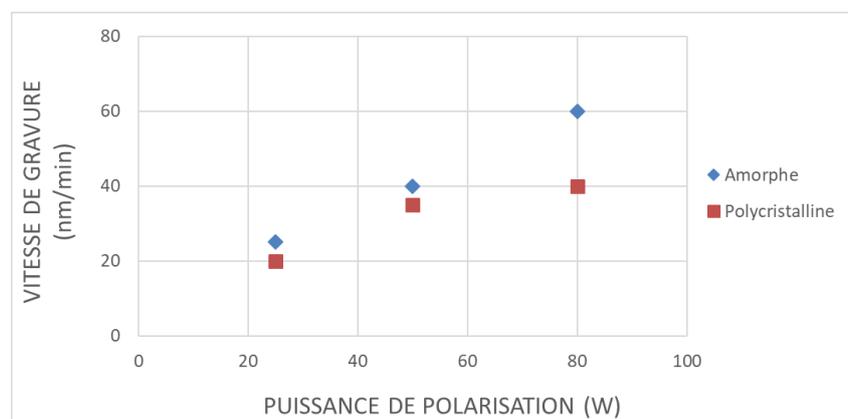


Figure 66 : vitesse de gravure de l'alumine en fonction de la puissance de polarisation, sur de l'alumine amorphe et polycristalline.

D'après ces courbes, l'alumine recuite ou non, cristallisée ou non, se grave par GIR avec un plasma de type Cl_2 . Les films d' Al_2O_3 ont été gravés de façon localisée à des vitesses de quelques dizaines de nanomètres par minute et la sélectivité de 0,1 avec la résine AZ ECI 3012 est assez bonne pour les épaisseurs d'alumine déposées (< 100 nm).

En résumé, il est possible de graver l'alumine non recuite avec une solution d'acide fluorhydrique 5 % ou avec un plasma de type Cl_2 . En revanche, nous n'avons pas identifié de solution pour la gravure humide de l'alumine polycristalline. Il est néanmoins possible de graver ce matériau avec un plasma de type Cl_2 , comme pour l'alumine non recuite.

III.10 Etude des caractéristiques diélectriques de l'alumine déposée par ALD

Des capacités MIS (Métal Isolant Semi-conducteur) avec l'alumine comme isolant ont été réalisées pour caractériser sous polarisation le dépôt par ALD. Ceci a permis de découpler le fonctionnement du diélectrique de grille, du reste du composant, afin de pouvoir évaluer les performances de la commande des transistors réalisés. En plus de la fabrication de ces capacités, dans le but de caractériser l'évolution des caractéristiques diélectriques de l'alumine en fonction de la température de recuit, des dépôts d'alumine par ALD de 400 cycles (environ 38 nm) recuits à différentes températures ont été caractérisés à l'aide d'une sonde en mercure.

Les performances diélectriques de l'isolant de grille sont extrêmement importantes pour le bon fonctionnement d'un transistor de type effet de champ (FET). L'interface avec le semi-conducteur doit être dépourvue de défauts sous peine d'avoir un courant de fuite important entre source et drain. La constante diélectrique doit être la plus grande possible pour avoir le meilleur contrôle électrostatique possible, et il ne doit pas être chargé pour éviter la modification de la tension de seuil [146]. L'étude $C(V)$ des capacités MIS a permis de mesurer la constante diélectrique de l'alumine non recuite, de l'alumine recuite à différentes températures et de l'empilement SiO_2/Al_2O_3 . Pour l'étude courant-tension $I(V)$, un certain nombre de ces capacités ont été détruites par claquage, afin de mesurer le champ électrique maximal que peut soutenir l'alumine.

III.10.1 Caractérisations capacité-tension $C(V)$

III.10.1.1 Principe de la $C(V)$

Une rampe de tension de -10 V à 10 V de négatif à positif puis de positif à négatif est appliquée sur le diélectrique, à l'aide d'une sonde en mercure ou bien directement sur le métal de la structure MIS préalablement réalisée (figure 67). En parallèle, une tension sinusoïdale de 100 mV d'amplitude, de fréquence variable est superposée à cette rampe.

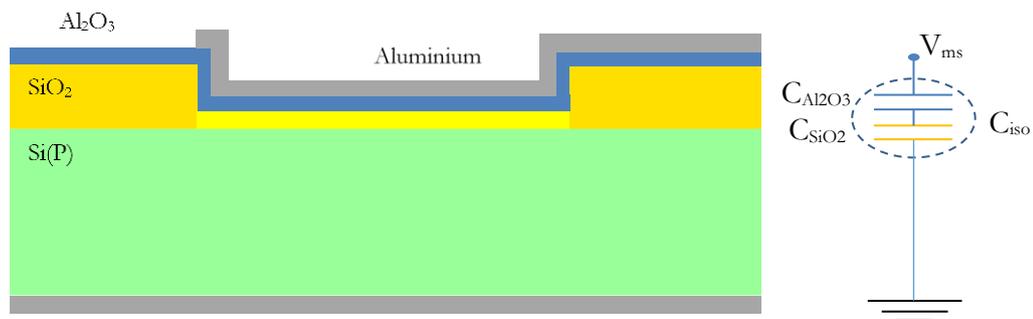


Figure 67 : capacité MIS et son modèle équivalent

Pour avoir des résultats précis, la surface de la capacité sera de préférence grande pour les mesures des propriétés diélectriques en $C(V)$. Elle sera de préférence petite pour les mesures des propriétés de conduction et de claquage en $I(V)$. En effet, une petite surface diminue les probabilités de défauts d'interface, sachant que ce type de défaut peut favoriser le claquage, en avoir un trop grand nombre fausserait à la baisse la valeur moyenne du champ de claquage [147].

III.10.1.1.1 Différents types de charges dans l'isolant

Dans la pratique il y a toujours un certain nombre de charges dans l'isolant, ce sont des défauts inévitables. Il y en a de différents types (figure 68) [148] et l'étude $C(V)$ est un outil permettant d'en évaluer le nombre, le type et l'emplacement. Il faut pour cela comparer les courbes $C(V)$ théoriques et expérimentales.

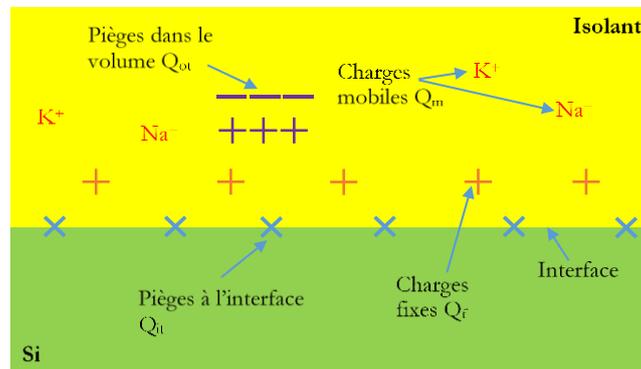


Figure 68 : Schéma des différents défauts dans un isolant de grille, Q_{it} représente les charges à l'interface. Q_f représente les charges fixes dans l'isolant. Q_m représente les charges mobiles dans l'isolant. Q_{ot} représente les autres charges dans le volume de l'isolant.

III.10.1.1.2 Méthode pour déterminer le type de charges dans l'isolant à l'aide de courbes $C(V)$

III.10.1.1.2.1 Les charges fixes

En présence de ces charges la tension de seuil V_T est modifiée, cela veut dire que la courbe est translatée vers la gauche ou la droite par rapport à la courbe théorique. La différence entre les tensions de bande plate V_{FB} théoriques et expérimentales permet de calculer Q_f [148].

III.10.1.1.2.2 Les charges mobiles dans l'isolant

Ce sont généralement des charges positives (Na^+ , K^+ , Li^+) et peuvent modifier la tension de seuil des transistors MOS. Lorsqu'on applique une tension négative sur la grille, les charges mobiles positives sont attirées vers l'électrode métallique, elles n'auront donc pas d'influence sur la réponse $C(V)$. En revanche lorsque la tension appliquée est positive, ces charges mobiles sont repoussées vers l'interface et leur effet sera visible sur la réponse : la courbe sera translatée et il y aura donc la

présence d'une hystérésis entre la réponse en tension croissante et la réponse en tension décroissante [148].

III.10.1.1.2.3 Les charges à l'interface

Pour évaluer ces charges, il faut comparer les tensions de bande plate des réponses $C(V)$ à hautes et basses fréquences [148].

III.10.1.1.3 Calcul de la constante diélectrique avec les mesures $C(V)$

La constante diélectrique de l'isolant de grille d'un transistor est une donnée importante, plus elle sera grande, meilleure sera la commande du transistor. Dans le cadre de la réalisation d'ISFET, un isolant ayant une grande constante diélectrique pourra être plus épais que son équivalent en oxyde de silicium et donc être un meilleur passivant. De plus, à une épaisseur équivalente, il permettra un meilleur contrôle du canal du transistor et améliorera la transconductance. Il est possible de calculer la constante diélectrique ϵ_r d'un isolant avec une structure MIS. Il faut pour cela connaître l'épaisseur de l'isolant, la surface de la capacité et mesurer la capacité en accumulation C_{acc} à l'aide d'une caractérisation $C(V)$ [148].

$$C_{acc} = \frac{Q}{V} = \epsilon_0 \epsilon_r \frac{S}{d} \quad (8)$$

$$\epsilon_r = C_{acc} \frac{d}{\epsilon_0 S} \quad (9)$$

ϵ_0 : permittivité du vide, $8,854.10^{-12}$ F/m

ϵ_r : permittivité relative du matériau

S : surface de la capacité

d : épaisseur de l'isolant

C_{acc} : capacité mesurée en accumulation

Q : la charge accumulée

V : la tension aux bornes de l'isolant

III.10.1.2 Mesures $C(V)$ avec sonde mercure sur des dépôts d'alumine

Les dépôts d'alumine par ALD ont été caractérisés à l'aide d'une sonde au mercure (figure 69). Le fonctionnement de cet outil est le suivant : l'échantillon à caractériser est posé sur le support, à l'envers, c'est-à-dire que la couche d'isolant à caractériser est en bas. Le levier est abaissé pour être en contact avec le silicium en face arrière de l'échantillon. Une goutte de mercure remonte à travers

III. Etude de l'alumine Al_2O_3 déposée par ALD

un capillaire et vient en contact avec l'isolant à caractériser. La surface de la goutte en contact avec l'isolant à caractériser est contrôlée de façon très précise et vaut $4,18 \cdot 10^{-3} \text{ cm}^2$. Cette sonde est connectée à un analyseur d'impédance Agilent 4294A.

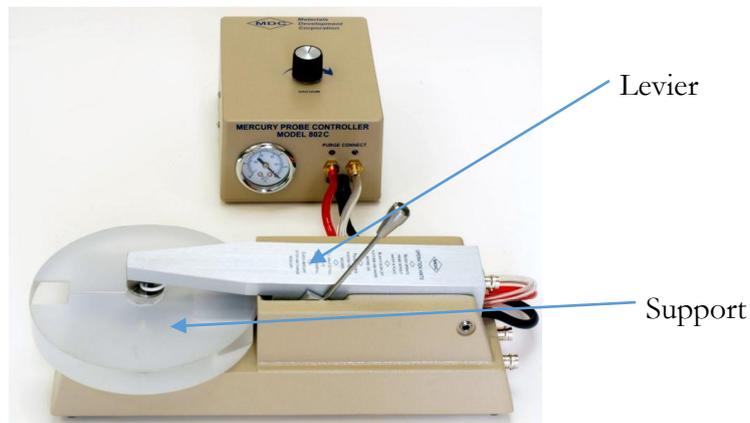


Figure 69 : sonde au mercure MDC 802C.

Les manipulations commencent toujours par une calibration du système en circuit ouvert et en court-circuit afin d'éliminer l'influence des câbles de connexion, des pointes ou de la sonde mercure. Ensuite une mesure d'impédance de 0 à 10 MHz est réalisée afin de vérifier que le système est bien capacitif sur toute la plage de fréquence sur laquelle les mesures $C(V)$ vont être effectuées (figure 70). Un système purement capacitif a une phase de -90° , et le module décroît de 20 dB/décade. Ici par exemple, au-delà de 100 kHz le système n'est plus purement capacitif.

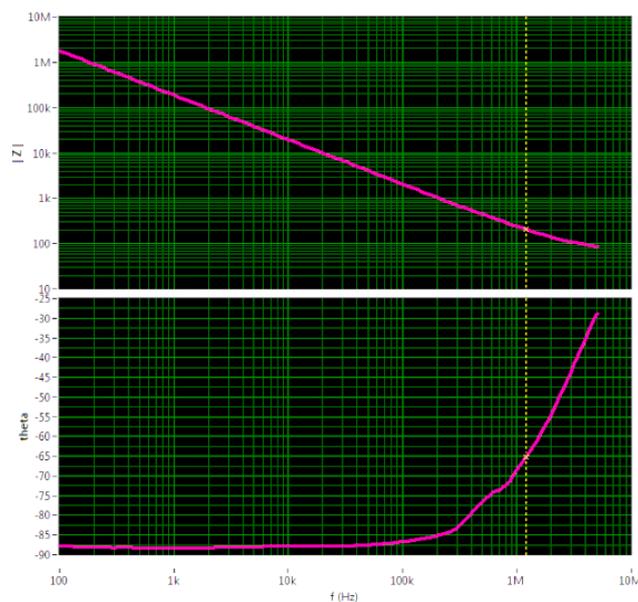


Figure 70 : mesure d'impédance sur un film d'alumine, module en haut et phase en bas.

III.10.1.2.1 Etude $C(V)$ de l'alumine

La mesure $C(V)$ est réalisée de -10 V à 10 V de négatif à positif, puis de positif à négatif pour voir s'il y a un phénomène d'hystérésis, qui traduirait la présence de charges mobiles. Afin de comparer les réponses basses et hautes fréquences, ceci est répété pour des fréquences de la composante sinusoïdale de 1 kHz, 10 kHz, 100 kHz, et 1 MHz. Sur l'exemple ci-dessous (figure 71), qui est représentatif des résultats obtenus, à 1 MHz, la capacité en accumulation diminue, ceci est dû au fait que le système n'est plus capacitif comme vu précédemment (figure 70). Il n'y a pas d'hystérésis entre la montée et la descente en tension, il y aurait donc peu de charges mobiles dans le film, en comparaison avec les autres types de charges. En revanche il y a un très grand décalage en abscisse entre les courbes basses et hautes fréquences, ce qui indique une mauvaise qualité de l'interface entre le silicium et l'isolant. La tension de bande plate est décalée vers les tensions positives, ce qui démontre la présence de charges négatives. L'étude au MET avait montré que lorsque l'alumine est directement déposée sur le silicium une couche indésirable se forme. L'hypothèse selon laquelle cette couche serait source de défauts d'interface est ici confirmée.

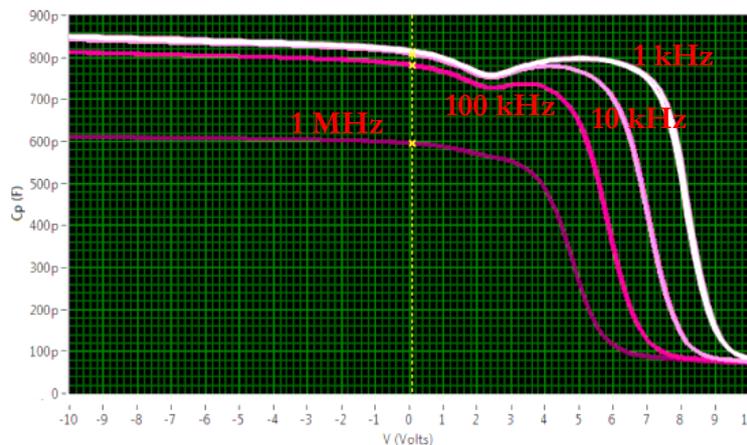


Figure 71 : réponse $C(V)$ de l'alumine sans traitement thermique.

III.10.1.2.2 Influence des traitements thermiques

Les mesures $C(V)$ sur des échantillons d'alumine recuite montrent (figure 72) que le décalage en abscisse avec la fréquence est largement diminué, le recuit a donc un effet bénéfique pour « guérir » les défauts d'interface. La tension de bande plate diminue également, il y a donc aussi un effet bénéfique en terme de charges en général (fixes dans le volume, et à l'interface). Ceci peut être relié à la modification de l'interface avec les recuits montrée dans la partie étude au MET. Les observations avaient montré qu'avec les recuits, l'interface entre le silicium et l'alumine se transforme et l'aluminosilicate se change en oxyde de silicium. L'hypothèse prévoyant que la reformation d'un oxyde à haute température au niveau de l'interface serait bénéfique est validée.

III. Etude de l'alumine Al_2O_3 déposée par ALD

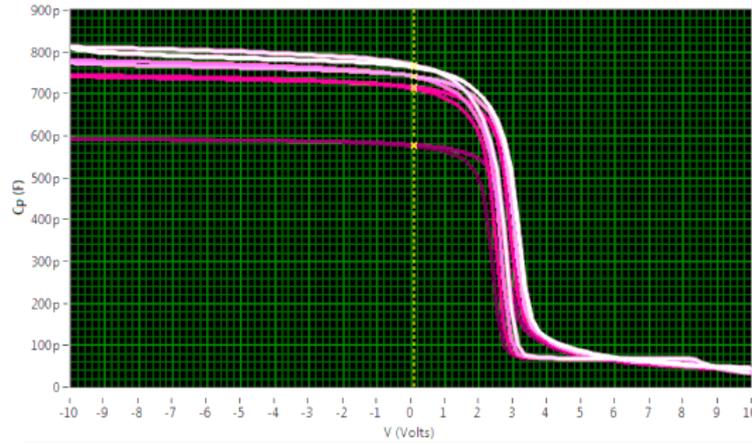


Figure 72 : réponse $C(V)$ de l'alumine recuite à 850 °C.

L'ensemble des courbes n'est pas présenté mais les principaux résultats sont regroupés dans le tableau 9. En ce qui concerne la constante diélectrique, elle a été calculée à partir de la capacité en accumulation mesurée, en utilisant les équations (8) et (9). Afin de prendre en compte la croissance d'une couche d'oxyde de silicium SiO_2 sous-jacente, vue au MET, un modèle à deux capacités en série a été utilisé avec une constante diélectrique ϵ_{SiO_2} supposé égale à 3,82 [149].

$$\frac{1}{C_{isolant}} = \frac{1}{C_{Al_2O_3}} + \frac{1}{C_{SiO_2}} \quad (10)$$

$$\epsilon_{Al_2O_3} = \frac{d_{Al_2O_3}}{\frac{d_{isolant}}{\epsilon_{isolant}} - \frac{d_{SiO_2}}{\epsilon_{SiO_2}}} \quad (11)$$

ϵ_0 : permittivité du vide, $8,854 \cdot 10^{-12} F/m$

$\epsilon_{isolant}$, ϵ_{SiO_2} , $\epsilon_{Al_2O_3}$: permittivité relative totale de l'isolant, du SiO_2 et de l' Al_2O_3

S : surface de la capacité

$d_{isolant}$, d_{SiO_2} et $d_{Al_2O_3}$: épaisseur de l'isolant, du SiO_2 et de l' Al_2O_3

$C_{isolant}$, C_{SiO_2} et $C_{Al_2O_3}$: capacité de l'isolant, du SiO_2 et de l' Al_2O_3

Tableau 9 : évolution des caractéristiques diélectriques de l'alumine en fonction du traitement thermique (5 min, O_2).

Température de recuit (°C)	non recuit	650	750	900	950	1000
Epaisseur Al_2O_3 (nm)	37,6	35,2	35	32	31	31,2
Epaisseur SiO_2 (nm)	0	2	2	3	3,5	3,9
Epaisseur totale (nm)	37,6	37,2	37	35	34,5	35,1
Tension de bande plate VFB (V)	7,5	4,5	4,5	2,5	2,2	2,7
Capacité en accumulation (pF)	850	850	870	960	920	920
Nombre de charges par cm^2	10^{13}	$6,0 \cdot 10^{12}$	$6,0 \cdot 10^{12}$	$4,0 \cdot 10^{12}$	$3,4 \cdot 10^{12}$	$4,1 \cdot 10^{12}$
Constante diélectrique équivalente	8,64	8,54	8,7	8,77	8,58	8,73
Constante diélectrique Al_2O_3	8,64	9,2	9,39	10,05	9,99	10,41

III. Etude de l'alumine Al_2O_3 déposée par ALD

Le tableau 9 met en évidence que les recuits de 5 minutes sous O_2 permettent d'améliorer la constante diélectrique de l'alumine. Elle passe de 8,8 pour les échantillons non-recuits à 10,4 pour une température de recuit de 1000 °C, ces valeurs sont cohérentes avec la littérature sur le saphir [125], [150]. La tension de bande plate et le nombre global de charges dans l'isolant sont largement diminués (figure 73).

Le décalage des courbes $C(V)$ en fonction de la fréquence, observé avec l'alumine sans traitement thermique est largement diminué avec les recuits. Ce qui traduit une baisse du nombre de défauts d'interface, et confirme l'intérêt de restructurer l'interface avec les recuits.

La présence d'une hystérésis sur la figure 72 démontre la présence de charges mobiles, explicable par le fait que les dépôts ont été réalisés sur des plaquettes sans nettoyage RCA.

En résumé, ces résultats mettent en évidence l'intérêt de réaliser un recuit de 5 minutes sous O_2 . Les charges sont diminuées, la tension de bande plate est diminuée, la constante diélectrique est augmentée (figure 74). Tous ces paramètres sont bien sûr très importants pour la réalisation de l'oxyde de grille de transistors MOSFET.

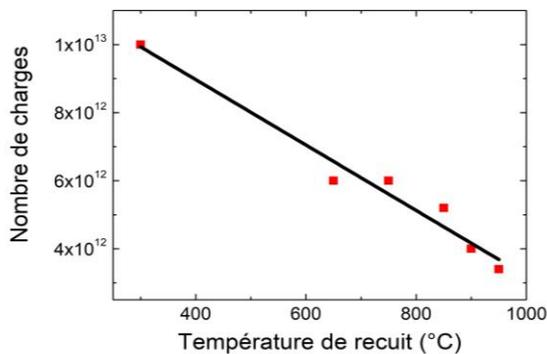


Figure 73 : nombre de charges dans l'isolant en fonction de la température de recuit sous O_2 .

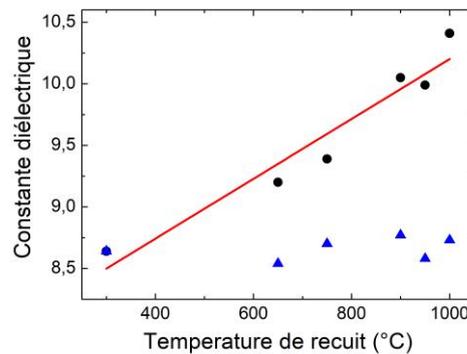


Figure 74 : triangles bleus, constante diélectrique équivalente de l'isolant. Points noirs, constante diélectrique de l'alumine sans la couche à l'interface en fonction de la température de recuit sous O_2 .

III.10.1.3 Procédé de fabrication des capacités MIS

Des plaquettes de silicium de 10 cm de diamètre, d'orientation cristalline (100), de type P, dopées avec 10^{15} atomes de bore par centimètre cube ont été utilisées pour réaliser des capacités.

Trois plaquettes de composants avec différentes structures d'isolants ont été réalisées :

- La première avec 325 cycles ALD d'alumine non recuite, ce qui représente un dépôt de 32 nm. Cette épaisseur a été choisie pour être proche de la configuration des futurs nanoISFET.
- La seconde avec 325 cycles d'alumine déposée par ALD et recuite 5 minutes à 900 °C sous O_2 , meilleur indice de réfraction selon les études précédentes. L'objectif est donc de vérifier si le recuit de cristallisation optimisé pour améliorer les caractéristiques optiques de l'alumine permet aussi d'améliorer les caractéristiques diélectriques.
- La troisième a été dotée d'une structure bicouche, 10 nm de SiO_2 + 325 cycles ALD d'alumine recuite 5 minutes à 900 °C sous O_2 . Le but étant de voir si la réalisation d'un oxyde thermique avant le dépôt d'alumine permet de diminuer le nombre de charge à l'interface, et si le champ de claquage est augmenté par ailleurs.

La structure bicouche a été réalisée afin de vérifier l'hypothèse selon laquelle, si l'alumine est déposée sur oxyde de silicium plutôt que directement sur silicium, le nombre de défauts d'interface sera diminué.

Après un nettoyage H_2O_2/H_2SO_4 1 : 1 et une désoxydation à l'acide fluorhydrique, un oxyde de champ de 800 nm est réalisé à 1070 °C. Un four Centrotherm Centronic E1550HT a été utilisé pour toutes les oxydations de ce procédé. La descente se fait toujours sous N_2 après un palier de 15 minutes, qui arrête l'oxydation avant la descente en température, afin d'éviter de créer des défauts d'interface. Les vitesses de montée et de descente en température sont définies par rapport aux spécificités des fours utilisés. L'oxydation est de type humide car l'épaisseur d'oxyde à réaliser est importante.

Puis, une ouverture est réalisée dans cet oxyde de champ avec une étape de photolithographie. Une résine photosensible est déposée par centrifugation. Elle est ensuite exposée aux rayons ultraviolets à travers un masque en chrome. La résine est ensuite développée et les zones insolées sont dissoutes. Enfin la plaquette est plongée dans de l'acide fluorhydrique tamponné (BHF) afin de réaliser les ouvertures qui délimitent la surface de la capacité figure 75.



Figure 75 : schéma en coupe de la plaquette après ouverture de l'oxyde.

Puis, vient l'étape critique de réalisation de l'isolant. La plaquette est nettoyée en suivant le protocole RCA, mis au point au sein des laboratoires de la Radio Corporation of America en 1965 et publié en 1970 [151]. Pour résumer, la plaquette est plongée successivement dans 4 bains, ayant chacun un rôle bien précis.

Listes des bains :

- A : un bain d'acide fluorhydrique HF 5 %.
- B : un bain d'acide nitrique HNO_3 70 % à 80 °C.
- C : un bain constitué d'ammoniaque NH_4OH à 29 %, d'eau oxygénée H_2O_2 à 30 % et d'eau déionisée, le tout à 80 °C et avec comme proportions 1 : 1 : 5.
- D : un bain d'acide chlorhydrique HCl à 37 %, d'eau oxygénée H_2O_2 à 30 % et d'eau déionisée, le tout à 80 °C avec pour proportions 1 : 1 : 6.

Procédure résumée :

- Les plaquettes sont désoxydées 30 s dans le bain A, afin de mettre le silicium à nu.
- Les contaminants organiques sont supprimés dans le bain B (10 min) et une couche d'oxyde est créée.
- Les plaquettes sont de nouveau désoxydées 30 s avec le bain A pour mettre le silicium à nu.
- Le bain C permet ensuite de nettoyer les contaminations organiques et ioniques (10 min).
- Le bain D permet de neutraliser les ions alcalins entre autres (5 min).
- Enfin les plaquettes sont désoxydées une dernière fois dans le bac A, puis rincées et séchées sous azote.

III. Etude de l'alumine Al_2O_3 déposée par ALD

Les plaquettes sont ensuite placées dans un four préalablement nettoyé avec 6 % d'acide chlorhydrique dilué dans du dioxygène, à 1150 °C durant 4 heures. L'oxydation se fait à 850 °C sous oxygène sec pour obtenir 10 nm d'oxyde de silicium SiO_2 .

L'alumine est déposée juste après la sortie du four, 325 cycles ALD sont réalisés (32 nm). Pour ceci, deux précurseurs sont utilisés, le triméthylaluminium porteur des atomes d'aluminium et un plasma O_2 pour la source d'oxygène, à 300 °C. La structure obtenue est schématisée ci-dessous (figure 76).

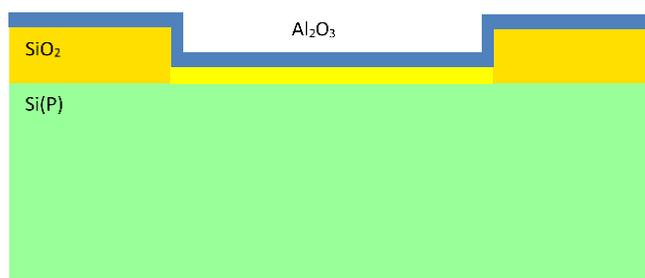


Figure 76 : schéma en coupe de la plaquette après réalisation de l'isolant

Afin de créer la première électrode des capacités, la face avant est métallisée avec 200 nm d'aluminium déposé par évaporation. Le métal est ensuite usiné localement par gravure humide. Les zones à graver sont définies par photolithographie. Une solution à base d'acide phosphorique H_3PO_4 85 %, acide nitrique HNO_3 70 %, eau H_2O , 77 : 10 : 13 a été utilisée pour dissoudre d'aluminium. L'acide nitrique oxyde l'aluminium et l'acide phosphorique dissout cet oxyde. L'acide phosphorique n'attaque pas la couche Al_2O_3 sous-jacente, comme présenté précédemment (partie III.9.1).

La face arrière est ensuite métallisée avec 200 nm d'aluminium afin de créer la deuxième électrode. La structure finale est schématisée ci-dessous (figure 77).

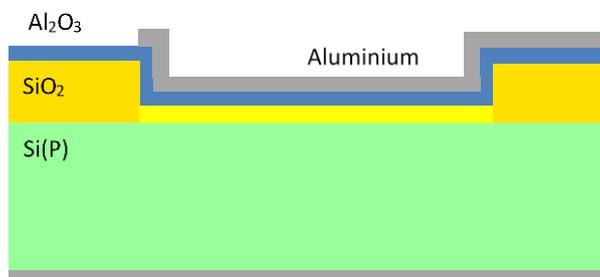


Figure 77 : schéma en coupe de la plaquette après métallisation face arrière.

Sur les masques utilisés pour réaliser ces capacités MIS (figure 78), il y a différentes structures de surfaces variables allant de $1634 \mu m^2$ à $7,84 mm^2$.

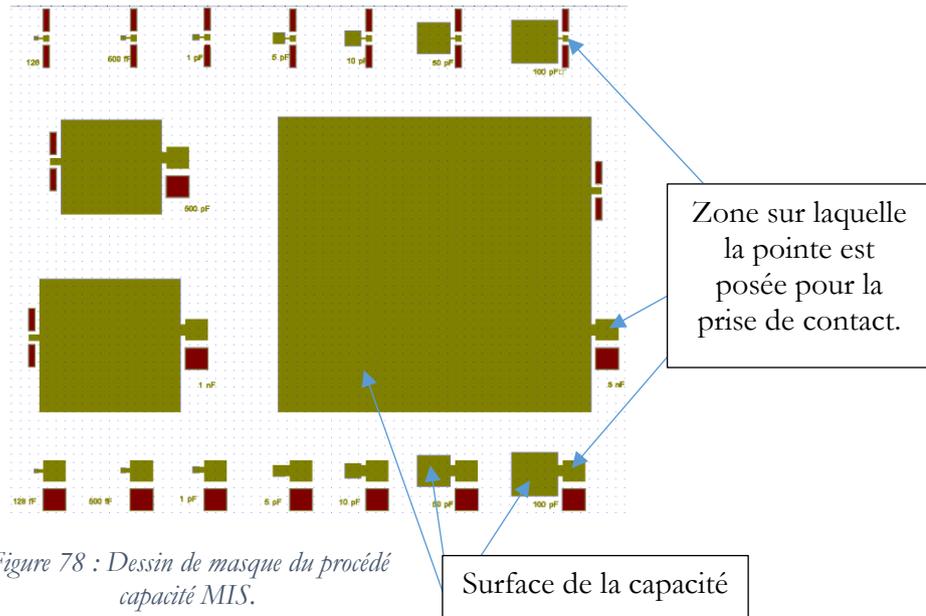


Figure 78 : Dessin de masque du procédé capacité MIS.

III.10.1.4 Caractérisations $C(V)$ de capacités MIS (Métal Isolant Semi-conducteur)

Ces capacités ont permis de comparer différentes configurations, avec ou sans recuit, avec et sans SiO_2 sous l'alumine. Réaliser des capacités permet, en comparaison avec l'étude précédente utilisant la sonde mercure, d'être exactement dans la même configuration que pour la fabrication de l'isolant de grille d'un transistor MOSFET. Les paramètres de mesure sont les mêmes que précédemment, montée puis descente en tension, de -10 V à $+10\text{ V}$, avec une tension d'oscillation sinusoïdale de 100 mV d'amplitude, de fréquence 1 kHz , 10 kHz , 100 kHz et 1 MHz . Les capacités ayant les plus grandes les surfaces ($7,84\text{ mm}^2$) ont été choisies pour cette étude.

III.10.1.4.1.1 Structure MIS avec Al_2O_3 sans traitement thermique

La structure MIS utilisant de l'alumine sans traitement thermique montre un nombre important de défauts (figure 79). La réponse est inversée par rapport à la théorie, ceci est dû au fait que conformément aux préconisations d'Agilent, le fabricant de l'analyseur 4294A utilisé, le signal a été appliqué au support de la station sous pointes afin de diminuer le niveau de bruit.

Il y a une hystérésis dans la réponse entre la montée et la descente en tension, qui démontre la présence de charges mobiles. Ces charges n'étaient pas visibles avec la sonde mercure. Ceci peut s'expliquer par une mesure plus précise avec les capacités MIS, entre autres parce que leur surfaces sont largement supérieures à la surface de la goutte de mercure. La tension de bande plate est très importante à cause d'un nombre important de charges négatives dans l'isolant en alumine. Le

décalage en abscisse en fonction de la fréquence d'oscillation met en évidence un nombre important de défauts d'interface. Cela confirme l'observation par sonde mercure et confirme encore une fois que l'oxydation parasite à l'interface est source de défauts.

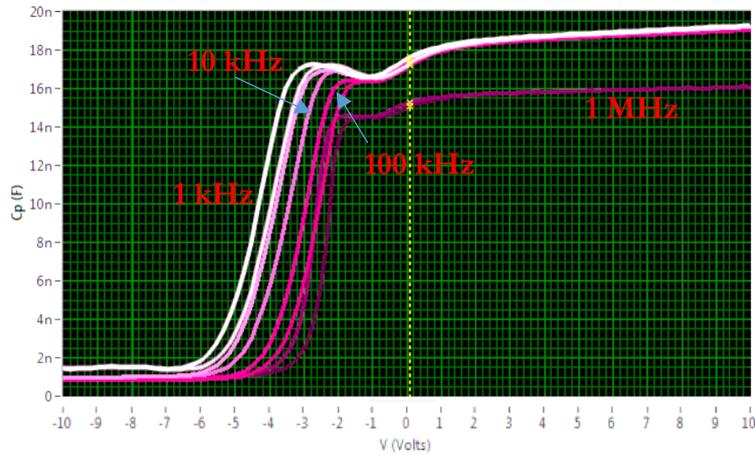


Figure 79 : Relevé $C(V)$ sur une capacité MIS avec de l'alumine non recuite.

III.10.1.4.1.2 Structure MIS avec Al_2O_3 recuit à 900 °C

Le recuit à 900 °C permet de réduire ces défauts (figure 80). Même si la tension de bande plate reste élevée, signe d'un nombre important de charges, elle est diminuée, ainsi que l'hystérésis et le décalage en abscisse en fonction de la fréquence d'oscillation. Cela veut dire que le nombre global de charges diminue, surtout les charges mobiles et les défauts d'interface. Cela confirme les observations à la sonde mercure : pour améliorer l'interface, il faut recuire l'alumine, du moins lorsqu'elle est directement déposée sur le silicium. C'est en adéquation avec les observations au MET qui avaient mis en évidence la restructuration de l'interface et la transformation de l'aluminosilicate en oxyde de silicium sous l'effet des recuits. Refaire l'interface à haute température permet de se rapprocher de la qualité d'interface d'un oxyde de silicium réalisé à haute température.

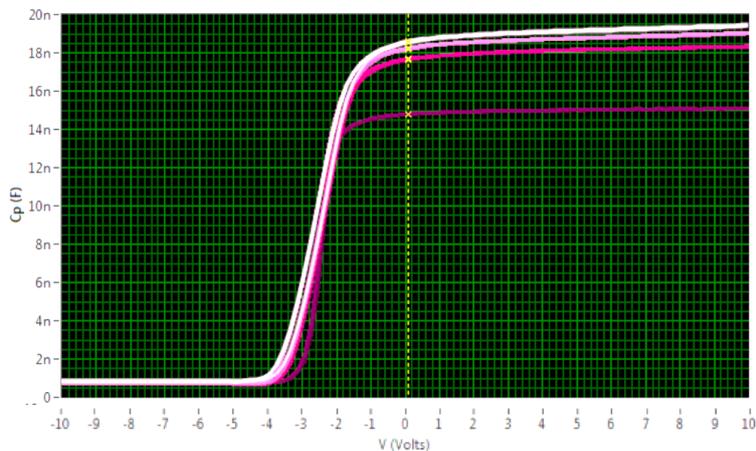


Figure 80 : Relevé $C(V)$ sur une capacité MIS avec de l'alumine recuite à 900 °C 5 minutes sous O_2 .

III.10.1.4.1.3 Structure MIS avec 10 nm de SiO_2 + Al_2O_3 recuite à 900 °C

La réalisation d'une structure bicouche Al_2O_3 sur SiO_2 a permis de mettre en évidence l'importance de réaliser un oxyde thermique de bonne qualité avant de déposer l'alumine (figure 81). La tension de bande plate est diminuée, ce qui démontre une baisse dans le nombre global de charges dans la structure isolante. La présence de l'oxyde de silicium change le type de charges présentes, elles sont positives, ce qui est souvent le cas dans les premiers nanomètres de l'oxyde thermique et dépendent de la température d'oxydation, de la vitesse de redescende après oxydation et de l'atmosphère du four lors de la descente en température [148]. Le fait d'avoir recuit cet oxyde dans un four de recuit rapide (lors de la cristallisation de la couche d'alumine), dont l'atmosphère est moins bien contrôlée qu'un four classique, est sans doute à l'origine de ces charges. Il n'y a pas d'hystérésis entre la montée et la descente en tension, ce qui démontre qu'il n'y a pas de contaminations ioniques, donc de charges mobiles. Il n'y a pas de décalage en abscisse en fonction de la fréquence d'oscillation, ce qui démontre une bonne qualité d'interface. Tous ces résultats sont synthétisés dans le tableau 10. Les résultats donnés sont des moyennes sur une dizaine de composants.

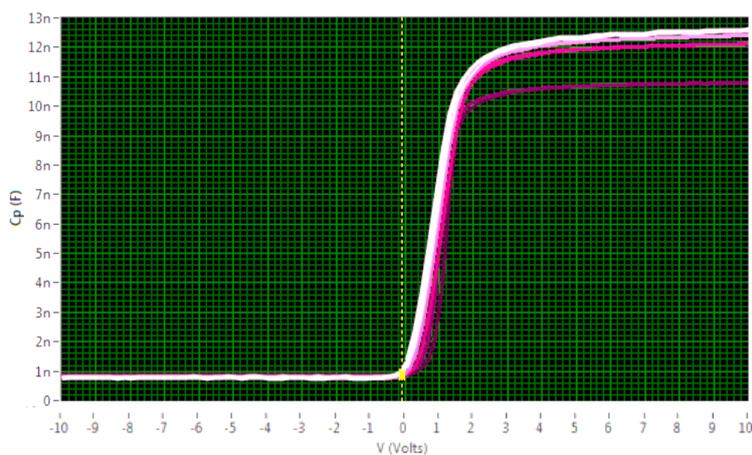


Figure 81 : Relevé $C(V)$ sur une capacité MIS avec une structure bicouche alumine recuite sur 10 nm de SiO_2 .

Tableau 10 : caractéristiques des différentes structures MIS étudiées

	Al_2O_3 325c (sans recuit)	Al_2O_3 325c recuite à 900 °C	SiO_2 10 nm + Al_2O_3 325c recuite à 900 °C
Epaisseur Al_2O_3 (nm)	32	26	26
Epaisseur SiO_2 (nm)	0	3	11
Epaisseur totale (nm)	32	29	37
VFB (V)	2,11	2,82	-1,28
Charges par cm^2	$4,25 \cdot 10^{12}$	$5,20 \cdot 10^{12}$	$5,00 \cdot 10^{11}$
Constante diélectrique équivalente	8,93	8,9	7,5
Constante diélectrique Al_2O_3	8,93	10,5	11,1

III. Étude de l'alumine Al_2O_3 déposée par ALD

D'après ces résultats, la couche de SiO_2 sous-jacente permet de diviser par 10 le nombre de charges contenues dans l'isolant (passage de $5,2 \cdot 10^{12}$ à $5 \cdot 10^{11}$), cela confirme l'hypothèse émise au début de ce chapitre, lors des études par MET (III.6) et ellipsométrie (III.4), à savoir que la croissance d'une couche parasite à l'interface serait source de charges. Cela confirme également que la majeure partie des défauts de l'alumine déposée par ALD est située à l'interface avec le silicium et que la réalisation d'un oxyde de silicium de bonne qualité avant le dépôt d'alumine permet de diminuer ces défauts. Il est reconnu que le succès qu'a connu le silicium dans l'industrie de la microélectronique est en grande partie dû à la qualité de l'interface Si/SiO_2 qui permet de réaliser des transistors MOS ayant de bonnes caractéristiques [152].

La constante diélectrique de l'alumine sans traitement thermique est de 8,93, elle atteint une valeur de 10,5 pour l'alumine recuite à 900 °C, conforme avec la littérature [125], [150] et les valeurs obtenues à l'aide de la sonde mercure.

La capacité en accumulation et la constante diélectrique globale diminuent pour la structure bicouche SiO_2/Al_2O_3 , ce qui est tout à fait logique au vu de la faible constante diélectrique de l'oxyde de silicium. Il y a l'équivalent de deux capacités en série et la capacité de l'oxyde de silicium étant inférieur à celle de l'alumine, la capacité équivalente diminue. La constante diélectrique étant liée à la capacité, elle diminue de même.

Il est intéressant de noter que la réponse $C(V)$ de l'alumine recuite (figure 80) en comparaison avec celle non recuite (figure 79) montre une baisse importante des défauts d'interface comme suggéré lors de l'étude par MET (réponses $C(V)$ à basses et hautes fréquences équivalentes). Mais le calcul du nombre global de charges dans le tableau indique au contraire une légère augmentation du nombre de charges pour l'alumine recuite. La cristallisation a donc un effet néfaste, créateur de charges dans le volume de l'isolant. Une explication probable serait que des défauts apparaissent au niveau des joints de grains de la structure polycristalline de l'alumine.

En conclusion, un recuit de cristallisation de 5 minutes sous O_2 améliore la constante diélectrique, diminue le nombre de charges à l'interface lorsque l'alumine est directement déposée sur le silicium, mais augmente le nombre de charges dans le volume. Il sera intéressant d'évaluer l'effet du recuit en condition réelle avec la réalisation de transistors. Comme prévu lors de l'étude par MET, il sera indispensable de réaliser un oxyde de silicium de bonne qualité avant de déposer l'alumine, sinon l'interface semi-conducteur/isolant sera le siège d'un nombre très important de défauts/pièges, ce qui diminuerait les performances du transistor.

III.10.2 Caractérisations courant-tension $I(V)$

III.10.2.1 Champ de claquage de l'alumine

Afin d'étudier les modes de conduction dans l'alumine et d'estimer le champ de claquage, une étude $I(V)$, courant traversant l'alumine en fonction de la tension à ses bornes a été réalisée. Cela a permis de vérifier que le futur isolant de grille serait capable de tenir une tension de polarisation, mais aussi d'estimer le champ électrique maximal qu'il pourrait supporter.

Les plaquettes de capacités MIS présentées précédemment ont été réutilisées pour ces caractérisations. Mais cette fois-ci, ce sont les capacités ayant les plus petites surfaces ($1634 \mu m^2$) qui ont été choisies. Il faut de préférence de petites surfaces pour les mesures du champ de claquage. En effet, une petite surface diminue la probabilité d'avoir un défaut extrinsèque sur cette surface, sachant que ces défauts peuvent favoriser le claquage et ainsi fausser à la baisse la valeur moyenne du champ de claquage [149].

Un banc de mesure automatisé constitué d'une station sous pointe automatique Karl Suss Pa200 et d'un analyseur HP4142B a permis de faire claquer un nombre important de capacités (figure 82, figure 84, figure 86). En effet le claquage étant un phénomène assez aléatoire, il est nécessaire de faire une étude statistique pour le caractériser [149].

Le champ de claquage s'exprime sous la forme :

$$E_c = \frac{V_c}{d_{iso}} \quad (12)$$

V_c : tension de claquage

d_{iso} : épaisseur de l'isolant

La figure 83, la figure 85 et la figure 87 représentent le nombre de capacités qui ont claqué à une tension donnée, pour les trois différentes structures.

- Champ de claquage de l'alumine sans traitement thermique : 8,4 MV/cm avec un écart type de 0,084 MV.
- Champ de claquage de l'alumine recuite à 900 °C 5 minutes sous O_2 : 8,7 MV/cm avec un écart type de 0,074 MV.
- Champ de claquage de la structure bicouche SiO_2 10 nm + 325 cycles ALD recuit à 900 °C 5 minutes sous O_2 : 8,8 MV/cm avec un écart type de 0,054 MV.

III. Etude de l'alumine Al_2O_3 déposée par ALD

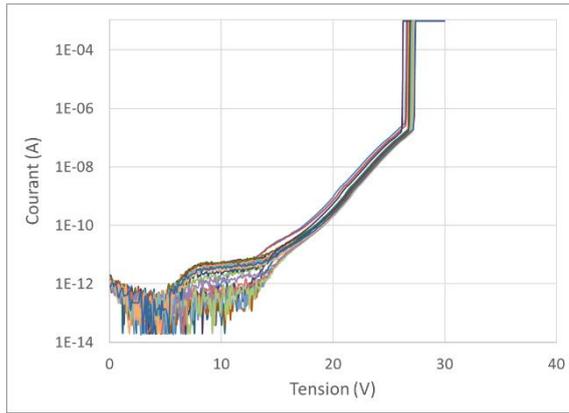


Figure 82 : caractéristiques $I(V)$ sur des capacités MIS Al_2O_3 non recuites.

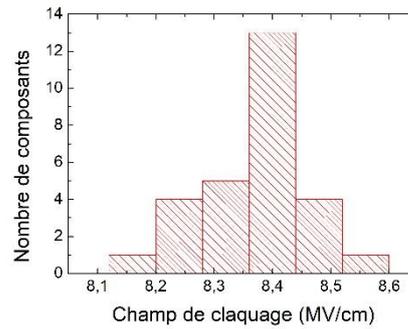


Figure 83 : statistiques de la tension de claquage pour l'alumine sans traitement thermique.

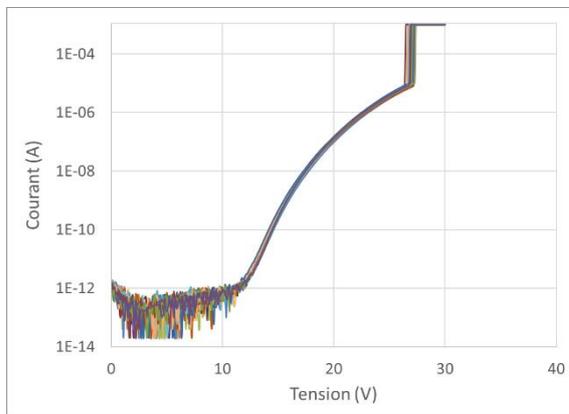


Figure 84 : caractéristiques $I(V)$ sur des capacités MIS Al_2O_3 recuites à 900 °C sous O_2 5 minutes.

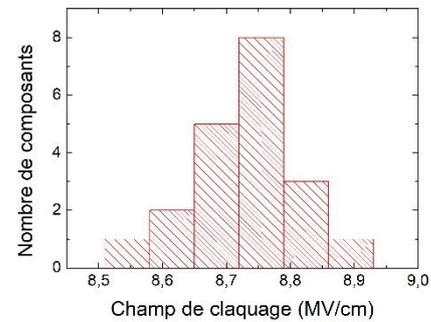


Figure 85 : statistiques de la tension de claquage pour l'alumine recuite à 900 °C 5 minutes sous O_2 .

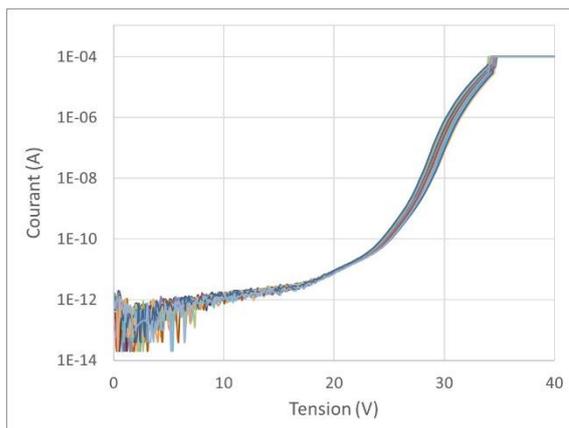


Figure 86 : caractéristiques $I(V)$ sur des capacités MIS SiO_2 10 nm + 325 cycles ALD recuite à 900 °C 5 minutes sous O_2 .

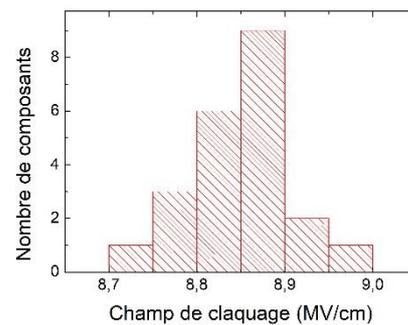


Figure 87 : statistique de la tension de claquage de la structure bicouche SiO_2 10 nm + 325 cycles ALD recuite à 900 °C 5 minutes sous O_2 .

Dans la littérature, le champ de claquage est souvent compris entre 4 MV/cm et 7 MV/cm pour l'alumine déposée par ALD [125], [153]. Ces courbes mettent en évidence un champ de claquage

assez élevé de l'ordre de 8,5 MV/cm, ceci témoigne d'une bonne qualité d'isolation de l'alumine déposée par ALD, ce qui est excellent pour les applications visées. C'est une valeur proche de l'oxyde de silicium qui est une référence avec ses 10-12 MV/cm [153]. Il n'y a pas de grande différence en terme de champ de claquage entre l'alumine recuite et non recuite, ni entre les structures bicouches et monocouches. Réaliser un recuit de cristallisation ne dégrade pas la tenue en tension de l'isolant. Le fait qu'il n'y ait pas de différence de champ de claquage entre les structures bicouches et monocouche laisse penser que les défauts qui mènent au claquage sont situés majoritairement dans le volume de l'alumine et non à l'interface. L'écart type du champ de claquage de 220-300 mV est très faible, ce qui démontre une grande homogénéité et reproductibilité des caractéristiques du dépôt par ALD.

III.10.2.2 Mécanisme de conduction dans l'alumine

Afin d'étudier le mécanisme de conduction dans l'alumine, nous avons tracé les représentations de Fowler-Nordheim ($\log(J/E_{ox}^2)$) en fonction de $1/E_{ox}$, où J est la densité de courant dans l'isolant et E_{ox} le champ électrique dans l'isolant), pour chacune des trois capacités.

D'après la figure 88, la conduction est de type Fowler-Nordheim (conduction par effet tunnel) pour l'alumine non recuite. Ce résultat est en accord avec la littérature, et est signe d'un diélectrique de bonne qualité [125]. La figure 89 montre que le recuit n'a pas d'influence à ce niveau : la conduction dans l'alumine polycristalline se fait toujours par effet tunnel et les courbes I(V) obtenues sont toujours de type Fowler-Nordheim.

En ce qui concerne la structure bicouche SiO_2/Al_2O_3 , même si les deux matériaux concernés, l'oxyde de silicium et l'alumine sont de type "Fowler-Nordheim", ce mode de conduction n'apparaît pas clairement. Ce phénomène est lié à la disparité de la répartition du champ électrique dans un isolant bicouche, et aux différences des paramètres caractéristiques de la conduction par effet tunnel dans les deux matériaux.

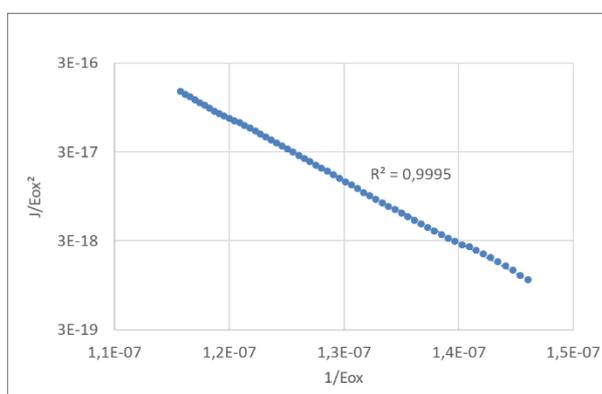


Figure 88 : représentation de Fowler-Nordheim pour l'alumine non recuite.

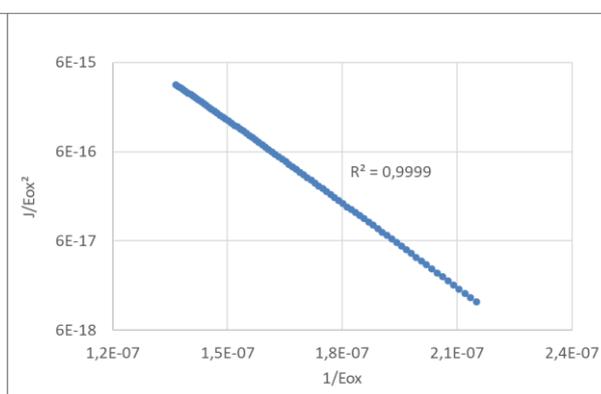


Figure 89 : représentation de Fowler-Nordheim pour l'alumine polycristalline.

III.11 Réalisation de transistors à effet de champ sensibles aux ions, de type planaire

Après les caractérisations physiques et électriques, un procédé de fabrication d'ISFET planaire utilisant l'alumine déposée par ALD a été réalisé. Pour ce faire, il a suffi de remplacer le nitrure de silicium Si_3N_4 utilisé et maîtrisé depuis de nombreuses années au sein de notre laboratoire, par l'alumine Al_2O_3 déposée par ALD. L'objectif étant bien sûr de vérifier à l'aide d'une structure maîtrisée, que ce matériau permet de réaliser des capteurs performants en phase liquide, dans des conditions réelles d'utilisation. Ceci a permis également de comparer les performances des ISFET alumine Al_2O_3 et ISFET nitrure Si_3N_4 en terme de mesure de pH.

Un des objectifs est de vérifier si l'alumine recuite, dont la constante diélectrique est plus proche de l'alumine massive, donne de meilleurs résultats en phase liquide que l'alumine non recuite. Il a donc été réalisé différents traitements thermiques sur des séries d'une dizaine de transistors à chaque fois. Les traitements thermiques ont été réalisés sous O_2 durant 5 minutes comme pour les études précédentes. Les températures choisies afin d'observer l'influence de la cristallisation sur les performances de capteurs sont les suivantes : 600 °C, 750 °C juste sous la température de cristallisation, 800 °C juste au-dessus de la température de cristallisation et 900 °C, température à laquelle l'indice de réfraction est la plus proche de l'alumine massive. Les performances de ces capteurs à base d' Al_2O_3 ont également été comparées à celles des capteurs à base de Si_3N_4 réalisés en parallèle.

Les caractéristiques comparées sont :

- La tension de seuil V_T .
- La sensibilité au pH, qui doit être la plus grande possible.
- Le courant de fuite entre source et drain, qui doit bien sûr être le plus bas possible.
- Les sensibilités au pNa et pK, qui doivent être les plus basses possible afin de ne pas interférer avec la mesure du pH.
- L'hystérésis entre la réponse en montée et descente en pH qui doit être la plus faible possible.

Toutes les caractérisations suivantes ont été réalisées avec une tension entre drain et source V_{DS} de 2 V. Les tensions de seuil sont données à pH 7. La solution à caractériser a été polarisée à l'aide d'une électrode de référence Ag/AgCl à double jonction de chez Metrohm et les résultats donnés sont des moyennes obtenues sur une dizaine de composants pour chaque configuration. Les mesures de sensibilités au pH ont été réalisées à l'aide d'un appareil appelé ISFETmètre, mis au

point au sein de notre laboratoire au cours de la thèse d'Iryna Humenyuk [37]. Pour résumer, c'est un appareil qui permet d'automatiser les mesures. L'utilisateur fixe une tension V_{DS} et un courant I_D pour que le transistor soit polarisé correctement. L'ISFETmètre régule à l'aide d'une boucle d'asservissement la tension V_{GS} , pour obtenir le courant I_D de consigne et transmet cette valeur de tension à un ordinateur. Lorsque le pH varie, la tension V_{GS} varie pour maintenir un courant de drain constant.

III.11.1 Procédé ISFET planaire

Le procédé de fabrication des ISFET Si_3N_4 est détaillé dans la thèse de William SANT [9]. Voici un court résumé de ce procédé :

- Des substrats de 10 cm de diamètre, de type N, d'orientation cristalline (100) ont été utilisés.
- Après nettoyage, un oxyde de champ de 800 nm d'épaisseur est formé.
- Une ouverture est réalisée dans cet oxyde avec une étape de photolithographie pour réaliser l'implantation du caisson.
- Un oxyde thermique de préimplantation de 40 nm d'épaisseur est réalisé, puis les plaquettes sont dopées P par implantation ionique de bore. Le bore est ensuite redistribué à l'aide d'un traitement thermique pour réaliser le caisson (figure 90 a).
- Après une étape de photolithographie, une implantation ionique de Bore est effectuée pour réaliser un anneau de garde.
- Les zones source et drain sont délimitées par photolithographie, implantées N avec de l'arsenic et redistribuées (figure 90 b).
- Moyennant une étape de photolithographie, l'oxyde de champ est ouvert au niveau du canal. Après un nettoyage RCA, l'oxyde de grille est réalisé et le nitrure de silicium est déposé par-dessus en LPCVD à 750 °C (figure 90 c). C'est cette étape qui est modifiée pour la réalisation d'ISFET Al_2O_3 .
- Pour finir, les métallisations pour la prise de contact sont réalisées.

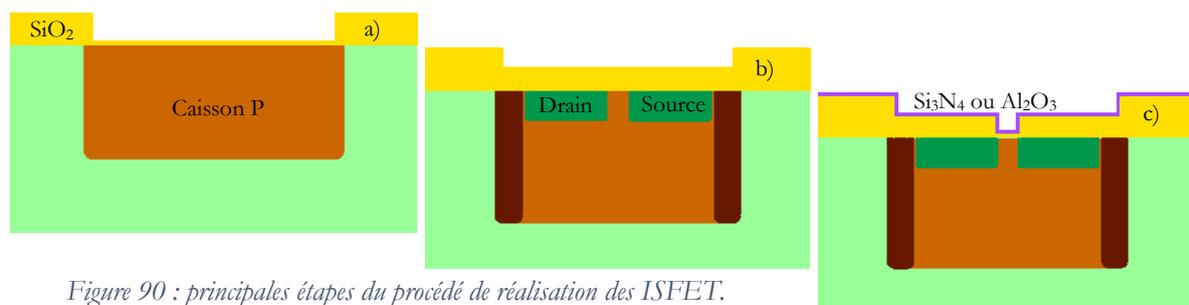


Figure 90 : principales étapes du procédé de réalisation des ISFET.

Ce procédé maîtrisé a donc été remanié et le dépôt de nitrure de silicium Si_3N_4 de 50 nm d'épaisseur a été remplacé par un dépôt d'alumine Al_2O_3 de 600 cycles ALD, ce qui représente environ 50 nm. Pour rappel, les structures bicouches SiO_2/Al_2O_3 ayant données de meilleurs résultats en terme de charges piégées dans l'isolant ($5.10^{11}/cm^2$ contre $5.10^{12}/cm^2$) lors de l'étude C(V), il a été décidé de maintenir la couche de SiO_2 sous l'alumine, ce qui devrait permettre d'avoir une interface silicium/isolant de bonne qualité. Ainsi, l'isolant de grille bicouche SiO_2 50 nm/ Si_3N_4 50 nm des ISFET Si_3N_4 a été remplacé par une structure bicouche SiO_2 50 nm/ Al_2O_3 50 nm pour les ISFET Al_2O_3 .

III.11.2 Comparaison des ISFET Si_3N_4 et Al_2O_3

III.11.2.1 ISFET à base de Si_3N_4

Pour cette configuration utilisée et éprouvée depuis de nombreuses années, le courant de fuite mesuré est de 500 nA environ. La tension de seuil est de 0,8 V (figure 91). La sensibilité est de 50 mV/pH en moyenne (figure 92), conforme à la littérature. La sensibilité au Na^+ et K^+ valent 15 mV/pNa et 15 mV/pK. Le courant de fuite à travers l'isolant de grille vaut environ 100 fA ce qui démontre une bonne passivation. La réponse du capteur à la variation de pH est parfaitement linéaire sur une gamme allant de pH 2 à pH 11.

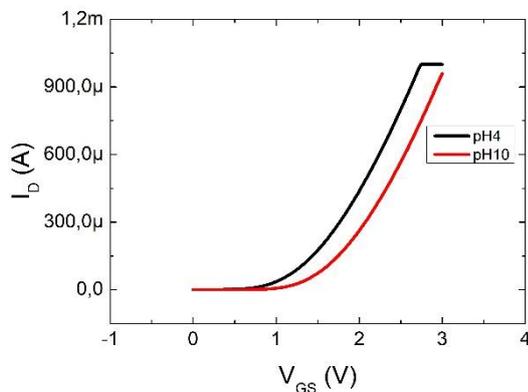


Figure 91 : caractéristique $I_D(V_{GS})$ d'un ISFET à base de nitrure de silicium.

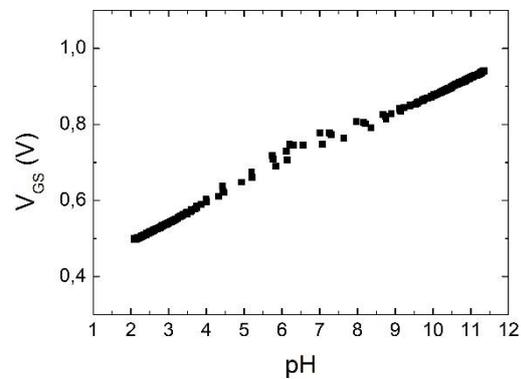


Figure 92 : évolution de la tension de seuil d'un ISFET à base de nitrure de silicium, en fonction du pH, mesurée à l'ISFETmètre.

III.11.2.2 ISFET à base d' Al_2O_3 sans traitement thermique

L'isolant de grille de ces ISFET est constitué d'une couche de 50 nm de SiO_2 sur laquelle est déposée environ 50 nm d'alumine Al_2O_3 par ALD (600 cycles).

Le courant de fuite mesuré est autour de 500 nA, comme pour les ISFET nitrure, ce qui était attendu sachant que le courant de fuite est dû aux défauts d'interface semi-conducteur/isolant de

III. Etude de l'alumine Al_2O_3 déposée par ALD

grille et que pour les deux ISFET l'interface est réalisé par le même oxyde de grille précédé par un nettoyage RCA (même épaisseur, même température d'oxydation...).

La tension de seuil est de 1,7 V ce qui indique que l'alumine doit être le siège d'un plus grand nombre de charges que le nitrure de silicium, c'est un point négatif mais qu'il faut relativiser, sachant que le paramètre le plus important de l'ISFET est le décalage de tension de seuil en fonction du pH, et non pas la tension de seuil en elle-même. Une tension de seuil élevée n'aura pas d'influence sur la sensibilité au pH. Le courant de fuite à travers l'isolant de grille vaut environ 100 fA, comme avec le nitrure de silicium (figure 93).

La sensibilité moyenne est de 59 mV/pH, sensiblement supérieure à l'ISFET de précédente génération (figure 94). D'après les mesures, il n'y a pas de décalage de la tension de seuil en présence d'ions Na^+ et K^+ , il n'y a donc pas de sensibilité à ces ions interférant, un avantage de plus (figure 95, figure 96). Pour finir, Il n'y a pas d'hystérésis entre la montée et la descente en pH ce qui est un point très important pour la réalisation d'un capteur.

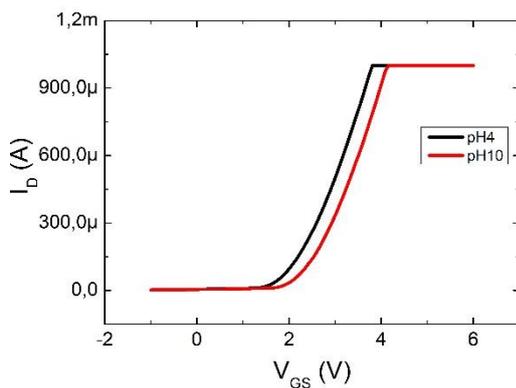


Figure 93 : caractéristique $I_D(V_{GS})$ d'un ISFET à base d'alumine sans traitement thermique.

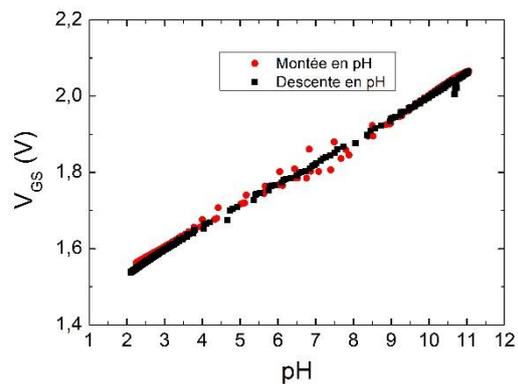


Figure 94 : évolution de la tension de seuil d'un ISFET à base d'alumine sans traitement thermique, en fonction du pH, mesurée à l'ISFETmètre.

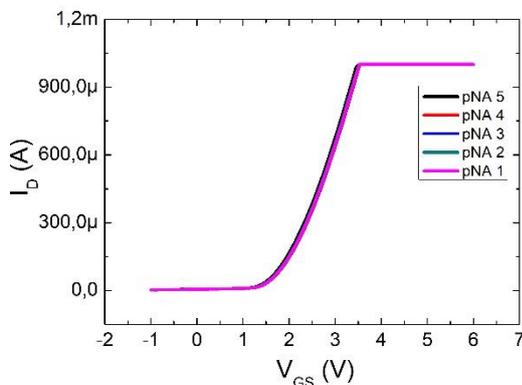


Figure 95 : caractéristique $I_D(V_{GS})$ d'un ISFET à base d'alumine sans traitement thermique, à différents pNa.

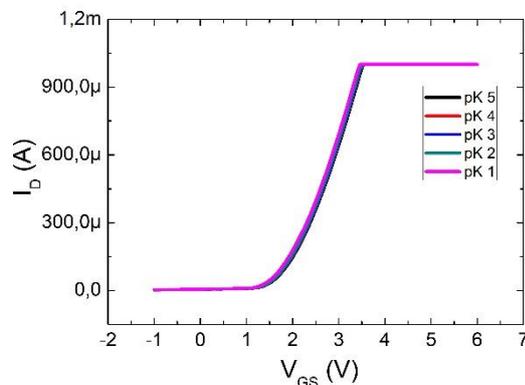


Figure 96 : caractéristique $I_D(V_{GS})$ d'un ISFET à base d'alumine sans traitement thermique, à différents pK.

III. Etude de l'alumine Al_2O_3 déposée par ALD

Ces caractérisations ont permis de démontrer qu'il est possible de réaliser des ISFET avec l'alumine déposée par ALD (à 300 °C, avec du triméthylaluminium et un plasma O_2) et que ce matériau présente des avantages en comparaison avec le nitrure de silicium.

Pour résumer, les principaux avantages de l'alumine par rapport au nitrure de silicium sont :

- Une sensibilité supérieure, 59 mV/pH au lieu de 50 mV/pH.
- L'insensibilité aux ions Na^+ et K^+ .

D'après ces caractérisations, il n'y a pas de désavantage à utiliser l'alumine déposée par ALD en comparaison avec le nitrure de silicium.

III.11.3 Etude de l'influence d'un traitement thermique sur les caractéristiques des ISFET Al_2O_3

Partant du principe que les traitements thermiques permettent :

- d'améliorer les caractéristiques physiques (indice de réfraction),
- d'améliorer les caractéristiques diélectriques (constante diélectrique),
- de baisser le nombre de charges dans l'isolant,

une série de recuits a été réalisée sur les ISFET Al_2O_3 , afin d'observer l'influence des traitements thermiques sur le comportement de ces capteurs. Les températures ont été choisies pour être autour du point de cristallisation de l'alumine (environ 775 °C) et ainsi, évaluer son influence sur les capteurs.

III.11.3.1 ISFET Al_2O_3 recuit à une température inférieure au point de cristallisation

Les ISFET ont été recuits à 600 °C et 750 °C durant 5 minutes sous O_2 . À 600 °C, l'alumine déposée par ALD est amorphe, mais les études précédentes montrent des changements : augmentation de la constante diélectrique et de la contrainte, baisse de la rugosité. À 750 °C, l'alumine est très proche du point de cristallisation. À cette température la rugosité est minimale, l'indice de réfraction et la constante diélectrique augmentent.

Les ISFET recuits à 600 °C et 750 °C présentent un niveau de courant de fuite équivalent aux ISFET Al_2O_3 non recuits. Ce qui veut dire que ces recuits n'ont pas induits l'apparition de charges à l'interface silicium/ SiO_2 et que la capacité de grille n'a pas été modifiée de façon significative.

III. Etude de l'alumine Al_2O_3 déposée par ALD

Il n'y a toujours pas de sensibilité aux ions Na^+ et K^+ . La sensibilité (57-58 mV/pH) est quasiment identique aux ISFET non recuits, ces recuits n'ont donc pas d'influence à ce niveau-là (figure 97). La tension de seuil est diminuée de 0,2 V (1,5 V) pour 600 °C et 0,7 V (1 V) pour 750 °C, ce qui va dans le sens de ce qui a été observé dans l'étude capacité-tension $C(V)$ avec la sonde au mercure, à savoir la diminution du nombre de charges dans l'isolant avec les recuits.

Le courant de fuite à travers l'isolant est du même ordre de grandeur que pour la structure non recuite (100 fA), ces traitements n'ont pas d'influence sur ce paramètre.

Par contre, il y a l'apparition d'une dérive aux pH supérieurs à 9,5 qui engendre une hystérésis de 150-200 mV environ entre la réponse en montée et en descente en pH. Cela est extrêmement préjudiciable pour un capteur (figure 98).

En conclusion, les recuits de 600 °C et 750 °C sous O_2 durant 5 minutes ont une influence cohérente avec les caractérisations précédentes (baisse de la tension de seuil, pas d'influence sur le reste des caractéristiques). En revanche, un effet indésirable est apparu : une dérive dans la réponse aux pH basiques, avec comme conséquence, une forte hystérésis entre la réponse en pH croissant et décroissant.

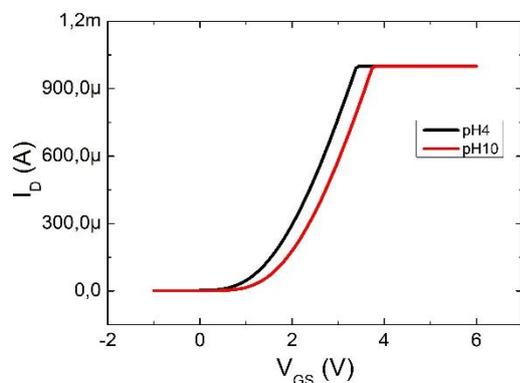


Figure 97 : caractéristique $I_D(V_{GS})$ d'un ISFET à base d'alumine recuite à 750 °C.

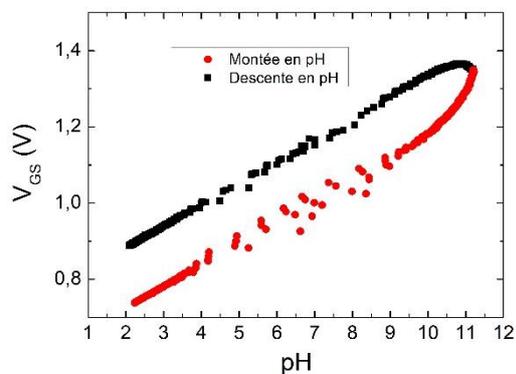


Figure 98 : évolution de la tension de seuil d'un ISFET à base d'alumine recuite à 750 °C, en fonction du pH, mesurée à l'ISFETmètre.

III.11.3.2 ISFET Al_2O_3 recuit à une température supérieure au point de cristallisation

L'objectif de ces traitements thermiques est d'évaluer l'influence de la cristallisation de l'alumine sur les caractéristiques des ISFET Al_2O_3 .

III. Etude de l'alumine Al_2O_3 déposée par ALD

Les recuits ont été réalisés à 800 °C et 900 °C 5 minutes sous O_2 . À ces températures, l'alumine déposée par ALD est polycristalline, son indice de réfraction, sa contrainte, et sa constante diélectrique augmentent.

Comparés aux ISFET Al_2O_3 sans traitement thermique, les ISFET recuits au-delà de la température de cristallisation ne sont toujours pas sensibles aux ions Na^+ et K^+ , ce qui est positif. Les niveaux de courant de fuite à travers l'isolant de grille et entre source et drain sont du même ordre de grandeur que pour les ISFET Al_2O_3 non recuits (100 fA et 500 nA respectivement), il n'y a à priori pas de fuite au niveau des joints de grain. La cristallisation de l'alumine a en revanche des effets extrêmement néfastes sur d'autres paramètres :

- Les tensions de seuil sont décalées vers les tension positives, elles valent 1,7 V pour le recuit à 800 °C (figure 99) et 2,7 V pour le recuit à 900 °C.
- La sensibilité au pH est très légèrement modifiée quand l'alumine est recuite à 800 °C (57 mV/pH, figure 100), mais elle est largement diminuée quand l'alumine est recuite à 900 °C (52 mV/pH).
- Il y a apparition d'une hystérésis et présence de dérives dans la réponse au pH extrêmes (< 3 et > 10).

Ces caractéristiques sont bien sûr rédhibitoires pour la réalisation de capteurs.

Les recuits au-delà de la température de cristallisation de l'alumine sont clairement néfastes pour la réalisation d'ISFET. L'amélioration avec les recuits de l'indice de réfraction et des caractéristiques diélectriques de l'alumine, n'a pas eu l'effet escompté sur les caractéristiques des capteurs lors de l'utilisation concrète en phase liquide.

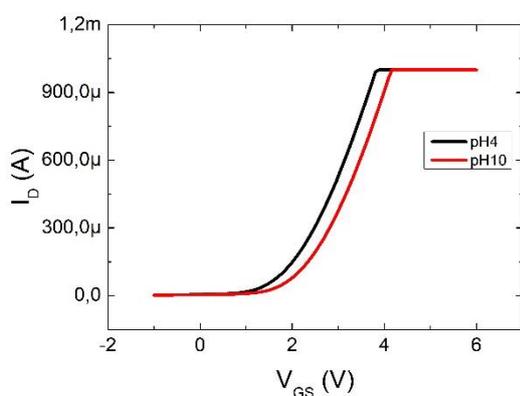


Figure 99 : caractéristique $I_D(V_{GS})$ d'un ISFET à base d'alumine recuite à 800 °C.

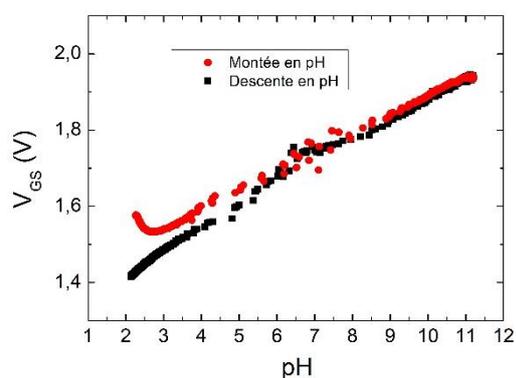


Figure 100 : évolution de la tension de seuil d'un ISFET à base d'alumine recuite à 800 °C, en fonction du pH, mesurée à l'ISFETmètre.

III. Etude de l'alumine Al_2O_3 déposée par ALD

Le tableau 11 ci-dessous regroupe les principales caractéristiques des ISFET Si_3N_4 et Al_2O_3 , avec et sans traitements thermiques.

Tableau 11 : résumé des caractéristiques des différentes configurations d'ISFET planaires réalisés.

	Sensibilité (mV/pH)	Hystérésis (mV)	Tension de seuil (V)
ISFET Si_3N_4	50	Non mesuré	0,8
ISFET Al_2O_3 non recuit	59	0	1,7
ISFET Al_2O_3 recuit à 600 °C	57	200	1,5
ISFET Al_2O_3 recuit à 750 °C	58	150	1
ISFET Al_2O_3 recuit à 800 °C	57	30	1,7
ISFET Al_2O_3 recuit à 900 °C	52	30	2,7

Pour résumer, la cristallisation engendre l'apparition d'une hystérésis dans la réponse du capteur à la variation de pH, ainsi qu'une non linéarité de la réponse au pH. En comparaison avec les composants à base de nitrure de silicium, l'alumine permet d'avoir une meilleure sensibilité. L'insensibilité aux ions interférents Na^+ et K^+ est un point positif supplémentaire pour les capteurs à base d'alumine. La réalisation de ces capteurs et leurs caractérisations en phase liquide montrent que les recuits qui permettent d'améliorer les caractéristiques diélectriques et optiques de l'alumine sont préjudiciables pour la réalisation de capteurs en phase liquide.

III.12 Conclusion de l'étude de l'ALD- Al_2O_3

L'alumine étudiée est déposée par ALD à 300 °C à l'aide de TMA et de plasma O_2 . Il faut environ cinq cycles ALD pour saturer complètement la surface et créer une monocouche moléculaire. Son indice de réfraction étant bas en comparaison avec le matériau massif, des campagnes de traitements thermiques (recuits) ont été menées. Les recuits permettent d'améliorer les caractéristiques optiques de l'alumine déposée par ALD, l'indice de réfraction augmente et se rapproche de l'indice du matériau massif. L'étude en GIXRD a montré que c'est une restructuration du film et le passage d'un état amorphe à polycristallin qui permet cette amélioration. La restructuration du film est aussi visible à l'AFM à travers les mesures de rugosité qui sont décroissantes jusqu'à la température de cristallisation. Au-delà, des cristaux émergent en surface et la rugosité réaugmente. Ceci est corrélé avec l'étude des contraintes mécaniques dans le film qui augmentent légèrement jusqu'à la température de cristallisation, puis qui augmentent brutalement avec la cristallisation de l'alumine.

III. Etude de l'alumine Al_2O_3 déposée par ALD

L'étude du comportement sous polarisation de l'alumine par C(V) et I(V) a montré que les différents recuits permettent d'améliorer la constante diélectrique et de diminuer le nombre de charges dans l'isolant, notamment au niveau des interfaces. La conduction dans l'ALD- Al_2O_3 est de type Fowler-Nordheim, ce qui est signe de bonne qualité. La réalisation d'ISFET en utilisant l'alumine comme diélectrique de grille, a montré qu'il est possible d'élaborer des composants électroniques fonctionnels avec ce matériau. Comparées aux ISFET de génération précédente, utilisant le nitrure de silicium, les performances en terme de sensibilité et sélectivité sont améliorées. Les recuits ont en revanche une influence néfaste sur les ISFET alumine, notamment en terme de linéarité et d'hystérésis. L'étude au microscope électronique en transmission a permis d'expliquer les phénomènes qui se produisent à l'interface lors du dépôt et des recuits. Le dépôt sur silicium est problématique car une oxydation parasite se produit au niveau de l'interface lors des premiers cycles ALD. Le dépôt sur oxyde de silicium permet de remédier à cela. Les recuits reforment l'interface qui se réoxyde à haute température, en corrélation avec l'étude C(V) qui montre une baisse du nombre de charges à l'interface.

Pour résumer, si l'objectif est la réalisation de capacités MIS, il y a un intérêt à effectuer un recuit de cristallisation de l'ALD- Al_2O_3 afin d'optimiser les performances diélectriques. En revanche, si l'application visée, comme pour cette thèse, est la réalisation d'ISFET, l'ALD- Al_2O_3 sans traitement thermique donne les meilleurs résultats. Il ressort également qu'il est indispensable de déposer l'alumine sur une couche d'oxyde de silicium et non directement sur silicium.

Ainsi, pour la suite, les nanoISFET seront réalisés en utilisant un isolant de grille bicouche : alumine Al_2O_3 déposée par ALD sur oxyde thermique SiO_2 sans aucun traitement thermique.

IV. Réalisation de transistors à base de nanofils de silicium sensibles aux ions

IV.1 Introduction

Ce chapitre porte sur la conception et les mises au point du procédé imaginé pour la réalisation de transistors à effet de champ à base de nanofils de silicium. La fabrication des composants est détaillée étape par étape, avec les simulations, la réalisation des nanofils, leur intégration dans un procédé de type MOSFET, l'intégration des capteurs dans des canaux microfluidiques et l'assemblage sur support PCB. L'objectif était de réaliser différentes structures qui permettraient par la suite de mettre en évidence les avantages et inconvénients de chacune d'entre elles. Des transistors « monofils » dotés d'un seul nanofil seront comparés à des transistors « multifils » dotés de plusieurs nanofils en parallèles, les premiers devant avoir très peu de courants de fuite, les seconds devant fournir un grand signal utile. Il a fallu lors de la conception, limiter la résistance série et les courants de fuites à travers l'isolant de grille et entre source et drain.

La partie qui suit présente deux études de simulations. La première porte sur la photolithographie pour la réalisation des nanofils et la seconde porte sur les oxydations et le dopage par implantation ionique.

IV.2 Simulation de la photolithographie avec GenISys

La photolithographie est une technique très utilisée en microélectronique, elle consiste à transférer dans un substrat des motifs présents sur un masque. Les masques sont des plaques transparentes sur lesquelles il y a le dessin en chrome des motifs qui doivent être transférés dans le silicium. Une étape classique de photolithographie se déroule de la façon suivante : le silicium est enduit avec une résine photosensible. Ensuite la résine est insolée à travers le masque avec des UV. Des réactions chimiques qui modifient la solubilité de la résine s'opèrent au niveau des zones insolées. La résine photosensible est ensuite développée à l'aide d'une solution dédiée et les zones insolées sont soit dissoutes soit résistantes en fonction du type de résine positive ou négative [154]. Le résultat de cet enchaînement d'étapes est une série de motifs de résine en 3D. Il ne reste plus qu'à réaliser l'étape technologique en elle-même, comme par exemple une gravure, un dépôt de métal, un dopage...

Pour ce projet, le point critique de la photolithographie est la réalisation des nanorubans de résine, qui seront ensuite transférés dans le substrat SOI par gravure ionique réactive. C'est cette étape qui a été pré-calibrée grâce au logiciel Genisys. L'objectif était de vérifier que les dimensions voulues étaient réalisables avec la photolithographie par projection. Le schéma simulé est constitué d'une ligne isolée de 300 nm de large et d'un réseau de lignes de 300 nm de largeur espacés de 500 nm, ce qui donne un pas de 800 nm.

Concernant l'appareil d'insolation par projection Canon FPA-300i4, les variables d'entrée du simulateur sont la hauteur de focalisation dans la résine, la dose d'UV, l'ouverture numérique de la lentille de projection (NA) et le facteur de cohérence partiel $\sigma = NA_c/NA_p$, le rapport des ouvertures numérique des lentilles du condenseur et de projection [154]. Le facteur de réduction est fixe et vaut 5, cela veut dire que les motifs présents sur le masque (que l'on appelle aussi réticule pour les appareils d'insolation par projection) seront projetés avec une réduction d'échelle de 5 sur la résine photosensible. La résine utilisée est la AZ ECI 3012 de type positive (les zones insolées seront dissoutes par le développeur) avec une épaisseur de 1,1 μm . Les paramètres de la résine entrés dans le simulateur sont les coefficients de Cauchy, les indices de réfraction et les paramètres DILL, qui rendent compte du comportement de la lumière dans la résine lorsque celle-ci est insolée [155]. Ces paramètres sont fournis par le fabricant de la résine.

IV.2.1 Etude de l'effet de la dose d'UV

Le premier paramètre étudié est la dose d'UV, qui peut permettre de moduler la largeur des rubans. La résine étant positive, les zones à dissoudre sont insolées. En augmentant la dose, la diffusion latérale de la lumière dans la résine sera plus importante et des zones normalement ombragés par le masque seront insolées. Sur la figure 101, la ligne noire correspond au dessin de masque alors que la zone bleue correspond à la zone non insolée, lorsque la dose est élevée.

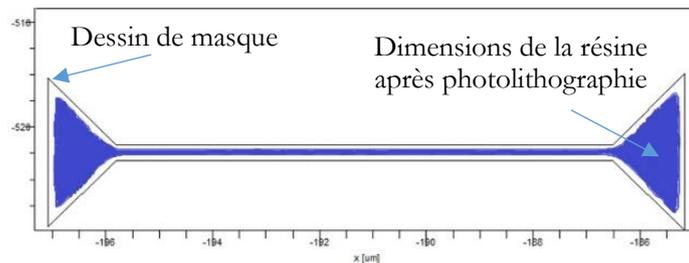


Figure 101 : simulation de la zone insolée avec une dose forte (en bleu) et délimitation du masque en trait fin.

Une seule largeur de ruban sur le masque peut permettre de réaliser différentes largeurs dans la résine (figure 102). La dose a été modulée autour des préconisations du fabricant, de 400 à 1200 J/m^2 . Au-dessus de 1000 J/m^2 les rubans disparaissent et en dessous de 500 J/m^2 la résine n'est pas assez développée. Concrètement, au cours des manipulations, il ne sera donc pas nécessaire d'aller au-delà de ces valeurs. Cette première simulation a permis de restreindre la fenêtre des doses d'UV.

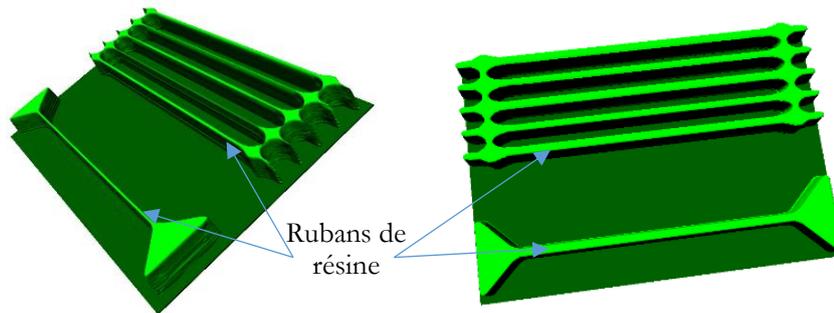


Figure 102 : simulation d'une photolithographie avec une dose forte à gauche et une dose

IV.2.2 Effet de la hauteur de focalisation des UV

Le second paramètre important est la profondeur de focalisation des UV. Une focalisation haute, à la surface de la résine voire à l'extérieur, aura pour effet de ne pas assez insoler la base de la résine. Le ruban de résine aura alors des flancs en pente, mal adapté à la gravure ionique réactive de l'étape suivante. Une focalisation trop en profondeur aura comme effet de faire des rubans ayant des flancs en pente et en même temps d'insoler la partie haute de la résine à cause de la faible profondeur de champ de l'appareil (figure 103). Les meilleurs résultats ont été obtenus pour des focalisations à l'intérieur de la résine, dans la moitié supérieure du ruban entre -100 nm et -700 nm.

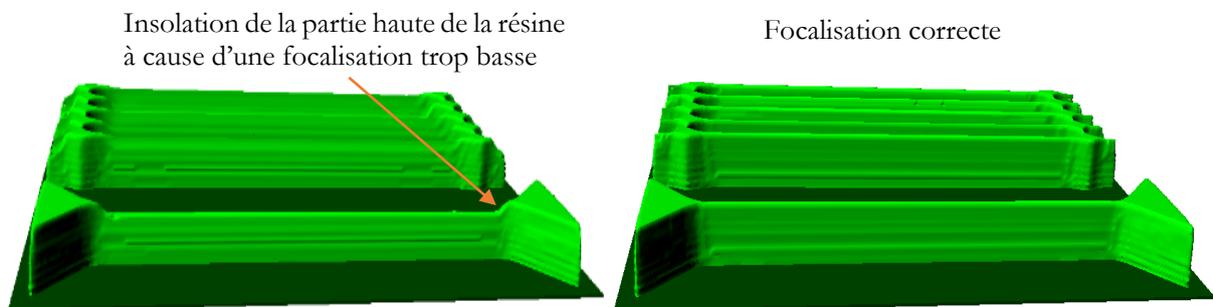


Figure 103 : simulation de la photolithographie par projection, exemple d'une focalisation trop profonde à gauche et d'une focalisation correcte à droite.

IV.2.3 Influence de l'ouverture numérique et du facteur de cohérence partiel

Les simulations sur l'ouverture numérique NA et le facteur de cohérence partiel σ du système d'insolation n'ont pas montré de variation significative sur les motifs testés. Les valeurs par défaut de l'appareil donnent de bons résultats, soit $NA = 0,63$ et $\sigma = 0,65$. Cela permet d'éliminer deux variables de l'étude et diminue un peu la complexité du développement de l'étape de photolithographie pour la réalisation des nanofils.

En conclusion, ces résultats de simulation ont permis de réduire le nombre de manipulations en réduisant le nombre et l'amplitude des variables. Il ne sera pas nécessaire d'étudier les effets de NA et de σ puisque les valeurs par défaut donnent de bons résultats, et il ne sera pas nécessaire de faire varier la dose d'UV en dessous de 500 J/m^2 et au-dessus de 1000 J/m^2 , ce qui réduit la fenêtre. La recherche du focus idéal se fera entre -100 nm et -700 nm en partant de la surface de la résine. Ces simulations ont permis de valider la faisabilité des dimensions des nanofils (largeur de 300 nm sur le masque) et de la densité des réseaux de nanofils (300 nm de large espacé de 500 nm) avec la résine AZ ECI 3012 $1,1 \mu\text{m}$.

IV.3 Simulations avec Athena

Avant de passer à l'étape de réalisation des masques, une partie des étapes technologiques comme l'implantation d'arsenic pour doper les zones sources et drains, la redistribution et l'activation des dopants, les oxydations, ont été simulées en deux dimensions à l'aide du logiciel Athena de chez Silvaco.

IV.3.1 Oxyde de préimplantation des zones source et drain

L'oxyde de préimplantation permet de minimiser les défauts à la surface du silicium pendant l'implantation ionique et en même temps de faire en sorte que le maximum de concentration en atomes dopants soit situé à proximité de la surface du silicium. Le profil d'oxydation sèche de la figure 104 a été mis au point. D'après la simulation, l'oxyde devrait mesurer $10,7 \text{ nm}$ (figure 105).

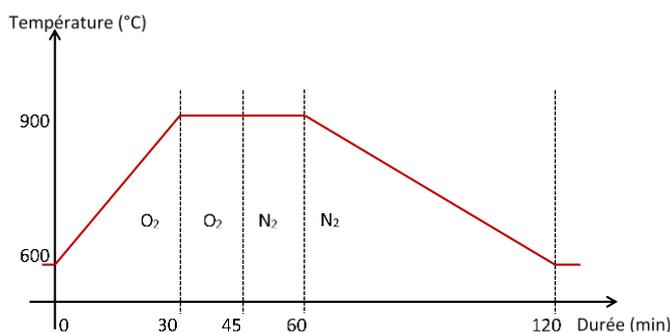


Figure 104 : profil pour l'oxydation de préimplantation, $10,7 \text{ nm}$.

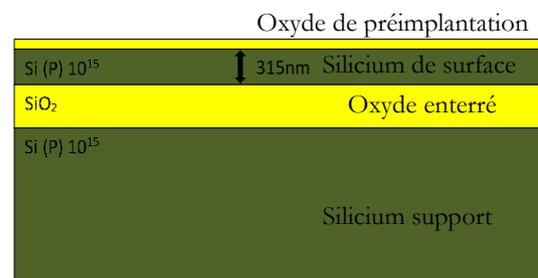


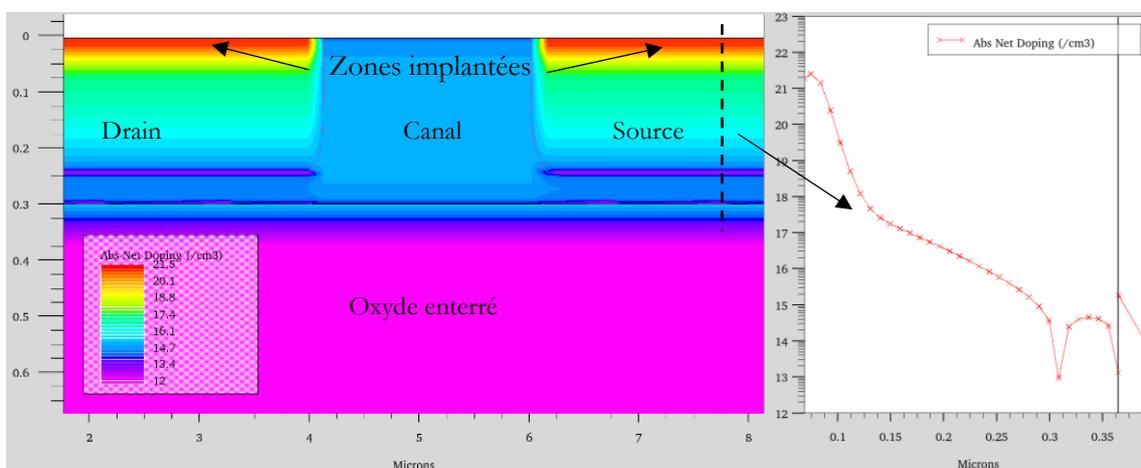
Figure 105 : schéma de la vue en coupe de la plaquette SOI après l'oxydation de préimplantation.

IV.3.2 Implantation ionique des zones source et drain

La longueur entre les zones source et drain pour la simulation est de $2\ \mu\text{m}$, comme pour les transistors les plus courts qui seront réalisés. Les transistors devant être de type N, des simulations ont été réalisées avec du phosphore et de l'arsenic car ce sont les deux dopants de type N utilisés en plateforme de microfabrication au LAAS-CNRS. Il s'est avéré que, le phosphore étant un atome qui diffuse donc exodiffuse facilement du fait de sa petite taille, le dopage est difficile à maîtriser sur de petits composants. Les structures devant être en trois dimensions, c'est encore plus problématique car les exodiffusions se font dans toutes les directions, ce qui entre autre diminue la conductivité des transistors. La forte diffusion entraîne aussi un allongement des jonction PN⁺ qui peut avoir comme conséquence d'augmenter les résistances de jonction.

Les simulations avec l'arsenic ont montré que ces phénomènes sont bien moins marqués, l'atome d'arsenic étant plus volumineux, il diffuse moins et les jonctions sont beaucoup plus abruptes. Le niveau de dopage reste plus homogène et plus élevé après les étapes thermiques (figure 106). C'est ainsi que l'arsenic a été retenu pour doper les zones sources et drains. La dose d'implantation minimale pour obtenir la saturation du niveau de dopage, et ainsi obtenir une bonne conductivité et un bon contact avec la métallisation qui viendra par la suite, est de 5.10^{15} atomes/cm².

L'implantation est faite à travers l'oxyde de préimplantation de 10,7 nm d'épaisseur réalisé à l'étape précédente. Les simulations ont permis de faire en sorte d'avoir le sommet de la gaussien en concentration juste à la surface du silicium. Cela a son importance car les simulations ont montré qu'à cette échelle, l'oxydation qui suit se fait plus rapidement sur les zones implantées à cause de l'amorphisation du silicium. Il faut donc minimiser ce phénomène en évitant d'implanter trop profondément. Les simulations ont montré que l'énergie optimale est de 15 keV (figure 106). L'oxyde de préimplantation est retiré juste après implantation, avant le recuit d'activation.



IV.3.3 Redistribution

Un recuit d'activation est réalisé à haute température sous O_2 afin de recristalliser le silicium rendu amorphe par l'implantation ionique, selon le profil donné en figure 107. L'oxyde créé lors de cette étape servira d'isolant de champ, pour isoler les zones sources et drains des transistors. Il faut donc qu'il soit assez épais pour éviter les courants de fuites en phase liquide. Comme dit précédemment, l'oxyde est inhomogène entre les zones implantées et non implantées, il mesure 90 nm sur les zones implantées et 60 nm sur les zones non implantées. Après cette étape de redistribution, la longueur de grille est de $0,74 \mu m$ et le dopage des zones source et drain est de 10^{20} atomes/cm³, ce qui représente une résistivité de $7,6 \cdot 10^{-4} \Omega \cdot cm$. La structure obtenue par simulation après cette étape est représentée à la figure 108.

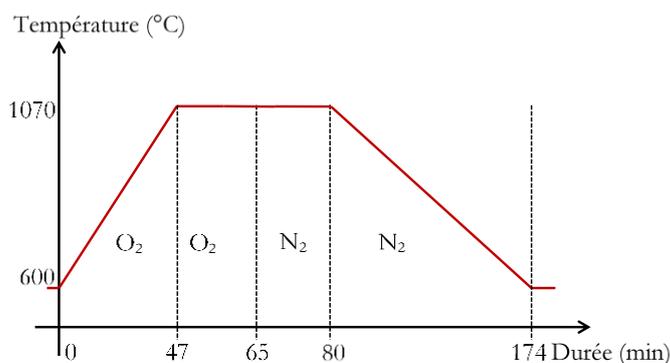


Figure 107 : profil de redistribution et activation des dopants.

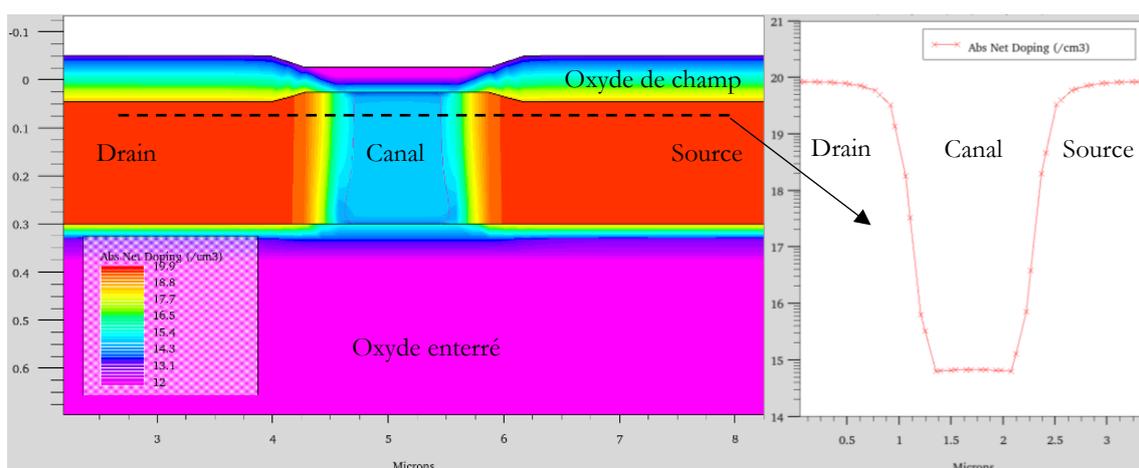


Figure 108 : simulation de l'épaisseur d'oxyde créée et de la redistribution d'arsenic pour la réalisation des zones source et drain, la courbe à droite représente le profil de dopage entre les zones source et drain en coupe longitudinale.

IV.3.4 Oxydation de grille

Avant de réaliser l'isolant de grille, l'oxyde de champ est ouvert au niveau du canal du transistor. Afin de minimiser les défauts et le nombre de charges piégées à l'interface entre l'isolant de grille et le silicium, l'oxyde est réalisé préférentiellement à haute température[156]. L'expérience acquise lors de l'étude de l'alumine déposée par ALD, avec la réalisation de capacités MIS et d'ISFET planaires a permis de viser une épaisseur d'oxyde de 20 nm environ. Un compromis a été trouvé entre température d'oxydation, épaisseur d'oxyde et caractéristiques techniques des fours. La température a été fixée à 1000 °C. En fin d'oxydation, un palier de 15 minutes est réalisé sous N₂ avant d'amorcer la descente en température, ceci toujours dans le but de diminuer le nombre de charges/défauts surtout au niveau de l'interface (figure 109). Les résultats de simulation donnent une longueur de grille de 0,73 µm après cette étape (figure 110). La concentration en dopants est parfaitement homogène sur l'épaisseur de silicium. L'épaisseur de l'oxyde de grille obtenue est de 19,9 nm.

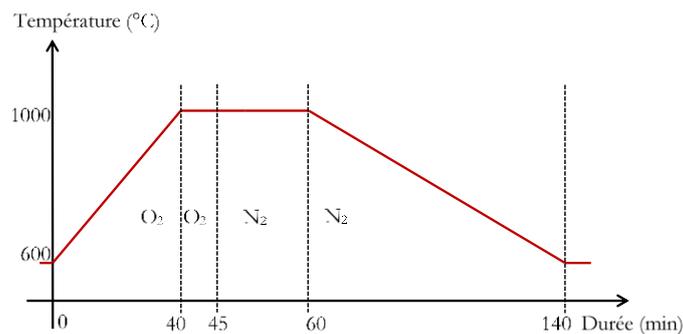


Figure 109 : profil de la réalisation de l'oxyde de grille.

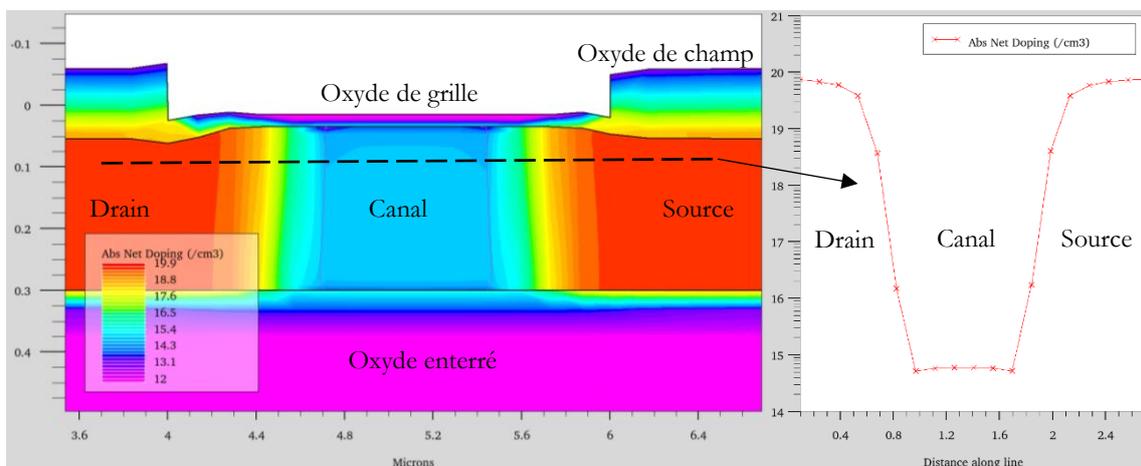


Figure 110 : simulation de l'épaisseur d'oxyde et de la concentration des dopants après la réalisation de l'oxyde de grille, la courbe à droite représente le profil de dopage entre les zones source et drain en coupe longitudinale.

IV.3.5 Conclusion des simulations sous Athena

Cette série de simulations sous Athena a permis de choisir l'arsenic comme atome dopant, car ses propriétés permettent, pour de petites structures en deux dimensions, de minimiser les phénomènes d'exodiffusions. Les épaisseurs d'oxydations ainsi que la diffusion des dopants et la longueur de grille en fin de procédé ont été évaluées. Tout ceci a contribué à la mise en place et à la validation du procédé de réalisation des nanoISFET décrit par la suite (partie IV.5).

IV.4 Mise au point de la gravure des nanofils de silicium

IV.4.1 Optimisation du masque de résine pour réaliser les nanofils

Dans cette partie est décrite la méthode utilisée pour réaliser de fins rubans de résine, qui seront transférés par la suite dans le silicium pour obtenir des nanofils de silicium de section rectangulaire. Pour des raisons de coûts, de temps de réalisation et de fabrication collective, le choix s'est porté sur l'utilisation de la photolithographie par projection. Un Canon FPA-3000i4 ayant une résolution maximale de 350 nm a été utilisé. La résine photosensible AZ ECI 3012 étant maîtrisée depuis de nombreuses années au sein de la centrale technologique, elle a été retenue pour réaliser les motifs de résine malgré sa résolution maximale qui n'est que de 400 nm selon son fabricant [157]. Une résine antiréfléctive BARC (Bottom Anti-Réfléctive Coating) AZ BARLI 2 de 200 nm d'épaisseur a été employée afin d'améliorer la résolution et la reproductibilité du procédé, en évitant les réflexions parasites des UV du substrat vers la résine [158].

Une des difficultés de cette étape technologique réside dans le fait qu'il y a sur le masque de photolithographie des motifs ayant des comportements différents, à la fois pour l'insolation UV, le développement, et la gravure ionique réactive. Il y a des lignes isolées de 300 nm de large et des réseaux denses composés de lignes de 300 nm espacées de 500 nm. Ces motifs doivent recevoir des doses d'UV identiques, à un focus identique, il faudra donc déterminer ces deux paramètres. Ils doivent subir le même recuit post-exposition et être développés dans les mêmes conditions étant donné qu'ils sont sur la même puce. Une ligne isolée doit recevoir une dose « faible » à un focus proche de la surface de la résine et le développement doit être bref, autrement le ruban de résine disparaîtra. Un réseau dense doit être insolé à plus forte dose avec un focus plus en profondeur dans la résine et être développé plus longtemps, pour dissoudre complètement la résine au fond des réseaux. Un compromis a été trouvé à cela. De même pour la gravure ionique réactive, une ligne seule se grave plus rapidement qu'un réseau dense. Un autre verrou réside dans le fait de devoir graver successivement trois couches, BARC, SiO₂, silicium, ce qui peut créer des défauts qui s'amplifient d'une couche à l'autre. Il faut donc avoir une photolithographie bien calibrée, avec des rubans de résine de hauteur importante, pour supporter cette triple gravure. Les flancs de la résine doivent être parfaitement verticaux, pour avoir une gravure la plus verticale possible.

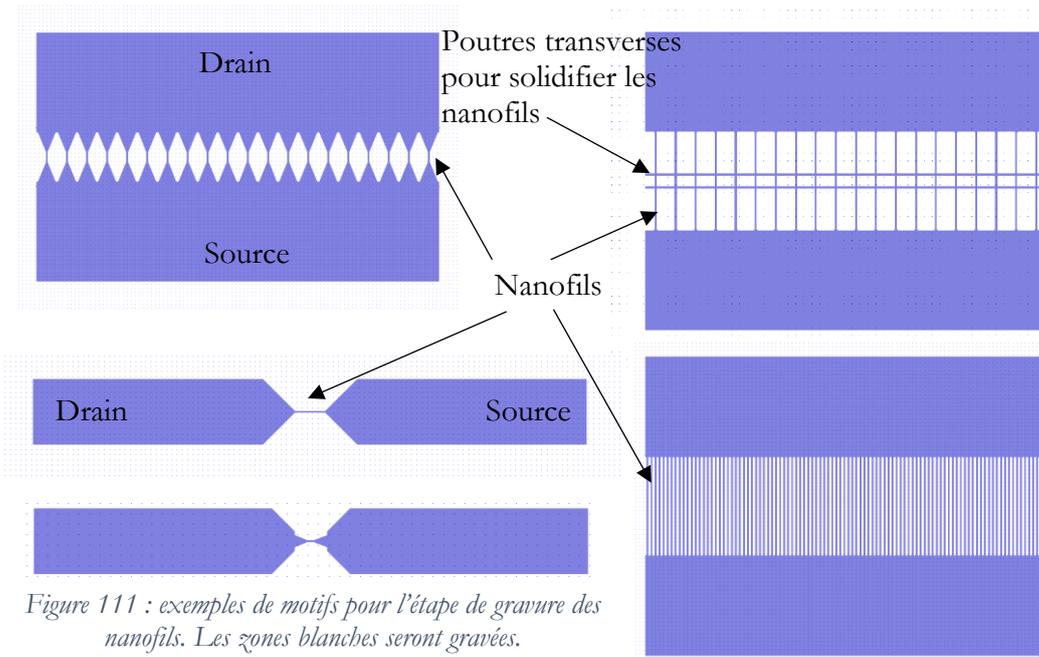
Voici le plan qui a été suivi afin d'atteindre les objectifs. Tout d'abord ont été réalisés des rubans de résine ayant des flancs bien droits et d'une largeur variable en fonction de la dose d'insolation. Puis l'étape de GIR, BARC/SiO₂/Si a permis de transférer les motifs dans le silicium. Les expériences ont débuté en utilisant les données fournies par les documents techniques des résines de photolithographie et en se basant sur les résultats de simulations avec le logiciel Genisys, présentés au début de ce chapitre (IV.2).

L'étude de simulation avec le logiciel Genesis (partie IV.2) a montré qu'avec les motifs présents sur le masque, il n'est pas nécessaire de faire varier l'ouverture numérique et le facteur de cohérence partiel pour gagner en résolution. Elle a permis également de restreindre la plage de focus et de dose d'UV à explorer ce qui a permis un gain de temps en diminuant le nombre de manipulations.

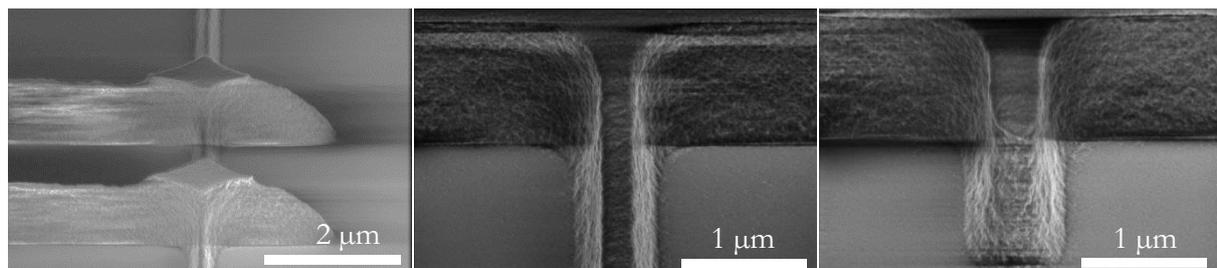
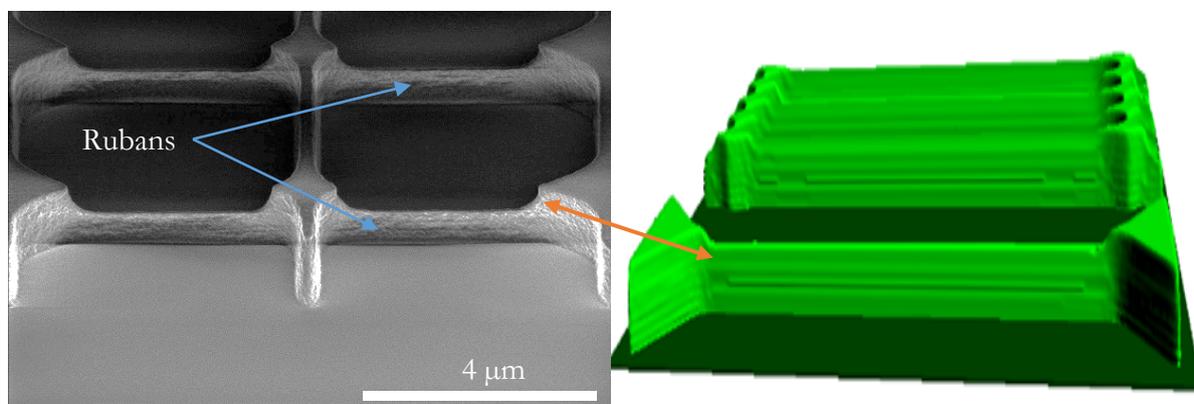
Pour mettre au point cette étape, il a fallu optimiser :

- la profondeur de focalisation des UV,
- la dose d'UV à appliquer,
- le temps de recuit post exposition de la résine AZ ECI 3012,
- le temps de développement.

C'est l'étape de photolithographie la plus sensible, celle qui précède la gravure des nanofils de silicium. Les 16 transistors présents sur une même puce sont tous différents. L'objectif est d'estimer quelles structures sont réalisables ou non, et de pouvoir par la suite comparer les caractéristiques électriques, aucune étude de ce type n'ayant été menée au sein de la plateforme technologique avant le début du projet. Les fils sont de différentes longueurs, et certains sont solidifiés par des poutres transverses (figure 111). Les transistors sont dotés de 1 à 100 fils en parallèle. La largeur des fils sur le masque est fixe et vaut 300 nm. La largeur des nanofils sera modulée à l'étape de photolithographie. Le masque a été dessiné de telle sorte que les nanofils soient toujours orientés parallèlement ou perpendiculairement au méplat, afin d'être toujours dans l'orientation (100) orientations du réseau cristallin et qu'il n'y ait pas de variation de conduction électrique.



Comme prévu par la simulation, lorsque le focus n'est pas optimal, les motifs sont mal définis, la résine n'est pas insolée de façon homogène sur toute sa hauteur (figure 112) et les flancs des motifs ne sont pas droits (figure 113).



IV. Réalisation de transistors à base de nanofils de silicium sensibles aux ions

Lorsque la dose d'UV est trop forte, les rubans sont trop fins pour résister à une GIR, ils peuvent être percés en leur centre, ils peuvent même disparaître (figure 114).

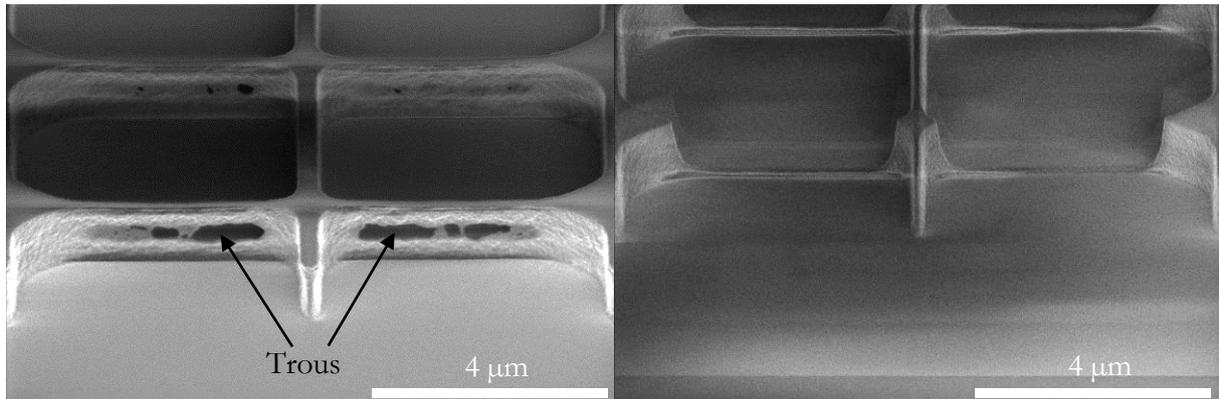


Figure 114 : vues au MEB de motifs de résine insolés avec des doses d'UV trop fortes, à gauche les rubans sont percés en leur centre, à droite ils ont disparu.

Lorsque la dose d'UV est insuffisante, toute la résine n'est pas dissoute par le développeur dans les endroits difficiles d'accès, ce qui est problématique pour les réseaux de rubans (figure 115).

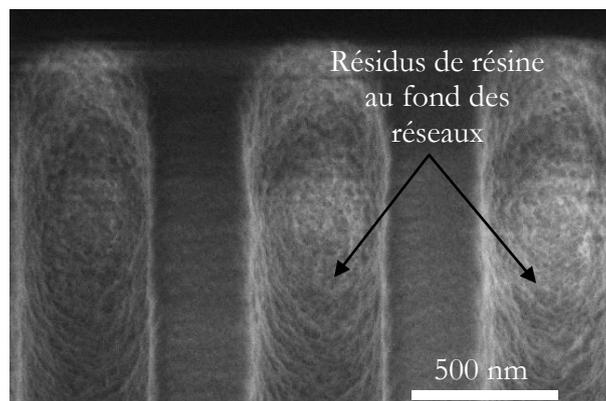


Figure 115 : vues au MEB de réseaux de rubans de résine pas assez insolés, avec des résidus de résine non développés.

Après optimisation de tous les paramètres, focus et dose d'UV, temps de développement, temps de recuit poste exposition, des réseaux de rubans et des rubans isolés ont été obtenus de façon reproductible, avec des flancs verticaux et des largeurs de 190 nm à 290 nm en fonction de la dose d'UV appliquée (figure 116). La courbe figure 117 montre l'évolution linéaire de la largeur du ruban de résine, en fonction de la dose d'UV appliquée. Le focus « idéal » permettant d'avoir des flancs de résine à 90° varie de -0,45 µm à -0,11 µm en partant de la surface de la résine en fonction de la dose d'UV figure 118 (un focus négatif est à l'intérieur de la résine). Ces résultats montrent qu'il

IV. Réalisation de transistors à base de nanofils de silicium sensibles aux ions

est possible, en partant d'un dessin de masque aux dimensions fixes, de réaliser des rubans de résine de différentes largeurs en gardant des flancs de résine parfaitement droits, à condition d'appliquer le bon couple focus et dose d'UV.

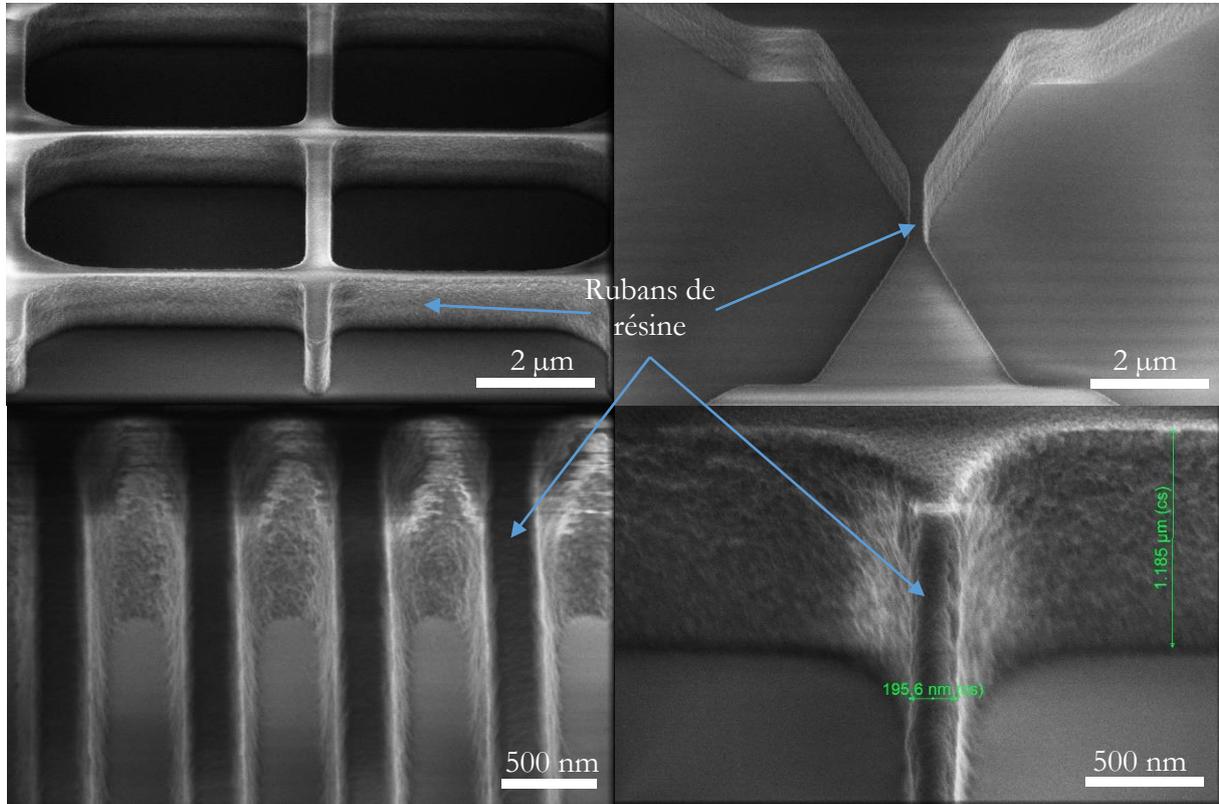


Figure 116 : vues au MEB, exemples de motifs de résine correctement développés (inclinaison 52°).

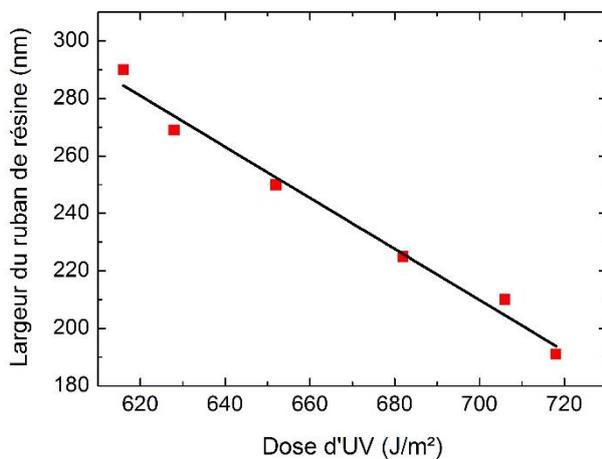


Figure 117 : courbe expérimentale représentant l'évolution de la largeur des rubans de résine en fonction de la dose d'UV appliquée lors de la photolithographie, sur une plaquette de 15 cm.

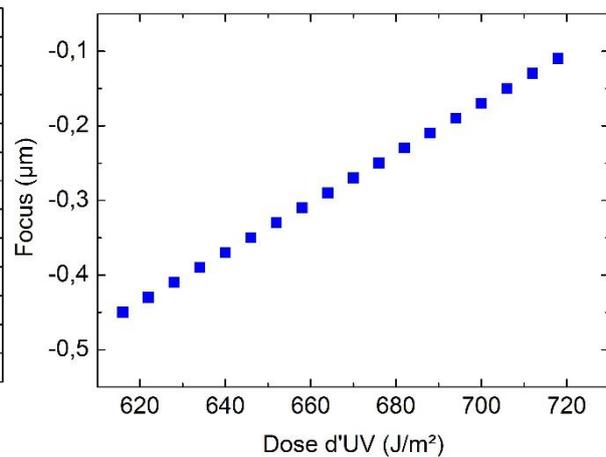


Figure 118 : valeur de focus permettant d'avoir des flancs de résine à 90° en fonction de la dose d'UV appliquée.

IV.4.2 Transfert dans le silicium

La réalisation de rubans de résine étant à ce stade validée, en ayant obtenu les dimensions et profils voulus, l'étape de transfert des rubans de résine dans le silicium a été développée. Cette phase consiste en une triple gravure ionique réactive (GIR), de la couche de BARC qui n'est pas dissoute par le développeur, de l'oxyde de champ et enfin du silicium. Pour des raisons évidentes de coûts de développement, cette étape fut d'abord développée sur des plaquettes de silicium standard, avant d'être transférée sur plaquette SOI. Les principaux paramètres de la GIR sont : le type de plasma, la puissance ICP (P_{ICP}), la puissance de polarisation (P_{polar}) et la pression dans le bâti.

Le BARC est gravé à l'aide d'un plasma de type O_2 , CF_4 , CHF_3 et Ar (P_{ICP} 300W, P_{polar} 40W, 5 mT). Ce plasma attaque également la résine AZ ECI 3012 dans laquelle les motifs ont été transférés, il faut donc être vigilant à ne pas sur-graver afin d'éviter une déformation des motifs. L'oxyde de champ est gravé avec un plasma de type CHF_3 (P_{ICP} 500W, P_{polar} 60W, 5mT).

Pour la gravure du silicium deux recettes ont été testées, un plasma de type Cl_2 (P_{ICP} 3W, P_{polar} 75W, 5 mT) qui n'a pas donné de bons résultats en terme de verticalité des flancs (figure 119) et qui s'est avérée non uniforme sur l'ensemble de la surface de la plaquette. La vitesse de gravure de cette recette est de 110 nm/min \pm 15 nm/min en fonction de la zone, sur des plaquettes de 15 cm.

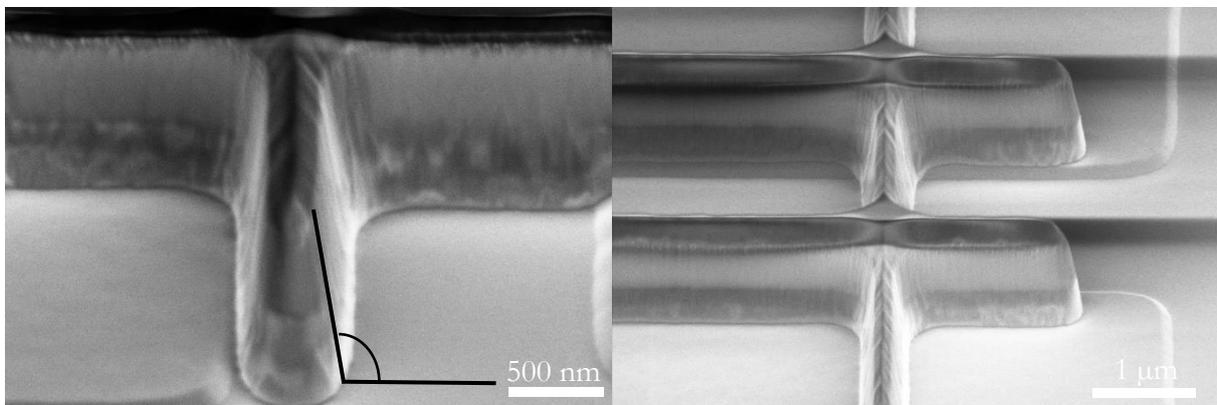


Figure 119 : vues au MEB de motifs après une GIR à base de Cl_2 .

La deuxième recette à base de $SF_6/C_4F_8/O_2$ (P_{ICP} 450W, P_{polar} 30W, 6mT) a permis d'avoir d'excellents résultats en terme de verticalité de gravure (90°) (figure 120), et d'homogénéité de gravure sur des plaquettes de 15 cm. La vitesse de gravure de cette recette est de 190 nm/min \pm 4 nm/min en fonction de la zone sur la plaquette. La verticalité de la gravure avec cette recette est due à la passivation des flancs qui s'opère en même temps que l'attaque progresse en profondeur, la gravure latérale est de ce fait amoindrie. C'est cette recette qui a été utilisée pour la réalisations des composants. Après la gravure, la largeur des nanofils de silicium est la même que la largeur du ruban qui a permis sa gravure.

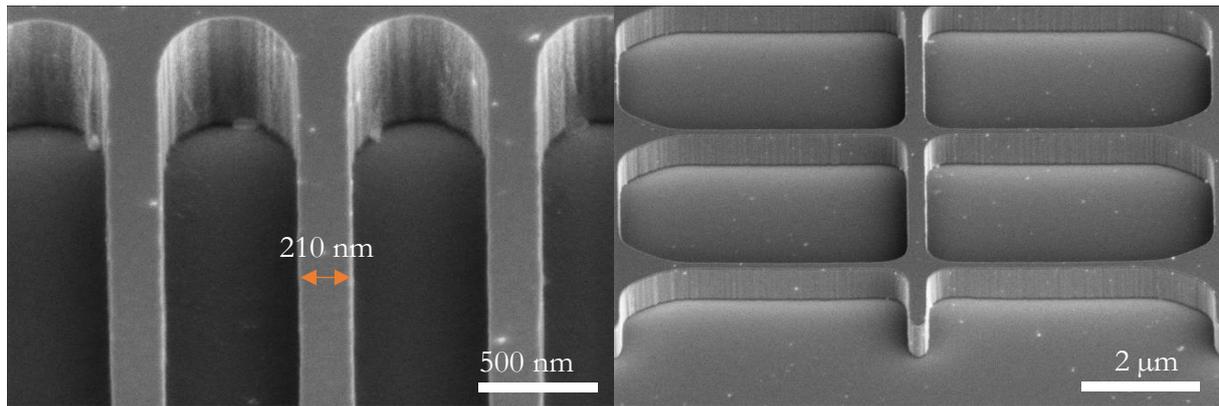


Figure 120 : vues au MEB de motifs après une GIR à base de $SF_6/C_4F_8/O_2$.

IV.4.3 Gravure sur substrat SOI

Des substrats SOI (Silicon On Insulator) de 15 cm de diamètre et d'orientation cristalline (100) ont été utilisés. Le silicium du dessus a une épaisseur de 280 nm, est dopé type P (bore) avec 10^{15} atomes/cm³. L'oxyde enterré a une épaisseur d'un micromètre, et le silicium support a une épaisseur de 675 μm, dopé P (bore) avec 10^{15} atomes/cm³.

Le passage sur substrat SOI ne change évidemment pas les vitesses de gravure. L'avantage de la gravure sur substrat SOI réside dans le fait que la hauteur des nanofils est parfaitement homogène sur toute la surface de la plaquette, car elle est liée à l'épaisseur du silicium (figure 121).

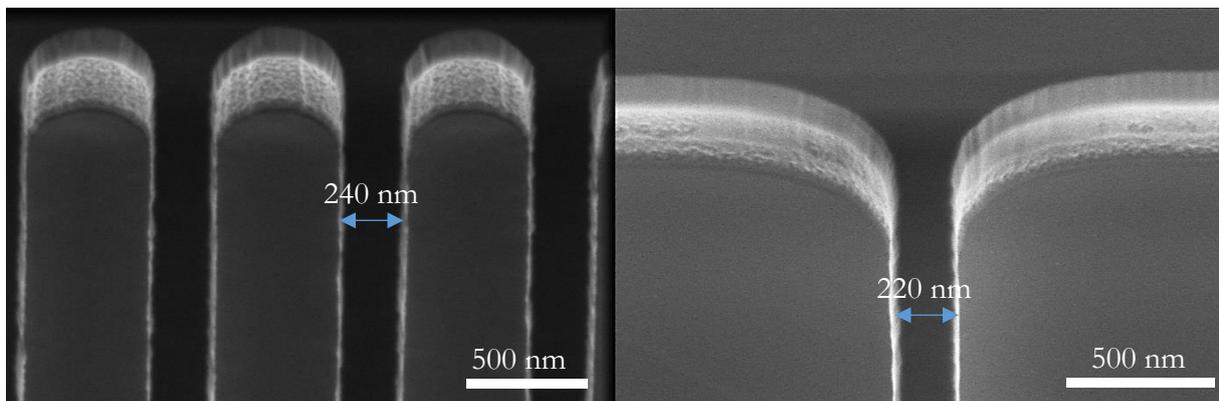


Figure 121 : vue au MEB d'un réseau de nanofils à gauche et d'un nanofil seul à droite gravés dans un substrat SOI.

En revanche, un problème inattendu est apparu lors de la gravure sur substrats SOI : lorsque la gravure atteint l'oxyde enterré, les sous-produits de réaction se redéposent sur les flancs des nanofils et sont très difficiles à retirer. Pour remédier à cela, il aurait fallu s'arrêter juste à la surface de l'oxyde enterré, ce qui est impossible avec les masques dessinés. En effet, sur les masques il y a des zones très denses et des zones à l'inverse très peu denses (présence de réseaux de nanofils, et nanofils seuls), et la vitesse de la GIR est fonction de la densité des motifs. Il a donc fallu trouver

une méthode pour que la GIR s'opère à la même vitesse, en tout point de la plaquette, afin de pouvoir s'arrêter simultanément juste à la surface de l'oxyde enterré.

IV.4.4 Mise au point d'une méthode de GIR alternative

Le seul moyen possible d'homogénéiser complètement la vitesse de gravure, quelles que soient les formes et les densités des motifs, était de modifier les masques de photolithographie. Une double gravure a été imaginée et mise au point. Le constat est que la surface de l'ouverture doit être toujours la même pour que la GIR s'opère à vitesse égale en chaque point de la plaquette. La double gravure consiste donc à graver une première fois le contour des motifs avec une largeur d'ouverture constante, donc à vitesse constante (figure 122, figure 124). Ceci a permis d'arrêter la gravure juste au niveau de l'oxyde enterré de façon homogène sur toute la plaquette (figure 125). L'oxyde enterré n'est donc pas attaqué par la GIR et il n'y a pas de déposition de sous-produits sur les flancs des nanofils. La recette de gravure et les paramètres de photolithographie restent les mêmes que précédemment.

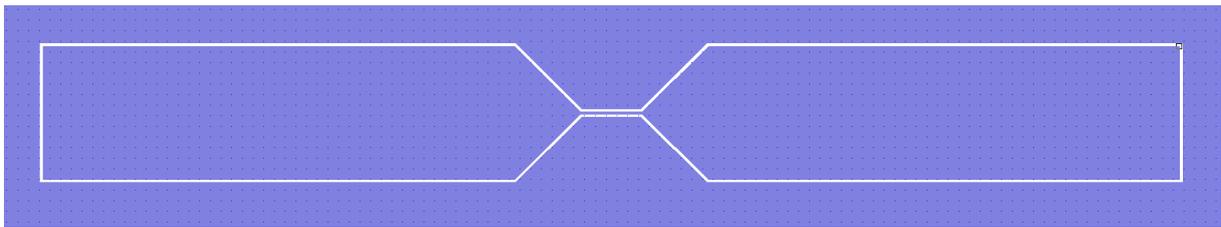


Figure 122 : dessin de masque pour la première gravure, les contours des motifs sont gravés sur une largeur de 500 nm (zones gravées en blanc).

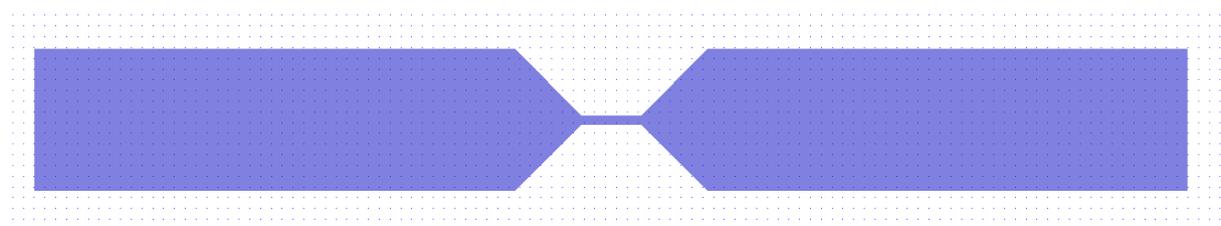


Figure 123 : dessin de masque pour la seconde gravure, les motifs sont protégés et le reste de la plaquette est gravé (zones gravées en blanc).

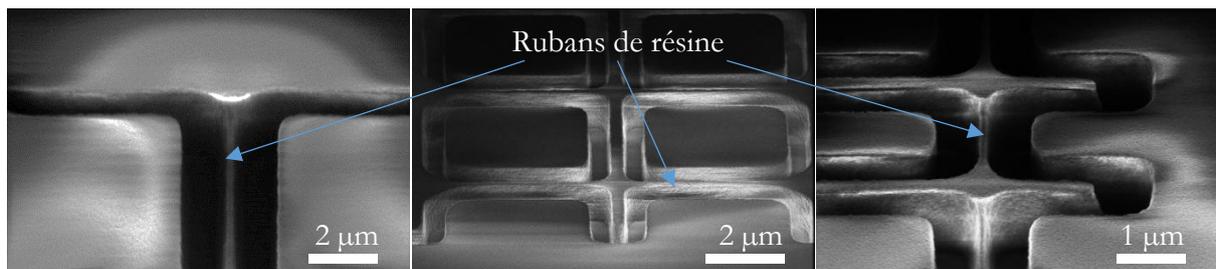


Figure 14 : vues au MEB de motifs de résine, avant la 1^{ère} GIR.

IV. Réalisation de transistors à base de nanofils de silicium sensibles aux ions

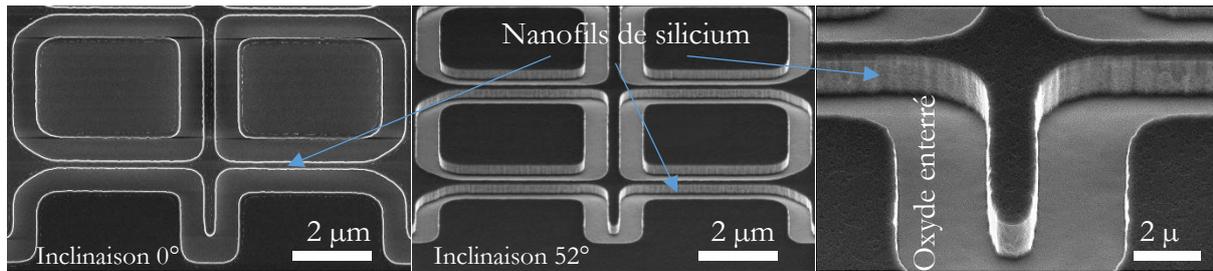


Figure 125 : vues au MEB de motifs sur un substrat SOI après réalisation de la 1^{ère} GIR.

Les zones gravées sont ensuite protégées par une résine façonnée par photolithographie en utilisant le deuxième masque (figure 123, figure 126) et le reste de la surface est gravé jusqu'à l'oxyde enterré, sans avoir le souci de devoir s'arrêter juste avant (figure 127).

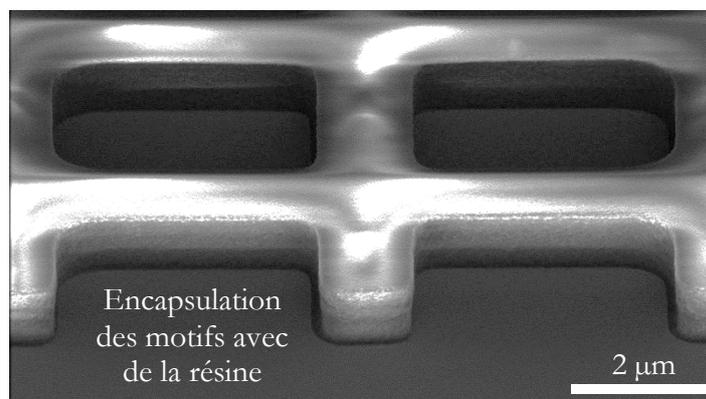


Figure 126 : vue au MEB de la résine encapsulant les nanofils avant la seconde GIR.

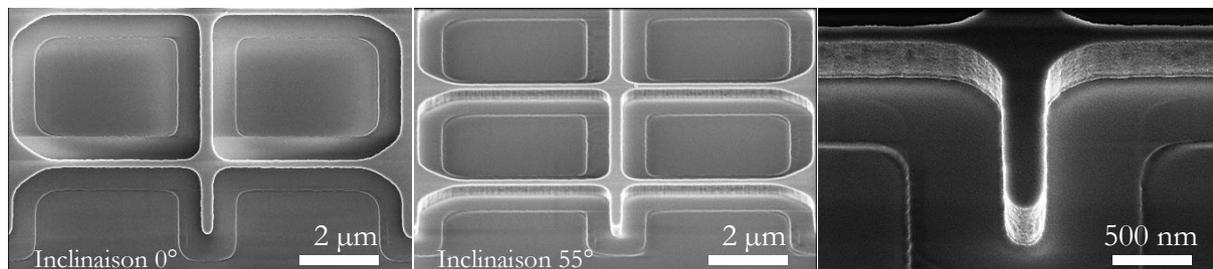


Figure 127 : vues au MEB de motifs réalisés sur substrat SOI, après la seconde GIR.

Dans cette partie, a été présenté le cheminement qui a permis la réalisation de nanofils de silicium sur substrat SOI, de façon collective, en utilisant la photolithographie par projection. Les nanofils de silicium ont des largeurs variables en fonction des paramètres d'insolation, les plus fins se situant sous la barre des 200 nm (tableau 12). Ces dimensions seront encore réduites lors des étapes d'affinage et de réalisation de l'isolant de grille. Les dimensions sont conformes aux objectifs fixés. La faisabilité de réaliser des nanofils de différentes largeurs avec un seul masque, simplement en faisant varier les paramètres de photolithographie a été validée, c'est un avantage économique au vu du prix de fabrication d'un réticule pour stepper. Sinon il aurait fallu un réticule par largeur de nanofil.

IV. Réalisation de transistors à base de nanofils de silicium sensibles aux ions

Tableau 12 : largeur des nanofils de silicium en fonction de la largeur du ruban de résine, elle-même fonction de la dose d'UV et du focus.

Largeur sur le masque (nm)	Dose d'UV (J/m ²)	Focus (μm)	Largeur du ruban de résine (nm)	Largeur du nanofil de silicium (nm)
300	616	-0,45	290	290
300	670	-0,27	240	240
300	718	-0,11	190	190

IV.4.5 Diminution de la section des nanofils

Il est possible de réduire les dimensions du ruban de résine en sur-gravant lors de la gravure du BARC (figure 128). Cette méthode permet de réduire sensiblement les dimensions des nanofils mais elle a le désavantage de ne pas être totalement reproductible sur l'ensemble de la surface d'une plaquette et encore moins d'une plaquette à l'autre. Cette méthode n'a donc pas été utilisée pour réaliser les composants.

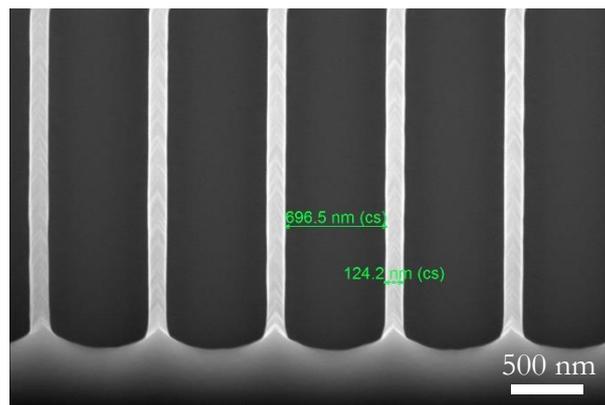


Figure 128 : réseau de rubans de résine dont les dimensions ont été réduites par sur-gravure de la couche de BARC.

La méthode utilisée pour réduire les dimensions des nanofils tout en lissant les flancs de gravure est l'oxydation suivie d'une désoxydation. C'est une technique connue [60], basée sur le principe de la consommation du silicium par oxydation. Lorsque l'oxygène réagit avec le silicium, il forme du SiO₂ et 44 % de l'épaisseur d'oxyde créé se fait sous la surface du silicium [159]. Par exemple, si une oxydation de 100 nm est réalisée, 44 nm de silicium seront consommés. Si cela est réalisé sur une poutre de silicium, l'oxydation se faisant sur tous les côtés, la largeur diminuera de 88 nm. Cette méthode est contrôlable et reproductible à quelques dixièmes de nanomètres près. L'inconvénient de cette méthode est que l'oxydation se fait également sur les zones source et drain des transistors, ce qui a pour conséquence de diminuer leur volume et par conséquent d'augmenter leur résistance série.

IV.5 Description du procédé de réalisation des composants

Précédemment, nous avons vu les simulations du procédé de fabrication avec le logiciel Athena (partie IV.3), et la mise au point de la réalisation des nanofils de silicium (partie IV.4). La partie qui suit, décrit étape par étape le procédé de fabrication des composants réalisés.

Les dimensions des puces ont été fixées à $7\text{mm} \times 8\text{mm}$, avec un montage de la puce sur son support de type « flip-chip » à 40 contacts. Les avantages de cette méthode seront détaillés par la suite. Cela permet de réaliser 16 transistors différents sur une même puce, et 8 pseudo-électrodes de référence pour polariser le liquide au plus proche des transistors. Ce système de conditionnement (packaging) a été choisi car il est maîtrisé au sein de la plateforme technologique. Pour rappel, sur une même puce, Il y a des transistors avec un seul nanofil de silicium comme canal et des transistors possédant un réseau parallèle de nanofils de silicium comme canal (20 et 100 fils). La largeur des nanofils sur le masque est fixe et vaut 300 nm, elle est modulée en fonction de la dose d'UV appliquée à l'étape de photolithographie qui précède la gravure des nanofils. Différentes longueurs de fil (2 ; 4 ; 10 ; 20 μm) et deux longueurs de grille ont été prévues (2 μm et 5 μm sur masque qui donneront 0,73 μm et 3,73 μm selon la simulation sous Athena). L'objectif est d'une part, de tester les limites technologiques de la fabrication au sein du laboratoire (quels composants sont faisable ou non, quelles dimensions sont atteignables, quelle densité de nanofils est possible), mais surtout de pouvoir comparer par la suite les différentes structures en terme de courant utile, courant de fuite, transconductance etc.

Les schémas de la figure 129 permettent de visualiser les composants imaginés. Ils représentent un transistor constitué d'un nanofil unique de type $\text{N}^+/\text{P}/\text{N}^+$, inséré dans un canal microfluidique. Les différentes caractéristiques des structures dessinées sont regroupées dans le tableau 13.

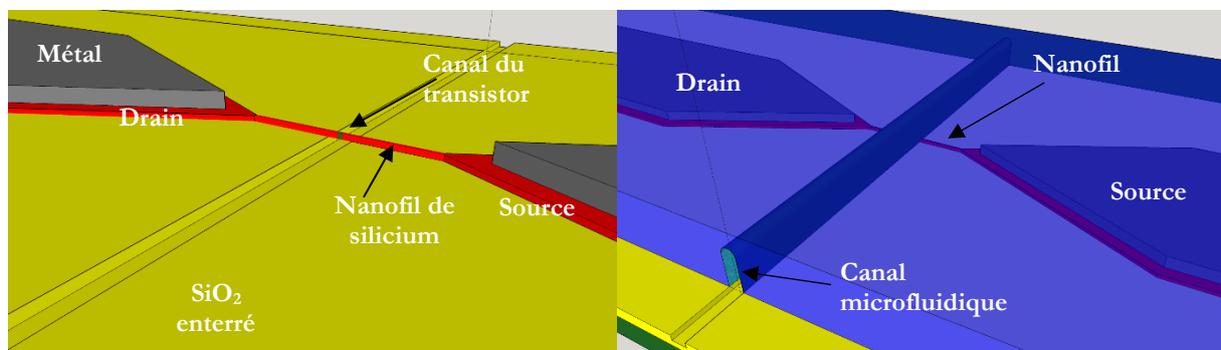


Figure 129 : schémas en trois dimensions du composant imaginé, exemple d'un transistor n'ayant qu'un seul nanofil comme canal, à gauche sans microfluidique et à droite avec canal microfluidique.

Tableau 13 : caractéristiques des différents transistors dessinés sur les masques.

Longueur des fils (μm)	Nombre de fils en parallèle	Longueur de grille (μm)	Largeur des fils (nm)
2	1	2	300
4	20	5	
10	100		
20			

IV.5.1 Oxyde de préimplantation des zones source et drain

Après une étape de nettoyage à l'aide d'un mélange $\text{H}_2\text{O}_2/\text{H}_2\text{SO}_4$ 1 : 1, suivi d'une désoxydation à l'acide fluorhydrique 5 %, les plaquettes sont oxydées à 900 °C. L'épaisseur mesurée de 10,6 nm est conforme au résultat de la simulation sous Athena (10,7 nm).

IV.5.2 Dopage des zones source et drain, niveau de masque n° 1

Le premier niveau de masque consiste à définir les zones source et drain par photolithographie en créant des ouvertures dans la résine photosensible avant implantation ionique (figure 130). Pour ce faire, deux rectangles sont dessinés pour chaque transistor. Ces rectangles sont espacés de 2 μm ou 5 μm , cela représente les deux longueurs de grille des transistors qui ont été réalisés. D'après les simulations avec le logiciel Athena (partie IV.3), comme dit précédemment, les deux longueurs de grille mesureront 0,73 μm et 3,73 μm en fin de fabrication. L'objectif est de pouvoir par la suite comparer l'influence de ces deux dimensions sur le comportement des capteurs. Le canal microfluidique dans lequel seront insérés les transistors fera 5 μm de large.

Pour rappel, il a été décidé de réaliser des nanofils de type $\text{N}^+/\text{P}/\text{N}^+$ à deux jonctions, et non pas des transistors sans jonction ($\text{N}^+/\text{N}/\text{N}^+$ ou $\text{P}^+/\text{P}/\text{P}^+$), à l'inverse de ce qui est fait le plus fréquemment comme dit dans le chapitre II (état de l'art) [56], [58], [160], [161]. L'avantage est qu'il est ainsi possible de confiner la zone sensible du capteur dans le sens de la longueur du nanofil et ainsi sonder de très petits volumes. Cette longueur pourra encore être diminuée à quelques dizaines de nanomètres en modifiant légèrement ce masque, si les applications l'exigent. Les jonctions devraient permettre aussi de diminuer les courants à l'état bloqué et ainsi augmenter le rapport courant ON/courant OFF. Cela n'est pas possible avec un nanofil sans jonction. En effet, diminuer la longueur de grille d'un transistor sans jonction augmentera forcément le courant de fuite entre source et drain à l'état bloqué. Dans l'optique de l'étude de cellules/virus uniques, ce

confinement sur trois dimensions permet de plus d'avoir une zone sensible à l'échelle des cibles à étudier. Les jonctions permettent aussi de travailler à une tension V_{DS} plus forte qu'un transistor sans jonction, tout en maîtrisant le courant de fuite entre source et drain. Une tension V_{DS} plus forte engendre une transconductance supérieure en régime linéaire [146], [162], ce qui permet d'augmenter le courant de sortie comme dit dans le chapitre II (état de l'art) [43].



Figure 130 : exemples de motifs pour le dopage des zones source et drain, transistor à un seul fil à gauche, et transistor à multiples fils à droite. Les zones blanches seront implantées.

Ces zones source et drain sont dopées avec de l'arsenic (type N). Le choix de cet atome a été expliqué plus en détail dans la partie IV.3 (simulation sous Athena). La dose d'implantation est de 5.10^{15} atomes/cm². Les zones à implanter sont définies par photolithographie, réalisée avec une résine AZ ECI 3012. L'implantation est faite à travers l'oxyde de préimplantation de 10,6 nm d'épaisseur réalisé à l'étape 1. Après implantation, l'oxyde de préimplantation est retiré à l'aide d'acide fluorhydrique. Le recuit d'activation sous O₂ à 1070 °C est réalisé afin de recristalliser le silicium amorphisé par l'implantation et pour activer les dopant. L'épaisseur d'oxyde obtenu est de 91 nm sur les zones implantées et de 65 nm sur les zones non implantées. Proche des valeurs obtenues en simulation avec le logiciel Athena.

IV.5.3 Gravure des nanofils de silicium, niveau de masque n° 2

Vient ensuite l'étape critique du procédé, la réalisation des nanofils de silicium qui représentent la zone sensible des capteurs. La réalisation se fait selon le procédé mis au point et présenté précédemment (partie IV.4). À ce stade les nanofils sont d'une largeur de 190 nm à 290 nm en fonction de la dose d'UV appliquée à l'étape de photolithographie. Cette étape a été réalisée avec le masque de niveau 2.

IV.5.4 Affinage des nanofils

Une oxydation de 22 nm suivie d'une désoxydation a permis de lisser les flancs et de diminuer la largeur des nanofils à 170-270nm en fonction de la largeur avant affinage, qui, elle, dépend de la dose d'UV appliquée à l'étape de photolithographie. La figure 131 permet de visualiser la section rectangulaire des nanofils, les dimensions seront encore réduites lors de la réalisation de l'oxyde de grille, qui consommera du silicium.

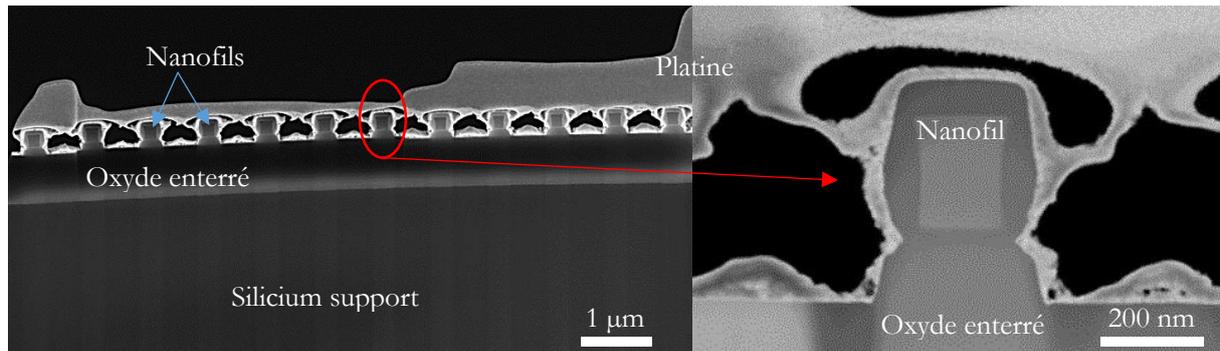


Figure 131 : Vues au MEB (mode STEM) de la section d'un réseau de nanofils à gauche, et agrandissement sur un nanofil à droite.

IV.5.5 Ouverture de grille et suspension des nanofils, niveau de masque n° 3

Avant le nettoyage RCA [151] et la réalisation de l'isolant de grille, il est nécessaire d'ouvrir l'oxyde de champ au niveau du canal du transistor afin de mettre à nu le silicium à l'aide du niveau de masque n° 3 (figure 132) et d'acide fluorhydrique. Cette attaque permet également de suspendre les nanofils seulement au niveau du canal des transistors (figure 133). L'avantage est de pouvoir obtenir une grille de commande tout autour du nanofil. Comme expliqué dans la chapitre II (état de l'art), les transconductances et pentes sous le seuil seront meilleures grâce à un contrôle électrostatique plus efficace [108]. Le rapport surface sur volume est également augmenté, ce qui devrait induire de meilleurs rapports $\Delta I/I$ (variation de courant induite par l'accrochage ou le décrochage d'une cible sur un nanofil divisé par le courant d'origine) [68]. En règle générale, plus la grille entoure le nanofil et meilleures sont les caractéristiques électriques des transistors [108]. Suspendre le fil seulement au niveau du canal a pour avantage de limiter la fragilisation de la structure. Le fait de ne pas suspendre les zones source et drain permet aussi de ne pas augmenter la surface de ces zones en contact avec le liquide, et ainsi de ne pas augmenter les courants de fuite à ces niveaux.

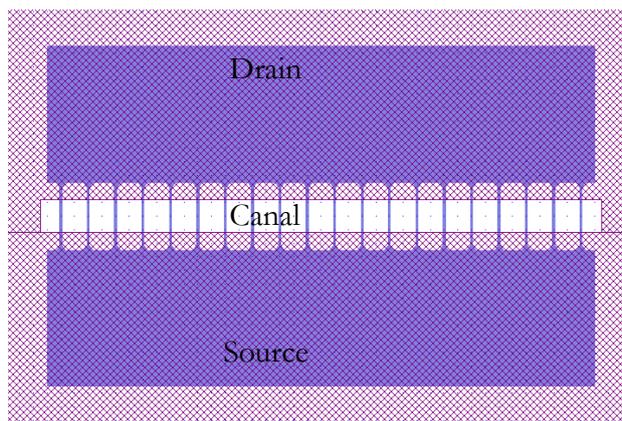


Figure 132 : exemple de motif pour l'étape d'ouverture de la grille et suspension des nanofils. La zone non hachurée sera ouverte.

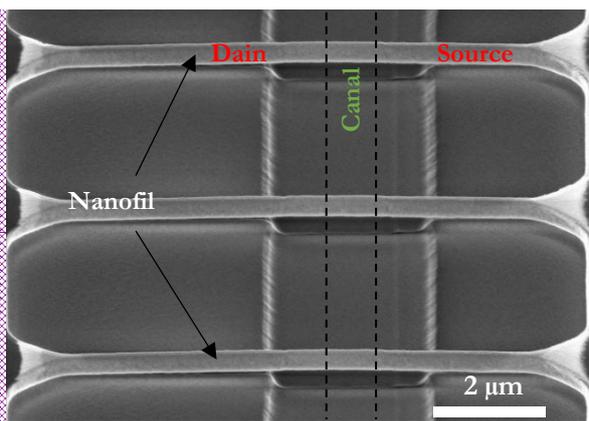


Figure 133 : vue au MEB d'un transistor à base de nanofils de silicium après suspension de la zone de canal.

IV.5.6 Réalisation de l'isolant de grille

L'étape de réalisation de l'isolant de grille est pour un transistor de type MOSFET l'étape la plus sensible. Si elle est mal effectuée, il n'y aura pas d'effet transistor et les courants de fuites seront énormes. Après un nettoyage RCA, l'oxydation de grille a été effectuée à 1000 °C dans un four préalablement nettoyé avec 6 % d'acide chlorhydrique dilué dans du dioxygène, à 1150 °C durant 4 heures (figure 134). Les mesures par ellipsométrie ont donné une épaisseur de 22 nm proche de la valeur obtenue par simulation avec le logiciel Athena (19,9 nm). Les nanofils de silicium mesurent à ce stade de 150 nm à 250 nm de large, leur hauteur est de 200 nm.

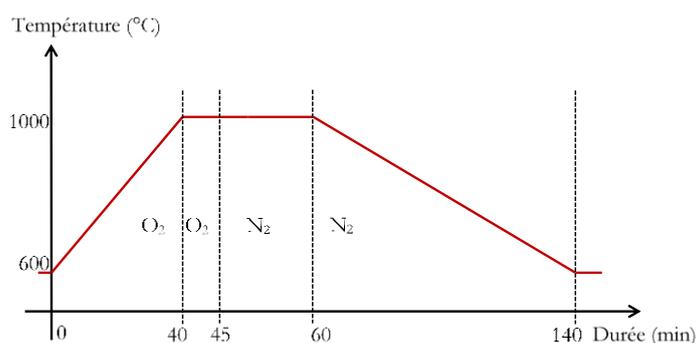


Figure 134 : profil d'oxydation choisi pour l'oxydation de grille.

L'alumine est ensuite immédiatement déposée par ALD avec du triméthylaluminium et un plasma O₂ comme précurseurs. 250 cycles ALD ont été réalisés, ce qui représente 26 nm d'épaisseur. Cette épaisseur a été choisie car, d'après les études précédentes et l'expérience acquise lors de l'étude de l'alumine déposée par ALD (chapitre III), c'est un bon compromis entre passivation en phase liquide et capacité de grille.

IV.5.7 Ouverture des zones source et drain pour la prise de contact, niveau de masque n° 4

Les transistors étant terminés, il faut maintenant réaliser les connexions métalliques qui permettront leur polarisation. Pour ce faire, il est nécessaire d'ouvrir l'alumine et l'oxyde de champ au niveau des zones source et drain afin d'avoir accès au semi-conducteur, rendant ainsi possible la prise de contact lors de l'étape suivante de métallisation. Pour réaliser cela, le masque de niveau 4 est utilisé (figure 135). Une solution d'acide fluorhydrique 5 % est employée pour dissoudre l'alumine et l'oxyde de silicium, comme vu lors de l'étude des possibilités de gravure de l'alumine (partie III.9).

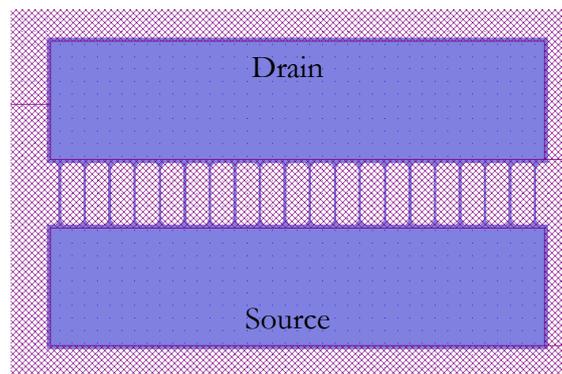


Figure 135 : exemple de motif pour l'étape d'ouverture de l'isolant avant métallisation. Les zones non hachurées seront ouvertes.

IV.5.8 Réalisation des métallisations, niveau de masque n° 5

Un masque est utilisé pour réaliser des nanoMOSFET et un autre pour réaliser les nanoISFET (figure 136). La différence est au niveau du canal du transistor qui est métallisé pour le MOSFET et non métallisé pour l'ISFET. La largeur des pistes a été optimisée pour que la surface totale des lignes métalliques ($26575 \mu\text{m}^2$) soit petite en comparaison avec la surface des plots de contact ($63000 \mu\text{m}^2$), ce qui permet de ne pas rajouter des chemins supplémentaires pour les courants de fuite à travers l'oxyde enterré. Les transistors ayant le plus grand nombre de nanofils en parallèle, soit ceux qui auront les plus grands courants de fuite, ont été placés en position 4 (figure 136) car c'est la position la moins optimisée en terme de courants de fuite : les pistes sur le PCB sont côte à côte, de même au niveau du connecteur et au niveau de la carte d'interfaçage (figure 137). Les transistors à base d'un seul nanofil sont en position 1, c'est la position la plus optimale pour limiter les fuites : les plots, les pistes et les positions sur le connecteur des zones source et drain sont éloignées les unes des autres. Les pseudo-électrodes de référence pour les nanoISFET et électrodes de grille pour les nanoMOSFET sont situées entre deux transistors qu'elles contrôlent (figure 136).

IV. Réalisation de transistors à base de nanofils de silicium sensibles aux ions

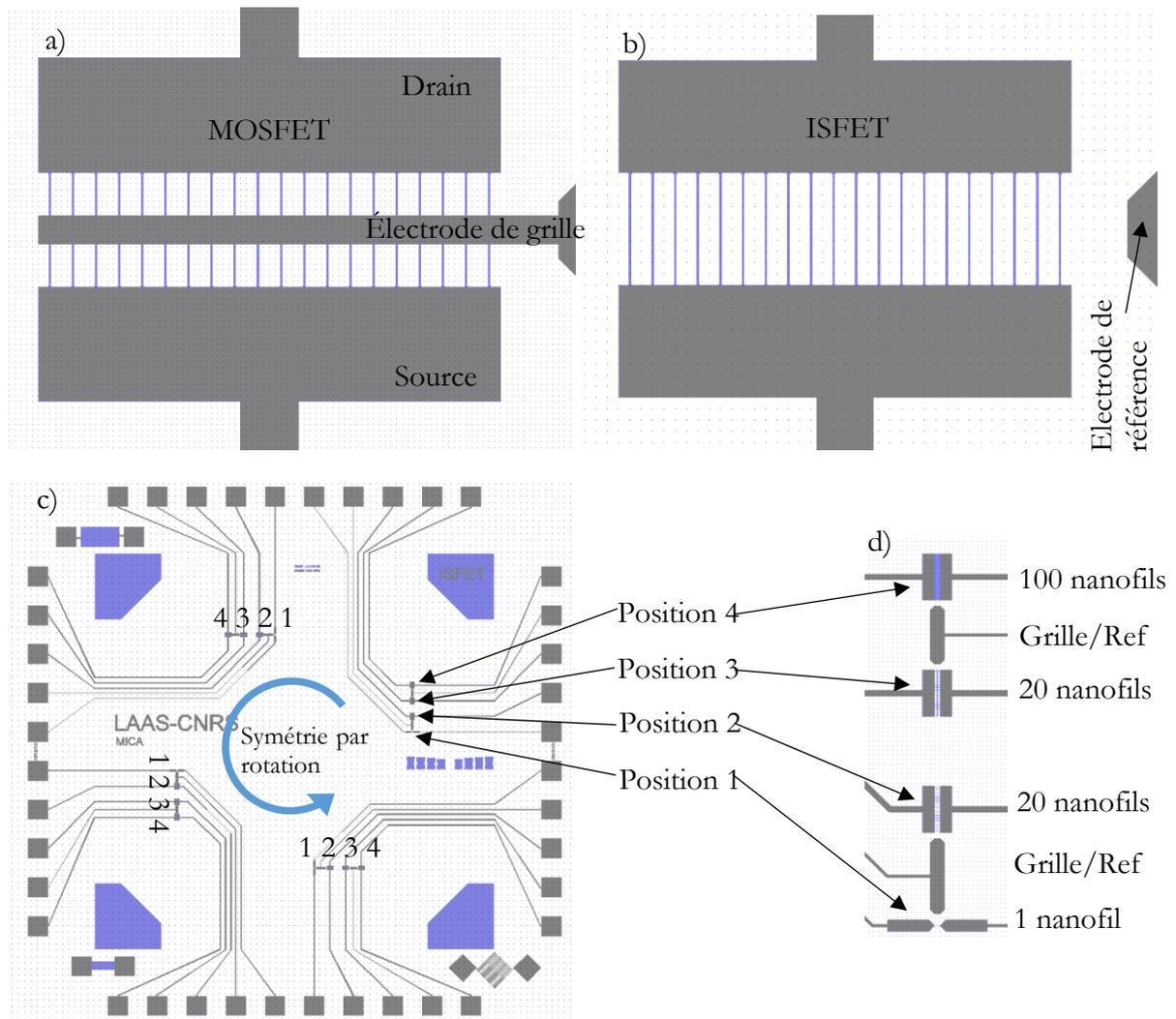


Figure 136 : a) schéma de métallisation d'un nanoMOSFET, b) schéma de métallisation d'un nanoISFET, c) ensemble du masque de métallisation, d) agrandissement sur une série de 4 transistors.

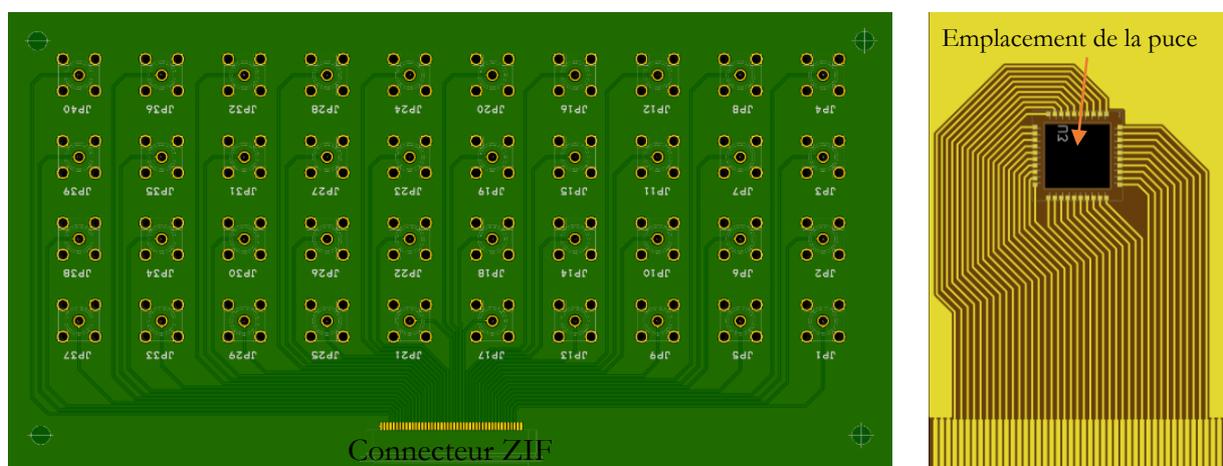


Figure 137 : schémas de la carte d'interfaçage à gauche et du support PCB à droite.

IV. Réalisation de transistors à base de nanofils de silicium sensibles aux ions

Un empilement titane, platine, argent mis au point lors de précédents projets a été utilisé [163]. L'argent est nécessaire pour la réalisation de pseudo-électrodes de référence et c'est un excellent conducteur. Le titane est la couche d'accroche alors que le platine est une couche barrière entre le titane et l'argent pour ne pas avoir à terme des îlots de titane à la surface de l'argent qui pourrait en troubler le comportement électrochimique. Cet empilement a été déposé en utilisant la technique du « lift-off » (figure 138, figure 139). Les zones à métalliser ont été définies avec le masque de niveau 5. La résistance totale des contacts est évaluée à 10Ω , largement inférieure à la résistance à l'état passant des transistors qui est au minimum de 350Ω . Un certain nombre de transistors nanoMOSFET ayant les mêmes caractéristiques que les nanoISFET ont été réalisés sur la plaquette. Ces nanoMOSFET permettent, contrairement aux nanoISFET, de réaliser des caractérisations sans avoir besoin de liquide donc sans microfluidique. Ils peuvent donc faciliter certaines caractérisations, et même être testés avant la fin du procédé.

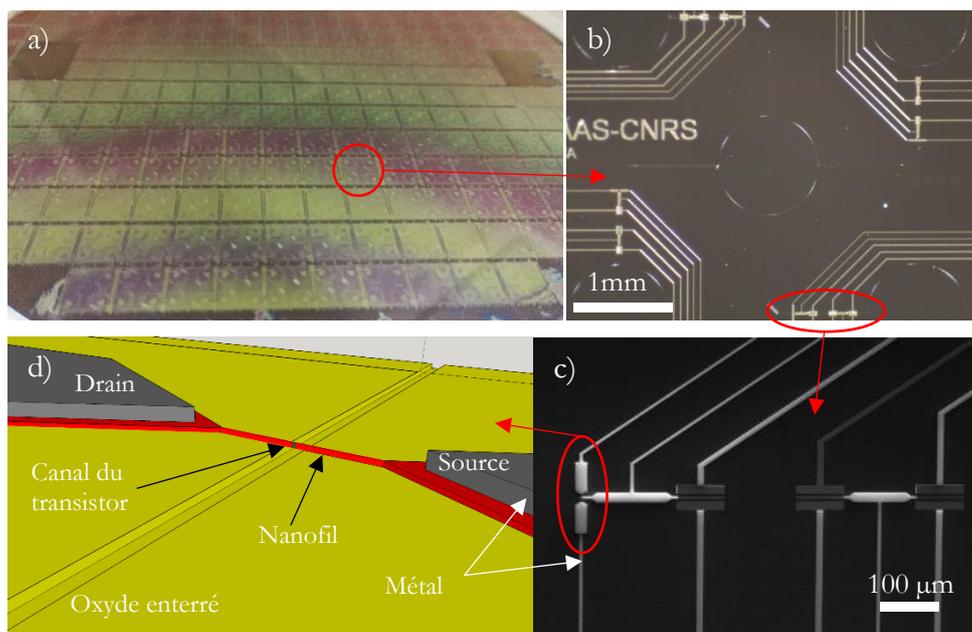


Figure 138 : a) photographie d'une plaquette de composants après l'étape de métallisation, b) agrandissement sur une puce, c) vue au MEB d'un groupe de 4 transistors et d) schéma d'un transistor à base de nanofil de silicium après l'étape de métallisation.

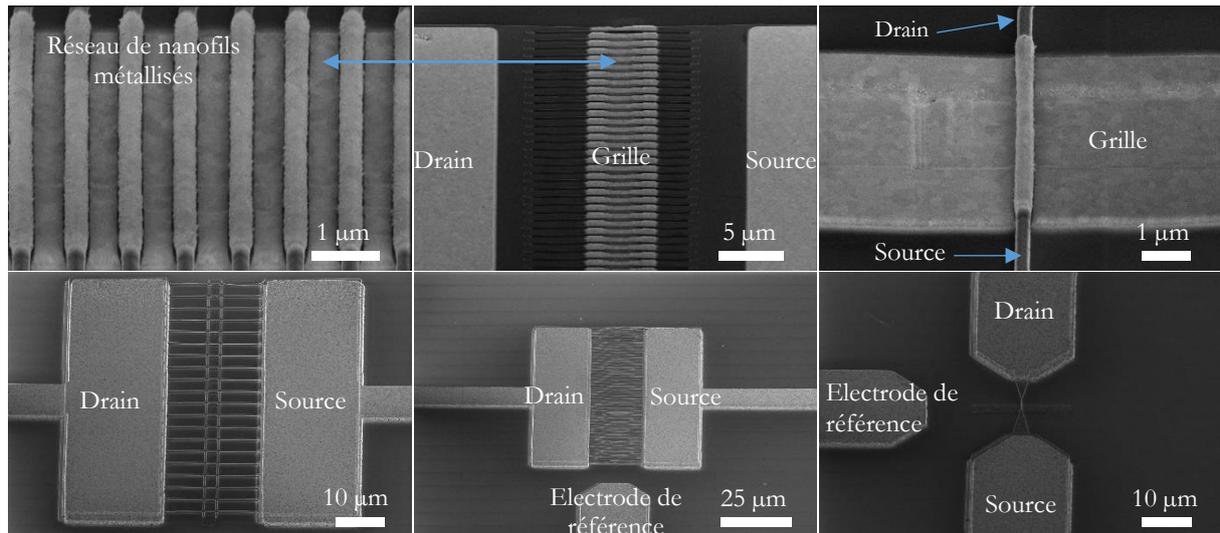


Figure 139 : vues au MEB de MOSFET (en haut) et d'ISFET (en bas) après l'étape de métallisation.

IV.5.9 Réalisation des structures microfluidiques, niveau de masque n° 6

Afin de pouvoir apporter les fluides directement sur la zone sensible des capteurs et ainsi travailler avec des microvolumes, des canaux microfluidiques couverts, ont été réalisés. Ces canaux ont une largeur de $5\ \mu\text{m}$ au niveau des transistors, ailleurs, ils mesurent $15\ \mu\text{m}$ (figure 140). Des réservoirs d' 1mm de diamètre ont été disposés au centre et dans les coins de la puce afin de pouvoir y déposer les échantillons liquides à analyser. La largeur des canaux microfluidiques au niveau des transistors a été choisie afin de pouvoir intégrer les zones source et drain des modèles de transistor à canal long ($3,73\ \mu\text{m}$ selon la simulation sous Athena). Du réservoir central partent quatre bras qui débouchent chacun dans un réservoir se situant dans un coin de la puce, il y a quatre transistors sur chaque bras.

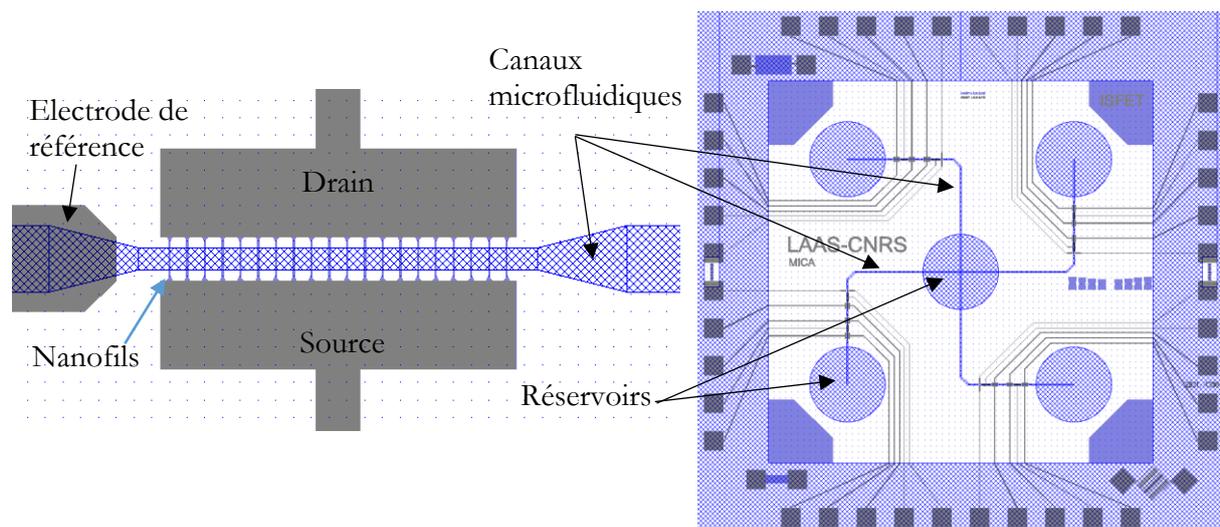


Figure 140 : Dessin de masque pour la réalisation des canaux microfluidiques, agrandissement sur un transistor à gauche et ensemble du masque à droite.

Pour réaliser cette dernière étape, la résine époxy Microchem SU8 3000 de 7 μm d'épaisseur a été utilisée. C'est une résine de type négatif, c'est-à-dire que les zones insolées sont insolubles lors du développement. Cette résine a pour avantage de pouvoir être suffisamment biocompatible pour réaliser des cultures cellulaires dessus [164], ce qui est important aux vues des perspectives à moyen terme de ce projet. Elle résiste bien en phase liquide et aux produits chimiques, solvants, acides et bases [165]. La résine est déposée à l'aide d'une centrifugeuse, puis recuite selon les préconisations du fabricant. Elle est ensuite insolée, toujours à l'aide du Canon FPA-3000i4, en se focalisant en profondeur, à une distance proche de la surface du silicium. La profondeur de champ étant très faible par rapport à l'épaisseur de la résine, des canaux microfluidiques couverts sont obtenus (figure 141, figure 142, figure 143) [166]. La largeur des canaux microfluidiques dépend de la dose d'UV, une surexposition a pour effet de diminuer la largeur des canaux alors qu'une sous exposition a pour conséquence un élargissement des canaux microfluidiques (figure 144). Après de nombreux essais, la dose d'UV optimale pour insoler la SU8 est de 1400 J/m^2 avec un focus à 1 μm au-dessus de la surface du substrat. La SU8 est suffisamment hydrophile (angle de contact mesuré : 60°) pour que le liquide s'infilte dans les canaux, mais il est possible de l'améliorer encore : avec un traitement au plasma O_2 ou des UV associés à de l'ozone, des angles de contact de 20° ont été obtenus, en accord avec la littérature [167]. Si la focalisation est trop profonde ou si la dose est trop forte, les canaux sont bouchés (figure 146). Si la focalisation est trop haute, les canaux ne sont pas couverts (figure 145). En fonction de l'application visée, il est donc possible simplement en modifiant la focalisation des UV d'avoir des canaux couverts ou non. La figure 147 représente les dispositifs réalisés et caractérisés.

IV. Réalisation de transistors à base de nanofils de silicium sensibles aux ions

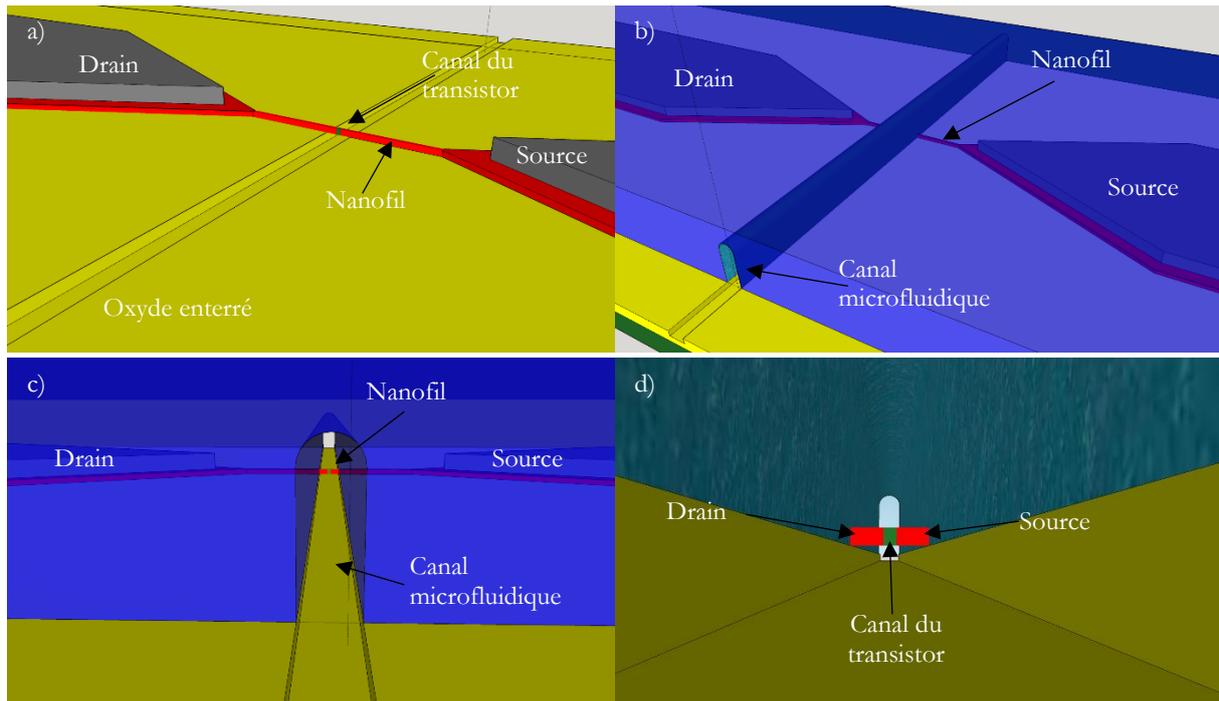


Figure 141 : schémas représentant le transistor à base de nanofil de silicium intégré dans le canal microfluidique, a) transistor à base de nanofil avant la réalisation de la microfluidique, b) vue de dessus de la structure après réalisation de la microfluidique, c) vue à partir de l'entrée du canal microfluidique, d) vue depuis l'intérieur du canal microfluidique avec en travers le transistor à base de nanofil.

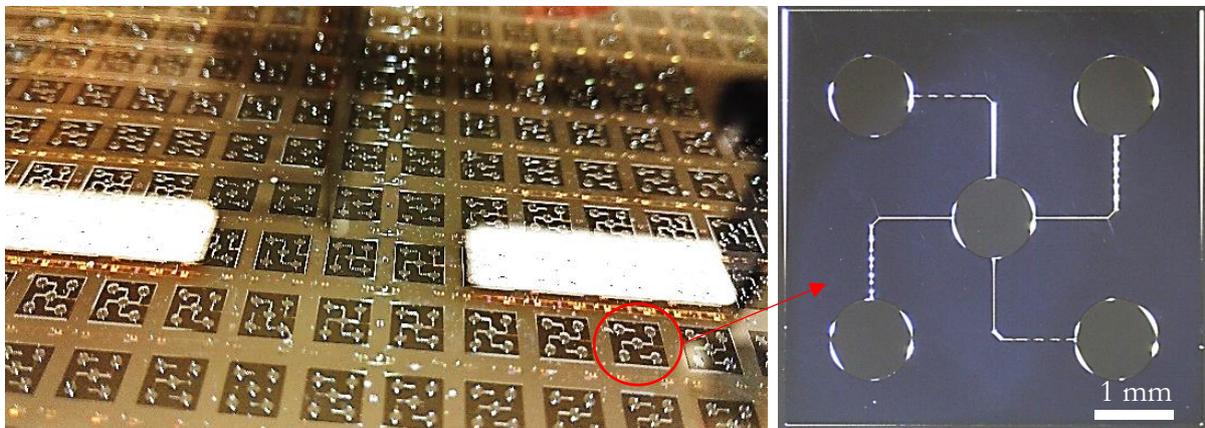


Figure 142 : à gauche, plaquette de silicium après réalisation de la microfluidique, à droite, agrandissement sur une puce.

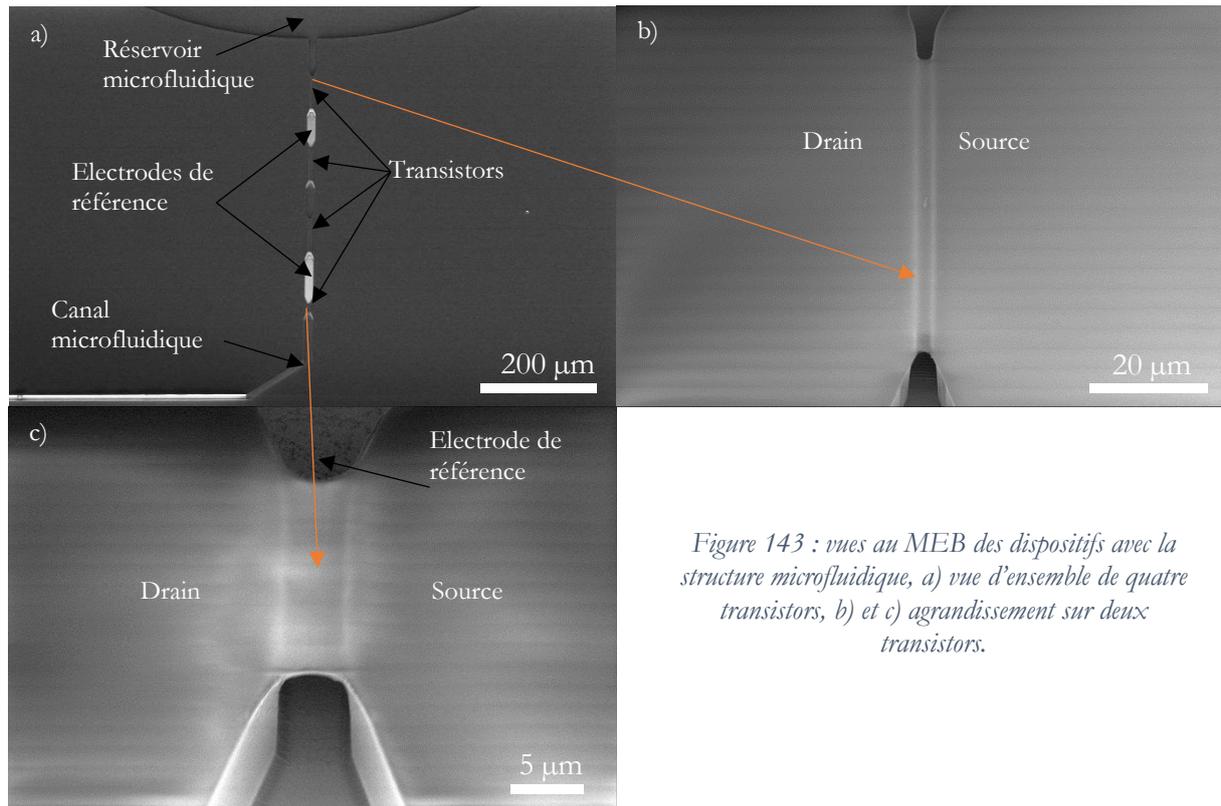


Figure 143 : vues au MEB des dispositifs avec la structure microfluidique, a) vue d'ensemble de quatre transistors, b) et c) agrandissement sur deux transistors.

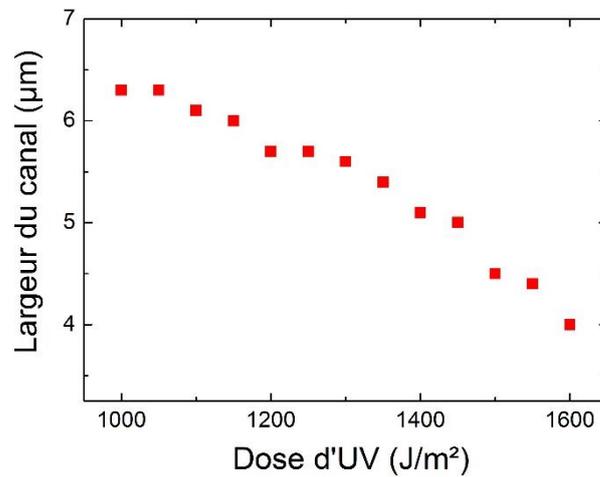


Figure 144 : largeur du canal microfluidique en fonction de la dose d'UV, avec une focalisation 1 μm au-dessus de la surface du silicium sur un film de résine de 7 μm d'épaisseur.

IV. Réalisation de transistors à base de nanofils de silicium sensibles aux ions

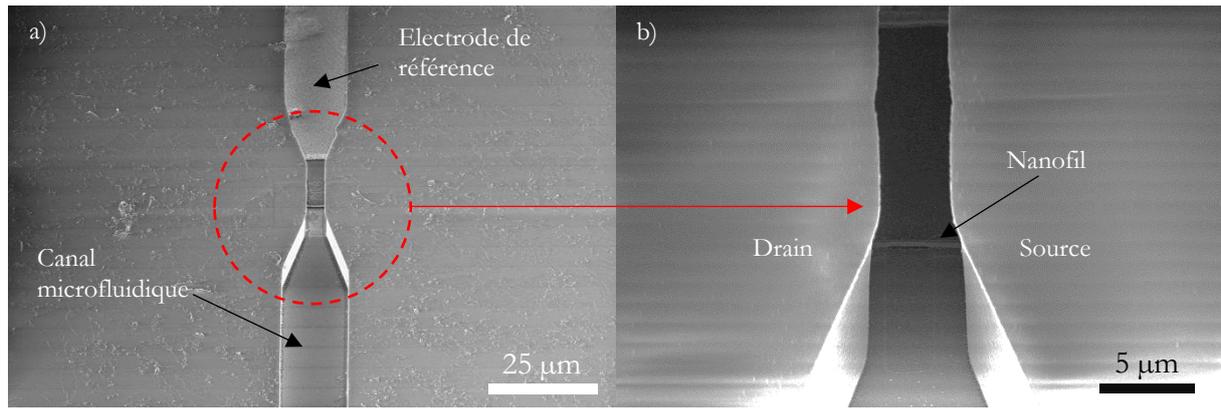


Figure 145 : vues au MEB des dispositifs avec la structure microfluidique, a) et b) exemple d'un canal non couvert dû à une focalisation haute des UV, c) exemple de canal bouché dû à une insolation inadéquate.

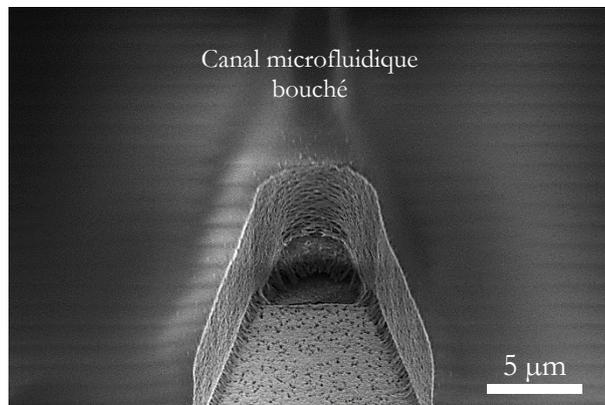


Figure 146 : exemple de canal bouché dû à une insolation inadéquate.

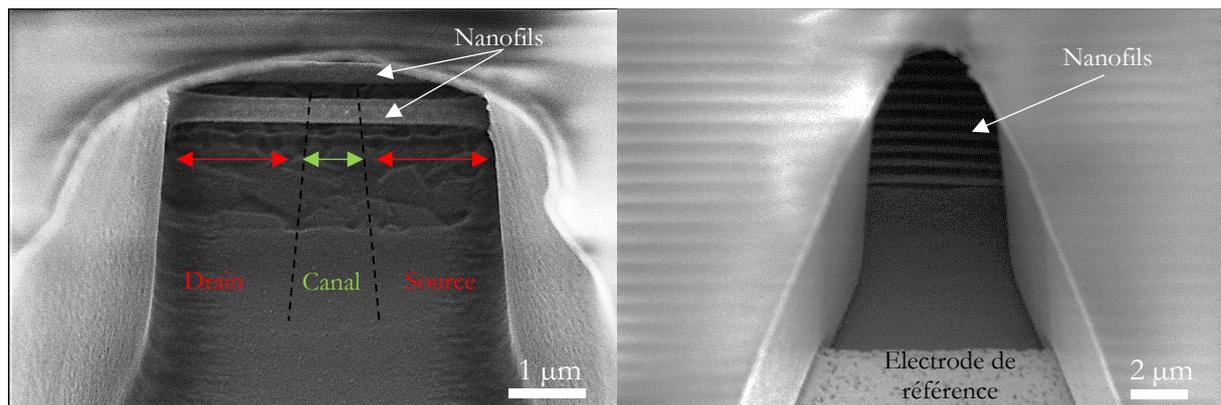


Figure 147 : vues au MEB de transistors sensibles aux ions à base de nanofils de silicium mis en réseau parallèle.

Au terme de la fabrication des transistors, toutes les configurations imaginées ont été réalisées avec succès. C'est-à-dire que nous avons obtenu de façon reproductible, des nanofils isolés et en réseau, des densités de 100 nanofils sur 80 μm de large, les deux longueurs de grille prévues (0,73 μm et 3,73 μm) et quatre longueurs de fil (2 ; 4 ; 10 et 20 μm).

IV.6 Découpe des puces et montage sur PCB

Le procédé de fabrication des transistors étant à ce stade terminé, il faut découper les puces à la scie diamantée (figure 148) et les monter sur leur support PCB. Un report de type « flip-chip » a été utilisé [168]. L'avantage de cette méthode est de pouvoir relier en une seule fois un nombre important de contacts, 40 dans le cadre de ce projet, tout en s'affranchissant de microsoudures qui sont souvent peu fiables, chronophages à la réalisation et sources d'inductances parasites. Cette méthode permet aussi de diminuer l'encombrement de la puce sur son support. Deux méthodes ont été essayées pour la réalisation des contacts avant le montage de la puce, la sérigraphie avec une pâte à braser, et l'utilisation de billes d'or. Un appareil de report semi-automatique SET FC150 a été employé pour la réalisation de cette étape. Le support PCB est représenté figure 149. Il est extrêmement fin pour être inséré directement dans un connecteur de type ZIF.

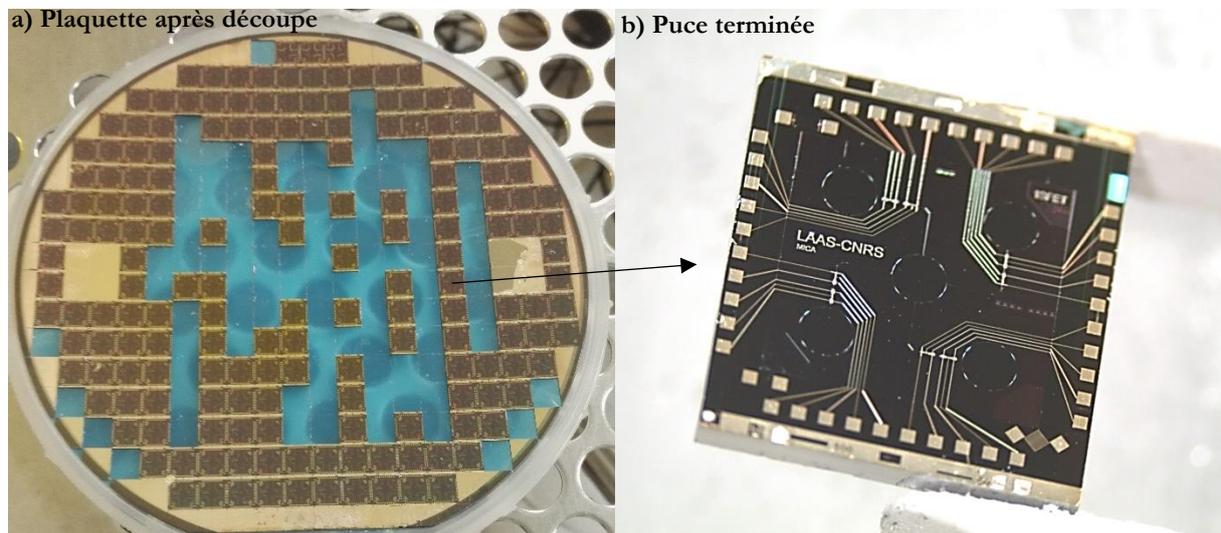


Figure 148 : a) plaquette SOI découpée, b) agrandissement sur une puce.

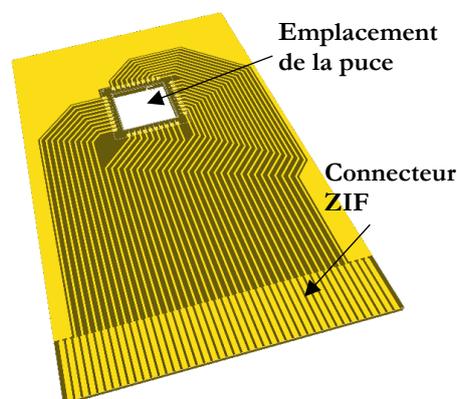


Figure 149 : dessin en trois dimensions du support PCB utilisé pour le conditionnement des puces.

IV.6.1 Montage par sérigraphie

Cette méthode consiste en l'application d'une encre à travers un pochoir réutilisable, ce qui permet la répétition de motifs identiques. Ici, le pochoir est en inox de 125 μm d'épaisseur. Cette épaisseur définit la hauteur des dépôts de pâte à braser appliqués sur les contacts du support PCB. La pâte à braser est déposée à l'aide d'une racle que l'on déplace à une vitesse et à un angle précis. La force d'appui doit être homogène et contrôlée. Une pâte à braser composée de Bi/Sn/Ag a été choisie entre autre pour sa température de fusion de 140 $^{\circ}\text{C}$, compatible avec la puce et le PCB. La puce est approchée du PCB de façon à écraser partiellement la pâte à braser. L'appareil chauffe ensuite afin de fondre la pâte puis remonte de quelques micromètres pour diminuer les contraintes avant de redescendre la température (figure 150).

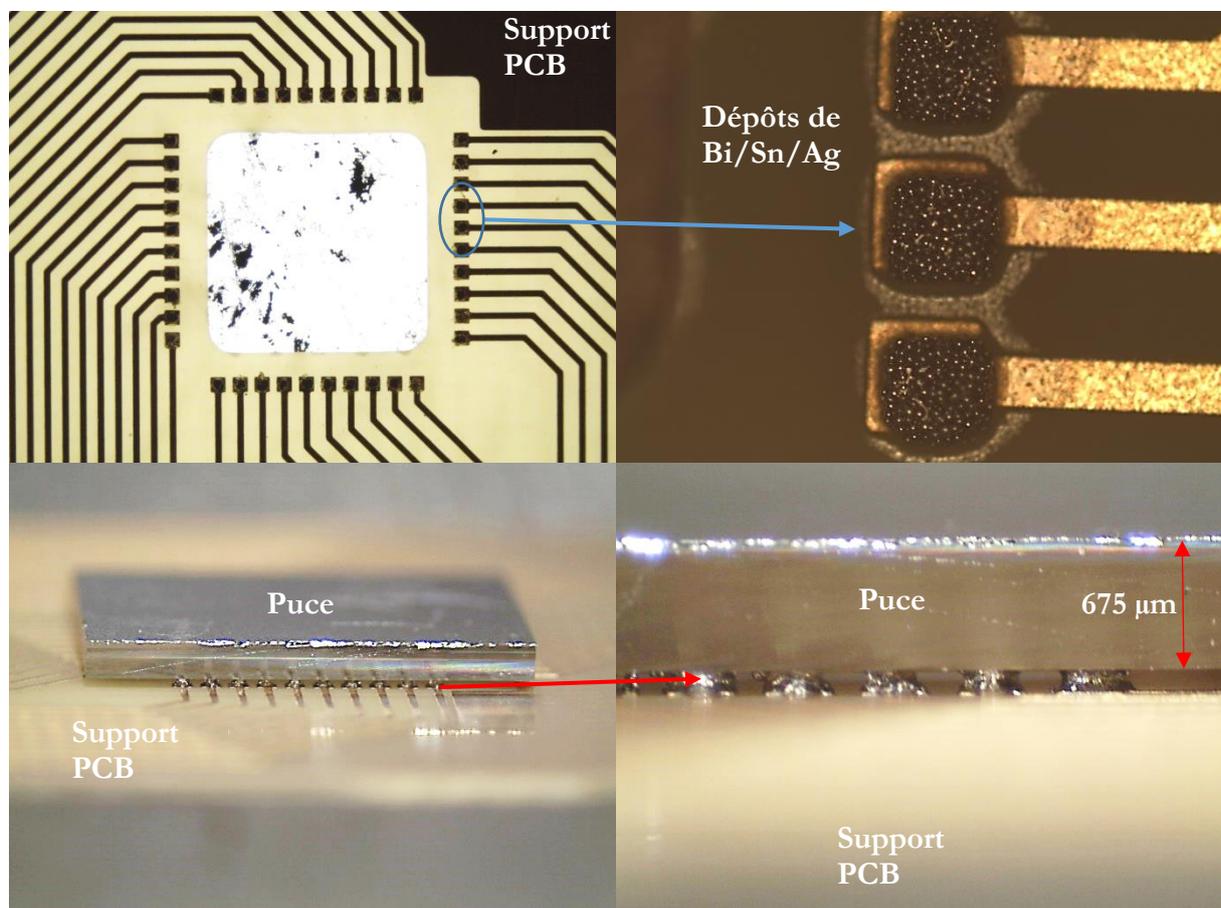


Figure 150 : en haut, support PCB après le dépôt de pâte à braser Bi/Sn/Ag, en bas, puce et support PCB après assemblage.

IV.6.2 Montage en utilisant des billes d'or

Après de nombreux tests de sérigraphie, qui ne furent pas complètement concluants, les contacts étant trop souvent soit en court-circuit, soit non connectés, un technique utilisant des billes d'or et

IV. Réalisation de transistors à base de nanofils de silicium sensibles aux ions

de la colle a été développée. Les billes d'or réalisant le contact électrique entre les plots de la puce et ceux du support, la colle réalisant la tenue mécanique. Cette méthode a pour inconvénient le fait que les billes sont juste en contact avec les plots de la puce. En cas de gonflement de la colle, les plots pourraient ne plus être en contact avec les billes d'or. En revanche, il est impossible de créer des courts-circuits entre plots avec cette technique, et c'est un avantage considérable. En effet, un court-circuit entre une électrode de référence et un transistor aurait pour effet de polariser le liquide à une tension indéterminée et rendrait tous les transistors de la puce inopérants. De même, pour certains tests, toutes les sources des transistors étant reliées entre elles, un court-circuit entre une source et une autre électrode aurait pour effet de rendre inopérant l'ensemble des transistors de la puce.

Les billes d'or sont tout d'abord déposées sur le PCB à l'aide d'un appareil de microsoudure. Un arc électrique vient fondre l'extrémité d'un fil d'or en son extrémité, cela a pour effet de créer une bille. L'étape suivante consiste à souder cette bille d'or sur le PCB à l'aide d'ultrasons (figure 151). Il faut ensuite déposer la colle Epotek H70E sur le PCB pour réaliser la tenue mécanique de la puce sur son support. La qualité des contacts a été qualifiée en réalisant le montage de puces nanoMOSFET. Comme dit précédemment, les nanoMOSFET ont pour avantage de pouvoir fonctionner sans liquide et donc sans microfluidique, ce qui écarte une partie des défaillances possibles.

Cette méthode d'assemblage s'est avérée très intéressante et reproductible car elle a permis d'avoir un taux de réussite de près de 100 %. Ce qui permet de ne pas rajouter une cause de défaillance au système.

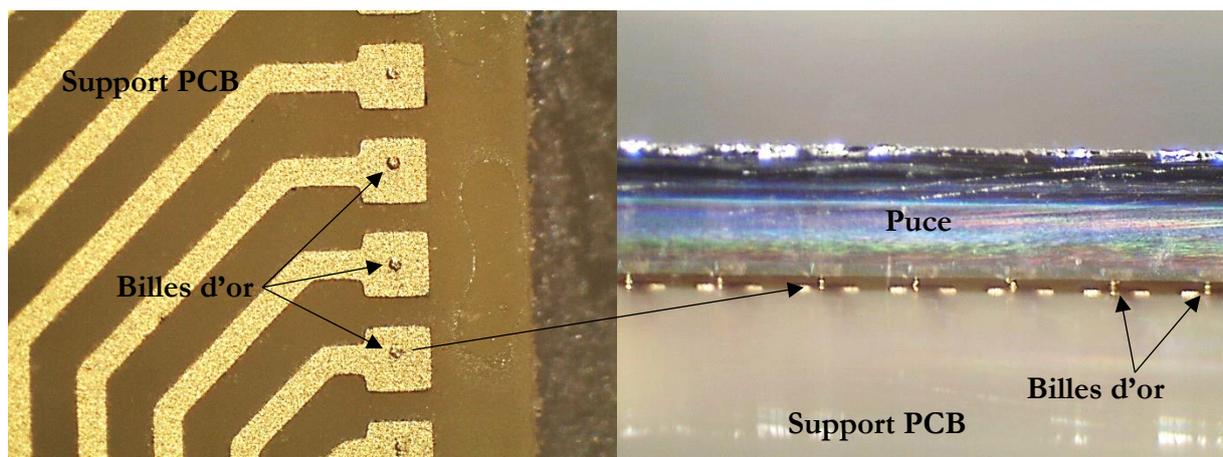


Figure 151 : à gauche, support PCB après dépôt des billes d'or, à droite, puce et support PCB après le montage.

IV.6.3 Réalisation de l'étanchéité PCB/puce

Arrive enfin la dernière étape du procédé de fabrication. Les puces sont collées, les connexions sont réalisées à l'aide de billes d'or positionnées entre les plots situés sur la puce et ceux situés sur le PCB. Il reste pour passer aux caractérisations, l'étape d'étanchéification. Pour ce faire, une colle Polytec EP601, est injectée entre le PCB et la puce (underfill en anglais). Les forces de capillarité permettent à cette colle de se propager et d'enrober parfaitement les contacts électriques (figure 152). Cette colle de scellement est totalement biocompatible pour être en adéquation avec les applications visées à moyen terme. Pour finir, un cylindre en pyrex est reporté sur le dispositif afin de servir de réservoir de liquide et ainsi faciliter les caractérisations (figure 153). Cette méthode de montage s'est révélée très fiable dans le temps : après plusieurs mois en phase liquide, aucune défaillance imputable à cette technique n'a été observée.

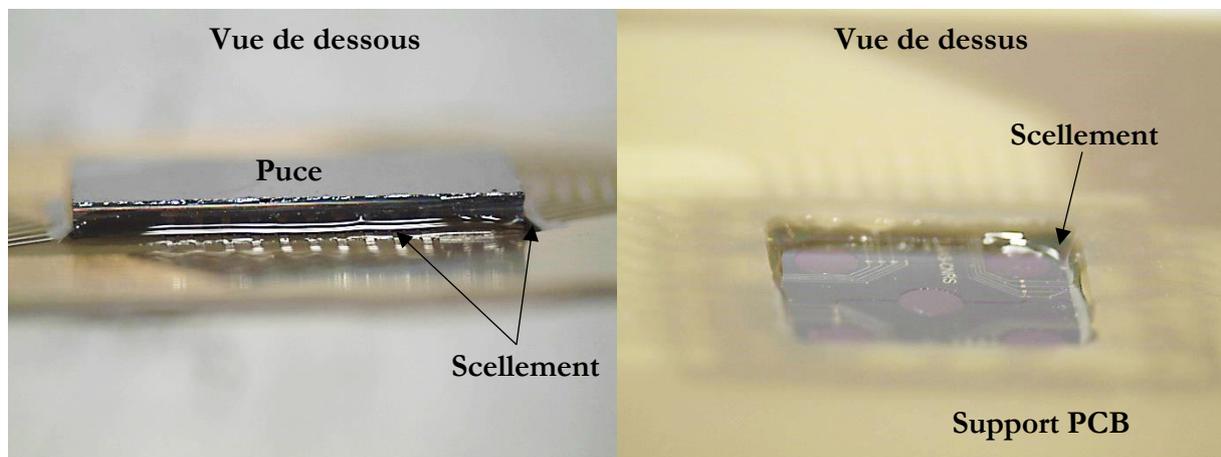


Figure 152 : puce et son support PCB après réalisation du scellement.

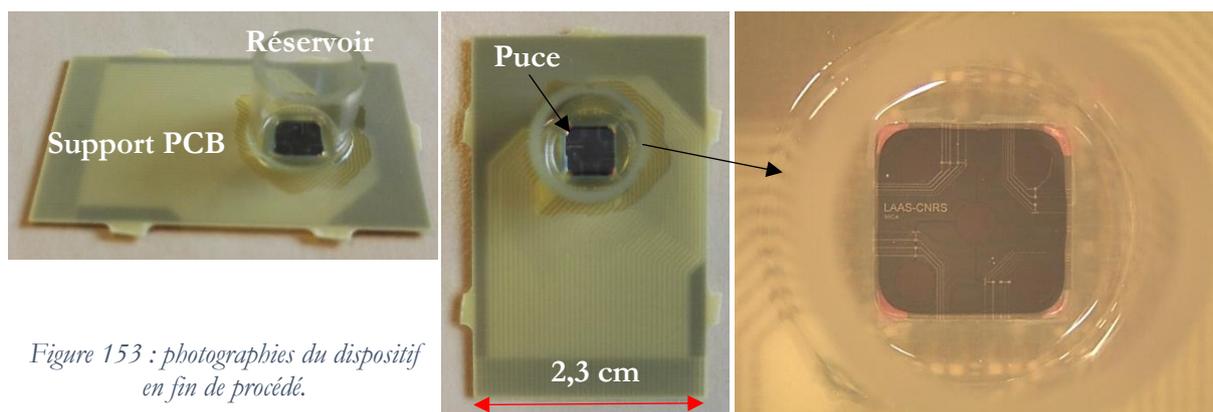


Figure 153 : photographies du dispositif en fin de procédé.

En conclusion, des composants nanoMOSFET et nanoISFET ont été réalisés avec succès. Il va falloir maintenant les caractériser pour valider leur fonctionnement et mesurer leurs performances.

V. Caractérisation des dispositifs

V.1 Introduction

Après avoir fait l'étude de l'alumine déposée par ALD, développé un procédé de fabrication de transistors à base de nanofils et réalisé en salle blanche les dispositifs nanoMOSFET et nanoISFET, les différentes structures ont été caractérisées. Afin de valider leur bon fonctionnement, les paramètres suivants ont été étudiés :

- La tension de seuil des transistors.
- Les courants de fuite à travers l'isolant de grille et entre les contacts source et drain.
- Les pentes en dessous et au-delà du seuil de conduction des transistors.
- Le nombre de décades de différence entre le courant à l'état bloqué (I_{OFF}) et l'état passant (I_{ON}).
- La sensibilité au pH.
- L'hystérésis de la réponse au pH.
- La sélectivité de détection vis-à-vis des ions sodium et potassium.

C'est seulement à condition que toutes ces caractérisations soient conformes qu'il sera possible de valider le fonctionnement des capteurs, ce qui permettra par la suite de passer à d'autres applications, sur cellules vivantes par exemple. Autrement, il sera nécessaire de modifier la conception pour améliorer les caractéristiques. Sur une même plaquette, des puces nanoMOSFET et nanoISFET ont été réalisées. Les nanoMOSFET sont des témoins facilement caractérisables permettant de valider le procédé de fabrication. Toutes les configurations prévues sur les masques ont été achevées avec succès. Le tableau 14 recense les différents paramètres des transistors réalisés et étudiés. Sur une même puce, il y a 4 longueurs de fil, 3 nombres de fils en parallèle et 2 longueurs de grille, ce qui donne un totale de $4 \times 3 \times 2 = 24$ structures différentes. Les structures réalisées vont donc permettre de voir l'effet, quand il y en a un, de la longueur de grille, de la longueur du nanofil en dehors de la zone de canal, du nombre de nanofils en parallèle et de la densité des nanofils. L'objectif était dans un premier temps de voir s'il était possible de réaliser de telles configurations, cet objectif a été validé. Le second objectif est de pouvoir comparer les caractéristiques électriques en phase liquide (les courants utiles, les courants de fuite, les rapport I_{ON}/I_{OFF} , les transconductances...) pour qu'à l'avenir, en fonction d'une application visée et de son cahier des charges, nous soyons à même d'identifier directement la configuration adéquate.

Tableau 14 : caractéristiques des différents transistors étudiées.

Longueur des fils (μm)	Nombre de fils en parallèle	Longueur de grille (μm)
2	1	0,73
4	20	3,73
10	100	
20		

V.2 Caractérisation des nanoMOSFET

Les caractérisations ont commencé par l'étude des nanoMOSFET. Ces composants ont l'avantage de pouvoir fonctionner sans microfluidique et peuvent donc être caractérisés sous pointes avant que le procédé ne soit terminé. Ils sont un indicateur de la qualité des nanoISFET réalisés en parallèle. Ils permettent de valider le bon déroulement du procédé de fabrication, en particulier la réalisation de l'isolant de grille $\text{SiO}_2/\text{Al}_2\text{O}_3$. Les nanoMOSFET ont été polarisés à l'aide de pointes, sans montage sur PCB. Les caractéristiques classiques $I_D(V_{GS})$ et $I_D(V_{DS})$ ont été tracées pour évaluer le fonctionnement des composants. La réalisation de mesures sous pointes étant très chronophage, les 24 différentes structures n'ont pas toutes été caractérisées lors de cette première étude. Une sélection a été faite pour à la fois étudier l'influence des principaux paramètres, tout en minimisant la durée des caractérisations. Toutes les manipulations ont été effectuées à température ambiante ($\sim 23^\circ\text{C}$).

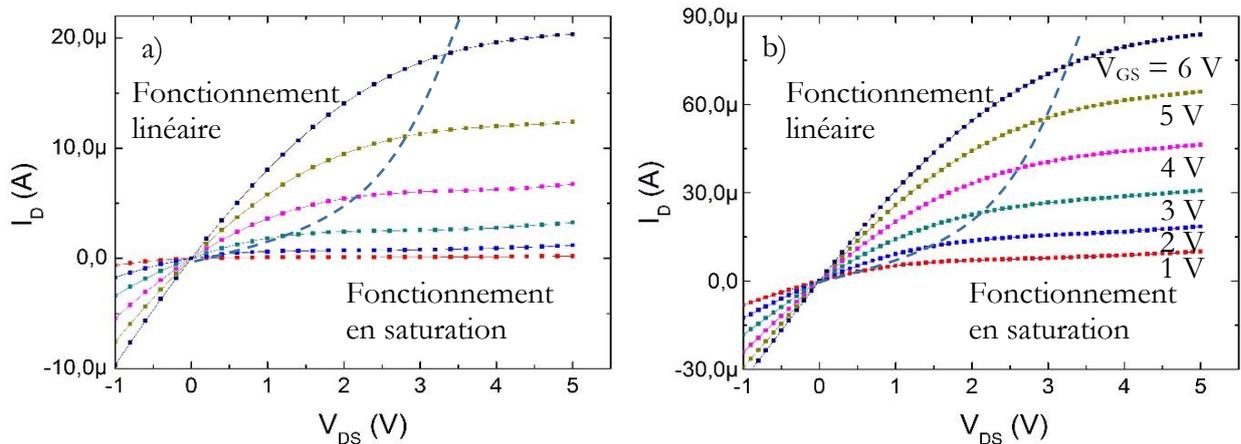
Pour ces caractérisations, une station de haute précision pouvant mesurer des courants de $3 \cdot 10^{-15}$ A a été privilégiée. Elle est constituée d'un analyseur Keithley 4200 et d'une station sous pointe intégrée à une cage de Faraday Cascade Summit 12000 (figure 154).



Figure 154 : station sous pointe Cascade Summit 12000.

V.2.1 Caractérisation $I_D(V_{DS})$

La première étude a consisté à tracer des réponses $I_D(V_{DS})$, afin de vérifier que les transistors fonctionnent correctement (figure 155). Ces réponses ont montré des caractéristiques classiques de structures MOSFET et ont ainsi permis d'identifier les zones de saturation et de fonctionnement linéaire des transistors, pour les deux longueurs de grille ($3,73 \mu\text{m}$ et $0,73 \mu\text{m}$). Ces courbes au voisinage de 0 V sont des droites, ce qui confirme le caractère ohmique de tous les contacts permettant l'accès au transistor.



V.2.2 Tension de seuil (V_T) des nanoMOSFET

Pour rappel, La tension de seuil de transistor MOSFET s'exprime sous la forme [9] :

$$V_T = \frac{\Phi_M - \Phi_{Si}}{q} - \frac{Q_{ss} + Q_{iso} + Q_b}{C_{iso}} + 2\Phi_F \quad (1)$$

- Φ_{Si} , en électron-volt, le travail de sortie du silicium, c'est l'énergie minimum nécessaire pour arracher un électron depuis le niveau de Fermi du substrat de silicium jusqu'à un point situé à l'infini en dehors du substrat.
- Φ_M , le travail de sortie du métal.
- Φ_F , la différence de potentiel entre le niveau de Fermi du silicium dopé et intrinsèque.
- Q_{ss} , Q_{iso} , Q_b respectivement les charges dans l'interface isolant/silicium, dans l'isolant et dans la couche de déplétion du substrat.
- C_{iso} Capacité de l'isolant de grille.
- q , la charge d'un électron.

V. Caractérisation des dispositifs

Pour les nanoMOSFET étudiés, la tension de seuil est en moyenne de 0,62 V avec un écart type de 0,26 V (tableau 15 et figure 156), ce qui démontre que l'étape de réalisation de l'isolant de grille s'est déroulée correctement (les transistors sont bien bloqués à $V_{GS} = 0$ V), le faible écart type est aussi un bon indicateur de la qualité des composants réalisés. Les tensions de seuil ne varient pas significativement avec le nombre de nanofils ni la longueur de grille (L_G), en cohérence avec la théorie. Ici, la tension de seuil ne doit varier qu'avec les densités de charges piégées à l'interface isolant/silicium Q_{ss} , dans l'isolant Q_{iso} et dans la couche de déplétion du substrat Q_b .

Tableau 15 : tension de seuil en fonction de la longueur de grille L_G (sans distinction du nombre de nanofils) et en fonction du nombre de nanofils en parallèle (sans distinction de la longueur de grille).

	L_G 0,73 μm	L_G 3,73 μm	100 fils	20 fils	1 fil	Total
Tension de seuil	0,58	0,64	0,58	0,61	0,64	0,62
Ecart type	0,23	0,3	0,25	0,32	0,22	0,26
Effectif	20	22	13	13	16	42

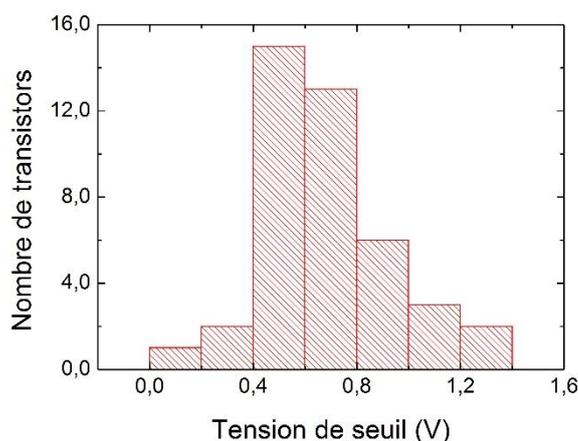


Figure 156 : histogramme de la répartition des tensions de seuil des transistors, sans distinction de longueur de grille ou de nombre de nanofils en parallèle.

V.2.3 Evaluation des courants de fuite I_G et I_{OFF}

En raison de leur importance, les courants de fuite des différentes structures ont été évalués. Les fuites à travers l'isolant de grille doivent en effet être les plus basses possibles pour qu'en phase liquide, l'impédance d'entrée du composant soit grande et qu'il n'y ait pas de pertes de charges (déjà extrêmement faibles) à ce niveau. Un courant parasite à travers l'isolant de grille faussera les valeurs de sensibilités aux ions, mesurées lors du fonctionnement en phase liquide. De plus, les fuites entre

source et drain doivent également être les plus faibles possibles. Plus elles seront basses, plus le rapport du courant à l'état passant sur le courant à l'état bloqué sera grand.

Le courant de fuite I_G à travers l'isolant de grille n'est pas mesurable avec les appareils utilisés. Pour des transistors constitués de 100 nanofils en parallèle et polarisés sous une tension V_{GS} de 3 V, la valeur est de $3 \cdot 10^{-15}$ A correspondant à la valeur limite de mesure en courant du banc de caractérisation. Avec l'hypothèse que ce courant est proportionnel au nombre de nanofils en parallèle, cela donne une impédance d'entrée d'au moins $10^{15} \Omega$ pour un transistor constitué de 100 nanofils et d'au moins $10^{17} \Omega$ pour un transistor constitué d'un seul nanofil.

En ce qui concerne les valeurs de courant de fuite entre source et drain, soit le courant à l'état bloqué (I_{OFF}), elles sont encore inférieures à $3 \cdot 10^{-15}$ A (toujours la limite de performance de l'appareil de mesure) pour les transistors constitués d'un seul nanofil et polarisés sous une tension V_{DS} de 0,1 V. En revanche, les transistors constitués de 20 et 100 nanofils en parallèle ont respectivement un courant de fuite moyen de l'ordre de $1,5 \cdot 10^{-14}$ A et $7 \cdot 10^{-14}$ A sous une tension V_{DS} de 0,1 V (figure 157). Cela donne une valeur équivalente de $7 \cdot 10^{-16}$ A pour un nanofil sous la même tension de polarisation, valeur bien inférieure à la limite de mesure de l'appareil. Ces valeurs sont extrêmement basses, démontrant la qualité de l'isolant de grille et de l'interface entre isolant et semi-conducteur. Néanmoins, les courants de fuite des nanoISFET seront possiblement supérieurs, du fait de leur fonctionnement en phase liquide.

Nous n'avons pas identifié de variations du courant I_{OFF} mesurable en fonction de la longueur de grille (figure 157). Le courant de fuite augmente en fait seulement (et logiquement) avec le nombre de nanofils en parallèle et avec la tension entre les contacts de drain et la source (figure 157, figure 158). Les données de conductance ainsi obtenues permettent de prévoir le courant I_{OFF} en fonction de la tension de polarisation V_{DS} quel que soit le nombre de nanofils en parallèle. Cette variation est linéaire (dans la gamme étudiée) et vaut 347 fS pour 100 nanofils en parallèle (figure 159). Le courant de fuite I_{OFF} étant proportionnel au nombre de nanofils en parallèle, la conductance vaut donc 3,47 fS pour un nanofil. Lorsque le transistor nanoMOSFET est à l'état bloqué, la résistance de fuite R_F d'un nanofil est donc estimée à $2,9 \cdot 10^{14} \Omega$, ceci indépendamment de la longueur de grille. Cette résistance est logiquement divisée par le nombre de nanofils pour des transistors présentant plusieurs nanofils en parallèle.

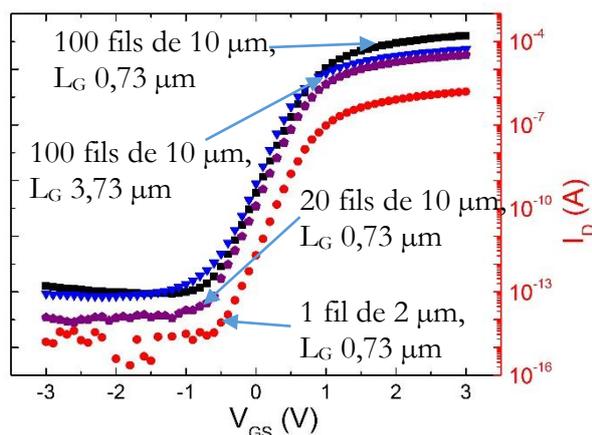


Figure 157 : Caractérisation $I_D(V_{GS})$ de transistors nanoMOSFET en échelle semi-logarithmique. ($V_{DS} = 0,1 V$)

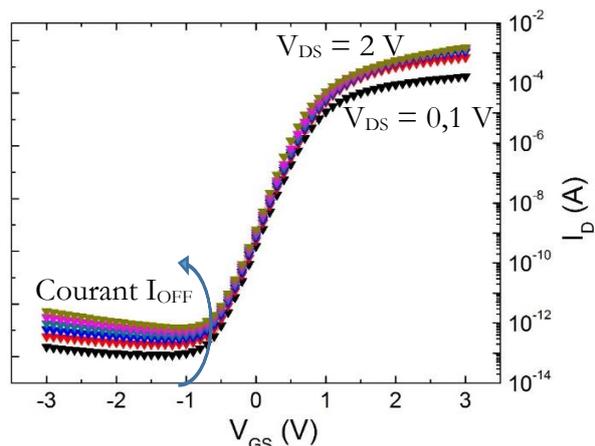


Figure 158 : réponses $I_D(V_{GS})$ à des tension V_{DS} de 0,1 V, 0,5 V, 0,9 V, 1,2 V, 1,6 V et 2 V. Le transistor utilisé ici est constitué de 100 nanofils en parallèle et a une longueur de grille de 0,73 μm .

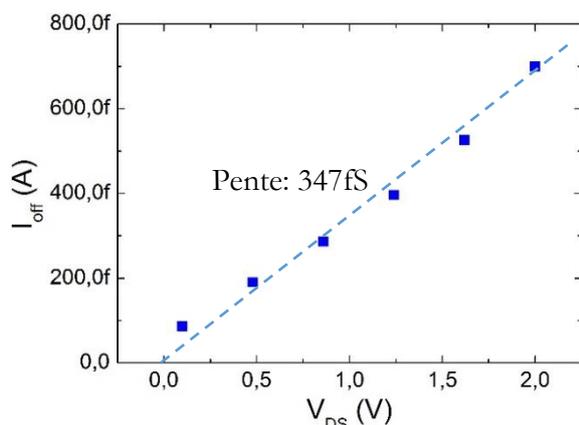


Figure 159 : évolution du courant de fuite en fonction de la tension entre drain et source, relevé à partir des données de la figure 158.

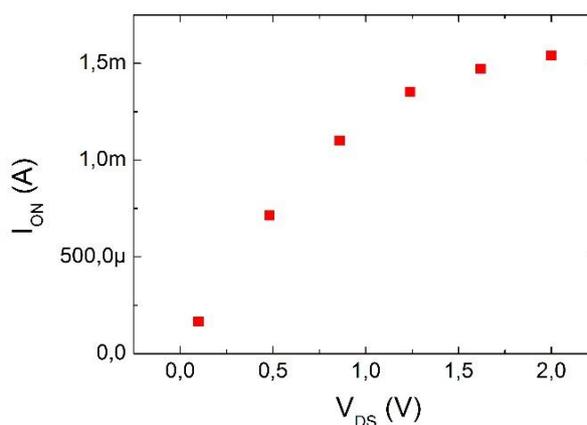


Figure 160 : évolution du courant à l'état passant I_{ON} en fonction de V_{DS} , pour $V_{GS} = 3 V$, avec les données de la figure 158.

Le courant à l'état passant I_{ON} croît linéairement avec V_{DS} jusqu'à une tension d'environ 0,8 V puis atteint la saturation (figure 160). Le rapport I_{ON}/I_{OFF} maximal est obtenu pour une tension V_{DS} d'environ 0,8 V et vaut $3,9 \cdot 10^9$ pour le transistor ayant une longueur de grille de 0,73 μm (figure 161) et $8 \cdot 10^8$ pour celui ayant une longueur de grille de 3,73 μm .

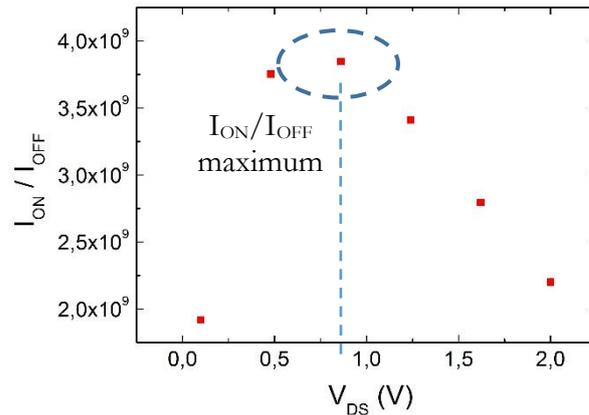


Figure 161 : évolution du rapport I_{ON}/I_{OFF} , avec les données de la figure 158, I_{ON} relevé à $V_{GS} = 3 V$.

L'avantage d'avoir réalisé des nanofils à double jonction $N^+/P/N^+$ est visible ici. Sans jonction, les courants I_{OFF} auraient été limités seulement par la résistivité du silicium. Cette résistivité pour du silicium dopé N avec 10^{15} atomes/cm³ est de $4 \Omega \cdot \text{cm}$ [169], la résistance d'un nanofil de section $200 \text{ nm} \times 200 \text{ nm}$ et de longueur comprise entre $2 \mu\text{m}$ et $20 \mu\text{m}$ varie alors de $2 \text{ M}\Omega$ à $20 \text{ M}\Omega$. Avec une polarisation V_{DS} de seulement $0,1 \text{ V}$, les courants I_{OFF} auraient été compris entre $5 \cdot 10^{-8} \text{ A}$ et $5 \cdot 10^{-9} \text{ A}$. L'utilisation des doubles jonctions $N^+/P/N^+$ a donc permis de gagner un facteur supérieur à un million sur le rapport I_{ON}/I_{OFF} .

Le tableau 16 regroupe les principales caractéristiques en terme de courants de fuite et de rapport I_{ON}/I_{OFF} des composants nanoMOSFET.

Tableau 16 : récapitulatif des courants de fuite et du rapport I_{ON}/I_{OFF} en fonction des caractéristiques des composants nanoMOSFET étudiés.

Nombre de nanofils	Longueur des nanofils (μm)	Longueur de grille (μm)	Courant I_G (A) avec $V_{GS} = 3V$	Courant I_{OFF} à $V_{DS} = 1 \text{ V}$ (fA)	I_{ON}/I_{OFF}
1	2	0,73	$< 3 \cdot 10^{-17}$	3,47	$3,9 \cdot 10^9$
20	10	0,73	$< 6 \cdot 10^{-16}$	69,4	$3,9 \cdot 10^9$
100	10	0,73	$< 3 \cdot 10^{-15}$	347	$3,9 \cdot 10^9$
100	10	3,73	$< 3 \cdot 10^{-15}$	347	$8 \cdot 10^8$

V.2.4 Etude de la pente sous le seuil

Le transistor est dans le régime sous le seuil, lorsque la tension de grille croît, que le seuil n'est pas atteint, mais que le semi-conducteur est en inversion faible [170]. C'est un paramètre important : des publications récentes avancent que le régime le plus intéressant pour les mesures bio-

électrochimiques se situe sous le seuil des transistors à base de nanofils, les variations de courant en fonction des variations de tension de grille y sont bien plus grandes [44], [171], [172]. La pente sous le seuil (notée $1/S$) des composants a donc été étudiée. Pour un transistor, le terme S est donné par la relation suivante [173] :

$$S = \frac{kT}{q} \ln(10) \left(1 + \frac{C_{dep}}{C_{iso}}\right) \quad (13)$$

C_{dep} est la capacité de désertion, C_{iso} est la capacité de l'isolant de grille, k est la constante de Boltzmann, T est la température en kelvin et q est la charge d'un électron.

La valeur de cette pente ne dépend donc que de la capacité de désertion C_{dep} et de la capacité de l'isolant de grille C_{iso} . Elle peut donc être augmentée en utilisant des diélectriques de grille de haute permittivité et en diminuant leur épaisseur. Le désavantage de travailler sous le seuil de conduction du transistor, est que les courants à traiter sont extrêmement bas. Il faut alors une électronique performante afin d'exploiter ces faibles signaux utiles.

Les mesures montrent que cette pente est indépendante du nombre de nanofils en parallèle, de la longueur de grille, de la longueur des fils (figure 162) et de la tension source-drain (sur la gamme étudiée, 0,1 V - 2 V) (figure 158). Les pentes sous le seuil en fonction de V_{GS} des nanoMOSFET à base de nanofils de silicium sont de 6 décades de courant par volt. Autrement dit, une variation d'un volt sur la grille engendre une multiplication par 10^6 du courant entre source et drain.

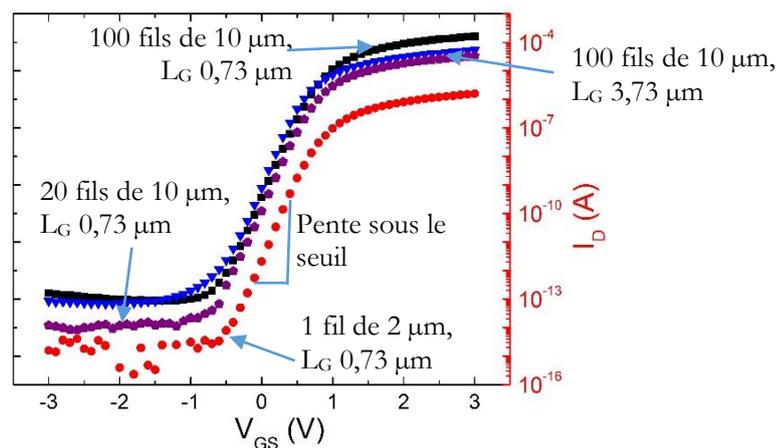


Figure 162 : Caractérisation $I_D(V_{GS})$ de transistors nanoMOSFET en échelle semi-logarithmique. ($V_{DS} = 0,1$ V)

La métallisation ayant été effectuée de façon non conforme, les nanoMOSFET ont une grille sur seulement trois « faces du fil » et donc non-entourante (figure 163). Cette particularité est

pénalisante pour la valeur de la pente sous le seuil puisqu'elle diminue la valeur de C_{dep} . De meilleurs résultats sont attendus pour les nanoISFET, caractérisés par une grille totalement entourante.

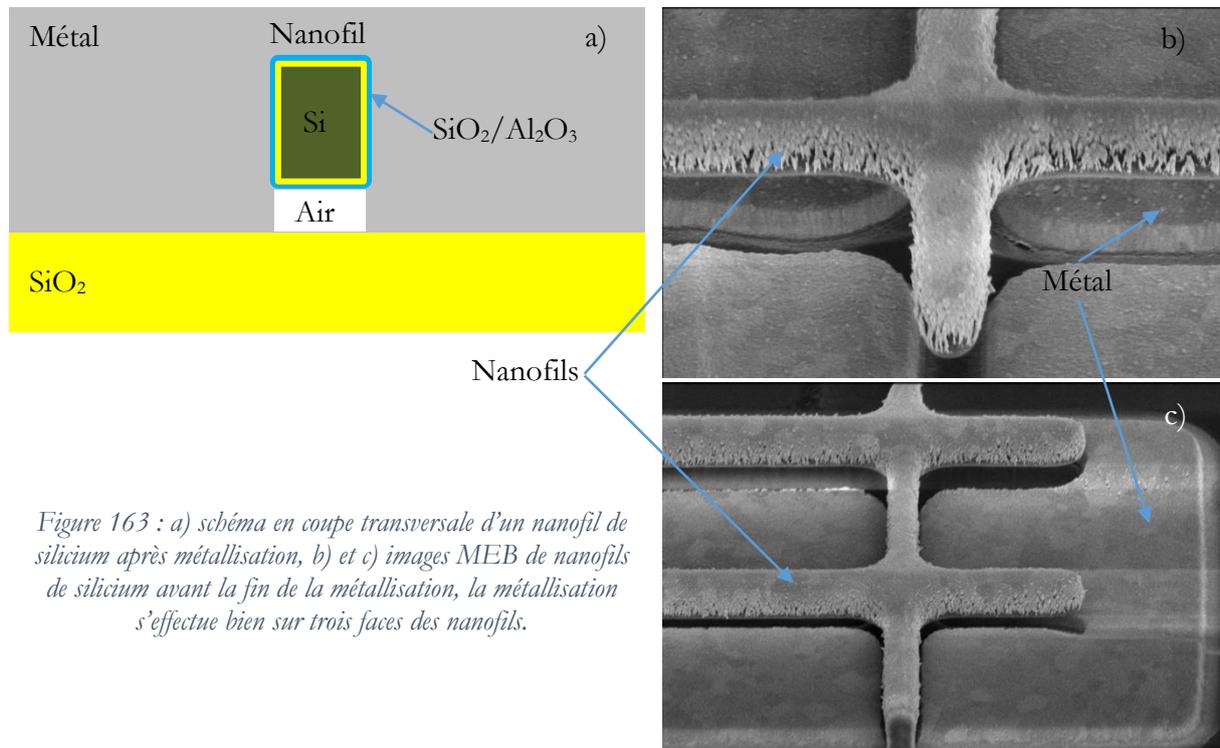


Figure 163 : a) schéma en coupe transversale d'un nanofil de silicium après métallisation, b) et c) images MEB de nanofils de silicium avant la fin de la métallisation, la métallisation s'effectue bien sur trois faces des nanofils.

V.2.5 Pente au-delà du seuil, ou transconductance

La pente au-delà du seuil est un indicateur de la performance des transistors. Une capacité de grille élevée permettra une commande optimale du canal du transistor et permettra d'avoir une pente forte au-delà du seuil, augmentant ainsi le courant utile. La grille entourant les nanofils est un moyen efficace pour avoir une transconductance élevée, tout en maintenant des dimensions réduites. La conduction se fait sur toute la périphérie du fil, offrant ainsi une large surface, en comparaison avec le volume du fil. Cette transconductance G_m (en régime linéaire) s'exprime sous la forme [173] :

$$G_m = \mu_n C_{iso} \frac{W}{L} (V_{DS}) \quad (14)$$

μ_n : mobilité des électrons.

C_{iso} : capacité de l'isolant de grille par unité de surface.

W et L : largeur et longueur de grille, ici, périmètre du fil et distance entre les zones source et drain.

L'équation précédente montre que la transconductance dépend de la mobilité des électrons dans le canal μ_n , de la capacité de l'isolant de grille C_{iso} , des dimensions du canal W et L , et de la tension entre source et drain V_{DS} . Dans cette étude, les paramètres μ_n et C_{iso} sont considérés comme constants car associés à la technologie de fabrication des nanoMOSFET. Ainsi, seront étudiées les influences de la longueur de grille, de la tension drain-source et de la largeur de grille, qui est proportionnelle au nombre de nanofils.

La pente au-delà du seuil est bien proportionnelle au nombre de nanofils en parallèle (figure 164), comme prévu par la théorie. Pour une tension drain-source de 0,1 V, la transconductance d'un nanofil a été estimée à 0,84 μ S, ce qui correspond à une résistance équivalente R_{ON} de 1,19 M Ω . Sur la base des données technologiques des nanoMOSFET (chapitre **Erreur ! Source du renvoi introuvable.**), la résistance série R_S d'un nanofil de 10 μ m est estimée à environ 3 k Ω . Il apparaît donc que cette résistance série R_S est bien négligeable devant la résistance R_{ON} du nanofil, comme cela est montré par la proportionnalité de la transconductance avec le nombre de nanofils (figure 164).

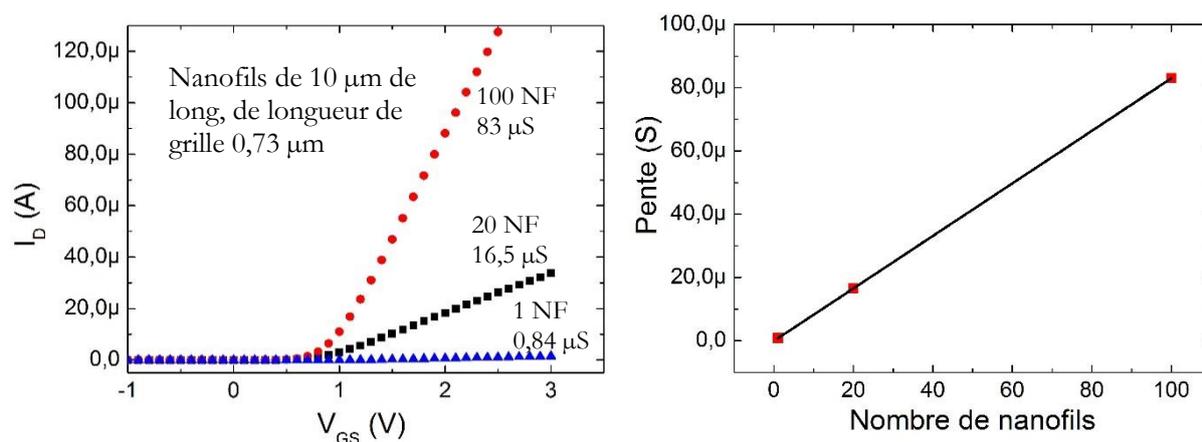


Figure 164 : la figure à gauche représente les réponses $I_D(V_{GS})$ de 3 transistors, constitués de nanofils de longueur 10 μ m, de longueur de grille 0,73 μ m ($V_{DS} = 0,1$ V). La figure à droite représente l'évolution de la pente au-delà du seuil en fonction du nombre de nanofils.

Pour aller plus loin, cette étude a été réalisée pour un transistor nanoMOSFET constitué d'un nanofil polarisé sous une tension drain-source de 1 V (figure 165). La transconductance s'établit alors à 8 μ S, ce qui correspond à une résistance équivalente R_{ON} de 125 k Ω . Il apparaît ainsi que dans ce cas en limite de saturation, la résistance d'accès sera toujours négligeable devant la résistance du nanofil.

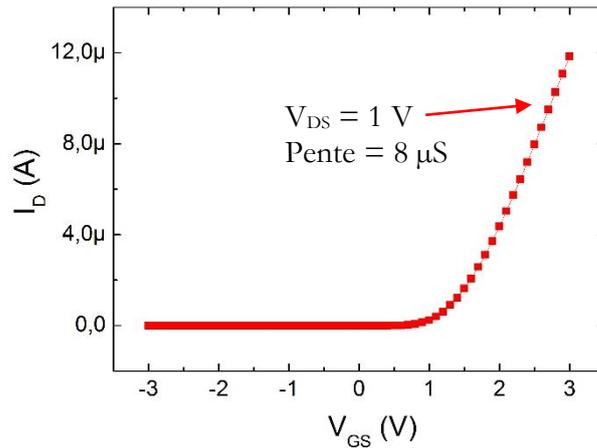


Figure 165 : réponses $I_D(V_{GS})$ d'un transistor, constitués d'un seul nanofil de longueur $10 \mu\text{m}$, de longueur de grille $0,73 \mu\text{m}$.

La pente au-delà du seuil ou transconductance augmente lorsque la longueur de grille diminue (figure 166) comme le prévoit la théorie. Elle est multipliée par 4,28 lorsque la longueur de grille passe de $3,73 \mu\text{m}$ à $0,73 \mu\text{m}$, ce qui proche du rapport des longueurs de grille ($3,73/0,73 = 5,11$). Un bon accord a donc été obtenu entre expérience et théorie, la différence de mesure devant être reliée à des incertitudes sur les longueurs de grille réelles des transistors nanoMOSFET. En considérant que ces incertitudes sont associées aux phénomènes de diffusion de la zone N^+ , des valeurs réelles de longueur de grille de $3,91 \mu\text{m}$ et $0,91 \mu\text{m}$ permettraient de retrouver le rapport de 4,3 donné par l'expérience.

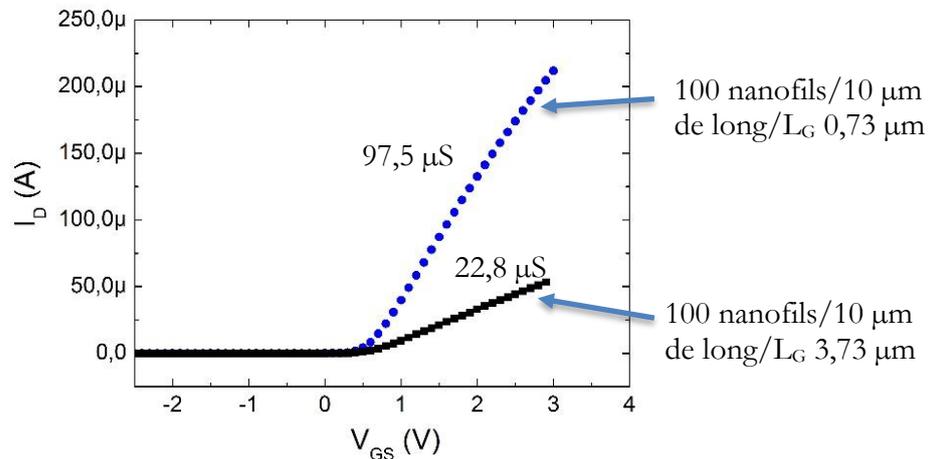


Figure 166 : réponses $I_D(V_{GS})$ de deux transistors constitués de 100 nanofils, de longueur $10 \mu\text{m}$ mais de longueur de grille différentes. ($V_{DS} = 0,1 \text{ V}$)

En ce qui concerne la variation de la transconductance avec la tension drain-source, son augmentation est linéaire jusqu'à une tension V_{DS} de $1,35 \text{ V}$ pour les deux longueurs de grille réalisées (figure 167 et figure 168). Pour un transistor constitué de 100 nanofils de $10 \mu\text{m}$ de long,

V. Caractérisation des dispositifs

la croissance de la pente est alors de $770 \mu\text{S}/\text{V}$ pour une longueur de grille de $0,73 \mu\text{m}$ et de $177 \mu\text{S}/\text{V}$ pour une longueur de grille de $3,73 \mu\text{m}$ (figure 169). Nous obtenons un rapport de pente de 4,35 associé à la variation de la longueur de grille, ceci conformément aux précédents résultats. Lorsque la tension V_{DS} dépasse la valeur de $1,35 \text{ V}$, le transistor nanoMOSFET passe en saturation et la conductance ne varie donc plus.

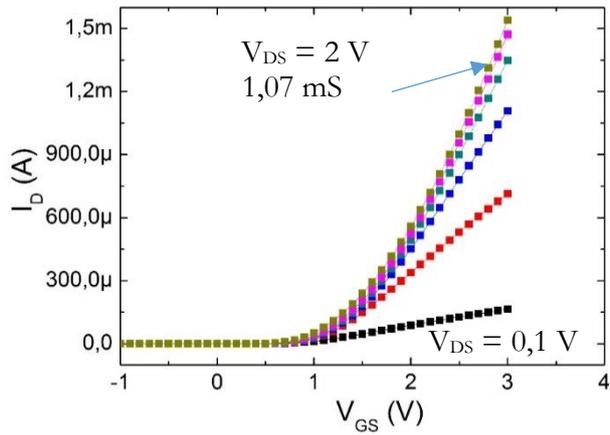


Figure 167 : réponses $I_D(V_{\text{GS}})$ à des tension V_{DS} de $0,1 \text{ V}$, $0,5 \text{ V}$, $0,9 \text{ V}$, $1,2 \text{ V}$, $1,6 \text{ V}$ et 2 V . Le transistor utilisé ici est constitué de 100 nanofils en parallèle de $10 \mu\text{m}$ de long et a une longueur de grille de $0,73 \mu\text{m}$.

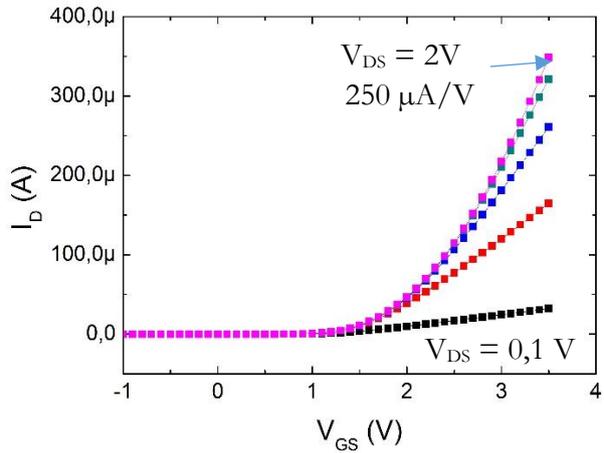


Figure 168 : réponses $I_D(V_{\text{GS}})$ à des tension V_{DS} de $0,1 \text{ V}$, $0,57 \text{ V}$, 1 V , $1,52 \text{ V}$ et 2 V . Le transistor utilisé ici est constitué de 100 nanofils en parallèle de $10 \mu\text{m}$ de long et a une longueur de grille de $3,73 \mu\text{m}$.

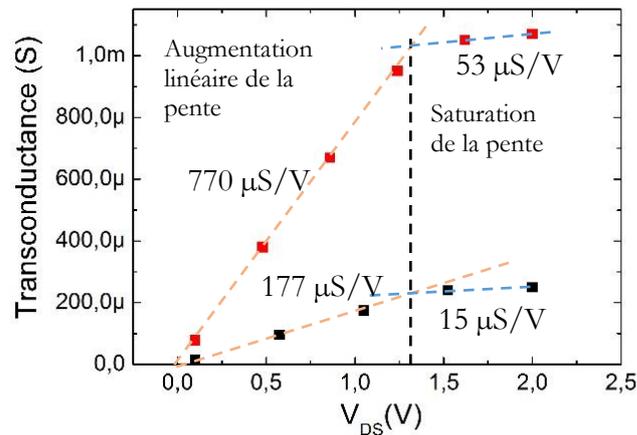


Figure 169 : évolution de la pente au-delà du seuil en fonction de la tension entre drain et source.

Cette partie a permis de voir l'influence de plusieurs paramètres sur la pente au-delà du seuil. Cette pente augmente linéairement avec V_{DS} jusqu'à une tension de $1,35 \text{ V}$, indépendamment du nombre de nanofils, de la longueur de grille et de la longueur des nanofils. Cette valeur est différente de celle permettant le meilleur rapport $I_{\text{ON}}/I_{\text{OFF}}$ ($V_{\text{DS}} = 0,8 \text{ V}$). Il est donc possible d'ajuster la tension

V. Caractérisation des dispositifs

V_{DS} en fonction du paramètre à privilégier pour l'application, transconductance ou rapport I_{ON}/I_{OFF} . La transconductance est proportionnelle au nombre de nanofils en parallèle. Elle est aussi inversement proportionnelle à la longueur de grille. Le tableau 17 permet de visualiser l'évolution de la pente au-delà du seuil en fonction du nombre de nanofils et de la longueur de grille.

Tableau 17 : évolution de la pente au-delà du seuil de conduction des transistors, en fonction du nombre de nanofils en parallèle et de la longueur de grille. Le terme X permet de généraliser le résultat quelle que soit la tension V_{DS} .

Structure	Pente au-delà du seuil à une tension V_{DS} donnée
1 nanofil de 10 μm / L_G 3,73 μm	X
1 nanofil de 10 μm / L_G 0,73 μm	4,28.X
100 nanofils de 10 μm / L_G 3,73 μm	100.X
100 nanofils de 10 μm / L_G 0,73 μm	428.X

V.2.6 Résumé des caractéristiques électriques des nanoMOSFET

La caractérisation des nanoMOSFET a permis de valider le bon déroulement du procédé de fabrication. Les courants de fuites sont extrêmement faibles. Les caractérisations ont permis d'identifier les zones de fonctionnement linéaire et saturé. Les interconnexions sont bonnes et les contacts sont de type ohmique.

Toutes ces informations ont permis d'établir le schéma équivalent petits signaux (figure 170).

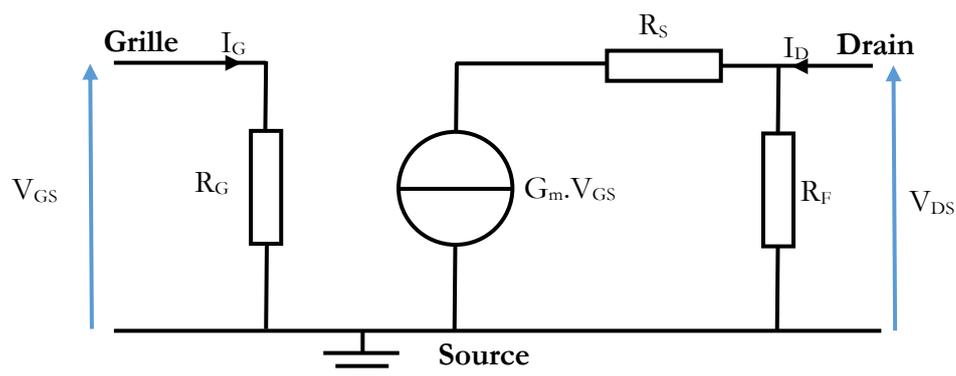


Figure 170 : schéma équivalent petits signaux des transistors réalisés.

Sur la base de ce schéma, voici brièvement les caractéristiques des transistors nanoMOSFET réalisés :

V. Caractérisation des dispositifs

- La résistance de grille R_G représente l'impédance d'entrée, et est supérieure à $10^{17} \Omega$ par nanofil, et est inversement proportionnelle au nombre de nanofils en parallèle.
- La tension de seuil est positive avec un faible écart type. Les transistors sont bien bloqués lorsque la grille n'est pas polarisée ce qui démontre que l'étape de réalisation de l'isolant de grille (entre autres) s'est bien déroulée.
- La source de courant $G_m \cdot V_{GS}$ représente le courant de drain qui est contrôlé par la tension V_{GS} . Sa valeur est proportionnelle au nombre de nanofils en parallèle. Elle est aussi 4,28 fois supérieure pour les transistors à longueur de grille $0,73 \mu m$ en comparaison avec ceux ayant une longueur de grille de $3,73 \mu m$.
- Les jonctions $N^+/P/N^+$ permettent de diminuer fortement le courant I_{OFF} , ce qui a pour avantage d'avoir un fort rapport I_{ON}/I_{OFF} . Il y a ainsi près de 9 décades de courant entre le courant à l'état bloqué et l'état passant.
- La pente sous le seuil vaut 6 décades par volt et ne dépend d'aucun paramètre étudié (tension drain-source, longueur de fil, longueur de canal, nombre de nanofils).
- La transconductance est proportionnelle au nombre de nanofils et inversement proportionnelle à la longueur du canal.
- La résistance R_s représente la résistance série du nanofil en dehors de la zone du canal du transistor. Elle n'a pas pu être mesurée car elle est très faible devant la résistance du canal des transistors. Elle a été calculée en fonction du dopage et de la section des fils, elle vaut environ 300Ω pour $1 \mu m$ de fil (calcul non détaillé : résistivité du silicium dopé multipliée par le rapport de la longueur sur la section du nanofil).
- La résistance R_F représente les fuites de courant entre source et drain lorsque le transistor est bloqué. Elle vaut $2,9 \cdot 10^{14} \Omega$ pour un nanofil. Elle est responsable d'un courant de fuite I_{OFF} de l'ordre de $7 \cdot 10^{-16} A$ (toujours pour un transistor constitué d'un seul nanofil).

V.3 Caractérisation des nanoISFET

Les caractérisations des MOSFET à base de nanofils, positionnés sur la même plaquette que les nanoISFET, ont montré un fonctionnement correct, avec d'excellentes performances en terme de courants de fuite, de rapport I_{ON}/I_{OFF} , de pente sous et au-delà du seuil de conduction. Ces caractérisations ont permis également de déterminer la tension de seuil et les zones de fonctionnement linéaire et saturé. Ainsi, sur la base des bons résultats obtenus, les caractérisations des nanoISFET ont pu commencer. Le schéma figure 171 montre comment ces nanoISFET ont été polarisés pour effectuer les diverses caractérisations en phase liquide. Pour cette première étude, une électrode de référence commerciale a été utilisée afin d'être sûr du potentiel appliqué à la solution.

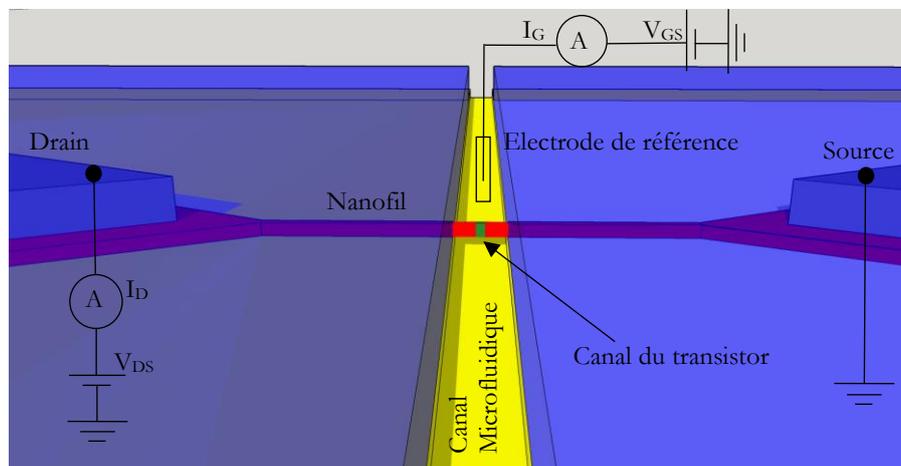


Figure 171 : schéma de polarisation pour les caractérisations des ISFET, la source est à la masse, le drain est polarisé à la tension V_{DS} , le liquide dans le canal microfluidique est polarisé à travers une électrode de référence commerciale de type $Ag/AgCl/KCl$. Les courants I_G et I_D sont relevés.

Les mesures sur les nanoISFET qui ont permis de caractériser les sensibilités (au pH, pNa et pK), l'hystérésis et les pentes en-dessous et au-delà du seuil, ont été réalisées à l'aide d'un analyseur Agilent 4142B. Une carte d'interfaçage permettant d'adapter la connectique ZIF du dispositif à la connectique des appareils de mesures a été réalisée (figure 172). Afin d'effectuer des mesures automatisées sur les 16 transistors présents sur chaque puce et ainsi diminuer considérablement le temps de caractérisation, une matrice de commutation Keithley 707 a été utilisée (figure 172).

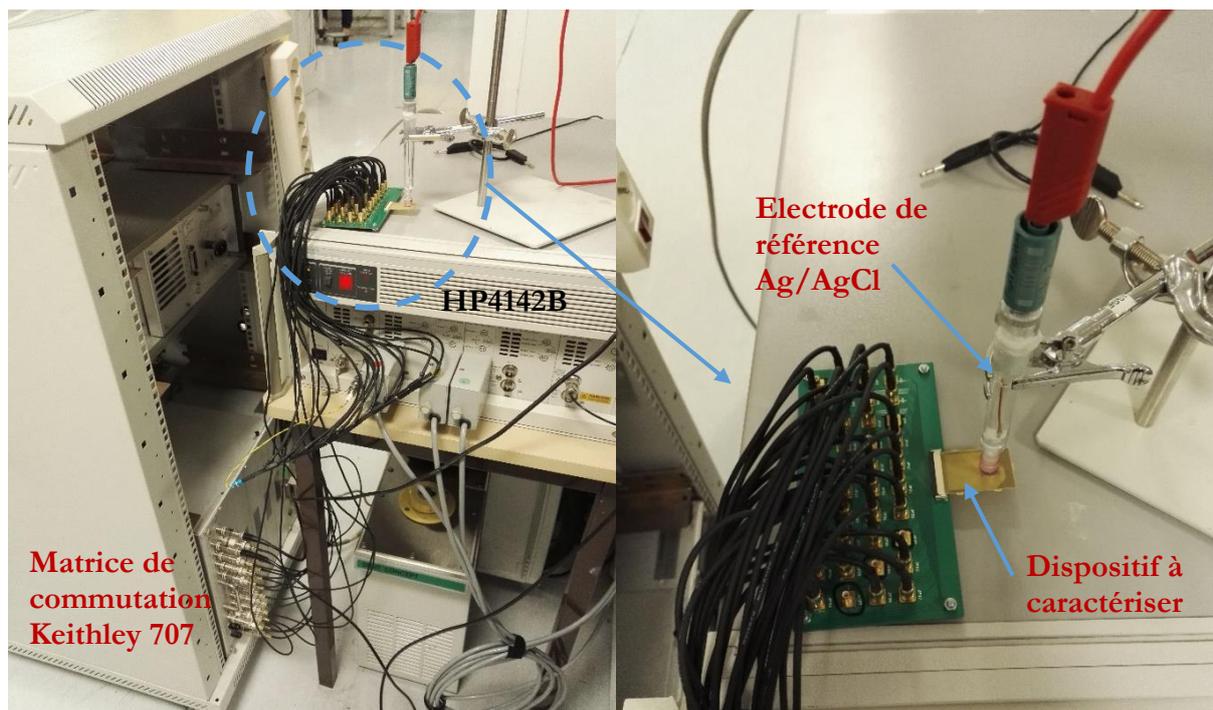


Figure 172 : photographies du montage ayant permis les caractérisations en phase liquide.

V.3.1 Influence du système de montage sur les propriétés des transistors

Pour vérifier que les performances du système de caractérisation sont suffisantes, des mesures effectuées sous pointes, sur des puces nanoMOSFET avant montage ont été comparées à des mesures automatisées après montage sur support. Ceci a permis d'évaluer les fuites dues au support PCB, à la carte d'interfaçage, à la matrice de commutation et aux câblages. Il s'avère que ce système de caractérisation induit entre 2 et 4 décades de courant de fuite supplémentaire en fonction du nombre de nanofils en parallèle. Le courant de fuite passe en effet de 3.10^{-15} A à 5.10^{-11} A pour un nanofil seul (figure 173). En revanche, la pente sous le seuil et la transconductance ne sont pas impactées par le montage. Il sera donc possible d'utiliser ce système pour caractériser les nanoISFET en terme de « performance capteur » (sensibilité, sélectivité...), transconductance et pente sous le seuil, mais il ne sera pas possible d'évaluer précisément les courants de fuite, même si une limite de mesure de 5.10^{-11} A reste tout à fait honorable pour une première étude. Le PCB et la carte d'interface ont été développés lors d'une thèse précédente. Ils n'ont pas été conçus au départ pour des composants ayant si peu de courants de fuite. Un des développements à court terme sera de redessiner le support PCB et la carte d'interfaçage pour qu'ils n'induisent pas plus de courants de fuite que les transistors.

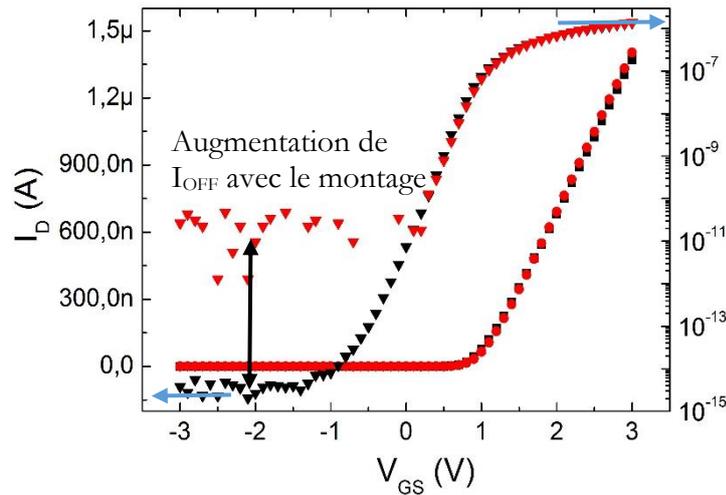


Figure 173 : $I_D(V_{GS})$ sur échelles linéaire et semi-logarithmique, réalisé avec un transistor nanoMOSFET constitué d'un seul nanofil de $2 \mu\text{m}$ de long, de longueur de grille $0,73 \mu\text{m}$, avant et après montage. ($V_{DS} = 0,1 \text{ V}$)

V.3.2 Tension de seuil (V_T) des nanoISFET

Pour les nanoISFET, comme précédemment pour les nanoMOSFET, aucune variation significative de tension de seuil n'a été mise en évidence avec le nombre de nanofils ou la longueur de grille (L_G), ceci en cohérence avec la théorie. Ainsi, la tension de seuil à pH 4, relevée pour 53 composants, sans distinction de longueur de grille ou de nombre de nanofils est en moyenne de $0,85 \text{ V}$ avec un écart type de $0,23 \text{ V}$ (figure 174). Ces valeurs sont proches de ce qui a été obtenu avec les nanoMOSFET. Le faible écart type est un indicateur de la bonne reproductibilité des mesures en phase liquide et donc de la bonne qualité du procédé de fabrication (y compris pour une utilisation plus contraignante en phase liquide).

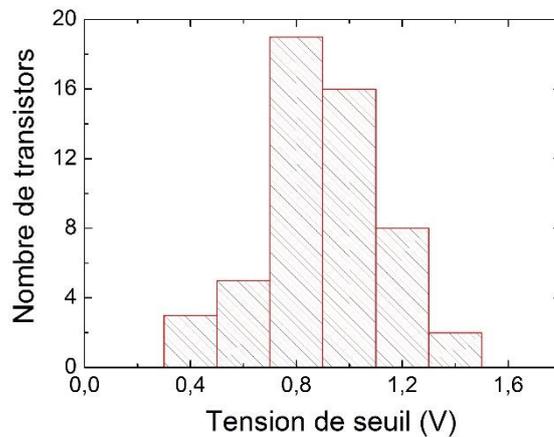


Figure 174 : histogramme de la répartition des tensions de seuil à pH4 des nanoISFET, sans distinction de longueur de grille ou de nombre de nanofils en parallèle.

V.3.3 Evaluation des courants de fuites I_G et I_{OFF}

Les mesures réalisées sur des composants constitués de 100 nanofils montrent que les courants de fuite I_G à travers l'isolant de grille et I_{OFF} entre source et drain lorsque le composant est bloqué, sont inférieurs à $5 \cdot 10^{-11}$ A, la limite de performance du système de caractérisation (figure 175). Avec l'hypothèse que ces courants sont proportionnels au nombre de nanofils, cela donne des courants de fuite I_G et I_{OFF} inférieurs à $5 \cdot 10^{-13}$ A pour 1 seul nanofil. La tension V_{DS} pour ces mesures est de 1 V, ce qui donne une impédance au niveau du drain lorsque le transistor est bloqué d'au moins $2 \cdot 10^{10} \Omega$ pour 100 nanofils en parallèle et d'au moins $2 \cdot 10^{12} \Omega$ pour un seul nanofil. L'impédance d'entrée au niveau de la grille (mesurée pour $V_{GS} = 3,5$ V) est d'au moins $7 \cdot 10^{10} \Omega$ pour 100 nanofils en parallèle ce qui donne $7 \cdot 10^{12} \Omega$ pour un seul nanofil.

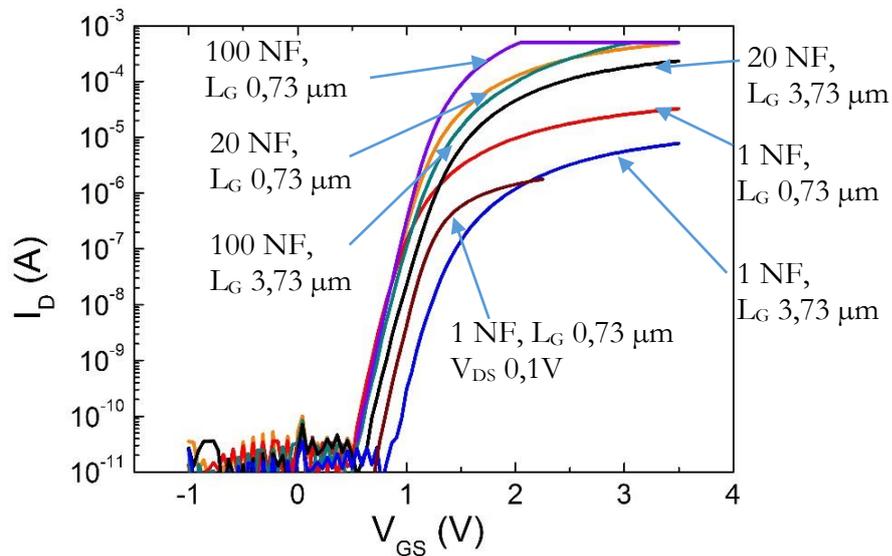


Figure 175 : réponse $I_D(V_{GS})$ en phase liquide, en échelle semi-logarithmique de différentes configurations de transistors. Les pentes sous le seuil sont équivalentes quelle que soit le nombre de nanofils en parallèle, la longueur de grille ou la tension V_{DS} . ($V_{DS} = 1$ V pour toutes les courbes, à l'exception de celle qui est notée 0,1 V)

Comme pour les nanoMOSFET, les fuites de charges à travers l'isolant de grille et entre les zones source et drain sont extrêmement basses. Cela démontre les qualités de passivation en phase liquide de l'isolant de grille $\text{SiO}_2/\text{Al}_2\text{O}_3$. Ces faibles courants de fuite indiquent un fonctionnement fiable et indépendant de la conductivité du liquide. Le rapport des courants à l'état passant et bloqué I_{ON}/I_{OFF} à une tension V_{DS} de 1 V est au minimum de $6 \cdot 10^7$ pour les nanoISFET dont la longueur de grille est de $0,73 \mu\text{m}$, et au minimum de $1,4 \cdot 10^7$ pour les nanoISFET dont la longueur de grille est de $3,73 \mu\text{m}$.

Ces résultats sont importants pour la crédibilité des résultats de sensibilité au pH présentés plus loin. Cela permet d'envisager des seuils de détections extrêmement bas pour de futures applications

V. Caractérisation des dispositifs

bio-électrochimiques. Le tableau 18 regroupe brièvement les principales valeurs des courants de fuite, d'impédances, de rapport I_{ON}/I_{OFF} .

Tableau 18 : récapitulatif des courants de fuite, des impédances et du rapport I_{ON}/I_{OFF} en fonction des caractéristiques des composants étudiés.

	Courant I_G (A) $V_{GS} = 3,5$ V	Courant I_{OFF} (A) $V_{DS} = 1$ V	Impédance d'entrée (Ω)	Rapport I_{ON}/I_{OFF}
1 nanofil / L_G 0,73 μm	$< 5.10^{-13}$	$< 5.10^{-13}$	$> 7.10^{12}$	$> 6.10^7$
1 nanofil / L_G 3,73 μm	$< 5.10^{-13}$	$< 5.10^{-13}$	$> 7.10^{12}$	$> 1,4.10^7$
100 nanofil / L_G 0,73 μm	$< 5.10^{-11}$	$< 5.10^{-11}$	$> 7.10^{10}$	$> 6.10^7$
100 nanofil / L_G 3,73 μm	$< 5.10^{-11}$	$< 5.10^{-11}$	$> 7.10^{10}$	$> 1,4.10^7$

V.3.4 Etude de la pente sous le seuil

Comme précédemment, l'étude de la pente sous le seuil des composants nanoISFET a été effectuée sur différents types de composants (figure 175) et les résultats obtenus ont été reportés dans le tableau 19. D'après les caractérisations, comme pour les nanoMOSFET et en accord avec la théorie, la pente sous le seuil ne dépend pas de la tension de polarisation, de la longueur de canal et du nombre de nanofils. Le seul paramètre qui fait varier cette pente est la largeur du nanofil, comme cela a été observé sur des transistors plus larges réalisés sur la même plaquette pour comparaison (figure 176). Il apparaît ainsi que l'augmentation de la largeur du nanofil est responsable d'une diminution de la pente sous le seuil, c'est un phénomène déjà observé par simulation [170], cette variation est associée à un contrôle électrostatique amoindri du canal.

Tableau 19 : récapitulatif des valeurs de pente sous le seuil en fonction de la largeur du nanofil, du nombre de nanofils et de la longueur de grille.

	Pente sous le seuil (décades/V)
1 nanofil 150nm \times 200 nm / L_G 0,73 μm	9
1 nanofil 300 nm \times 200 nm / L_G 0,73 μm	5,5
1 nanofil 170 nm \times 200 nm / L_G 0,73 μm	8
1 nanofil 170 nm \times 200 nm / L_G 3,73 μm	8
100 nanofil 170 nm \times 200 nm / L_G 0,73 μm	8
100 nanofil 170 nm \times 200 nm / L_G 3,73 μm	8

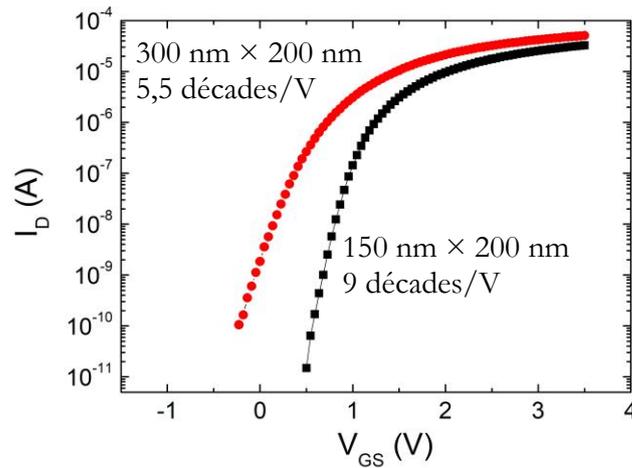


Figure 176 : réponse en phase liquide, en échelle semi-logarithmique de deux transistors de largeurs différentes constitués d'un seul nanofil.

D'après les caractérisations, pour une largeur de nanofil de 170 nm, les nanoISFET réalisés ont des pentes sous le seuil de 8 décades de courant de drain pour 1 V de variation de tension de grille, Autrement dit, une variation d'un volt sur la grille engendre une multiplication par 10^8 du courant entre source et drain. Cette valeur est supérieure à celle obtenue pour les nanoMOSFET (6 décades/V). Pour expliquer, ce phénomène, il faut se rappeler que les nanoMOSFET ont une commande de grille qui s'applique sur trois faces du nanofil à section rectangulaire (170 nm \times 200 nm) alors que les nanoISFET sont caractérisées par une commande de grille s'appliquant à travers le liquide sur toute la surface du fil (figure 177). Cette grille totalement entourante permet d'améliorer le contrôle électrostatique du canal, et surtout des angles inférieurs du nanofil, engendrant un blocage du courant plus rapide lorsque la tension de grille passe sous la tension de seuil de conduction du transistor. C'est un phénomène déjà observé par simulation [170].

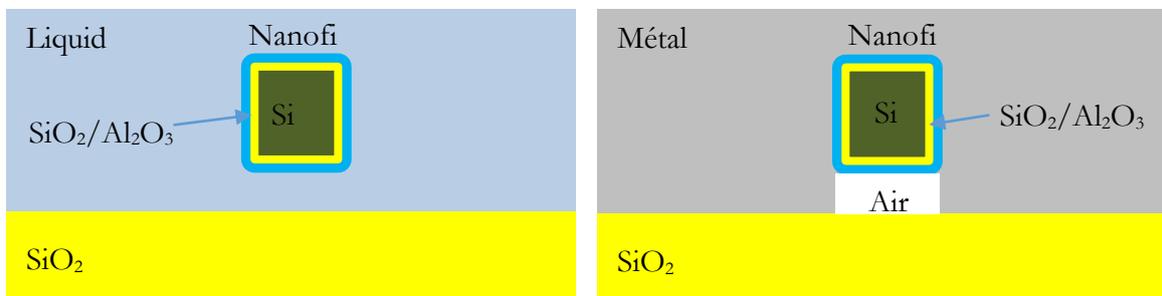


Figure 177 : à gauche, schéma en coupe transversale d'un nanofil de silicium plongé dans un liquide (nanoISFET) et à droite, schéma en coupe transversale d'un nanofil après métallisation (nanoMOSFET).

V.3.5 Pente au-delà du seuil, ou transconductance

Comme pour les nanoMOSFET, la pente au-delà du seuil ou transconductance a été étudiée, l'objectif étant de voir l'influence de la longueur des nanofils, du nombre de nanofils, de la tension V_{DS} et de la longueur de grille sur les caractéristiques des transistors.

L'influence de la longueur des nanofils était faible pour les nanoMOSFET, du fait de la forte résistance du canal conducteur devant la résistance des contacts source-drain (dans le nanofil). Dans le cas des nanoISFET, la commande de grille étant totalement entourante, la surface de conduction dans le canal est augmentée et la résistance du canal conducteur est ainsi diminuée. Il s'avère que l'effet de la longueur du fil n'est alors plus négligeable et a un effet visible sur les caractéristiques $I_D(V_{GS})$. Pour une longueur de grille de $0,73 \mu\text{m}$, la transconductance chute de $16 \mu\text{S}$ à $10,5 \mu\text{S}$ lorsque la longueur totale du nanofil passe de $2 \mu\text{m}$ à $20 \mu\text{m}$ (figure 178). Un phénomène de saturation très marqué apparaît également lorsque la longueur du nanofil augmente, ce qui diminue la valeur du courant à l'état passant du transistor. En calculant la résistance série de plusieurs transistors ayant des nanofils de différentes longueurs, il a été possible de déterminer la résistance des fils au niveau des zones source et drain. Cette résistance est naturellement proportionnelle à la longueur du fil et s'élève à environ 890Ω pour $1 \mu\text{m}$ de fil. Cela correspond à une résistivité de $3 \cdot 10^{-3} \Omega \cdot \text{cm}$, et à un dopage de $2,25 \cdot 10^{19}$ atomes/ cm^3 , proche des $8 \cdot 10^{19}$ atomes/ cm^3 obtenus avec la simulation sous Athena.

Tout cela permet de démontrer que pour favoriser la transconductance des transistors à base de nanofils, il faut minimiser leur longueur. Même un très fort dopage ne suffit pas à rendre négligeable cette résistance d'accès, lorsqu'elle est comparée à la résistance de la zone de canal.

Comme pour les nanoMOSFET, la transconductance est proportionnelle au nombre de nanofils en parallèle (figure 179). Cela démontre le bon fonctionnement en phase liquide des transistors. Si le courant n'avait pas été proportionnel, cela aurait pu être le signe de canaux microfluidiques bouchés ou hydrophobes, empêchant la polarisation de l'ensemble des nanofils d'un transistor, ou une conduction inhomogène dans l'ensemble des nanofils d'un transistor.

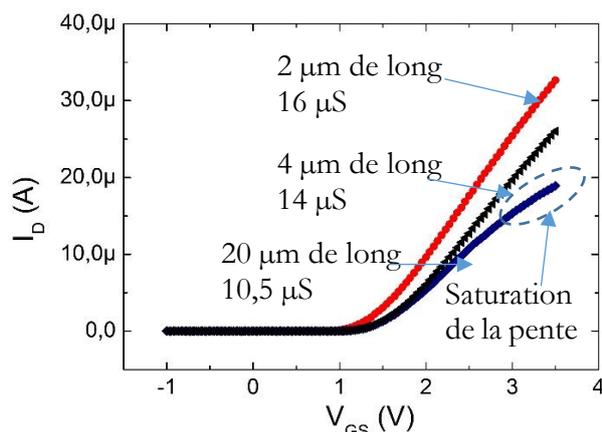


Figure 178 : réponses $I_D(V_{GS})$ de trois ISFET constitués d'un seul nanofil, de différentes longueurs mais de même longueur de grille ($0,73 \mu\text{m}$). $V_{DS} = 1 \text{ V}$

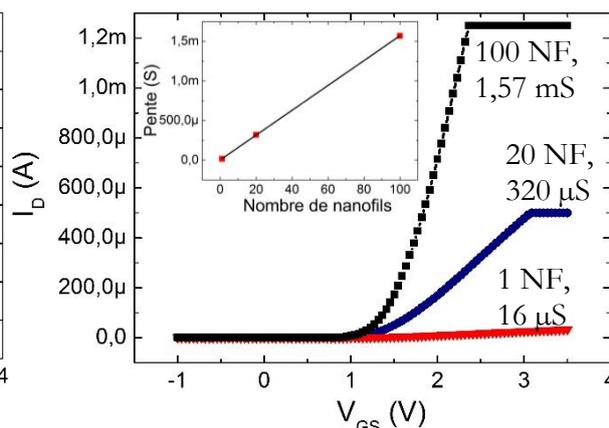


Figure 179 : réponses $I_D(V_{GS})$ de transistors, constitués de nanofils de $2 \mu\text{m}$ de long, de longueur de grille $0,73 \mu\text{m}$. $V_{DS} = 1 \text{ V}$

Les caractérisations $I_D(V_{GS})$ à deux différentes tensions V_{DS} (en zone de fonctionnement linéaire) ont permis de vérifier que la transconductance est bien proportionnelle à la tension V_{DS} (figure 180) montrant ainsi une nouvelle fois, un fonctionnement en accord avec la théorie.

L'étude de l'influence de la longueur de grille sur la transconductance des nanoISFET montre que le rapport des transconductances est de 4,32 lorsque la longueur de grille passe de $3,73 \mu\text{m}$ à $0,73 \mu\text{m}$ (figure 181). Cette valeur est très proche de la valeur obtenue pour les nanoMOSFET (4,28), et est également en accord avec le rapport théorique des longueurs de grille qui vaut 5,11.

Ces nombreuses caractérisations donnent des résultats attendus, cohérents avec la théorie. Ce qui permet de valider le fonctionnement en phase liquide de ces transistors à base de nanofils.

La comparaison des transconductances des nanoMOSFET et nanoISFET est intéressante. À une tension de polarisation V_{DS} de 1 V, les nanoMOSFET constitués d'un seul nanofil de $2 \mu\text{m}$ de long, de longueur de grille $0,73 \mu\text{m}$ affichent une transconductance de $8 \mu\text{S}$ (figure 180). Comme dit précédemment, la commande de grille s'applique sur 3 faces du nanofil à section rectangulaire pour les nanoMOSFET et 4 faces pour le nanoISFET, la transconductance étant proportionnelle à la largeur de grille, on pourrait s'attendre à ce que la transconductance soit multipliée par $4/3$. Pour les nanoISFET, avec un transistor ayant les mêmes caractéristiques la transconductance atteint $16 \mu\text{S}$, soit le double.

Cela montre que les équations qui décrivent le fonctionnement du MOSFET planaire ne peuvent pas décrire complètement le fonctionnement de ces transistors à base de nanofils. Les différences

sont dues aux angles des nanofils, à la jonction de deux grilles adjacentes. La densité de courant dans les angles est supérieure selon de nombreuses publications [70], [104], [174]. Le passage de trois à quatre grilles permet un meilleur contrôle électrostatique du nanofil et surtout des deux angles inférieurs du nanofil. Tout cela aboutit à un doublement de la transconductance des nanoISFET et démontre l'intérêt en terme de transconductance de réaliser une grille entourant totalement les nanofils.

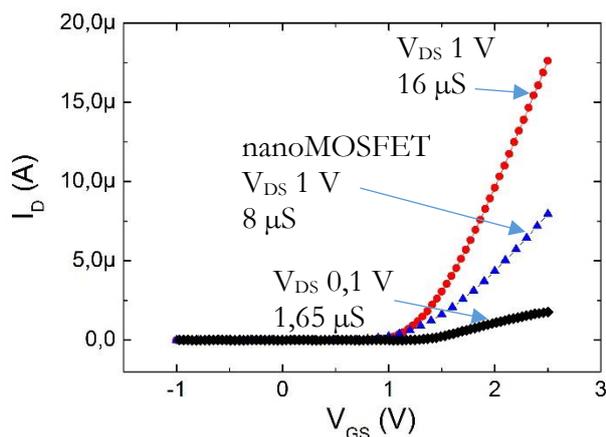


Figure 180 : réponses $I_D(V_{GS})$ de deux nanoISFET et un nanoMOSFET constitués d'un seul nanofil de 2μ m de long, et de longueur de grille $0,73 \mu$ m.

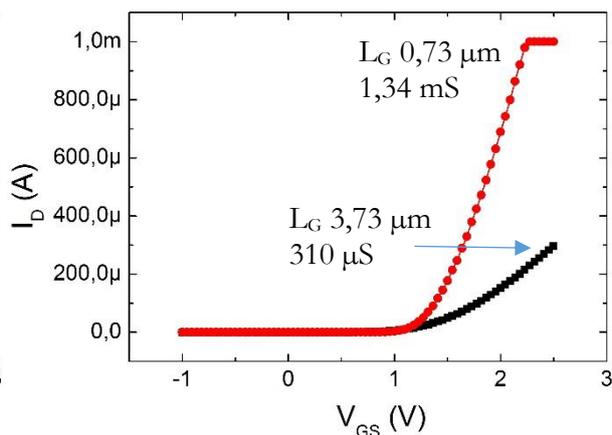


Figure 181 : réponses $I_D(V_{GS})$ de deux transistors constitués de 100 nanofils de 10μ m de long, et de longueur de grille différentes.

V.3.6 Evaluation de la sensibilité au pH

La mesure du pH en phase liquide est la caractérisation de base permettant de valider le bon fonctionnement d'un capteur de type ISFET. Cette caractérisation permet de vérifier que le capteur a une réponse en phase liquide en accord avec la loi de Nernst.

Pour les ISFET- Al_2O_3 planaires, un appareil spécialisé (l'ISFETmètre), réalisant une mesure en continu et précise du pH a été utilisé. Les nanoISFET n'étant pas compatibles avec l'ISFETmètre, ils ont été caractérisés en traçant leurs caractéristiques $I_D(V_{GS})$ dans plusieurs solutions tampon pH, puis en relevant le décalage des courbes (figure 182). Cette dernière méthode est bien sûr moins précise, c'est pour cela que les caractérisations ont été réalisées sur un grand nombre de composants permettant ainsi d'obtenir une valeur moyenne fiable, et d'une précision que nous considérons suffisante pour une première étude.

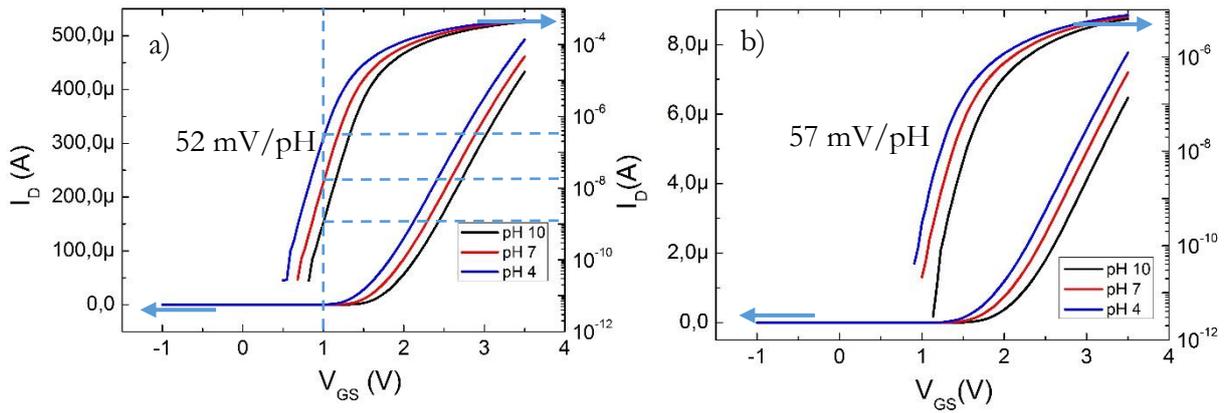


Figure 182 : exemples de réponses au pH en échelle linéaire et semi-logarithmique, a) d'un transistor constitué de 20 nanofils de 20 μm de long, avec une longueur de grille de 0,73 μm , b) d'un transistor constitué d'un seul nanofil de 20 μm de long, avec une longueur de grille de 3,73 μm .

La sensibilité moyenne des capteurs (toutes configurations confondues), mesurée sur une cinquantaine de composants est de 56,2 mV/pH avec un écart type de 6,8 mV/pH (figure 183), que la mesure soit faite au-delà ou en dessous de la tension de seuil du transistor. C'est une valeur proche de la limite de Nernst à température ambiante (59,5 mV/pH), légèrement inférieure à la sensibilité mesurée avec les ISFET alumine planaire, qui était de 59 mV/pH.

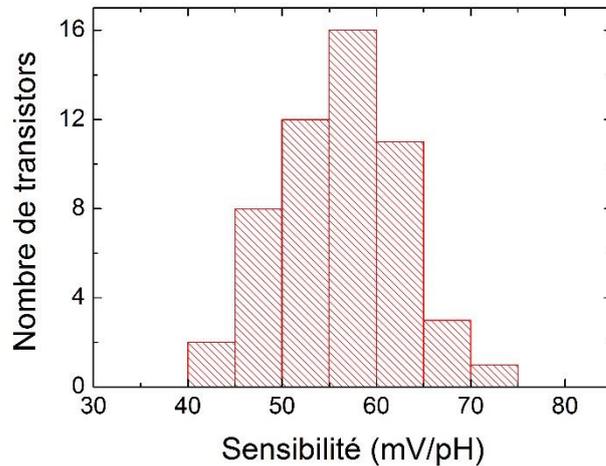


Figure 183 : histogramme de la répartition de la sensibilité au pH des nanoISFET, sans distinction de longueur de grille, de nombre de nanofils ou de longueur des nanofils.

Finalement, d'après l'étude menée, la sensibilité ne dépend ni du nombre de nanofils, ni de la longueur de grille (tableau 20). Ces résultats étaient attendus et sont cohérents, ce qui confirme le

V. Caractérisation des dispositifs

bon fonctionnement des capteurs. La sensibilité des ISFET est régie par la loi de Nernst, elle ne dépend que du matériau sensible au pH, ici, l'alumine Al_2O_3 .

Tableau 20 : valeurs de sensibilité au pH en fonction de la longueur des fils, de la longueur de grille et du nombre de nanofils en parallèle. La première ligne montre la sensibilité, quelle que soit la configuration, y compris les configurations non mentionnées dans le tableau.

	Sensibilité moyenne (mV/pH)	Ecart type (mV/pH)	Effectif
Toutes configurations confondues	56,2	6,8	53
L_G 0,73 μm	56,2	6,6	40
L_G 3,73 μm	55,2	6,7	13
1 nanofil	56,3	4,9	15
100 nanofils parallèles	56,7	8,4	18
4 μm de long	56,5	6,7	22
20 μm de long	55,8	6,6	19

Les courants de fuite extrêmement faibles, les fortes valeurs de pente sous le seuil et l'indépendance des valeurs de pente sous le seuil avec les paramètres de polarisation électrique permettent finalement d'envisager une nouvelle méthode de mesure du pH, ceci en se plaçant à une tension $V_{GS} < V_T$ permettant d'utiliser le mode de conduction sous le seuil. Cette nouvelle méthode a été testée pour un transistor nanoISFET constitué de 20 nanofils ayant une sensibilité de 52 mV/pH (figure 184). Il apparaît ainsi qu'à une polarisation V_{GS} de 1 V, le courant est multiplié par 250 lorsque le pH varie de 4 à 10, ce qui fait une multiplication du courant I_D de 2,5 pour une variation d'une seule unité pH. Aussi, comme dit précédemment, la pente sous le seuil a une limite théorique de 16,9 décades/V à température ambiante, ce qui donne pour un capteur ayant une sensibilité de 59 mV/pH, des variations maximales de courant pouvant atteindre 1 décade de courant par unité pH, de telles variations permettent d'envisager une mesure de pH très précise.

Cette nouvelle méthode pourrait aussi être exploitée pour amplifier et mesurer de faibles variations de champ électrique sur la grille, issues de cellules vivantes. Un exemple concret serait la mesure de potentiels d'action : le champ électrique généré par un neurone ou un cardiomyocyte à proximité d'un nanofil engendrerait une forte variation de courant entre source et drain, cette forte variation serait ainsi facilement mesurable.

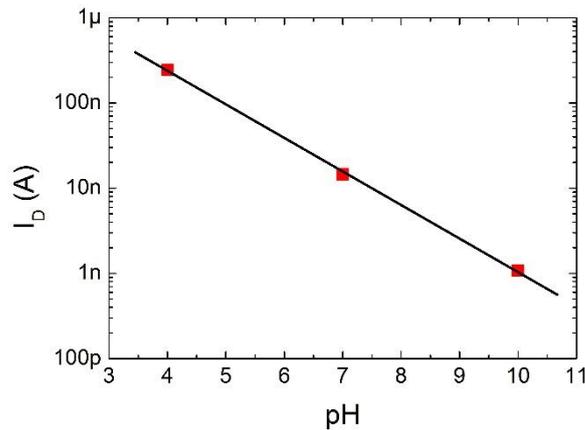


Figure 184 : évolution du courant I_D sous le seuil en fonction du pH, relevée à $V_{GS} = 1$ V sur les courbes figure 182 a.

V.3.7 Evaluation de l'hystérésis

Une des caractéristiques essentielles d'un capteur est sa capacité à donner des résultats identiques quel que soit le sens dans lequel varie l'espèce à détecter (augmentation ou diminution de la concentration), c'est-à-dire sans hystérésis. Afin de mesurer l'hystérésis des nanoISFET, des mesures croissantes et décroissantes de pH ont été réalisées. Il s'avère qu'à chaque fois, les réponses à un même pH donnent le même résultat, il n'y a donc pas de tendance permettant la mesure d'une hystérésis (figure 185).

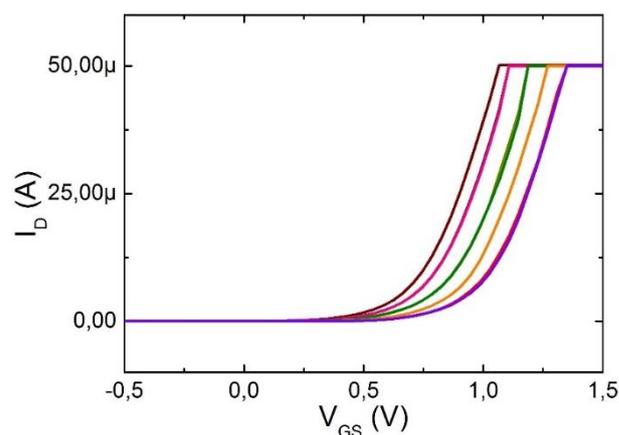


Figure 185 : réponse d'un capteur pour des valeurs de pH 9 à pH 3, suivi de mesures de pH 3 à pH 9. Le transistor utilisé possède 100 nanofils de 4 μm de long, avec une longueur de grille de 0,73 μm .

V.3.8 Evaluation de la sensibilité aux ions interférents

Pour évaluer la sélectivité des nanoISFET, des courbes $I_D(V_{GS})$ ont été tracées à différentes concentrations de NaCl et KCl. Ces ions couramment présents en phase liquide peuvent fausser la mesure de pH.

Les réponses obtenues sont superposées, ce qui indique que les capteurs ne sont pas sensibles à ces ions (figure 186). Ceci est en adéquation avec la littérature [175] et cohérent avec les résultats obtenus lors de l'étude des Al_2O_3 -ISFET planaires du chapitre précédent (III.11.2.2). Cela démontre la sélectivité des capteurs nanoISFET réalisés, vis-à-vis du sodium et du potassium, grâce à l'alumine déposé par ALD.

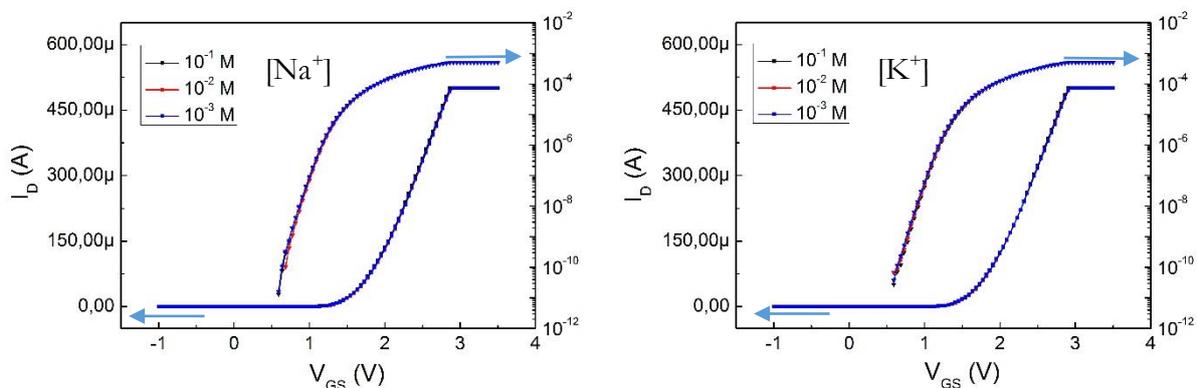


Figure 186 : réponse d'un ISFET constitué de 100 nanofils de $4 \mu m$ de long, de longueur de grille $3,73 \mu m$, à la variation de $[Na^+]$ à gauche et $[K^+]$ à droite.

V.3.9 Comparaison avec l'état de l'art

Afin de pouvoir estimer les performances de nos meilleurs capteurs, nous avons réalisé un comparatif avec des composants « performants » de la littérature (tableau 21). Les caractéristiques comparées sont : la sensibilité au pH (en mV/pH et sans amplification), le rapport I_{ON}/I_{OFF} et la pente sous le seuil.

La sensibilité de nos capteurs est au niveau des meilleurs résultats, limité par la loi de Nernst. C'est également le cas de la pente sous le seuil qui est comparable au meilleur résultat trouvé. Il s'avère que grâce à l'effet combiné de la forte transconductance, de la forte pente sous le seuil et des courants de fuite extrêmement faibles, le rapport I_{ON}/I_{OFF} obtenu est de loin le meilleur de tous.

Tout ceci démontre que les choix technologiques pour la réalisation des capteurs étaient judicieux, et que l'étude de l'ALD- Al_2O_3 a permis de mettre au point un diélectrique de grille performant. L'utilisation d'une bicouche $SiO_2-Al_2O_3$, le choix de leur épaisseur et la réalisation d'un nettoyage

V. Caractérisation des dispositifs

RCA (apparemment non utilisé ou non communiqué dans les travaux présents de la littérature) a permis d'atteindre des niveaux de courant de fuite extrêmement bas, à la fois entre source et drain et à travers l'isolant de grille. Le dessin des masques a été fait de manière à limiter au maximum les courants de fuites en minimisant les surfaces en contact avec le liquide au stricte minimum, en optimisant les métallisations et en plaçant les composants de façon optimale. L'utilisation des jonctions et le fonctionnement en inversion est apparemment un choix payant.

Il aurait été intéressant de comparer les courants de fuites I_G , mais nous n'avons pas trouvé assez d'informations (pourtant très importante) dans les publications, nous avons obtenu un courant inférieur à 5.10^{-11} A (limité par le système de caractérisation).

Pour finir, à tout cela s'ajoute la sélectivité vis-à-vis des ions sodium et potassium ainsi que l'absence d'hystérésis.

Tableau 21 : comparatif avec l'état de l'art (meilleur composant que nous avons réalisée). « S » représente la sensibilité au pH, « l » la largeur ou « le diamètre du nanofil », « L » représente la longueur, le terme « entourante » signifie que la grille entoure totalement le nanofil, le terme « 3 grilles » signifie que la grille recouvre trois faces du nanofils.

Réf.	Substrat et technique de réalisation	Diélectrique de grille	l (nm)	L (µm)	S (mV/pH)	I_{ON}/I_{OFF}	Pente sous le seuil
[176]	Poly-Si, substrat standard	SiO ₂ PECVD 3 grilles	50	10	X	4	7,5
[84]	SOI, TMAH	SiO ₂ 10 nm Al ₂ O ₃ 15 nm 3 grilles	50	X	X	5	6,5
[56]	SOI TMAH	3 faces	200	10	X	6	X
[68]	Substrat standard, GIR	HFO ₂ 10 nm entourante	100	X	57	2,5	5
[177]	SOI, GIR	SiO ₂ 3 grilles	50	10	40	5	8,5
[86]	SOI, TMAH	HFO ₂ 15 nm 3 grilles	100	40	56	3	6,5
[178]	SOI, GIR	X	150	10	X	4,5	5
[76]	Substrat standard, GIR	HFO ₂ 10 nm entourante	30	2	X	6	10
[179]	SOI, TMAH	Al ₂ O ₃ 3 grilles	200	5	58	3,5	6
Ce travail	SOI, GIR	SiO₂ 20 nm Al₂O₃ 26 nm entourante	150	2 / L_G 0,73	56,2	8,3	9

V.4 Conclusion de la caractérisation des dispositifs

Le schéma équivalent figure 187 permet de visualiser les différentes caractéristiques des nano-ISFET réalisés.

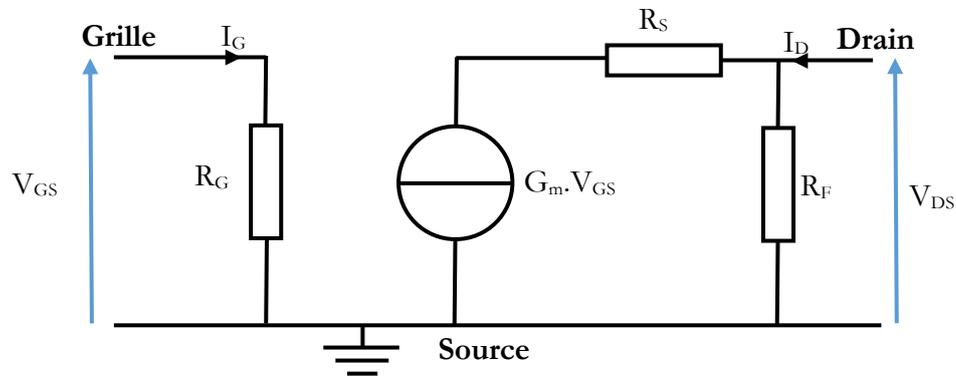


Figure 187 : schéma équivalent petits signaux des nanoISFET réalisés.

- La résistance de grille R_G représente l'impédance d'entrée. Elle n'a pas pu être mesurée précisément à cause de la limite de performance du système de caractérisation, mais il a été montré qu'elle vaut au moins $7.10^{12} \Omega$ pour 1 nanofil.
- La source de courant $G_m \cdot V_{GS}$ représente le courant de drain qui est contrôlé par la tension V_{GS} . Sa valeur est proportionnelle au nombre de nanofils en parallèle. Elle est aussi 4,32 fois supérieure pour les transistors à longueur de grille $0,73 \mu m$, en comparaison avec ceux ayant une longueur de grille de $3,73 \mu m$.
- La résistance R_S représente la résistance série du nanofil en dehors de la zone du canal du transistor. Elle est proportionnelle à la longueur du fil et vaut 890Ω pour $1 \mu m$ de fil.
- La résistance R_F représente les fuites de courant entre source et drain lorsque le transistor est bloqué. Elle n'a pas pu être mesurée précisément à cause de la limite de performance du système de caractérisation, mais il a été montré qu'elle vaut au moins $2.10^{12} \Omega$ pour un nanofil.

Pour résumer brièvement :

- Les courants de fuite en phase liquide sont extrêmement bas en comparaison avec les courants utiles. Ceci s'explique par la réalisation de jonctions $N^+/P/N^+$, qui coupe efficacement le courant à l'état bloqué. Le rapport I_{ON}/I_{OFF} n'a pas pu être pleinement caractérisé à cause des limites du système de mesure. Néanmoins, il a été démontré que les rapports I_{ON}/I_{OFF} (pour $V_{DS} = 1 V$) valent

V. Caractérisation des dispositifs

au minimum $1,4 \cdot 10^7$ pour les composants ayant une longueur de grille de $3,73 \mu\text{m}$ et $6 \cdot 10^7$ pour les composants ayant une longueur de grille de $0,73 \mu\text{m}$.

- La moyenne de sensibilité au pH de ces capteurs est proche de la limite de Nernst et ne dépend pas des dimensions des transistors ou de la tension de polarisation, ce qui est en accord avec la théorie. L'insensibilité aux ions interférents Na^+ et K^+ et l'absence d'hystérésis permet de réaliser des mesures sélectives et fiables.

- Il y a un intérêt à réaliser une grille totalement entourante en terme de pente sous le seuil et de transconductance, ceci serait dû en grande partie à la section rectangulaire des nanofils, dont les angles augmentent localement la capacité de l'isolant de grille par unité de surface.

- Les pentes sous le seuil atteignent 9 décades/V pour les nanofils les plus fins, donnant la possibilité d'exploiter le régime sous le seuil pour certaines applications. Il a été montré que la diminution de la section des nanofils permet d'augmenter cette pente sous le seuil.

- L'augmentation de la longueur des nanofils a une influence néfaste sur la transconductance, il y a donc un intérêt à réaliser des nanofils les plus courts possible.

- La transconductance augmente naturellement lorsque la longueur de grille diminue, en accord avec les équations régissant le fonctionnement du MOSFET. Elle est aussi proportionnelle au nombre de nanofils en parallèle, démontrant ainsi que le liquide pénètre bien dans tous les recoins des canaux microfluidiques et polarise l'ensemble des nanofils en parallèle, de façon homogène. Les nanofils en parallèle permettent d'accroître la transconductance et le courant utile, ce qui est nécessaire pour un grand nombre d'applications.

Pour les applications qui nécessitent une forte transconductance, comme pour l'amplification de potentiels d'action par exemple, il sera judicieux de réaliser des transistors avec des nanofils courts, une longueur de grille courte et appliquer une tension forte entre source et drain pour avoir une très forte transconductance. Les jonctions permettent aussi de confiner précisément la zone sensible à quelques centaines de nm^3 . Ceci peut permettre de sonder précisément une zone en particulier, sur une cellule vivante par exemple.

Si l'application nécessite un fort courant de sortie, il suffit de mettre des nanofils en parallèle.

Si l'application ne nécessite pas un fort courant, et que les moyens de caractérisations sont suffisamment précis, il sera intéressant de travailler sous le seuil de conduction des transistors. Les variations de courant en fonction de la tension de grille y sont très grandes et ne dépendent que du diamètre du fil, du dopage du fil et de la capacité de l'isolant de grille. Il suffit de jouer sur ces

V. Caractérisation des dispositifs

paramètres pour améliorer cette valeur qui atteint déjà 9 décades de courant pour 1 V de variation sur la grille, en ce qui concerne les meilleurs composants réalisés durant ce projet. L'exploitation du régime sous le seuil de conduction des nanoISFET permet de réaliser des mesures de courant dont les variations sont très fortes avec les variations de potentiels sur la grille, ceci peut être une variation de pH ou une variation de champ électrique issue de cellules vivantes.

Pour les applications qui nécessitent une plus grande zone sensible, il suffira d'étendre la distance entre les zones source et drain.

Ces caractérisations ont permis de valider le bon fonctionnement des ISFET à base de nanofils de silicium, englobés d'une gaine d'alumine. Les bons résultats obtenus permettent d'envisager des applications de pointe dans le domaine de l'étude de cellules vivantes uniques par exemple.

VI. Conclusion générale

VI. Conclusion générale

Dans ce manuscrit, nous avons présenté la conception, la réalisation et les caractérisations de nano-capteurs potentiométriques dédiés à l'analyse en phase liquide. Ces capteurs sont basés sur des nanofils de silicium gainés d'alumine. Leur fabrication est collective et compatible avec les techniques classiques de la microélectronique. Ces composants sont une évolution du transistor à effet de champ sensible aux ions planaire (ISFET). Les capteurs à base de nanofils dédiés à l'analyse en phase liquide existent depuis le début des années 2000. Ils ont pour avantage d'augmenter le rapport surface sur volume, engendrant ainsi une plus grande variation de courant en fonction des variations de potentiel électrochimique à la surface des nanofils.

L'objectif fixé au départ était de créer une brique de base, qui pourrait par la suite être adaptée à l'aide de fonctionnalisations à une multitude d'applications. Il a été donné beaucoup d'importance à la reproductibilité de la réalisation des composants et à la reproductibilité des réponses lors des caractérisations.

Dans le chapitre II (état de l'art), nous avons présenté :

- l'historique,
- les principales techniques de fabrication de transistors à base de nanofils pour la détection en phase liquide,
- les paramètres importants de ces capteurs,
- les avantages apportés par les nanofils,
- les matériaux utilisés pour la passivation,
- les techniques de fonctionnalisations,
- et quelques applications intéressantes.

Cela a permis de positionner les objectifs de cette thèse. Le travail s'est orienté selon deux grands axes : l'étude de la couche sensible qui est également la couche de passivation et le développement du composant en lui-même avec entre autres, la gravure des nanofils.

Le chapitre III présente l'étude de l'alumine déposée par ALD (ALD- Al_2O_3). Le bâti venant d'être livré juste au début du projet, il a fallu calibrer et qualifier le dépôt d'alumine avant de l'intégrer dans un procédé de type MOSFET. Ce matériau a été caractérisé par ellipsométrie pour mesurer sa vitesse de dépôt et son indice de réfraction. La qualité de son interface avec le silicium a été évaluée par microscopie en transmission. Sa stœchiométrie a été validée par EDX. Sa surface a été caractérisée par microscopie à force atomique. Les contraintes dans le matériau ont été mesurées par profilométrie. La structure cristalline a été étudiée par diffraction aux rayons X. Afin de pouvoir

VI. Conclusion générale

l'intégrer à un procédé de microélectronique, les possibilités de gravures ont également été explorées.

Ensuite, la réalisation de capacités MIS (Métal Isolant Semi-conducteur) a permis d'évaluer la tenue en tension et la constante diélectrique de l'alumine ALD- Al_2O_3 . Le champ de claquage obtenu (8,4 MV/cm) est parmi les meilleurs résultats de l'état de l'art et la constante diélectrique (8,64) est proche de celle de l'alumine massive.

Afin d'être sûr que l'ALD- Al_2O_3 est bien compatible avec un procédé MOSFET, et pour décorrélérer les éventuels problèmes liés à l'isolant de grille de ceux liés au reste du composant, l'alumine a été déposée sur une structure d'ISFET planaire, en utilisant un procédé de fabrication maîtrisé au sein du laboratoire. La caractérisation de ces ISFET a donné de bons résultats en termes de sensibilité, de sélectivité et d'hystérésis. Les expériences ont montré également, que pour éviter les défauts d'interface, il faut réaliser un oxyde de silicium par voie thermique avant le dépôt d'alumine ALD- Al_2O_3 . Le diélectrique bicouche SiO_2 - Al_2O_3 ainsi obtenu permet de tirer bénéfice des avantages des deux matériaux, à la fois pour les qualités d'interface, les propriétés de détection et celles de passivation.

En résumé, l'ALD a permis de réaliser des dépôts extrêmement conformes et homogènes, ce qui a contribué à la reproductibilité des dispositifs et des réponses en phase liquide. L'alumine ALD- Al_2O_3 s'est avérée être un excellent passivant en phase liquide, et a permis d'obtenir des réponses nernstiennes à la variation du pH.

Après l'étude de l'ALD- Al_2O_3 , la deuxième grande partie de ce projet a consisté à développer, en utilisant les techniques de la microélectronique, des structures originales à base de nanofils de silicium par approche descendante (top-down). Pour cela, la photolithographie par projection a été choisie pour la définition des motifs de résine. Cela a permis la réalisation de nanofils extrêmement reproductibles et compatibles avec les techniques de fabrications industrielles. L'utilisation de substrats SOI a donné la possibilité de suspendre les nanofils, augmentant ainsi le rapport surface sur volume, ce qui permet de grandes variations de courant engendrées par de faibles variations de potentiel électrochimique à la surface des nanofils. Un autre avantage des composants sur substrats SOI est l'isolation des composants du reste de la puce et des autres composants, permettant ainsi une baisse des courants de fuites. Contrairement à ce qui est couramment présenté dans la littérature, des nanofils avec jonction $\text{N}^+/\text{P}/\text{N}^+$ ont été réalisés plutôt que des nanofils sans jonction. L'objectif de minimiser les courants de fuite entre source et drain et maximiser le rapport $I_{\text{ON}}/I_{\text{OFF}}$ a ainsi été atteint, avec comme bénéfice l'augmentation de la plage de fonctionnement des capteurs. Des transistors constitués d'un seul nanofil de silicium et d'autres constitués de réseaux

VI. Conclusion générale

parallèles de différentes densités ont été réalisés. Plusieurs longueurs de fils et plusieurs longueurs de grille ont également été réalisées, cela afin d'évaluer l'influence de tous ces paramètres sur les caractéristiques des composants, et par la suite être à même de choisir une configuration en fonction d'une application. Après une oxydation thermique, l'alumine ALD- Al_2O_3 a été déposée afin de recouvrir les nanofils oxydés d'une fine pellicule et aboutir à la réalisation de la grille sensible Si/SiO₂/Al₂O₃. La réalisation de canaux microfluidiques couverts a finalement permis de travailler avec de très petits volumes de liquide, ce qui sera avantageux pour des applications dont l'analyte est rare et cher. Ces canaux couverts ont été réalisés en une seule étape de photolithographie, de façon collective, reproductible et compatible avec les techniques de la microélectronique.

La dernière partie de ce projet a consisté à caractériser en phase liquide les composants réalisés afin de valider les choix technologiques. Les rapports $I_{\text{ON}}/I_{\text{OFF}}$ sont parmi les meilleurs résultats de l'état de l'art, ceci grâce à l'utilisation de jonctions N⁺/P/N⁺ qui limitent le courant à l'état bloqué. Le choix d'un isolant de grille bicouche SiO₂-Al₂O₃ et des épaisseurs utilisées a été payant : grâce aux qualités de l'interface Si-SiO₂, les courants de fuite à l'état bloqué entre source et drain sont extrêmement bas. Grâce aux propriétés en phase liquide de l'alumine, les courants de fuite I_G sont excellents, la réponse au pH est nernstienne, la sélectivité vis-à-vis des ions sodium et potassium ainsi que les mesures d'hystérésis sont bonnes. Les faibles écarts types des valeurs de tension de seuil et des valeurs de sensibilité au pH montrent la reproductibilité des résultats et la qualité du procédé de fabrication.

En conclusion, les dispositifs imaginés ont été réalisés et les caractérisations se sont avérées très encourageantes pour les perspectives à court et moyen terme.

VII. Perspectives

VII.1 Introduction

L'état de l'art a été présenté, la conception, la réalisation et les caractérisations des composants également. Tout cela va permettre maintenant d'imaginer et de proposer des perspectives pour la suite de ce projet.

VII.2 Applications potentielles

L'état de l'art au début de ce manuscrit présente quelques exemples d'applications intéressantes et représentatives, qui ne sont qu'un aperçu des potentialités de ces capteurs. En utilisant des techniques de fonctionnalisation [19], [172], [180]–[182], il est envisageable de détecter des métaux lourds, des molécules comme l'ADN, des virus, des marqueurs de cancers ou d'autres maladies...

En perspective, il sera possible avec les capteurs mis au point, de réaliser des caractérisations sur cellules vivantes et ainsi d'observer leurs réponses à une molécule ou un stress. Les faibles dimensions de la zone sensible donneront la possibilité de sonder de très petits volumes. Il serait intéressant de diminuer la longueur de grille pour à la fois augmenter la transconductance, diminuer les dimensions de la zone sensible, et ainsi sonder des volumes encore plus petits, comme la sortie de canaux ioniques directement à la surface d'une cellule vivante par exemple.

Les dimensions très réduites des nanofils permettent d'en intégrer un grand nombre sur de faibles surfaces. En fonctionnalisant chacun des nanofils différemment, il sera possible de réaliser des puces capables de réaliser des diagnostics complexes [183].

Il serait aussi intéressant d'utiliser les réseaux de nanofils réalisés pour suivre la propagation de signaux neuronaux. Pour cela, il faudrait faire croître un axone le long du réseau de nanofils. La propagation du signal électrique le long de l'axone modifiera la conduction des nanofils les uns après les autres, ce qui permettrait, en mesurant le décalage des réponses d'un nanofil à l'autre, de remonter à la vitesse de propagation de l'influx nerveux, par exemple. Cette donnée peut avoir un intérêt pour le suivi et la compréhension de certaines pathologies neurodégénératives [184].

VII.3 Vers le laboratoire sur puce

VII.3.1 Électrode de référence intégrée sur puce

Les microélectrodes de référence ont été prévues lors de la réalisation des composants mais n'ont pas été utilisées lors des caractérisations. Il sera donc très intéressant à court terme de réaliser des caractérisations en phase liquide en utilisant cette fois les (pseudo)électrodes de référence intégrées sur silicium, à proximité des transistors. Il suffira ensuite de comparer les résultats aux résultats obtenus lors de cette thèse pour valider ou non la possibilité de travailler avec ces électrodes de référence intégrées. Cela permettra d'obtenir un haut niveau d'intégration système et donc une utilisation aisée.

VII.3.2 Perfectionnement de la partie microfluidique

La microfluidique est une discipline en pleine expansion et il est intéressant d'utiliser ses avancées pour améliorer les dispositifs. Lors de cette thèse, les canaux et les réservoirs réalisés n'étaient là que dans le but de transporter le liquide à caractériser au niveau de la zone sensible des transistors, et de limiter la surface en contact du liquide sur les composants. Il sera intéressant d'aller plus loin et de réaliser des étapes de préparation d'échantillons. Cela permettrait de purifier la solution à analyser, et rendrait possible des mesures sur des liquides complexes comme le sang. Avec la microfluidique, il est également possible de réaliser des cultures cellulaires ordonnées [36], avec comme intérêt, la possibilité de positionner précisément des cellules vivantes ou des axones de neurones sur la zone sensible des capteurs. L'objectif serait de réaliser à terme, un véritable laboratoire sur puce.

VII.3.3 Intégration système

Les étapes technologiques du procédé mis en place ont été choisies pour être en adéquation avec la technologie CMOS. Un objectif intéressant serait alors d'intégrer sur une même puce les capteurs avec l'électronique permettant le traitement des informations et leur transmission, comme cela a été cité dans la partie II.3.3. Tout cela permettrait alors de réaliser des mesures plus précises, en temps réel, directement sur site, sans avoir besoin d'un appareillage complexe pour la lecture de l'information, et à plus long terme, de tendre vers un laboratoire sur puce autonome et « intelligent ».

VII.4 Développements technologiques pour la réalisation de nano-capteurs

VII.4.1 Développement d'une nouvelle méthode de réalisation de transistors à base de nanofils de silicium

L'étude de l'état de l'art et l'expérience acquise lors de cette thèse permettent maintenant de proposer et de développer une méthode originale de gravure de nanofils. Cette méthode associe gravure sèche et gravure humide, et présente de nombreux avantages en perspective.

Dans l'état de l'art, nous avons en effet rapporté :

- Que les nanofils de section triangulaires sont avantageux car ils présentent l'orientation cristalline (111) qui permet une meilleure fonctionnalisation et une meilleure interaction avec le milieu liquide [180], [185].
- Que la gravure humide du silicium diminue la rugosité des flancs des nanofils, ce qui engendre une mobilité supérieure des porteurs de charge et un bruit intrinsèque inférieur, augmentant ainsi le rapport signal sur bruit des capteurs [172].
- Que les surfaces convexes sont négativement impactées par l'écrantage de Debye et qu'il faut donc privilégier les surfaces planes ou concaves [172], [180], [186], [187].
- Que des dimensions réduites permettent d'augmenter le rapport surface sur volume, ce qui engendre une augmentation du rapport $\Delta I/I$ [172], [188] (variations de courant lorsqu'une cible s'accroche sur le nanofil, sur le courant initial).
- Que le fait d'empiler des nanofils en parallèle les uns sur les autres permet d'augmenter le courant utile tout en gardant une structure compacte [70], [71], [73], [76], [189].

Dans le chapitre V, nous avons de plus vu :

- Que la résistivité des zones source et drain a une influence négative sur la transconductance et qu'il faut diminuer leur longueur (ou augmenter leur section).

Pour la réalisation des nanofils de silicium, la technique décrite ici doit permettre de lever un certain nombre des verrous mis en évidence dans ce manuscrit et que nous venons de rappeler.

Les plaquettes utilisées pour la réalisation des transistors étant d'orientation cristalline (100), après gravure sèche, une orientation similaire est retrouvée sur les flancs des nanofils (figure 188 a). Ensuite, la gravure humide (TMAH) va être responsable d'une attaque préférentielle à ce niveau pour faire finalement apparaître les plans d'orientation (111) du silicium, connus pour être résistants

VII. Perspectives

au TMAH [190]–[192]. Cette méthode a été vérifiée avec le logiciel de simulation de gravure Visual Tapas (figure 188).

Cette méthode de réalisation de nanofils a pour conséquence la création de deux prismes triangulaires têtes bêches, seulement au niveau du canal des transistors. Les zones source et drain dopées sont très peu attaquées et restent épaisses, ce qui a pour avantage à la fois de ne pas diminuer la résistance série et de garder une structure solide (figure 189, figure 190). Le fait d'obtenir deux fils multiplie le rapport surface sur volume et le courant à l'état passant. La zone sensible du capteur aura donc plus de surface d'interaction avec son milieu. Pour caractériser la section des doubles nanofils, une coupe à l'aide d'un faisceau d'ions focalisé (FIB) a été réalisée, donnant accès à la section des nanofils, ce qui a permis de visualiser le résultat et de valider le concept (figure 190 d, e, f). Toutes les étapes permettant la réalisation de ces nanofils étant validées, en perspective, il ne reste plus que les caractérisations électriques en phase liquide.

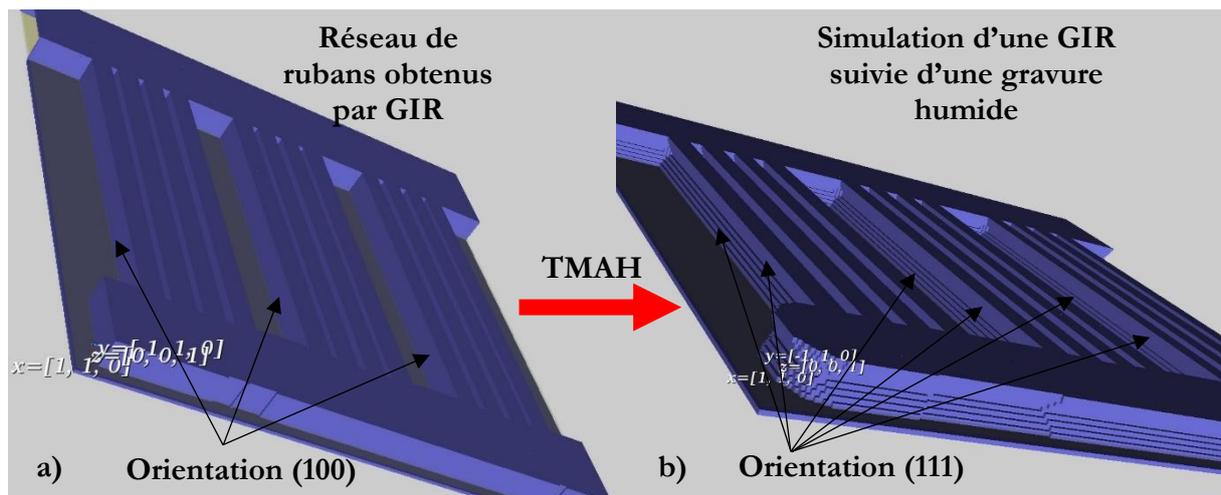


Figure 188 : simulation d'une attaque humide anisotrope sur des rubans de silicium sur substrat SOI d'orientation cristalline (100), a) réseau de rubans obtenus par GIR, b) mêmes réseaux après une attaque par TMAH. (Logiciel Visual Tapas2 beta)

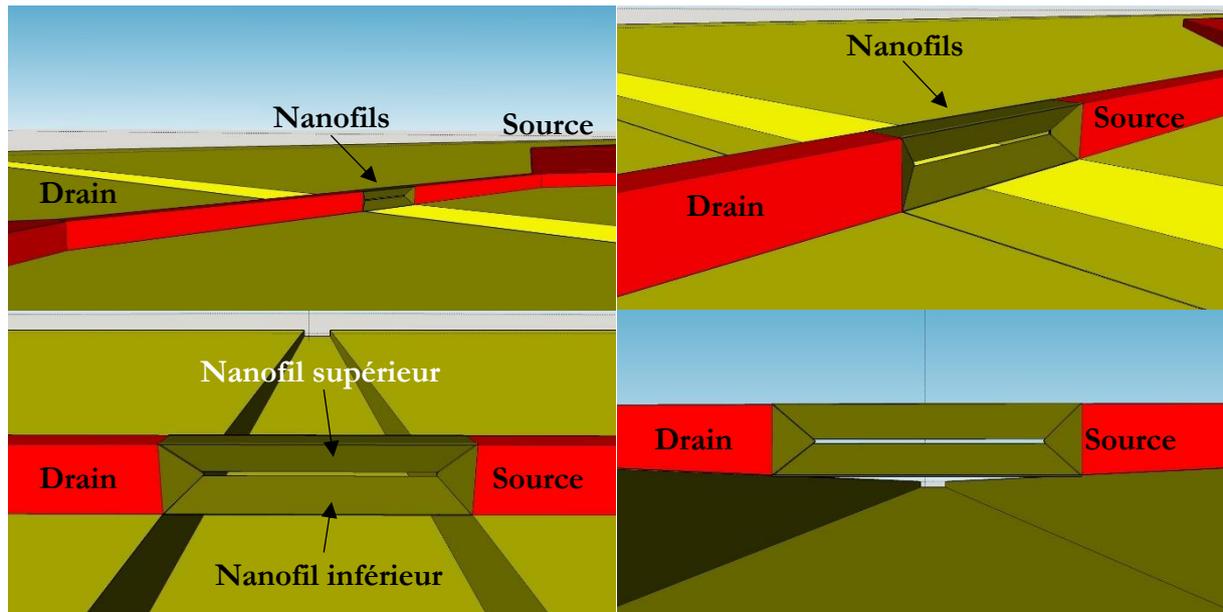


Figure 189 : schémas en trois dimensions d'un transistor à base de nanofils de silicium superposés, à sections triangulaires.

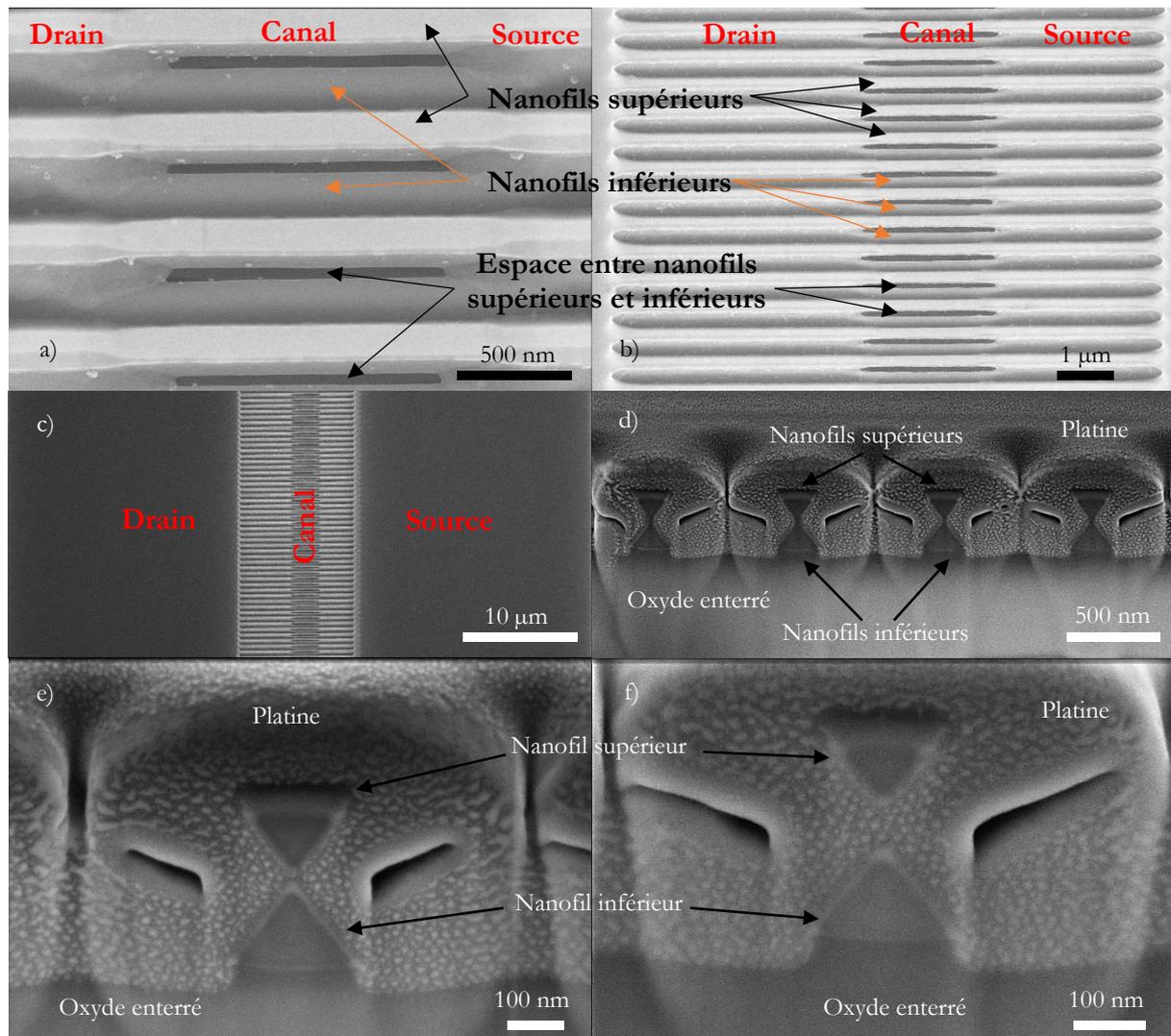


Figure 190 : vues au MEB de nanofils de section triangulaire, amincis et dédoublés, a) b) c) nanofils dédoublés, vue longitudinale, d) vue en coupe d'un réseau de nanofils avec une fine membrane reliant les fils supérieurs et inférieurs, e) et f) vue en coupe de nanofils dédoublés avec une séparation plus ou moins grande entre les fils supérieurs et inférieurs.

En comparaison avec la méthode d'empilement de nanofils utilisant le « procédé de gravure Bosch » [70], [71], [73], [76], [189] (présentée dans l'état de l'art, II.3.2.2.2), cette méthode ne permet d'empiler que deux nanofils. Elle présente néanmoins beaucoup d'avantages :

- Les dimensions ne dépendent que de la largeur du nanofil après gravure GIR (qui est contrôlée avec précision) et de l'épaisseur du silicium du substrat SOI (qui est très bien contrôlée également). L'amincissement s'arrête spontanément sur les plans (111), tout cela permet d'avoir des dimensions totalement reproductibles.
- Elle peut fonctionner sur des motifs de dimensions très variables (quelques nanomètres à plusieurs micromètres), ce qui donne plus de liberté sur le choix des dimensions des fils, contrairement à la « méthode Bosch » qui ne peut créer que des nanofils très fins (quelques dizaines de nanomètre maximum) de façon non reproductible et qui rend quasi obligatoire l'utilisation de la lithographie électronique, lente et coûteuse.
- En partant d'un nanofil, elle fait apparaître quatre plans (111), très avantageux pour les applications utilisant une fonctionnalisation par greffage de molécules en surface du silicium [180], [185].
- Elle crée des nanofils dont les flancs sont très peu rugueux, ce qui est bénéfique pour la mobilité des porteurs de charge, le bruit intrinsèque et par conséquent le rapport signal sur bruit des capteurs.
- Elle crée des angles aigus qui se terminent sur quelques atomes et dont les dimensions sont nanométriques. La conduction se fait préférentiellement au niveau des angles comme vu dans l'état de l'art [193] et lors des caractérisations en phase liquide. Ce qui permet d'obtenir en quelque sorte 6 nanofils en parallèle, chacun à l'échelle des molécules cibles et ainsi de fortement interagir avec elles, tout en gardant une structure assez solide.
- L'affinage s'effectue spontanément et seulement sur la zone sensible, les accès restent épais. Cela permet de ne pas augmenter la résistance d'accès au transistor.
- Elle permet d'obtenir 2 prismes triangulaires, soit 6 faces planes au lieu d'un fil à section ronde. Ceci devrait permettre de ne pas avoir d'augmentation du phénomène d'écrantage de Debye. De plus, les zones en forme de « V » situées entre les deux nanofils tête-bêche, sont concaves. Ce qui devrait permettre également de réduire l'écrantage de Debye et ainsi d'augmenter la sensibilité des capteurs.

En conclusion, cette manière de réaliser des nanofils apporte énormément d'avantages en comparaison avec les techniques présentes dans la littérature. Elle nous semble dotée d'un grand

potentiel pour améliorer les propriétés de détection des capteurs à base de nanofils. Aujourd'hui, la technologie a été réalisée et optimisée pour ce type de configuration, il faut maintenant mener les différentes étapes de mesures électriques et de caractérisations en phase liquide

VII.4.2 Réalisation de nanoleviers sur substrats standard

En utilisant le même principe de double gravure sèche-humide, il est possible de réaliser des nanoleviers en oxyde de silicium sur substrats standard. Pour cela, il faut réaliser par GIR un ruban de silicium oxydé sur le dessus, il suffit d'attaquer ensuite le silicium par gravure humide pour obtenir des leviers d'oxyde de silicium de quelques dizaines de nanomètres d'épaisseur sur plus d'un micromètre de long (figure 191). Cette structure peut donc avoir un intérêt pour les applications MEMS/NEMS en raison de ses forts rapports d'aspect [27], [194]. Cette méthode n'a pas besoin de substrat SOI très couteux, il suffit d'un substrat standard ce qui est un avantage supplémentaire. Il ne faut que trois étapes de fabrication, et ces étapes sont extrêmement reproductibles :

- L'oxydation d'une plaquette vierge est contrôlable à quelques angströms près, ce qui permet de contrôler précisément l'épaisseur du levier.
- La largeur du levier est définie par photolithographie, donc de façon très précise.
- La gravure sèche n'a même pas besoin d'être totalement verticale, ni d'être contrôlée précisément en profondeur.
- La gravure humide du silicium n'attaque pas l'oxyde de silicium, elle n'a donc pas d'influence sur les dimensions du levier et n'a pas besoin d'une grande précision.

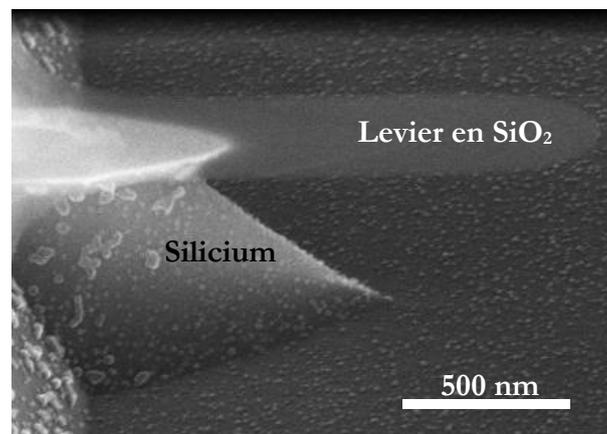


Figure 191 : vue au MEB d'un levier de SiO₂ de moins de 40 nm d'épaisseur, long de 1,1 μm, réalisé avec une double gravure sèche-humide sur substrat standard.

En perspective, il serait intéressant de réaliser des plateformes multi-capteur en intégrant des transistors à base de nanofils et des capteurs mécaniques de type MEMS, afin de tirer avantage des deux types de détection.

VII.4.3 Réalisation de transistors à base de nanofils sur substrat standard

Un gros désavantage des transistors à nanofils réalisées par approche descendante, est l'utilisation de substrats SOI, qui augmentent fortement le coût de fabrication. Dans l'état de l'art, nous avons parlé de méthodes de réalisation de transistors à base de nanofils sur substrats standard. Certains utilisent des nanofils en silicium polycristallin [195]–[199], d'autres ont développé des procédés assez complexes [200] pour réaliser des nanofils de silicium monocristallins (partie II.3.2.2.2).

La méthode de double gravure sèche-humide présentée précédemment permet de réaliser deux nanofils de section triangulaire sur substrats SOI. Lorsque cette technique est appliquée sur substrat standard, elle permet la réalisation de nanofils suspendus, en silicium monocristallin (figure 192), et peut donc permettre en perspective la réalisation de transistors à base de nanofils. Les avantages de cette technique sont nombreux :

- Tout d'abord le procédé est bien plus simple que les techniques précédemment citées. Il suffit de 4 étapes pour réaliser des nanofils : un dopage pour la définition des zones source et drain, une oxydation, une GIR et une gravure humide du silicium.
- Les nanofils sont monocristallins, leurs caractéristiques de conduction seront donc au-dessus de celles des nanofils polycristallins.
- La gravure humide fait apparaître les plans (111) du silicium, ce qui est un avantage comme expliqué précédemment.

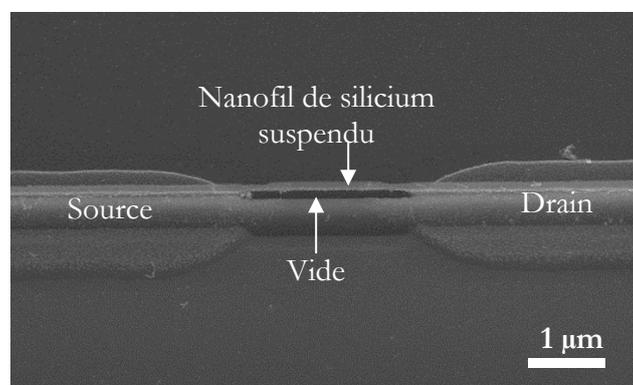


Figure 192 : vue au MEB d'un nanofil de silicium suspendu monocristallin réalisé sur un substrat de silicium standard.

VII. Perspectives

En perspective, il serait intéressant de réaliser un procédé complet avec cette méthode et de comparer les performances obtenues aux composants réalisés sur substrats SOI. Cela permettrait de réaliser une version bas coût des capteurs à base de nanofils pour les analyses en phase liquide.

Au passage, cette structure très facile à réaliser sur substrat standard, peut également servir de poutre en silicium bi-encastrée pour des applications MEMS/NEMS.

En conclusion, les perspectives, en termes de développement technologique, de fonctionnalisation et d'applications potentielles sont très nombreuses. La filière technologique mise en place au cours de cette thèse devrait donc ouvrir un champ de recherches important pour les années à venir.

Références bibliographiques

- [1] D. R. Thévenot, K. Toth, R. A. Durst, and G. S. Wilson, “Electrochemical biosensors: recommended definitions and classification1,” *Biosens. Bioelectron.*, vol. 16, no. 1–2, pp. 121–131, Jan. 2001.
- [2] P. Menini, “Du capteur de gaz à oxydes métalliques vers les nez électroniques sans fil,” thesis, Université Paul Sabatier - Toulouse III, 2011.
- [3] G. Lenoir *et al.*, “Comment, quand et pourquoi demander un test de la sueur en 1997 ?,” *Ann. Pédiatrie*, vol. 45, no. 3, pp. 171–177, 1998.
- [4] S. Hagan, E. Martin, and A. Enríquez-de-Salamanca, “Tear fluid biomarkers in ocular and systemic disease: potential use for predictive, preventive and personalised medicine,” *EPMA J.*, vol. 7, Jul. 2016.
- [5] V. I. Adamchuk, J. W. Hummel, M. T. Morgan, and S. K. Upadhyaya, “On-the-go soil sensors for precision agriculture,” *Comput. Electron. Agric.*, vol. 44, no. 1, pp. 71–91, Jul. 2004.
- [6] A. Tsopela *et al.*, “Integrated electrochemical biosensor based on algal metabolism for water toxicity analysis,” *Biosens. Bioelectron.*, vol. 61, pp. 290–297, Nov. 2014.
- [7] S. Coyle, D. Morris, K. T. Lau, D. Diamond, and N. Moyna, “Textile-Based Wearable Sensors for Assisting Sports Performance,” in *2009 Sixth International Workshop on Wearable and Implantable Body Sensor Networks*, 2009, pp. 307–311.
- [8] J. Launay, *Etude d'une structure amplificatrice pour le développement des capteurs : application à la détection en milieux aqueux*. Toulouse, INSA, 2001.
- [9] W. Sant, “Développement des micro-capteurs chimiques CHEMFETs pour des applications à l'hémodialyse,” Université Paul Sabatier-Toulouse III, 2004.
- [10] M. L. Pourciel, *Développement d'interfaces adaptées aux analyses biochimiques et biologiques : application aux capteurs chimiques CHEMFETs*. Toulouse, INSA, 2004.
- [11] I. Humenyuk *et al.*, “Development of pNH₄-isfets microsensors for water analysis,” *Microelectron. J.*, vol. 37, no. 6, pp. 475–479, Jun. 2006.
- [12] B. Torbiero, “Développement de microcapteurs électrochimiques pour l'analyse en phase liquide,” INSA de Toulouse, 2006.
- [13] A. Benyahia, *Conception, réalisation et modélisation de microcapteurs pour l'analyse biochimique : application à la détection de l'urée*. Toulouse 3, 2010.
- [14] C. Christophe, *Intégration de microcapteurs électrochimiques en technologies Silicium et Polymères pour l'étude du stress oxydant : application à la biochimie cutanée*. Toulouse 3, 2010.
- [15] F. Sekli-Belaidi, *Fonctionnalisation de surfaces d'électrodes par un film de poly (3,4-éthylènedioxythiophène) PEDOT pour l'élaboration de microcapteur spécifique des acides ascorbique et urique : application à l'étude des propriétés antioxydantes du sérum sanguin*. Toulouse 3, 2011.
- [16] A. Cazalé, *Développement de microcapteurs chimiques intégrés pour la détection de l'ion sodium en phase liquide : application au suivi du stress physiologique*. Toulouse 3, 2012.
- [17] L. Djeghlaf, “Conception, modélisation et réalisation de microcapteurs pour l'analyse de la sphère buccale. Application à la détection du glutamate,” phdthesis, Université Paul Sabatier - Toulouse III, 2013.
- [18] F. Larramendy, *Interface entre neurones et puces structurées électroniques pour la détection de potentiels d'action*. Toulouse 3, 2013.
- [19] L. Mu, Y. Chang, S. D. Sawtelle, M. Wipf, X. Duan, and M. A. Reed, “Silicon Nanowire Field-Effect Transistors #x2014;A Versatile Class of Potentiometric Nanobiosensors,” *IEEE Access*, vol. 3, pp. 287–302, 2015.
- [20] J. Janata, M. Josowicz, and D. M. DeVaney, “Chemical Sensors,” *Anal. Chem.*, vol. 66, no. 12, pp. 207–228, Jun. 1994.
- [21] M. Guirardel, “Conception, réalisation et caractérisation de biocapteurs micromécaniques résonants en silicium avec actionnement piézoélectrique intégré : détection de l'adsorption de nanoparticules d'or,” Paul Sabatier, 2003.
- [22] M. R. Deakin and D. A. Buttry, “Electrochemical applications of the quartz crystal microbalance,” *Anal. Chem.*, vol. 61, no. 20, p. 1147A–1154A, Oct. 1989.

- [23] G. Sehra, M. Cole, and J. W. Gardner, "Miniature taste sensing system based on dual SH-SAW sensor device: an electronic tongue," *Sens. Actuators B Chem.*, vol. 103, no. 1, pp. 233–239, Sep. 2004.
- [24] S. Shiokawa and J. Kondoh, "Surface acoustic wave microsensors," *Electron. Commun. Jpn. Part II Electron.*, vol. 79, no. 3, pp. 42–50, Jan. 1996.
- [25] F. Huber, H. P. Lang, and C. Gerber, "Nanomechanical sensors: Measuring a response in blood," *Nat. Nanotechnol.*, vol. 9, no. 3, pp. 165–167, Mar. 2014.
- [26] R. Mukhopadhyay, V. V. Sumbayev, M. Lorentzen, J. Kjems, P. A. Andreasen, and F. Besenbacher, "Cantilever Sensor for Nanomechanical Detection of Specific Protein Conformations," *Nano Lett.*, vol. 5, no. 12, pp. 2385–2388, Dec. 2005.
- [27] N. V. Lavrik, M. J. Sepaniak, and P. G. Datskos, "Cantilever transducers as a platform for chemical and biological sensors," *Rev. Sci. Instrum.*, vol. 75, no. 7, pp. 2229–2253, Jun. 2004.
- [28] C. McDonagh, C. S. Burke, and B. D. MacCraith, "Optical Chemical Sensors," *Chem. Rev.*, vol. 108, no. 2, pp. 400–422, Feb. 2008.
- [29] P. Pattnaik, "Surface plasmon resonance," *Appl. Biochem. Biotechnol.*, vol. 126, no. 2, pp. 79–92, Aug. 2005.
- [30] J. Homola, S. S. Yee, and G. Gauglitz, "Surface plasmon resonance sensors: review," *Sens. Actuators B Chem.*, vol. 54, no. 1–2, pp. 3–15, Jan. 1999.
- [31] S. Sabban, "Development of an in vitro model system for studying the interaction of Equus caballus IgE with its high-affinity FcεRI receptor," phd, University of Sheffield, 2011.
- [32] A. Cazalé, *Développement de microcapteurs chimiques intégrés pour la détection de l'ion sodium en phase liquide : application au suivi du stress physiologique*. Toulouse 3, 2012.
- [33] P. Bergveld, "Development of an Ion-Sensitive Solid-State Device for Neurophysiological Measurements," *IEEE Trans. Biomed. Eng.*, vol. BME-17, no. 1, pp. 70–71, Jan. 1970.
- [34] P. Bergveld, "Thirty years of ISFETOLOGY: What happened in the past 30 years and what may happen in the next 30 years," *Sens. Actuators B Chem.*, vol. 88, no. 1, pp. 1–20, Jan. 2003.
- [35] B. D. LIU, Y. K. SU, and S. C. CHEN, "Ion-sensitive field-effect transistor with silicon nitride gate for pH sensing," *Int. J. Electron.*, vol. 67, no. 1, pp. 59–63, Jul. 1989.
- [36] F. Larramendy *et al.*, "MISFET-based biosensing interface for neurons guided growth and neuronal electrical activities recording," *Sens. Actuators B Chem.*, vol. 203, pp. 375–381, Nov. 2014.
- [37] I. Humenyuk, *Développement des microcapteurs ChemFETs pour l'analyse de l'eau*. Toulouse, INSA, 2005.
- [38] A. Lale, A. Tsopela, A. Civélas, L. Salvagnac, J. Launay, and P. Temple-Boyer, "Integration of tungsten layers for the mass fabrication of WO₃-based pH-sensitive potentiometric microsensors," *Sens. Actuators B Chem.*, vol. 206, pp. 152–158, Jan. 2015.
- [39] J. Orozco, C. Fernández-Sánchez, and C. Jiménez-Jorquera, "Ultramicroelectrode Array Based Sensors: A Promising Analytical Tool for Environmental Monitoring," *Sensors*, vol. 10, no. 1, pp. 475–490, Jan. 2010.
- [40] Y. Cui, Q. Wei, H. Park, and C. M. Lieber, "Nanowire Nanosensors for Highly Sensitive and Selective Detection of Biological and Chemical Species," *Science*, vol. 293, no. 5533, pp. 1289–1292, Aug. 2001.
- [41] J. Appenzeller, "Carbon Nanotubes for High-Performance Electronics Progress and Prospect," *Proc. IEEE*, vol. 96, no. 2, pp. 201–211, Feb. 2008.
- [42] A. Okyay, D. Kuzum, and S. Latif, "Silicon Germanium CMOS Optoelectronic Switching Device: Bringing Light to Latch," *ResearchGate*, 2008.
- [43] N. K. Rajan, X. Duan, and M. A. Reed, "Performance limitations for nanowire/nanoribbon biosensors," *Wiley Interdiscip. Rev. Nanomed. Nanobiotechnol.*, vol. 5, no. 6, pp. 629–645, Dec. 2013.
- [44] M. O. Noor and U. J. Krull, "Silicon nanowires as field-effect transducers for biosensor development: A review," *Anal. Chim. Acta*, vol. 825, pp. 1–25, May 2014.

- [45] R. S. Wagner and W. C. Ellis, "Vapor liquid solid mechanism of single crystal growth," *Applied Physics Letter*, vol. 4, no. 5, pp. 89–90, Jan. 1964.
- [46] E. Stern *et al.*, "Electrical characterization of single GaN nanowires," *Nanotechnology*, vol. 16, no. 12, p. 2941, 2005.
- [47] D. Whang, S. Jin, Y. Wu, and C. M. Lieber, "Large-Scale Hierarchical Organization of Nanowire Arrays for Integrated Nanosystems," *Nano Lett.*, vol. 3, no. 9, pp. 1255–1259, Sep. 2003.
- [48] L. Dong *et al.*, "Dielectrophoretically Controlled Fabrication of Single-Crystal Nickel Silicide Nanowire Interconnects," *Nano Lett.*, vol. 5, no. 10, pp. 2112–2115, Oct. 2005.
- [49] Z. Fan *et al.*, "Wafer-Scale Assembly of Highly Ordered Semiconductor Nanowire Arrays by Contact Printing," *Nano Lett.*, vol. 8, no. 1, pp. 20–25, Jan. 2008.
- [50] S. Raychaudhuri, S. A. Dayeh, D. Wang, and E. T. Yu, "Precise Semiconductor Nanowire Placement Through Dielectrophoresis," *Nano Lett.*, vol. 9, no. 6, pp. 2260–2266, Jun. 2009.
- [51] E. M. Freer, O. Grachev, X. Duan, S. Martin, and D. P. Stumbo, "High-yield self-limiting single-nanowire assembly with dielectrophoresis," *Nat. Nanotechnol.*, vol. 5, no. 7, pp. 525–530, Jul. 2010.
- [52] X. Duan *et al.*, "Intracellular recordings of action potentials by an extracellular nanoscale field-effect transistor," *Nat. Nanotechnol.*, vol. 7, no. 3, pp. 174–179, Mar. 2012.
- [53] B. Tian, T. Cohen-Karni, Q. Qing, X. Duan, P. Xie, and C. M. Lieber, "Three-Dimensional, Flexible Nanoscale Field-Effect Transistors as Localized Bioprobes," *Science*, vol. 329, no. 5993, pp. 830–834, Aug. 2010.
- [54] C. M. Hangarter, M. Bangar, A. Mulchandani, and N. V. Myung, "Conducting polymer nanowires for chemiresistive and FET-based bio/chemical sensors," *J. Mater. Chem.*, vol. 20, no. 16, pp. 3131–3140, 2010.
- [55] O. H. Elibol, D. Morissette, D. Akin, J. P. Denton, and R. Bashir, "Integrated nanoscale silicon sensors using top-down fabrication," *Appl. Phys. Lett.*, vol. 83, no. 22, p. 4613, 2003.
- [56] E. Stern *et al.*, "Label-free immunodetection with CMOS-compatible semiconducting nanowires," *Nature*, vol. 445, no. 7127, pp. 519–522, Feb. 2007.
- [57] Z. Gao *et al.*, "Silicon Nanowire Arrays for Label-Free Detection of DNA," *Anal. Chem.*, vol. 79, no. 9, pp. 3291–3297, May 2007.
- [58] O. Knopfmacher *et al.*, "Nernst Limit in Dual-Gated Si-Nanowire FET Sensors," *Nano Lett.*, vol. 10, no. 6, pp. 2268–2274, Jun. 2010.
- [59] R. Juhasz, N. Elfström, and J. Linnros, "Controlled Fabrication of Silicon Nanowires by Electron Beam Lithography and Electrochemical Size Reduction," *Nano Lett.*, vol. 5, no. 2, pp. 275–280, Feb. 2005.
- [60] T.-S. Pui, A. Agarwal, F. Ye, Z.-Q. Tou, Y. Huang, and P. Chen, "Ultra-sensitive detection of adipocytokines with CMOS-compatible silicon nanowire arrays," *Nanoscale*, vol. 1, no. 1, pp. 159–163, Sep. 2009.
- [61] N. K. Rajan, D. A. Routenberg, J. Chen, and M. A. Reed, "Noise of Silicon Nanowire BioFETs," *IEEE Electron Device Lett.*, vol. 31, no. 6, pp. 615–617, Jun. 2010.
- [62] S. Chen, J. G. Bomer, W. G. van der Wiel, E. T. Carlen, and A. van den Berg, "Top-Down Fabrication of Sub-30 nm Monocrystalline Silicon Nanowires Using Conventional Microfabrication," *ACS Nano*, vol. 3, no. 11, pp. 3485–3492, Nov. 2009.
- [63] H. C. Lin, M. H. Lee, C. J. Su, T. Y. Huang, C. C. Lee, and Y. S. Yang, "A Simple and Low-Cost Method to Fabricate TFTs With Poly-Si Nanowire Channel," *IEEE Electron Device Lett.*, vol. 26, no. 9, pp. 643–645, Sep. 2005.
- [64] M. M. A. Hakim *et al.*, "Thin Film Polycrystalline Silicon Nanowire Biosensors," *Nano Lett.*, vol. 12, no. 4, pp. 1868–1872, Apr. 2012.
- [65] C.-W. Huang *et al.*, "A CMOS wireless biomolecular sensing system-on-chip based on polysilicon nanowire technology," *Lab. Chip*, vol. 13, no. 22, pp. 4451–4459, Nov. 2013.

- [66] L. Pichon, E. Jacques, R. Rogel, A. C. Salaun, and F. Demami, “Variable range hopping conduction in N- and P-type in situ doped polycrystalline silicon nanowires,” *Semicond. Sci. Technol.*, vol. 28, no. 2, p. 025002, 2013.
- [67] G. Wenga, E. Jacques, A.-C. Salaün, R. Rogel, L. Pichon, and F. Geneste, “Step-gate polysilicon nanowires field effect transistor compatible with CMOS technology for label-free DNA biosensor,” *Biosens. Bioelectron.*, vol. 40, no. 1, pp. 141–146, Feb. 2013.
- [68] S. Rigante *et al.*, “Sensing with Advanced Computing Technology: Fin Field-Effect Transistors with High-k Gate Stack on Bulk Silicon,” *ACS Nano*, vol. 9, no. 5, pp. 4872–4881, May 2015.
- [69] R. M. Y. Ng, T. Wang, F. Liu, X. Zuo, J. He, and M. Chan, “Vertically Stacked Silicon Nanowire Transistors Fabricated by Inductive Plasma Etching and Stress-Limited Oxidation,” *IEEE Electron Device Lett.*, vol. 30, no. 5, pp. 520–522, May 2009.
- [70] D. I. Moon, S. J. Choi, J. P. Duarte, and Y. K. Choi, “Investigation of Silicon Nanowire Gate-All-Around Junctionless Transistors Built on a Bulk Substrate,” *IEEE Trans. Electron Devices*, vol. 60, no. 4, pp. 1355–1360, Apr. 2013.
- [71] E. Buitrago *et al.*, “Attomolar streptavidin and pH, low power sensor based on 3D vertically stacked SiNW FETs,” in *Proceedings of Technical Program - 2014 International Symposium on VLSI Technology, Systems and Application (VLSI-TSA)*, 2014, pp. 1–2.
- [72] R. M. Y. Ng, T. Wang, and M. Chan, “A New Approach to Fabricate Vertically Stacked Single-Crystalline Silicon Nanowires,” in *2007 IEEE Conference on Electron Devices and Solid-State Circuits*, 2007, pp. 133–136.
- [73] E. Buitrago, M. Fernández-Bolaños, and A. M. Ionescu, “Vertically stacked Si nanostructures for biosensing applications,” *Microelectron. Eng.*, vol. 97, pp. 345–348, Sep. 2012.
- [74] A. Gao *et al.*, “Silicon-Nanowire-Based CMOS-Compatible Field-Effect Transistor Nanosensors for Ultrasensitive Electrical Detection of Nucleic Acids,” *Nano Lett.*, vol. 11, no. 9, pp. 3974–3978, Sep. 2011.
- [75] A. Agarwal, K. Buddharaju, I. K. Lao, N. Singh, N. Balasubramanian, and D. L. Kwong, “Silicon nanowire sensor array using top-down CMOS technology,” *Sens. Actuators Phys.*, vol. 145–146, pp. 207–213, Jul. 2008.
- [76] E. Buitrago *et al.*, “The top-down fabrication of a 3D-integrated, fully CMOS-compatible FET biosensor based on vertically stacked SiNWs and FinFETs,” *Sens. Actuators B Chem.*, vol. 193, pp. 400–412, Mar. 2014.
- [77] S. J. Choi, D. I. Moon, S. Kim, J. P. Duarte, and Y. K. Choi, “Sensitivity of Threshold Voltage to Nanowire Width Variation in Junctionless Transistors,” *IEEE Electron Device Lett.*, vol. 32, no. 2, pp. 125–127, Feb. 2011.
- [78] N. Elfström, A. E. Karlström, and J. Linnros, “Silicon Nanoribbons for Electrical Detection of Biomolecules,” *Nano Lett.*, vol. 8, no. 3, pp. 945–949, Mar. 2008.
- [79] T. Solankia and N. Parmar, “A Review paper: A Comprehensive study of Junctionless transistor,” *ResearchGate*. [Online]. Available: https://www.researchgate.net/publication/267427769_A_Review_paper_A_Comprehensive_study_of_Junctionless_transistor. [Accessed: 20-May-2017].
- [80] P. Bergveld, “Development, Operation, and Application of the Ion-Sensitive Field-Effect Transistor as a Tool for Electrophysiology,” *IEEE Trans. Biomed. Eng.*, vol. BME-19, no. 5, pp. 342–351, Sep. 1972.
- [81] H. J. Jang, M. S. Kim, and W. J. Cho, “Development of Engineered Sensing Membranes for Field-Effect Ion-Sensitive Devices Based on Stacked High- κ Dielectric Layers,” *IEEE Electron Device Lett.*, vol. 32, no. 7, pp. 973–975, Jul. 2011.
- [82] D. L. Harame, L. J. Bousse, J. D. Shott, and J. D. Meindl, “Ion-sensing devices with silicon nitride and borosilicate glass insulators,” *IEEE Trans. Electron Devices*, vol. 34, no. 8, pp. 1700–1707, Aug. 1987.

- [83] T.-E. Bae, H.-J. Jang, J.-H. Yang, and W.-J. Cho, “High Performance of Silicon Nanowire-Based Biosensors using a High-k Stacked Sensing Thin Film,” *ACS Appl. Mater. Interfaces*, vol. 5, no. 11, pp. 5214–5218, Jun. 2013.
- [84] B. Reddy *et al.*, “High-k dielectric Al₂O₃ nanowire and nanoplate field effect sensors for improved pH sensing,” *Biomed. Microdevices*, vol. 13, no. 2, pp. 335–344, Apr. 2011.
- [85] H. van den Vlekkert, L. Bousse, and N. de Rooij, “The temperature dependence of the surface potential at the Al₂O₃/electrolyte interface,” *J. Colloid Interface Sci.*, vol. 122, no. 2, pp. 336–345, Apr. 1988.
- [86] B. R. Dorvel *et al.*, “Silicon Nanowires with High-k Hafnium Oxide Dielectrics for Sensitive Detection of Small Nucleic Acid Oligomers,” *ACS Nano*, vol. 6, no. 7, pp. 6150–6164, Jul. 2012.
- [87] Y. G. Vlasov and A. V. Bratov, “Analytical applications of pH-ISFETs,” *Sens. Actuators B Chem.*, vol. 10, no. 1, pp. 1–6, Dec. 1992.
- [88] D.-H. Kwon, “Effects of heat treatment on Ta₂O₅ sensing membrane for low drift and high sensitivity pH-ISFET,” *ResearchGate*. [Online]. Available: https://www.researchgate.net/publication/223082013_Effects_of_heat_treatment_on_Ta2O5_sensing_membrane_for_low_drift_and_high_sensitivity_pH-ISFET. [Accessed: 08-May-2017].
- [89] A. Fog and R. P. Buck, “Electronic semiconducting oxides as pH sensors,” *Sens. Actuators*, vol. 5, no. 2, pp. 137–146, Feb. 1984.
- [90] H.-K. Liao, J.-C. Chou, W.-Y. Chung, T.-P. Sun, and S.-K. Hsiung, “Study of amorphous tin oxide thin films for ISFET applications,” *Sens. Actuators B Chem.*, vol. 50, no. 2, pp. 104–109, Jul. 1998.
- [91] W.-Y. Chung *et al.*, “An implementation of an electronic tongue system based on a multi-sensor potentiometric readout circuit with embedded calibration and temperature compensation,” *Microelectron. J.*, vol. 57, pp. 1–12, Nov. 2016.
- [92] S. Ruppi, “Deposition, microstructure and properties of texture-controlled CVD α -Al₂O₃ coatings,” *Int. J. Refract. Met. Hard Mater.*, vol. 23, no. 4–6, pp. 306–316, Jul. 2005.
- [93] Q.-Y. Shao *et al.*, “Growth and characterization of Al₂O₃ gate dielectric films by low-pressure metalorganic chemical vapor deposition,” *Microelectron. Eng.*, vol. 66, no. 1–4, pp. 842–848, Apr. 2003.
- [94] R. S. Johnson and G. Lucovsky, “Physical and electrical properties of noncrystalline Al₂O₃ prepared by remote plasma enhanced chemical vapor deposition,” *J. Vac. Sci. Technol. Vac. Surf. Films*, vol. 19, no. 4, pp. 1353–1360, Jul. 2001.
- [95] C. Cibert *et al.*, “Properties of aluminum oxide thin films deposited by pulsed laser deposition and plasma enhanced chemical vapor deposition,” *Thin Solid Films*, vol. 516, no. 6, pp. 1290–1296, Jan. 2008.
- [96] “Control of the structure and properties of aluminum oxide coatings deposited by pulsed magnetron sputtering,” *J. Vac. Sci. Technol. Vac. Surf. Films*, vol. 17, no. 3, pp. 945–953, May 1999.
- [97] P. Nayar *et al.*, “Structural, optical and mechanical properties of amorphous and crystalline alumina thin films,” *Thin Solid Films*, vol. 568, pp. 19–24, Oct. 2014.
- [98] O. Sneh, R. B. Clark-Phelps, A. R. Londergan, J. Winkler, and T. E. Seidel, “Thin film atomic layer deposition equipment for semiconductor processing,” *Thin Solid Films*, vol. 402, no. 1–2, pp. 248–261, Jan. 2002.
- [99] M. Leskelä and M. Ritala, “Atomic layer deposition (ALD): from precursors to thin film structures,” *Thin Solid Films*, vol. 409, no. 1, pp. 138–146, Apr. 2002.
- [100] R. L. Puurunen, “Surface chemistry of atomic layer deposition: A case study for the trimethylaluminum/water process,” *J. Appl. Phys.*, vol. 97, no. 12, p. 121301, Jun. 2005.
- [101] I. Park, Z. Li, A. P. Pisano, and R. S. Williams, “Selective Surface Functionalization of Silicon Nanowires via Nanoscale Joule Heating,” *Nano Lett.*, vol. 7, no. 10, pp. 3106–3111, Oct. 2007.

- [102] L. D. Michielis, K. E. Moselund, L. Selmi, and A. M. Ionescu, “Corner Effect and Local Volume Inversion in SiNW FETs,” *IEEE Trans. Nanotechnol.*, vol. 10, no. 4, pp. 810–816, Jul. 2011.
- [103] S. Sato *et al.*, “Effects of corner angle of trapezoidal and triangular channel cross-sections on electrical performance of silicon nanowire field-effect transistors with semi gate-around structure,” *Solid-State Electron.*, vol. 65–66, pp. 2–8, Nov. 2011.
- [104] M. Najmzadeh, M. Berthomé, J.-M. Sallese, W. Grabinski, and A. M. Ionescu, “Electron mobility extraction in triangular gate-all-around Si nanowire junctionless nMOSFETs with cross-section down to 5 nm,” *Solid-State Electron.*, vol. 98, pp. 55–62, Aug. 2014.
- [105] J. Colinge, C. Lee, and R. Yu, “Junctionless Transistors: Physics and Properties,” *ResearchGate*, Jan. 2011.
- [106] B. Veigas, E. Fortunato, and P. V. Baptista, “Field Effect Sensors for Nucleic Acid Detection: Recent Advances and Future Perspectives,” *Sensors*, vol. 15, no. 5, pp. 10380–10398, May 2015.
- [107] K. Shoorideh and C. O. Chui, “On the origin of enhanced sensitivity in nanoscale FET-based biosensors,” *Proc. Natl. Acad. Sci. U. S. A.*, vol. 111, no. 14, pp. 5111–5116, Apr. 2014.
- [108] R. Ritzenthaler, “Architectures avancées des transistors FinFETs: Réalisation, caractérisation et modélisation,” INPG, Grenoble, 2006.
- [109] J. H. Chua, R.-E. Chee, A. Agarwal, S. M. Wong, and G.-J. Zhang, “Label-Free Electrical Detection of Cardiac Biomarker with Complementary Metal-Oxide Semiconductor-Compatible Silicon Nanowire Sensor Arrays,” *Anal. Chem.*, vol. 81, no. 15, pp. 6266–6271, Aug. 2009.
- [110] A. Tsopela *et al.*, “Development of a lab-on-chip electrochemical biosensor for water quality analysis based on microalgal photosynthesis,” *Biosens. Bioelectron.*, vol. 79, pp. 568–573, May 2016.
- [111] D. S. Lee *et al.*, “Biocompatibility of a PDMS-coated micro-device: Bladder volume monitoring sensor,” *Chin. J. Polym. Sci.*, vol. 30, no. 2, pp. 242–249, Mar. 2012.
- [112] D. R. Kim, C. H. Lee, and X. Zheng, “Probing Flow Velocity with Silicon Nanowire Sensors,” *Nano Lett.*, vol. 9, no. 5, pp. 1984–1988, May 2009.
- [113] A. De, J. van Nieuwkastele, E. T. Carlen, and A. van den Berg, “Integrated label-free silicon nanowire sensor arrays for (bio)chemical analysis,” *The Analyst*, vol. 138, no. 11, pp. 3221–3229, Jun. 2013.
- [114] J. Kim, M. Johnson, P. Hill, and B. K. Gale, “Microfluidic sample preparation : cell lysis and nucleic acid purification,” *Integr. Biol.*, vol. 1, no. 10, pp. 574–586, 2009.
- [115] L. Luo *et al.*, “Silicon nanowire sensors for Hg²⁺ and Cd²⁺ ions,” *Appl. Phys. Lett.*, vol. 94, no. 19, p. 193101, May 2009.
- [116] L. C. P. M. de Smet, D. Ullien, M. Mescher, and E. J. R. Sudhölter, “Organic Surface Modification of Silicon Nanowire-Based Sensor Devices,” 2011.
- [117] X. Wang, Y. Chen, K. A. Gibney, S. Erramilli, and P. Mohanty, “Silicon-based nanochannel glucose sensor,” *Appl. Phys. Lett.*, vol. 92, no. 1, p. 013903, Jan. 2008.
- [118] E. Stern *et al.*, “A nanoelectronic enzyme-linked immunosorbent assay for detection of proteins in physiological solutions,” *Small Weinb. Bergstr. Ger.*, vol. 6, no. 2, pp. 232–238, Jan. 2010.
- [119] E. H. Oh, H. S. Song, and T. H. Park, “Recent advances in electronic and bioelectronic noses and their biomedical applications,” *Enzyme Microb. Technol.*, vol. 48, no. 6–7, pp. 427–437, May 2011.
- [120] L. T.-H. Kao *et al.*, “Multiplexed detection and differentiation of the DNA strains for influenza A (H1N1 2009) using a silicon-based microfluidic system,” *Biosens. Bioelectron.*, vol. 26, no. 5, pp. 2006–2011, Jan. 2011.
- [121] G.-J. Zhang *et al.*, “Multiplexed detection of cardiac biomarkers in serum with nanowire arrays using readout ASIC,” *Biosens. Bioelectron.*, vol. 35, no. 1, pp. 218–223, May 2012.

- [122] G. Zheng, F. Patolsky, Y. Cui, W. U. Wang, and C. M. Lieber, “Multiplexed electrical detection of cancer markers with nanowire sensor arrays,” *Nat. Biotechnol.*, vol. 23, no. 10, pp. 1294–1301, Oct. 2005.
- [123] D. S. Finch, T. Oreskovic, K. Ramadurai, C. F. Herrmann, S. M. George, and R. L. Mahajan, “Biocompatibility of atomic layer-deposited alumina thin films,” *J. Biomed. Mater. Res. A*, vol. 87A, no. 1, pp. 100–106, Oct. 2008.
- [124] R. L. Puurunen, “A Short History of Atomic Layer Deposition: Tuomo Suntola’s Atomic Layer Epitaxy,” *Chem. Vap. Depos.*, vol. 20, no. 10–11–12, pp. 332–344, Dec. 2014.
- [125] S. M. George, “Atomic Layer Deposition: An Overview,” *Chem. Rev.*, vol. 110, no. 1, pp. 111–131, Jan. 2010.
- [126] J. W. Elam, D. Routkevitch, P. P. Mardilovich, and S. M. George, “Conformal Coating on Ultrahigh-Aspect-Ratio Nanopores of Anodic Alumina by Atomic Layer Deposition,” *Chem. Mater.*, vol. 15, no. 18, pp. 3507–3517, Sep. 2003.
- [127] “Ellipsométrie - Théorie.” [Online]. Available: <http://www.techniques-ingenieur.fr/base-documentaire/mesures-analyses-th1/metrologie-optique-et-photonique-42143210/ellipsometrie-r6490/>. [Accessed: 28-May-2017].
- [128] E. D. Palik, *Handbook of Optical Constants of Solids*. Academic Press, 1998.
- [129] L. Zhang, H. C. Jiang, C. Liu, J. W. Dong, and P. Chow, “Annealing of Al₂O₃ thin films prepared by atomic layer deposition,” *J. Phys. Appl. Phys.*, vol. 40, no. 12, p. 3707, 2007.
- [130] “Chapelle, Audrey. Elaboration et caractérisation de films minces nanocomposites obtenus par pulvérisation cathodique radiofréquence en vue de leur application dans le domaine des capteurs de CO₂ - thesesups.” [Online]. Available: <http://thesesups.ups-tlse.fr/1858/>. [Accessed: 29-May-2017].
- [131] A. L. Patterson, “The Scherrer Formula for X-Ray Particle Size Determination,” *Phys. Rev.*, vol. 56, no. 10, pp. 978–982, Nov. 1939.
- [132] J. Ayache, L. Beaunier, J. Boumendil, G. Ehret, and D. Laub, *Sample Preparation Handbook for Transmission Electron Microscopy: Methodology*. Springer Science & Business Media, 2010.
- [133] “Energy Dispersive X-Ray Microanalysis (EDX / EDS) | Anderson Materials Evaluation, Inc.” [Online]. Available: <http://www.andersonmaterials.com/edx-eds.html>. [Accessed: 30-May-2017].
- [134] M. Morita, T. Ohmi, E. Hasegawa, M. Kawakami, and M. Ohwada, “Growth of native oxide on a silicon surface,” *J. Appl. Phys.*, vol. 68, no. 3, pp. 1272–1281, Aug. 1990.
- [135] B. E. Deal and A. S. Grove, “General Relationship for the Thermal Oxidation of Silicon,” *J. Appl. Phys.*, vol. 36, no. 12, pp. 3770–3778, Dec. 1965.
- [136] “Microscopie à force atomique (AFM).” [Online]. Available: <http://www.techniques-ingenieur.fr/base-documentaire/mesures-analyses-th1/mesures-tridimensionnelles-et-etats-de-surface-42409210/microscopie-a-force-atomique-afm-r1394/>. [Accessed: 01-Jun-2017].
- [137] W. G. Ragland, “Surface Finish Analysis of Surgical Tools Created by Direct Metal Laser Sintering and Subtractive Manufacturing,” *2012 NCUR*, vol. 0, no. 0, Aug. 2012.
- [138] Z. Li, C. Leung, F. Gao, and Z. Gu, “Effects of Nanowire Length and Surface Roughness on the Electrochemical Sensor Properties of Nafion-Free, Vertically Aligned Pt Nanowire Array Electrodes,” *Sensors*, vol. 15, no. 9, pp. 22473–22489, Sep. 2015.
- [139] J.-H. Kim, T. Kang, S. M. Yoo, S. Y. Lee, B. Kim, and Y.-K. Choi, “A well-ordered flower-like gold nanostructure for integrated sensors via surface-enhanced Raman scattering,” *Nanotechnology*, vol. 20, no. 23, p. 235302, 2009.
- [140] G. G. Stoney, “The Tension of Metallic Films Deposited by Electrolysis,” *Proc. R. Soc. Lond. Math. Phys. Eng. Sci.*, vol. 82, no. 553, pp. 172–175, May 1909.
- [141] H. Isselé, *Caractérisation et modélisation mécaniques de couches minces pour la fabrication de dispositifs microélectroniques-application au domaine de l’intégration 3D*. Grenoble, 2014.

- [142] G. Krautheim, T. Hecht, S. Jakschik, U. Schröder, and W. Zahn, “Mechanical stress in ALD- Al_2O_3 films,” *Appl. Surf. Sci.*, vol. 252, no. 1, pp. 200–204, Sep. 2005.
- [143] M. Lahmani and C. Dupas, *Les nanosciences (Tome 1) - Nanotechnologies et nanophysique: Nanotechnologies et nanophysique*. Belin, 2015.
- [144] S.-M. Koo, D.-P. Kim, K.-T. Kim, and C.-I. Kim, “The etching properties of Al_2O_3 thin films in $\text{N}_2/\text{Cl}_2/\text{BCl}_3$ and $\text{Ar}/\text{Cl}_2/\text{BCl}_3$ gas chemistry,” *Mater. Sci. Eng. B*, vol. 118, no. 1–3, pp. 201–204, Apr. 2005.
- [145] K.-H. Kwon, A. Efremov, S. J. Yun, I. Chun, and K. Kim, “Dry etching characteristics of Mo and Al_2O_3 films in $\text{O}_2/\text{Cl}_2/\text{Ar}$ inductively coupled plasmas,” *Thin Solid Films*, vol. 552, pp. 105–110, Feb. 2014.
- [146] S. M. Sze, *Physics of Semiconductor Devices*. John Wiley & Sons, 1981.
- [147] K. Kassmi, *Propriétés électriques des structures métal/isolant ultra-mince/semiconducteur*. Toulouse 3, 1991.
- [148] D. K. Schroder, *Semiconductor Material and Device Characterization*. Wiley-Interscience, 2006.
- [149] P. Temple-Boyer, *Nouveaux procédés d’obtention d’oxy-nitruure de silicium*. Toulouse, INSA, 1995.
- [150] A. K. Harman, S. Ninomiya, and S. Adachi, “Optical constants of sapphire ($\alpha\text{-Al}_2\text{O}_3$) single crystals,” *J. Appl. Phys.*, vol. 76, no. 12, pp. 8032–8036, Dec. 1994.
- [151] W. Kern, “The Evolution of Silicon Wafer Cleaning Technology,” *J. Electrochem. Soc.*, vol. 137, no. 6, pp. 1887–1892, Jun. 1990.
- [152] P. Balk, “40 years MOS technology — from empiricism to science,” *Microelectron. Eng.*, vol. 48, no. 1, pp. 3–6, Sep. 1999.
- [153] J. Yota, H. Shen, and R. Ramanathan, “Characterization of atomic layer deposition HfO_2 , Al_2O_3 , and plasma-enhanced chemical vapor deposition Si_3N_4 as metal–insulator–metal capacitor dielectric for GaAs HBT technology,” *J. Vac. Sci. Technol. Vac. Surf. Films*, vol. 31, no. 1, p. 01A134, Dec. 2012.
- [154] lin, *Optical Lithography: Here Is Why*. SPIE, 2010.
- [155] “Microchemicals.” [Online]. Available: http://www.microchemicals.com/technical_information/. [Accessed: 05-Jun-2017].
- [156] D. K. Schroder, *Semiconductor Material and Device Characterization*. John Wiley & Sons, 2006.
- [157] “Photoresist AZ ECI 3012 Photoresists MicroChemicals GmbH.” [Online]. Available: http://www.microchemicals.com/products/photoresists/az_eci_3012.html. [Accessed: 08-Jun-2017].
- [158] “AZ® Barli II.” [Online]. Available: http://www.microchemicals.com/products/photoresists/antireflective_coating/azr_barli_ii.html. [Accessed: 08-Jun-2017].
- [159] A. Sarangan, *Nanofabrication: Principles to Laboratory Practice*. CRC Press, 2016.
- [160] K. Bedner *et al.*, “pH Response of Silicon Nanowire Sensors: Impact of Nanowire Width and Gate Oxide,” *Sens. Mater.*, vol. 25, no. 8, pp. 567–576, 2013.
- [161] E. Buitrago, G. Fagas, M. F.-B. Badia, Y. M. Georgiev, M. Berthomé, and A. M. Ionescu, “Junctionless silicon nanowire transistors for the tunable operation of a highly sensitive, low power sensor,” *Sens. Actuators B Chem.*, vol. 183, pp. 1–10, Jul. 2013.
- [162] J.-P. Colinge and C. A. Colinge, *Physics of Semiconductor Devices*. Springer Science & Business Media, 2007.
- [163] C. Christophe, “Intégration de microcapteurs électrochimiques en technologies Silicium et Polymères pour l’étude du stress oxydant. Application à la biochimie cutanée,” phd, Université de Toulouse, Université Toulouse III - Paul Sabatier, 2010.
- [164] F. Larramendy *et al.*, “MISFET-based biosensing interface for neurons guided growth and neuronal electrical activities recording,” *Sens. Actuators B Chem.*, vol. 203, pp. 375–381, Nov. 2014.
- [165] “SU-8 Negative Epoxy Series Resists - MicroChem.” [Online]. Available: http://www.microchem.com/Prod-SU8_KMPR.htm. [Accessed: 09-Jun-2017].

- [166] F. Larramendy, L. Mazenq, P. Temple-Boyer, and L. Nicu, “Three-dimensional closed microfluidic channel fabrication by stepper projection single step lithography: the diabolical effect,” *Lab. Chip*, vol. 12, no. 2, pp. 387–390, Dec. 2011.
- [167] F. Walther *et al.*, “Stability of the hydrophilic behavior of oxygen plasma activated SU-8,” *J. Micromechanics Microengineering*, vol. 17, no. 3, p. 524, 2007.
- [168] G. Baumann, D. Ferling, and H. Richter, “Comparison of flip chip and wire bond interconnections and the technology evaluation on 51 GHz transceiver modules,” in *1996 26th European Microwave Conference*, 1996, vol. 1, pp. 98–100.
- [169] J. C. Irvin, “Resistivity of Bulk Silicon and of Diffused Layers in Silicon,” *Bell Syst. Tech. J.*, vol. 41, no. 2, pp. 387–410, Mar. 1962.
- [170] R. Ritzenthaler, “Architectures avancées des transistors FinFETs: Réalisation, caractérisation et modélisation,” phdthesis, Institut National Polytechnique Grenoble (INPG), 2006.
- [171] X. P. A. Gao, G. Zheng, and C. M. Lieber, “Subthreshold Regime has the Optimal Sensitivity for Nanowire FET Biosensors,” *Nano Lett.*, vol. 10, no. 2, pp. 547–552, Feb. 2010.
- [172] N. K. Rajan, X. Duan, and M. A. Reed, “Performance limitations for nanowire/nanoribbon biosensors,” *Wiley Interdiscip. Rev. Nanomed. Nanobiotechnol.*, vol. 5, no. 6, pp. 629–645, Dec. 2013.
- [173] S. M. Sze and K. K. Ng, *Physics of Semiconductor Devices*, 3rd Edition. Hoboken, N.J.: Wiley-Blackwell, 2006.
- [174] “Junctionless Transistors: Physics and Properties,” *ResearchGate*. [Online]. Available: https://www.researchgate.net/publication/225312745_Junctionless_Transistors_Physics_and_Properties. [Accessed: 08-Jul-2017].
- [175] T.-E. Bae, H.-J. Jang, J.-H. Yang, and W.-J. Cho, “High Performance of Silicon Nanowire-Based Biosensors using a High-k Stacked Sensing Thin Film,” *ACS Appl. Mater. Interfaces*, vol. 5, no. 11, pp. 5214–5218, Jun. 2013.
- [176] M.-C. Chen *et al.*, “A CMOS-compatible poly-Si nanowire device with hybrid sensor/memory characteristics for System-on-Chip applications,” *Sensors*, vol. 12, no. 4, pp. 3952–3963, 2012.
- [177] S. Kim *et al.*, “Silicon nanowire ion sensitive field effect transistor with integrated Ag/AgCl electrode: pH sensing and noise characteristics,” *The Analyst*, vol. 136, no. 23, pp. 5012–5016, Dec. 2011.
- [178] G. Lehoucq *et al.*, “Highly sensitive pH measurements using a transistor composed of a large array of parallel silicon nanowires,” *Sens. Actuators B Chem.*, vol. 171, pp. 127–134, Aug. 2012.
- [179] A. Tarasov, “Silicon nanowire field-effect transistors for sensing applications,” phd, University_of_Basel, 2012.
- [180] M. O. Noor and U. J. Krull, “Silicon nanowires as field-effect transducers for biosensor development: A review,” *Anal. Chim. Acta*, vol. 825, pp. 1–25, May 2014.
- [181] L. Luo *et al.*, “Silicon nanowire sensors for Hg²⁺ and Cd²⁺ ions,” *Appl. Phys. Lett.*, vol. 94, no. 19, p. 193101, May 2009.
- [182] L. C. P. M. de Smet, D. Ullien, M. Mescher, and E. J. R. Sudhölter, “Organic Surface Modification of Silicon Nanowire-Based Sensor Devices,” 2011.
- [183] I. Park, Z. Li, A. P. Pisano, and R. S. Williams, “Selective Surface Functionalization of Silicon Nanowires via Nanoscale Joule Heating,” *Nano Lett.*, vol. 7, no. 10, pp. 3106–3111, Oct. 2007.
- [184] A. S. Saab and K.-A. Nave, “Neuroscience: A mechanism for myelin injury,” *Nature*, vol. 529, no. 7587, pp. 474–475, Jan. 2016.
- [185] A. Gao *et al.*, “Silicon-Nanowire-Based CMOS-Compatible Field-Effect Transistor Nanosensors for Ultrasensitive Electrical Detection of Nucleic Acids,” *Nano Lett.*, vol. 11, no. 9, pp. 3974–3978, Sep. 2011.

- [186] B. Veigas, E. Fortunato, and P. V. Baptista, “Field effect sensors for nucleic Acid detection: recent advances and future perspectives,” *Sensors*, vol. 15, no. 5, pp. 10380–10398, May 2015.
- [187] K. Shoorideh and C. O. Chui, “On the origin of enhanced sensitivity in nanoscale FET-based biosensors,” *Proc. Natl. Acad. Sci. U. S. A.*, vol. 111, no. 14, pp. 5111–5116, Apr. 2014.
- [188] Y. Cui, Q. Wei, H. Park, and C. M. Lieber, “Nanowire nanosensors for highly sensitive and selective detection of biological and chemical species,” *Science*, vol. 293, no. 5533, pp. 1289–1292, 17 2001.
- [189] R. M. Y. Ng, T. Wang, F. Liu, X. Zuo, J. He, and M. Chan, “Vertically Stacked Silicon Nanowire Transistors Fabricated by Inductive Plasma Etching and Stress-Limited Oxidation,” *IEEE Electron Device Lett.*, vol. 30, no. 5, pp. 520–522, May 2009.
- [190] A. Merlos, M. Acero, M. H. Bao, J. Bausells, and J. Esteve, “TMAH/IPA anisotropic etching characteristics,” *Sens. Actuators Phys.*, vol. 37–38, pp. 737–743, Jun. 1993.
- [191] K. Sato, M. Shikida, T. Yamashiro, K. Asaumi, Y. Iriye, and M. Yamamoto, “Anisotropic etching rates of single-crystal silicon for TMAH water solution as a function of crystallographic orientation,” in *The Eleventh Annual International Workshop on Micro Electro Mechanical Systems, 1998. MEMS 98. Proceedings*, 1998, pp. 556–561.
- [192] I. Zobel, “Silicon anisotropic etching in alkaline solutions III: On the possibility of spatial structures forming in the course of Si(100) anisotropic etching in KOH and KOH+IPA solutions,” *Sens. Actuators Phys.*, vol. 84, no. 1–2, pp. 116–125, Aug. 2000.
- [193] J. P. Colinge *et al.*, “Junctionless Transistors: Physics and Properties,” in *Semiconductor-On-Insulator Materials for Nanoelectronics Applications*, Springer, Berlin, Heidelberg, 2011, pp. 187–200.
- [194] M. Guirardel, “Conception, réalisation et caractérisation de biocapteurs micromécaniques résonants en silicium avec actionnement piézoélectrique intégré : détection de l’adsorption de nanoparticules d’or,” phdthesis, Université Paul Sabatier - Toulouse III, 2003.
- [195] H. C. Lin, M. H. Lee, C. J. Su, T. Y. Huang, C. C. Lee, and Y. S. Yang, “A Simple and Low-Cost Method to Fabricate TFTs With Poly-Si Nanowire Channel,” *IEEE Electron Device Lett.*, vol. 26, no. 9, pp. 643–645, Sep. 2005.
- [196] M. M. A. Hakim *et al.*, “Thin Film Polycrystalline Silicon Nanowire Biosensors,” *Nano Lett.*, vol. 12, no. 4, pp. 1868–1872, Apr. 2012.
- [197] C.-W. Huang *et al.*, “A CMOS wireless biomolecular sensing system-on-chip based on polysilicon nanowire technology,” *Lab. Chip*, vol. 13, no. 22, pp. 4451–4459, Nov. 2013.
- [198] L. Pichon, E. Jacques, R. Rogel, A. C. Salaun, and F. Demami, “Variable range hopping conduction in N- and P-type in situ doped polycrystalline silicon nanowires,” *Semicond. Sci. Technol.*, vol. 28, no. 2, p. 025002, 2013.
- [199] G. Wenga, E. Jacques, A.-C. Salaün, R. Rogel, L. Pichon, and F. Geneste, “Step-gate polysilicon nanowires field effect transistor compatible with CMOS technology for label-free DNA biosensor,” *Biosens. Bioelectron.*, vol. 40, no. 1, pp. 141–146, Feb. 2013.
- [200] S. Rigante *et al.*, “Sensing with Advanced Computing Technology: Fin Field-Effect Transistors with High-k Gate Stack on Bulk Silicon,” *ACS Nano*, vol. 9, no. 5, pp. 4872–4881, May 2015.

Annexes

Liste des figures

FIGURE 1 : MINEUR TENANT UN OISEAU « CAPTEUR » DE MONOXYDE DE CARBONE. WWW.CANNOCKCHASEDC.GOV.UK	9
FIGURE 2 : HISTOGRAMME REPRESENTANT LE MARCHE DES BIOCAPTEURS PAR TYPE DE TRANSDUCTION. WWW.TRANSPARENCYMARKETRESEARCH.COM/BIOSENSORS-MARKET.HTML.....	11
FIGURE 3 : REPRESENTATION D'UNE MICROBALANCE A QUARTZ FONCTIONNALISEE AVEC DES ANTICORPS. WWW.OPENQCM.COM.....	16
FIGURE 4 : REPRESENTATION D'UN CAPTEUR A ONDE DE SURFACE.	16
FIGURE 5 : REPRESENTATION D'UN MICROLEVIER FONCTIONNALISE.....	17
FIGURE 6 : SCHEMA REPRESENTANT LE PRINCIPE DE LA SPR.	18
FIGURE 7 : SCHEMA DE MESURE AVEC UNE ISE HTTP://ARCHIVE.CNX.ORG/CONTENTS/FD875986-2C51-4366-8E96-AD4CF7310184@1/ION-SELECTIVE-ELECTRODE	20
FIGURE 8 : SCHEMAS A) D'UN MOSFET ET B) D'UN ISFET.	20
FIGURE 9 : SCHEMA REPRESENTANT LA THEORIE DU « SITE BINDING ».	23
FIGURE 10 : A) VUE AU MICROSCOPE OPTIQUE ET B) PHOTOGRAPHIE D'UNE MICROCELLULE ELECTROCHIMIQUE. ..	24
FIGURE 11 : SCHEMA D'UN TRANSISTOR A EFFET DE CHAMP PLANAIRE ET D'UN TRANSISTOR A EFFET DE CHAMP A BASE DE NANOFIL.....	25
FIGURE 12 : VUE AU MEB DE NANOFILS DE SILICIUM OBTENUS PAR VLS A GAUCHE, ET SCHEMA DU PRINCIPE DE LA TECHNIQUE VLS A DROITE.	26
FIGURE 13 : A) SCHEMA REPRESENTANT UN TRANSISTOR A BASE DE NANOFIL FONCTIONNALISE AVEC DES APTES POUR LA MESURE DU PH ; B) MESURE DE CONDUCTANCE EN FONCTION DU PH ET EN INSERT VUE AU MEB DU DISPOSITIF REALISE PAR CUI ET AL, L'IMAGE EN INSERT REPRESENT LE DISPOSITIF, AVEC LE NANOFIL CONTACTE A CES DEUX EXTREMITES.	27
FIGURE 14 : VUE AU MEB ET SCHEMA DE LA SONDE REALISEE POUR L'ETUDE DE CELLULES VIVANTES PAR TIAN ET AL.....	28
FIGURE 15 : A) SCHEMA ET B) VUE AU MEB D'UN TRANSISTOR A BASE DE NANOFIL DE SILICIUM DOTE D'UN TUBE D'OXYDE DE SILICIUM PERMETTANT DE SONDER DES CELLULES VIVANTES, C) VARIATION DE CONDUCTIVITE DU NANOFIL EN FONCTION DU TEMPS APRES INSERTION DANS UN CARDIOMYOCYTE.....	28
FIGURE 16 : VUE AU MEB D'UN TRANSISTOR A BASE DE NANOFIL EN POLYMERE CONDUCTEUR.....	29
FIGURE 17 : SCHEMA REPRESENTANT UNE PLAQUETTE SOI. (WWW.SOITEC.COM)	29
FIGURE 18 : SCHEMAS DES ETAPES DE FABRICATION ET VUE AU MEB DES COMPOSANTS REALISES EN APPROCHE DESCENDANTE PAR GAO ET AL.	30
FIGURE 19 : A) SCHEMA ET B) VUE AU MEB D'UN NANOFIL REALISE PAR STERN ET AL. LES POINTILLES SUR LA VUE AU MEB REPRESENTENT LES DIMENSIONS DU MASQUE DE RESINE AVANT AMINCISSEMENT DU NANOFIL DE SILICIUM.....	32
FIGURE 20 : A GAUCHE, SCHEMA REPRESENTANT LES DIFFERENTES ETAPES PERMETTANT LA REALISATION DES NANOFILS SELON LA METHODE DE CHEN ET AL ET A DROITE VUE AU MEB DES NANOFILS. LES ETAPES SONT LES SUIVANTES : A) GRAVURE DE LA COUCHE DE NITRURE DE SILICIUM ; B) GRAVURE HUMIDE DU SILICIUM SUIVI D'UNE OXYDATION ; C) RETRAIT DU NITRURE DE SILICIUM ET SECONDE GRAVURE HUMIDE ; D) REALISATION DE L'ISOLANT DE GRILLE ET DES METALLISATIONS.	32

FIGURE 21 : A) SCHEMA DES ETAPES TECHNOLOGIQUES QUI PERMETTENT DE REALISER DES TRANSISTORS A BASE DE NANOFILS POLYCRISTALLINS ; B) VUE AU MEB EN COUPE TRANSVERSALE D'UN NANOFIL POLYCRISTALLIN ; C) IMAGE AU MICROSCOPE OPTIQUE D'UN TRANSISTOR A BASE DE NANOFILS POLYCRISTALLINS.	33
FIGURE 22 : A GAUCHE, SCHEMA DES ETAPES TECHNOLOGIQUES PERMETTANT LA REALISATION DES TRANSISTORS FIN-FET; A DROITE, VUE AU TEM D'UNE COUPE D'UN AILERON.....	34
FIGURE 23 : SCHEMA ET VUE AU MEB DE DIFFERENTES REALISATIONS DE NANOFILS EMPILES, UTILISANT LE PROCEDE DE GRAVURE BOSCH.....	35
FIGURE 24 : PHOTOGRAPHIES DU SYSTEME REALISE PAR HUANG ET AL.....	35
FIGURE 25 : SCHEMA REPRESENTANT DEUX TRANSISTORS A BASE DE NANOFIL DE SILICIUM, A) AVEC JONCTIONS, B) SANS JONCTION.	36
FIGURE 26 : LOCALISATION DU PASSAGE DU COURANT SOUS LE SEUIL POUR DIFFERENTES STRUCTURES ; A) TRANSISTOR AVEC JONCTIONS, FONCTIONNEMENT EN INVERSION ; B) TRANSISTOR SANS JONCTION, FONCTIONNEMENT EN ACCUMULATION ; C) TRANSISTOR SANS JONCTION AVEC NANOFIL TRES DOPE ; LOCALISATION DU COURANT AU-DELA DU SEUIL ; D) E) F) POUR LES CONFIGURATIONS CITEES PRECEDEMMENT.....	39
FIGURE 27 : REPRESENTATION SCHEMATIQUE DU COURANT DE DRAIN EN FONCTION DE LA TENSION V_{GS} EN ECHELLE SEMI-LOGARITHMIQUE POUR LES DIFFERENTES CONFIGURATIONS A) AVEC JONCTIONS B) SANS JONCTION C) SANS JONCTION AVEC UN NANOFIL TRES DOPE.	39
FIGURE 28 : REPRESENTATION DE L'ECRANTAGE DE DEBYE SUR UN BRIN D'ADN EN FONCTION DE LA FORCE IONIQUE DE LA SOLUTION.....	40
FIGURE 29 : SCHEMA REPRESENTANT L'ECRANTAGE DE DEBYE AUTOUR D'UN NANOFIL, A GAUCHE, ET AUTOUR D'UNE SURFACE CONCAVE A DROITE.....	41
FIGURE 30: EXEMPLE D'UN SYSTEME MICROFLUIDIQUE EN PDMS.	43
FIGURE 31 : SCHEMA D'UN SYSTEME MICROFLUIDIQUE DE PREPARATION D'ECHANTILLONS.....	43
FIGURE 32 : SCHEMA DU FONCTIONNEMENT DU CAPTEUR D'IL-2 REALISE PAR STERN ET AL.....	44
FIGURE 33 : SCHEMA PRESENTANT LE FONCTIONNEMENT DE LA FONCTIONNALISATION SELECTIVE DES NANOFILS, MIS AU POINT PAR PARK ET AL.....	45
FIGURE 34 : SCHEMA REPRESENTANT LE PRINCIPE DE FONCTIONNEMENT DU MULTICAPTEUR REALISE PAR ZHENG ET AL. LES TROIS NANOFILS SONT FONCTIONNALISES AVEC TROIS ANTICORPS DIFFERENTS.....	45
FIGURE 35 : SCHEMAS REPRESENTANT LE TRANSISTOR A BASE DE NANOFIL DE SILICIUM INTEGRE DANS LE CANAL MICROFLUIDIQUE, A) TRANSISTOR A BASE DE NANOFIL AVANT LA REALISATION DE LA MICROFLUIDIQUE, B) VUE DE DESSUS DE LA STRUCTURE APRES REALISATION DE LA MICROFLUIDIQUE, C) VUE A PARTIR DE L'ENTREE DU CANAL MICROFLUIDIQUE, D) VUE DEPUIS L'INTERIEUR DU CANAL MICROFLUIDIQUE AVEC EN TRAVERS LE TRANSISTOR A BASE DE NANOFIL.....	48
FIGURE 36 : ETAPES D'UN CYCLE ALD POUR LE DEPOT D' Al_2O_3 EN UTILISANT DU TMA ET DE L' H_2O HTTP://ENNANO.COM/EN/ATOMIC.PHP?ID=29	52
FIGURE 37 : EVOLUTION DE L'INDICE DE REFRACTION ET DE L'EPAISSEUR MOYENNE DEPOSEE PAR CHAQUE CYCLE ALD EN FONCTION DU NOMBRE TOTAL DE CYCLES ALD REALISES.	54
FIGURE 38 : EVOLUTION DE L'INDICE DE REFRACTION DE L'ALUMINE EN FONCTION DE LA TEMPERATURE DE RECUI POST-DEPOSITION, SOUS N_2/H_2 ET SOUS O_2 . REALISE SUR UN FILM DE 400 CYCLES ALD.	57

FIGURE 39 : SCHEMA DU DIFFRACTOMETRE. WWW.BRUKER-WEBINARS.COM.....	59
FIGURE 40 : SUPERPOSITION DE DIFFRACTOGRAMMES, REALISES SUR DES FILMS D'ALUMINE DEPOSES PAR ALD ET RECUTS SOUS O ₂ A DIFFERENTES TEMPERATURES.....	59
FIGURE 41 : ZOOM SUR LES RAIES A 67,8° ET EN INSERT, EVOLUTION DE LA HAUTEUR DES RAIES.....	59
FIGURE 42 : SCHEMA EN COUPE APRES GRAVURE DES TRANCHEES, A DROITE VUE DE DESSUS.....	61
FIGURE 43 : SCHEMA EN COUPE, APRES GRAVURE DES EXTREMITES ET DE LA BASE DE LA BANDE, A DROITE VUE DE DESSUS.....	61
FIGURE 44 : IMAGE AU MEB D'UNE GRILLE AVEC 3 LAMES MET.....	61
FIGURE 45 : IMAGE MEB D'UNE LAME MET APRES AFFINAGE, AL ₂ O ₃ ENTRE LE PLATINE ET LE SILICIUM.....	61
FIGURE 46 : IMAGE MEB D'UNE LAME MET APRES AFFINAGE, VU DE DESSUS.....	62
FIGURE 47 : IMAGE MET D'UN DEPOT DE 60 CYCLES ALD, AVEC UN ZOOM SUR L'INTERFACE A DROITE.....	63
FIGURE 48 : EVOLUTION DU SIGNAL EDX DES ELEMENTS CHIMIQUES POUR UN DEPOT DE 30 CYCLES ALD A GAUCHE ET 60 CYCLES ALD A DROITE. L'ECHELLE DES ORDONNEES EST ARBITRAIRE, ELLE REPRESENTE LA PUISSANCE DU SIGNAL DETECTE. POUR UNE QUESTION DE LISIBILITE, LE SIGNAL DU PLATINE N'EST PAS REPRESENTE POUR LE DEPOT DE 30 CYCLES ALD.....	63
FIGURE 49 : IMAGES MET D'UN DEPOT DE 600 CYCLES ALD, L'ENSEMBLE DU DEPOT A GAUCHE ET ZOOM SUR L'INTERFACE A DROITE.....	64
FIGURE 50 : EVOLUTION DU SIGNAL EDX DES ELEMENTS CHIMIQUES POUR UN DEPOT DE 300 CYCLES ALD A GAUCHE ET DE 600CYCLES ALD A DROITE. L'ECHELLE DES ORDONNEES EST ARBITRAIRE, ELLE REPRESENTE LA PUISSANCE DU SIGNAL DETECTE.....	65
FIGURE 51 : CONCENTRATION QUANTIFIEE DES ELEMENTS CHIMIQUES, MESUREE POINT PAR POINT, A L'INTERFACE SILICIUM/Al ₂ O ₃ D'UN DEPOT DE 300 CYCLES ALD.....	65
FIGURE 52 : EVOLUTION DE L'INTERFACE AVEC L'EPAISSEUR TOTALE DU DEPOT, DE 30CYCLES ALD A 600 CYCLES ALD. L'ECHELLE DES ORDONNEES EST ARBITRAIRE, ELLE REPRESENTE LA PUISSANCE DU SIGNAL DETECTE.....	66
FIGURE 53 : EVOLUTION DE L'EPAISSEUR DE LA COUCHE PARASITE A L'INTERFACE, EN SE BASANT SUR LES MESURES AU MET.....	67
FIGURE 54 : LES TRIANGLES REPRESENTENT L'EVOLUTION DE L'EPAISSEUR MOYENNE DEPOSEE PAR CYCLE ALD EN FONCTION DU NOMBRE TOTAL DE CYCLES ALD DU DEPOT. LES LOSANGES REPRESENTENT L'EPAISSEUR MOYENNE DEPOSEE PAR CYCLE ALD EN FONCTION DU NOMBRE TOTAL DE CYCLES ALD DU DEPOT, MAIS CETTE FOIS, POUR LE CALCUL, L'EPAISSEUR DE LA COUCHE A L'INTERFACE EST RETRANCHEE A L'EPAISSEUR TOTALE.....	68
FIGURE 55 : LA COURBE BLEUE REPRESENTE L'EVOLUTION DE L'EPAISSEUR MOYENNE DEPOSEE PAR CYCLE ALD. LA COURBE DE TENDANCE EN ROUGE REPRESENTE L'EVOLUTION DE LA VITESSE DE DEPOT. L'OXYDATION DE L'INTERFACE S'ARRETE LORSQU'ELLE ATTEINT LE REGIME PERMANENT.....	68
FIGURE 56 : PROFIL DE CONCENTRATION DES ELEMENTS CHIMIQUES POUR UN DEPOT DE 600 CYCLES ALD RECUIT A 650 °C.....	70
FIGURE 57 : IMAGES AU MET D'UN DEPOT DE 600 CYCLES ALD, RECUIT A 900 °C 5 MINUTES SOUS O ₂ , POLYCRISTALLIN. L'ENSEMBLE DU DEPOT A GAUCHE ET ZOOM SUR L'INTERFACE A DROITE.....	71

FIGURE 58 : EVOLUTION DU SIGNAL EDX DES ELEMENTS CHIMIQUES A L'INTERFACE ENTRE LE SiO_2 ET L'ALUMINE DEPOSEE PAR ALD. L'ECHELLE DES ORDONNEES EST ARBITRAIRE, ELLE REPRESENTE LA PUISSANCE DU SIGNAL DETECTE.	73
FIGURE 59 : EVOLUTION DE LA RUGOSITE ARITHMETIQUE DE L'ALUMINE EN FONCTION DU NOMBRE DE CYCLES ALD REALISE.	75
FIGURE 60 : EVOLUTION DE LA RUGOSITE ARITHMETIQUE DE L'ALUMINE EN FONCTION DE LA TEMPERATURE DE RECUIT.	75
FIGURE 61 : IMAGE A L'AFM DE LA SURFACE DE L'ALUMINE SANS TRAITEMENT THERMIQUE.....	75
FIGURE 62 : IMAGE A L'AFM DE LA SURFACE DE L'ALUMINE RECUIE 5 MINUTES A 600 °C SOUS O_2	75
FIGURE 63 : IMAGE A L'AFM DE LA SURFACE DE L'ALUMINE RECUIE 5 MINUTES A 1100 °C SOUS O_2	76
FIGURE 64 : VUES AU MEB (x350K) DE LA SURFACE DE L'ALUMINE DEPOSE PAR ALD, NON RECUIE, RECUIE A 600 °C ET A 1100 °C 5 MINUTES SOUS O_2	76
FIGURE 65 : EVOLUTION DE LA CONTRAINTE EN FONCTION DE LA TEMPERATURE DE RECUIT, SOUS O_2 ET SOUS N_2/H_2	78
FIGURE 66 : VITESSE DE GRAVURE DE L'ALUMINE EN FONCTION DE LA PUISSANCE DE POLARISATION, SUR DE L'ALUMINE AMORPHE ET POLYCRISTALLINE.	80
FIGURE 67 : CAPACITE MIS ET SON MODELE EQUIVALENT.....	81
FIGURE 68 : SCHEMA DES DIFFERENTS DEFAUTS DANS UN ISOLANT DE GRILLE, Q_{IT} REPRESENTE LES CHARGES A L'INTERFACE. Q_F REPRESENTE LES CHARGES FIXES DANS L'ISOLANT. Q_M REPRESENTE LES CHARGES MOBILES DANS L'ISOLANT. Q_{OT} REPRESENTE LES AUTRES CHARGES DANS LE VOLUME DE L'ISOLANT.....	82
FIGURE 69 : SONDE AU MERCURE MDC 802C.	84
FIGURE 70 : MESURE D'IMPEDANCE SUR UN FILM D'ALUMINE, MODULE EN HAUT ET PHASE EN BAS.....	84
FIGURE 71 : REPOSE $C(V)$ DE L'ALUMINE SANS TRAITEMENT THERMIQUE.	85
FIGURE 72 : REPOSE $C(V)$ DE L'ALUMINE RECUIE A 850 °C.	86
FIGURE 73 : NOMBRE DE CHARGES DANS L'ISOLANT EN FONCTION DE LA TEMPERATURE DE RECUIT SOUS O_2	87
FIGURE 74 : TRIANGLES BLEUS, CONSTANTE DIELECTRIQUE EQUIVALENTE DE L'ISOLANT. POINTS NOIRS, CONSTANTE DIELECTRIQUE DE L'ALUMINE SANS LA COUCHE A L'INTERFACE EN FONCTION DE LA TEMPERATURE DE RECUIT SOUS O_2	87
FIGURE 75 : SCHEMA EN COUPE DE LA PLAQUETTE APRES OUVERTURE DE L'OXYDE.....	89
FIGURE 76 : SCHEMA EN COUPE DE LA PLAQUETTE APRES REALISATION DE L'ISOLANT.....	90
FIGURE 77 : SCHEMA EN COUPE DE LA PLAQUETTE APRES METALLISATION FACE ARRIERE.	90
FIGURE 78 : DESSIN DE MASQUE DU PROCEDE CAPACITE MIS.....	91
FIGURE 79 : RELEVÉ $C(V)$ SUR UNE CAPACITE MIS AVEC DE L'ALUMINE NON RECUIE.....	92
FIGURE 80 : RELEVÉ $C(V)$ SUR UNE CAPACITE MIS AVEC DE L'ALUMINE RECUIE A 900 °C 5 MINUTES SOUS O_2	92
FIGURE 81 : RELEVÉ $C(V)$ SUR UNE CAPACITE MIS AVEC UNE STRUCTURE BICOUCHE ALUMINE RECUIE SUR 10 NM DE SiO_2	93
FIGURE 82 : CARACTERISTIQUES $I(V)$ SUR DES CAPACITES MIS Al_2O_3 NON RECUIES.	96
FIGURE 83 : STATISTIQUES DE LA TENSION DE CLAQUAGE POUR L'ALUMINE SANS TRAITEMENT THERMIQUE.	96
FIGURE 84 : CARACTERISTIQUES $I(V)$ SUR DES CAPACITES MIS Al_2O_3 RECUIES A 900 °C SOUS O_2 5 MINUTES.	96
FIGURE 85 : STATISTIQUES DE LA TENSION DE CLAQUAGE POUR L'ALUMINE RECUIE A 900 °C 5 MINUTES SOUS O_2	96

FIGURE 86 : CARACTERISTIQUES $I_D(V)$ SUR DES CAPACITES MIS SiO_2 10 NM + 325 CYCLES ALD RECUTE A 900 °C 5 MINUTES SOUS O_2 .	96
FIGURE 87 : STATISTIQUE DE LA TENSION DE CLAQUAGE DE LA STRUCTURE BICOUCHE SiO_2 10 NM + 325 CYCLES ALD RECUTE A 900 °C 5 MINUTES SOUS O_2 .	96
FIGURE 88 : REPRESENTATION DE FOWLER-NORDHEIM POUR L'ALUMINE NON RECUTE.	97
FIGURE 89 : REPRESENTATION DE FOWLER-NORDHEIM POUR L'ALUMINE POLYCRISTALLINE.	97
FIGURE 90 : PRINCIPALES ETAPES DU PROCEDE DE REALISATION DES ISFET	99
FIGURE 91 : CARACTERISTIQUE $I_D(V_{GS})$ D'UN ISFET A BASE DE NITRURE DE SILICIUM.	100
FIGURE 92 : EVOLUTION DE LA TENSION DE SEUIL D'UN ISFET A BASE DE NITRURE DE SILICIUM, EN FONCTION DU PH, MESUREE A L'ISFETMETRE.	100
FIGURE 93 : CARACTERISTIQUE $I_D(V_{GS})$ D'UN ISFET A BASE D'ALUMINE SANS TRAITEMENT THERMIQUE.	101
FIGURE 94 : EVOLUTION DE LA TENSION DE SEUIL D'UN ISFET A BASE D'ALUMINE SANS TRAITEMENT THERMIQUE, EN FONCTION DU PH, MESUREE A L'ISFETMETRE.	101
FIGURE 95 : CARACTERISTIQUE $I_D(V_{GS})$ D'UN ISFET A BASE D'ALUMINE SANS TRAITEMENT THERMIQUE, A DIFFERENTS PNA.	101
FIGURE 96 : CARACTERISTIQUE $I_D(V_{GS})$ D'UN ISFET A BASE D'ALUMINE SANS TRAITEMENT THERMIQUE, A DIFFERENTS PK.	101
FIGURE 97 : CARACTERISTIQUE $I_D(V_{GS})$ D'UN ISFET A BASE D'ALUMINE RECUTE A 750 °C.	103
FIGURE 98 : EVOLUTION DE LA TENSION DE SEUIL D'UN ISFET A BASE D'ALUMINE RECUTE A 750 °C, EN FONCTION DU PH, MESUREE A L'ISFETMETRE.	103
FIGURE 99 : CARACTERISTIQUE $I_D(V_{GS})$ D'UN ISFET A BASE D'ALUMINE RECUTE A 800 °C.	104
FIGURE 100 : EVOLUTION DE LA TENSION DE SEUIL D'UN ISFET A BASE D'ALUMINE RECUTE A 800 °C, EN FONCTION DU PH, MESUREE A L'ISFETMETRE.	104
FIGURE 101 : SIMULATION DE LA ZONE INSOLEE AVEC UNE DOSE FORTE (EN BLEU) ET DELIMITATION DU MASQUE EN TRAIT FIN.	110
FIGURE 102 : SIMULATION D'UNE PHOTOLITHOGRAPHIE AVEC UNE DOSE FORTE A GAUCHE ET UNE DOSE NORMALE A DROITE.	111
FIGURE 103 : SIMULATION DE LA PHOTOLITHOGRAPHIE PAR PROJECTION, EXEMPLE D'UNE FOCALISATION TROP PROFONDE A GAUCHE ET D'UNE FOCALISATION CORRECTE A DROITE.	111
FIGURE 104 : PROFIL POUR L'OXYDATION DE PREIMPLANTATION, 10,7 NM.	112
FIGURE 105 : SCHEMA DE LA VUE EN COUPE DE LA PLAQUETTE SOI APRES L'OXYDATION DE PREIMPLANTATION.	112
FIGURE 106 : SIMULATION DE L'IMPLANTATION D'ARSENIC POUR LE DOPAGE DES ZONES SOURCE ET DRAIN SUR UNE PLAQUETTE SOI, LA COURBE A DROITE REPRESENTE LE PROFIL DE CONCENTRATION EN ATOMES DOPANTS EN COUPE TRANSVERSALE.	113
FIGURE 107 : PROFIL DE REDISTRIBUTION ET ACTIVATION DES DOPANTS.	114
FIGURE 108 : SIMULATION DE L'EPaisseur D'OXYDE CREEE ET DE LA REDISTRIBUTION D'ARSENIC POUR LA REALISATION DES ZONES SOURCE ET DRAIN, LA COURBE A DROITE REPRESENTE LE PROFIL DE DOPAGE ENTRE LES ZONES SOURCE ET DRAIN EN COUPE LONGITUDINALE.	114
FIGURE 109 : PROFIL DE LA REALISATION DE L'OXYDE DE GRILLE.	115

FIGURE 110 : SIMULATION DE L'ÉPAISSEUR D'OXYDE ET DE LA CONCENTRATION DES DOPANTS APRES LA REALISATION DE L'OXYDE DE GRILLE, LA COURBE A DROITE REPRESENTE LE PROFIL DE DOPAGE ENTRE LES ZONES SOURCE ET DRAIN EN COUPE LONGITUDINALE.	115
FIGURE 111 : EXEMPLES DE MOTIFS POUR L'ÉTAPE DE GRAVURE DES NANOFILS. LES ZONES BLANCHES SERONT GRAVEES.....	119
FIGURE 112 : VUE AU MEB A GAUCHE ET SIMULATION AVEC LE LOGICIEL GENISYS A DROITE D'UN MOTIF DE RESINE INSOLE TROP EN PROFONDEUR.	119
FIGURE 113 : VUE AU MEB DE MOTIFS DE RESINE INSOLES AVEC UN FOCUS INADEQUAT, LES FLANCS DEVRAIENT ETRE TOTALEMENT VERTICAUX.	119
FIGURE 114 : VUES AU MEB DE MOTIFS DE RESINE INSOLES AVEC DES DOSES D'UV TROP FORTES, A GAUCHE LES RUBANS SONT PERCES EN LEUR CENTRE, A DROITE ILS ONT DISPARU.	120
FIGURE 115 : VUES AU MEB DE RESEAUX DE RUBANS DE RESINE PAS ASSEZ INSOLES, AVEC DES RESIDUS DE RESINE NON DEVELOPPES.	120
FIGURE 116 : VUES AU MEB, EXEMPLES DE MOTIFS DE RESINE CORRECTEMENT DEVELOPPES (INCLINAISON 52°).	121
FIGURE 117 : COURBE EXPERIMENTALE REPRESENTANT L'ÉVOLUTION DE LA LARGEUR DES RUBANS DE RESINE EN FONCTION DE LA DOSE D'UV APPLIQUEE LORS DE LA PHOTOLITHOGRAPHIE, SUR UNE PLAQUETTE DE 15 CM.	121
FIGURE 118 : VALEUR DE FOCUS PERMETTANT D'AVOIR DES FLANC DE RESINE A 90° EN FONCTION DE LA DOSE D'UV APPLIQUEE.....	121
FIGURE 119 : VUES AU MEB DE MOTIFS APRES UNE GIR A BASE DE Cl ₂	122
FIGURE 120 : VUES AU MEB DE MOTIFS APRES UNE GIR A BASE DE SF ₆ /C ₄ F ₈ /O ₂	123
FIGURE 121 : VUE AU MEB D'UN RESEAU DE NANOFILS A GAUCHE ET D'UN NANOFIL SEUL A DROITE GRAVES DANS UN SUBSTRAT SOI.....	123
FIGURE 122 : DESSIN DE MASQUE POUR LA PREMIERE GRAVURE, LES CONTOURS DES MOTIFS SONT GRAVES SUR UNE LARGEUR DE 500 NM (ZONES GRAVEES EN BLANC).....	124
FIGURE 123 : DESSIN DE MASQUE POUR LA SECONDE GRAVURE, LES MOTIFS SONT PROTEGES ET LE RESTE DE LA PLAQUETTE EST GRAVE (ZONES GRAVEES EN BLANC).....	124
FIGURE 124 : VUES AU MEB DE MOTIFS DE RESINE, AVANT LA 1 ^{ERE} GIR.	124
FIGURE 125 : VUES AU MEB DE MOTIFS SUR UN SUBSTRAT SOI APRES REALISATION DE LA 1 ^{ERE} GIR.....	125
FIGURE 126 : VUE AU MEB DE LA RESINE ENCAPSULANT LES NANOFILS AVANT LA SECONDE GIR.	125
FIGURE 127 : VUES AU MEB DE MOTIFS REALISES SUR SUBSTRAT SOI, APRES LA SECONDE GIR.....	125
FIGURE 128 : RESEAU DE RUBANS DE RESINE DONT LES DIMENSIONS ONT ÉTÉ REDUITES PAR SUR-GRAVURE DE LA COUCHE DE BARC.	126
FIGURE 129 : SCHEMAS EN TROIS DIMENSIONS DU COMPOSANT IMAGINE, EXEMPLE D'UN TRANSISTOR N'AYANT QU'UN SEUL NANOFIL COMME CANAL, A GAUCHE SANS MICROFLUIDIQUE ET A DROITE AVEC CANAL MICROFLUIDIQUE.	127
FIGURE 130 : EXEMPLES DE MOTIFS POUR LE DOPAGE DES ZONES SOURCE ET DRAIN, TRANSISTOR A UN SEUL FIL A GAUCHE, ET TRANSISTOR A MULTIPLES FILS A DROITE. LES ZONES BLANCHES SERONT IMPLANTEES.....	129
FIGURE 131 : VUES AU MEB (MODE STEM) DE LA SECTION D'UN RESEAU DE NANOFILS A GAUCHE, ET AGRANDISSEMENT SUR UN NANOFIL A DROITE.....	130

FIGURE 132 : EXEMPLE DE MOTIF POUR L'ETAPE D'OUVERTURE DE LA GRILLE ET SUSPENSION DES NANOFILS. LA ZONE NON HACHUREE SERA OUVERTE.	131
FIGURE 133 : VUE AU MEB D'UN TRANSISTOR A BASE DE NANOFILS DE SILICIUM APRES SUSPENSION DE LA ZONE DE CANAL.	131
FIGURE 134 : PROFIL D'OXYDATION CHOISI POUR L'OXYDATION DE GRILLE.....	131
FIGURE 135 : EXEMPLE DE MOTIF POUR L'ETAPE D'OUVERTURE DE L'ISOLANT AVANT METALLISATION. LES ZONES NON HACHUREES SERONT OUVERTES.	132
FIGURE 136 : A) SCHEMA DE METALLISATION D'UN NANOMOSFET, B) SCHEMA DE METALLISATION D'UN NANOISFET, C) ENSEMBLE DU MASQUE DE METALLISATION, D) AGRANDISSEMENT SUR UNE SERIE DE 4 TRANSISTORS.....	133
FIGURE 137 : SCHEMAS DE LA CARTE D'INTERFAÇAGE A GAUCHE ET DU SUPPORT PCB A DROITE.	133
FIGURE 138 : A) PHOTOGRAPHIE D'UNE PLAQUETTE DE COMPOSANTS APRES L'ETAPE DE METALLISATION, B) AGRANDISSEMENT SUR UNE PUCE, C) VUE AU MEB D'UN GROUPE DE 4 TRANSISTORS ET D) SCHEMA D'UN TRANSISTOR A BASE DE NANOFIL DE SILICIUM APRES L'ETAPE DE METALLISATION.....	134
FIGURE 139 : VUES AU MEB DE MOSFET (EN HAUT) ET D'ISFET (EN BAS) APRES L'ETAPE DE METALLISATION. ...	135
FIGURE 140 : DESSIN DE MASQUE POUR LA REALISATION DES CANAUX MICROFLUIDIQUES, AGRANDISSEMENT SUR UN TRANSISTOR A GAUCHE ET ENSEMBLE DU MASQUE A DROITE.	135
FIGURE 141 : SCHEMAS REPRESENTANT LE TRANSISTOR A BASE DE NANOFIL DE SILICIUM INTEGRE DANS LE CANAL MICROFLUIDIQUE, A) TRANSISTOR A BASE DE NANOFIL AVANT LA REALISATION DE LA MICROFLUIDIQUE, B) VUE DE DESSUS DE LA STRUCTURE APRES REALISATION DE LA MICROFLUIDIQUE, C) VUE A PARTIR DE L'ENTREE DU CANAL MICROFLUIDIQUE, D) VUE DEPUIS L'INTERIEUR DU CANAL MICROFLUIDIQUE AVEC EN TRAVERS LE TRANSISTOR A BASE DE NANOFIL.....	137
FIGURE 142 : A GAUCHE, PLAQUETTE DE SILICIUM APRES REALISATION DE LA MICROFLUIDIQUE, A DROITE, AGRANDISSEMENT SUR UNE PUCE.	137
FIGURE 143 : VUES AU MEB DES DISPOSITIFS AVEC LA STRUCTURE MICROFLUIDIQUE, A) VUE D'ENSEMBLE DE QUATRE TRANSISTORS, B) ET C) AGRANDISSEMENT SUR DEUX TRANSISTORS.	138
FIGURE 144 : LARGEUR DU CANAL MICROFLUIDIQUE EN FONCTION DE LA DOSE D'UV, AVEC UNE FOCALISATION 1 μ M AU-DESSUS DE LA SURFACE DU SILICIUM SUR UN FILM DE RESINE DE 7 μ M D'EPaisseur.	138
FIGURE 145 : VUES AU MEB DES DISPOSITIFS AVEC LA STRUCTURE MICROFLUIDIQUE, A) ET B) EXEMPLE D'UN CANAL NON COUVERT DU A UNE FOCALISATION HAUTE DES UV, C) EXEMPLE DE CANAL BOUCHE DU A UNE INSOLATION INADEQUATE.	139
FIGURE 146 : EXEMPLE DE CANAL BOUCHE DU A UNE INSOLATION INADEQUATE.	139
FIGURE 147 : VUES AU MEB DE TRANSISTORS SENSIBLES AUX IONS A BASE DE NANOFILS DE SILICIUM MIS EN RESEAU PARALLELE.	139
FIGURE 148 : A) PLAQUETTE SOI DECOUPEE, B) AGRANDISSEMENT SUR UNE PUCE.	140
FIGURE 149 : DESSIN EN TROIS DIMENSIONS DU SUPPORT PCB UTILISE POUR LE CONDITIONNEMENT DES PUCES.	140
FIGURE 150 : EN HAUT, SUPPORT PCB APRES LE DEPOT DE PATE A BRASER BI/SN/AG, EN BAS, PUCE ET SUPPORT PCB APRES ASSEMBLAGE.....	141
FIGURE 151 : A GAUCHE, SUPPORT PCB APRES DEPOT DES BILLES D'OR, A DROITE, PUCE ET SUPPORT PCB APRES LE MONTAGE.....	142
FIGURE 152 : PUCE ET SON SUPPORT PCB APRES REALISATION DU SCHELLEMENT.....	143

FIGURE 153 : PHOTOGRAPHIES DU DISPOSITIF EN FIN DE PROCÉDÉ.....	143
FIGURE 154 : STATION SOUS POINTE CASCADE SUMMIT 12000.....	148
FIGURE 155 : REPONSES $I_D(V_{DS})$ DE TRANSISTORS COMPOSÉS D'UN SEUL NANOFIL DE 10 μM DE LONG, A) DE LONGUEUR DE GRILLE 3,73 μM ET B) DE LONGUEUR DE GRILLE 0,73 μM	149
FIGURE 156 : HISTOGRAMME DE LA RÉPARTITION DES TENSIONS DE SEUIL DES TRANSISTORS, SANS DISTINCTION DE LONGUEUR DE GRILLE OU DE NOMBRE DE NANOFILS EN PARALLÈLE.....	150
FIGURE 157 : CARACTÉRISATION $I_D(V_{GS})$ DE TRANSISTORS NANOMOSFET EN ÉCHELLE SEMI-LOGARITHMIQUE. ($V_{DS} = 0,1 \text{ V}$).....	152
FIGURE 158 : REPONSES $I_D(V_{GS})$ À DES TENSIONS V_{DS} DE 0,1 V, 0,5 V, 0,9 V, 1,2 V, 1,6 V ET 2 V. LE TRANSISTOR UTILISÉ ICI EST CONSTITUÉ DE 100 NANOFILS EN PARALLÈLE ET A UNE LONGUEUR DE GRILLE DE 0,73 μM .	152
FIGURE 159 : ÉVOLUTION DU COURANT DE FUITE EN FONCTION DE LA TENSION ENTRE DRAIN ET SOURCE, RELEVÉ À PARTIR DES DONNÉES DE LA FIGURE 158.....	152
FIGURE 160 : ÉVOLUTION DU COURANT À L'ÉTAT PASSANT I_{ON} EN FONCTION DE V_{DS} , POUR $V_{GS} = 3 \text{ V}$, AVEC LES DONNÉES DE LA FIGURE 158.....	152
FIGURE 161 : ÉVOLUTION DU RAPPORT I_{ON}/I_{OFF} , AVEC LES DONNÉES DE LA FIGURE 158, I_{ON} RELEVÉ À $V_{GS} = 3 \text{ V}$	153
FIGURE 162 : CARACTÉRISATION $I_D(V_{GS})$ DE TRANSISTORS NANOMOSFET EN ÉCHELLE SEMI-LOGARITHMIQUE. ($V_{DS} = 0,1 \text{ V}$).....	154
FIGURE 163 : A) SCHEMA EN COUPE TRANSVERSALE D'UN NANOFIL DE SILICIUM APRES METALLISATION, B) ET C) IMAGES MEB DE NANOFILS DE SILICIUM AVANT LA FIN DE LA METALLISATION, LA METALLISATION S'EFFECTUE BIEN SUR TROIS FACES DES NANOFILS.....	155
FIGURE 164 : LA FIGURE À GAUCHE REPRÉSENTE LES REPONSES $I_D(V_{GS})$ DE 3 TRANSISTORS, CONSTITUÉS DE NANOFILS DE LONGUEUR 10 μM , DE LONGUEUR DE GRILLE 0,73 μM ($V_{DS} = 0,1 \text{ V}$). LA FIGURE À DROITE REPRÉSENTE L'ÉVOLUTION DE LA PENTE AU-DELA DU SEUIL EN FONCTION DU NOMBRE DE NANOFILS.	156
FIGURE 165 : REPONSES $I_D(V_{GS})$ D'UN TRANSISTOR, CONSTITUÉS D'UN SEUL NANOFIL DE LONGUEUR 10 μM , DE LONGUEUR DE GRILLE 0,73 μM	157
FIGURE 166 : REPONSES $I_D(V_{GS})$ DE DEUX TRANSISTORS CONSTITUÉS DE 100 NANOFILS, DE LONGUEUR 10 μM MAIS DE LONGUEUR DE GRILLE DIFFÉRENTES. ($V_{DS} = 0,1 \text{ V}$).....	157
FIGURE 167 : REPONSES $I_D(V_{GS})$ À DES TENSIONS V_{DS} DE 0,1 V, 0,5 V, 0,9 V, 1,2 V, 1,6 V ET 2 V. LE TRANSISTOR UTILISÉ ICI EST CONSTITUÉ DE 100 NANOFILS EN PARALLÈLE DE 10 μM DE LONG ET A UNE LONGUEUR DE GRILLE DE 0,73 μM	158
FIGURE 168 : REPONSES $I_D(V_{GS})$ À DES TENSIONS V_{DS} DE 0,1 V, 0,57 V, 1 V, 1,52 V ET 2 V. LE TRANSISTOR UTILISÉ ICI EST CONSTITUÉ DE 100 NANOFILS EN PARALLÈLE DE 10 μM DE LONG ET A UNE LONGUEUR DE GRILLE DE 3,73 μM	158
FIGURE 169 : ÉVOLUTION DE LA PENTE AU-DELA DU SEUIL EN FONCTION DE LA TENSION ENTRE DRAIN ET SOURCE.	158
FIGURE 170 : SCHEMA ÉQUIVALENT PETITS SIGNAUX DES TRANSISTORS RÉALISÉS.	159
FIGURE 171 : SCHEMA DE POLARISATION POUR LES CARACTÉRISATIONS DES ISFET, LA SOURCE EST À LA MASSE, LE DRAIN EST POLARISÉ À LA TENSION V_{DS} , LE LIQUIDE DANS LE CANAL MICROFLUIDIQUE EST POLARISÉ À TRAVERS UNE ÉLECTRODE DE RÉFÉRENCE COMMERCIALE DE TYPE AG/AGCL/KCL. LES COURANTS I_G ET I_D SONT RELEVÉS.....	161

FIGURE 172 : PHOTOGRAPHIES DU MONTAGE AYANT PERMIS LES CARACTERISATIONS EN PHASE LIQUIDE.	162
FIGURE 173 : $I_D(V_{GS})$ SUR ECHELLES LINEAIRE ET SEMI-LOGARITHMIQUE, REALISE AVEC UN TRANSISTOR NANOMOSFET CONSTITUE D'UN SEUL NANOFIL DE 2 μM DE LONG, DE LONGUEUR DE GRILLE 0,73 μM , AVANT ET APRES MONTAGE. ($V_{DS} = 0,1 \text{ V}$).....	163
FIGURE 174 : HISTOGRAMME DE LA REPARTITION DES TENSIONS DE SEUIL A PH4 DES NANOISFET, SANS DISTINCTION DE LONGUEUR DE GRILLE OU DE NOMBRE DE NANOFILS EN PARALLELE.....	163
FIGURE 175 : REPOSE $I_D(V_{GS})$ EN PHASE LIQUIDE, EN ECHELLE SEMI-LOGARITHMIQUE DE DIFFERENTES CONFIGURATIONS DE TRANSISTORS. LES PENTES SOUS LE SEUIL SONT EQUIVALENTES QUELLE QUE SOIT LE NOMBRE DE NANOFILS EN PARALLELE, LA LONGUEUR DE GRILLE OU LA TENSION V_{DS} . ($V_{DS} = 1 \text{ V}$ POUR TOUTES LES COURBES, A L'EXCEPTION DE CELLE QUI EST NOTEE 0,1 V)	164
FIGURE 176 : REPOSE EN PHASE LIQUIDE, EN ECHELLE SEMI-LOGARITHMIQUE DE DEUX TRANSISTORS DE LARGEURS DIFFERENTES CONSTITUES D'UN SEUL NANOFIL.....	166
FIGURE 177 : A GAUCHE, SCHEMA EN COUPE TRANSVERSALE D'UN NANOFIL DE SILICIUM PLONGE DANS UN LIQUIDE (NANOISFET) ET A DROITE, SCHEMA EN COUPE TRANSVERSALE D'UN NANOFIL APRES METALLISATION (NANOMOSFET).....	166
FIGURE 178 : REPOSES $I_D(V_{GS})$ DE TROIS ISFET CONSTITUES D'UN SEUL NANOFIL, DE DIFFERENTES LONGUEURS MAIS DE MEME LONGUEUR DE GRILLE (0,73 μM). $V_{DS} = 1 \text{ V}$	168
FIGURE 179 : REPOSES $I_D(V_{GS})$ DE TRANSISTORS, CONSTITUES DE NANOFILS DE 2 μM DE LONG, DE LONGUEUR DE GRILLE 0,73 μM . $V_{DS} = 1 \text{ V}$	168
FIGURE 180 : REPOSES $I_D(V_{GS})$ DE DEUX NANOISFET ET UN NANOMOSFET CONSTITUES D'UN SEUL NANOFIL DE 2 μM DE LONG, ET DE LONGUEUR DE GRILLE 0,73 μM	169
FIGURE 181 : REPOSES $I_D(V_{GS})$ DE DEUX TRANSISTORS CONSTITUES DE 100 NANOFILS DE 10 μM DE LONG, ET DE LONGUEUR DE GRILLE DIFFERENTES.....	169
FIGURE 182 : EXEMPLES DE REPOSES AU PH EN ECHELLE LINEAIRE ET SEMI-LOGARITHMIQUE, A) D'UN TRANSISTOR CONSTITUE DE 20 NANOFILS DE 20 μM DE LONG, AVEC UNE LONGUEUR DE GRILLE DE 0,73 μM , B) D'UN TRANSISTOR CONSTITUE D'UN SEUL NANOFIL DE 20 μM DE LONG, AVEC UNE LONGUEUR DE GRILLE DE 3,73 μM	170
FIGURE 183 : HISTOGRAMME DE LA REPARTITION DE LA SENSIBILITE AU PH DES NANOISFET, SANS DISTINCTION DE LONGUEUR DE GRILLE, DE NOMBRE DE NANOFILS OU DE LONGUEUR DES NANOFILS.	170
FIGURE 184 : EVOLUTION DU COURANT I_D SOUS LE SEUIL EN FONCTION DU PH, RELEVEE A $V_{GS} = 1 \text{ V}$ SUR LES COURBES FIGURE 182 A.	172
FIGURE 185 : REPOSE D'UN CAPTEUR POUR DES VALEURS DE PH 9 A PH 3, SUIVI DE MESURES DE PH 3 A PH 9. LE TRANSISTOR UTILISE POSSEDE 100 NANOFILS DE 4 μM DE LONG, AVEC UNE LONGUEUR DE GRILLE DE 0,73 μM	172
FIGURE 186 : REPOSE D'UN ISFET CONSTITUE DE 100 NANOFILS DE 4 μM DE LONG, DE LONGUEUR DE GRILLE 3,73 μM , A LA VARIATION DE $[\text{Na}^+]$ A GAUCHE ET $[\text{K}^+]$ A DROITE.....	173
FIGURE 187 : SCHEMA EQUIVALENT PETITS SIGNAUX DES NANOISFET REALISES.....	175
FIGURE 188 : PRINCIPE DE POLARISATION D'UN TRANSISTOR A BASE DE NANOFIL, UTILISANT LA GRILLE LIQUIDE ET LA GRILLE EN FACE ARRIERE.....	ERREUR ! SIGNET NON DEFINI.

FIGURE 189 : SIMULATION D'UNE ATTAQUE HUMIDE ANISOTROPE SUR DES RUBANS DE SILICIUM SUR SUBSTRAT SOI D'ORIENTATION CRISTALLINE (100), A) RESEAU DE RUBANS OBTENUS PAR GIR, B) MEMES RESEAUX APRES UNE ATTAQUE PAR TMAH. (LOGICIEL VISUAL TAPAS2 BETA)190

FIGURE 190 : SCHEMAS EN TROIS DIMENSIONS D'UN TRANSISTOR A BASE DE NANOFILS DE SILICIUM SUPERPOSES, A SECTIONS TRIANGULAIRES.....191

FIGURE 191 : VUES AU MEB DE NANOFILS DE SECTION TRIANGULAIRE, AMINCIS ET DEDOUBLES, A) B) C) NANOFILS DEDOUBLES, VUE LONGITUDINALE, D) VUE EN COUPE D'UN RESEAU DE NANOFILS AVEC UNE FINE MEMBRANE RELIANT LES FILS SUPERIEURS ET INFERIEURS, E) ET F) VUE EN COUPE DE NANOFILS DEDOUBLES AVEC UNE SEPARATION PLUS OU MOINS GRANDE ENTRE LES FILS SUPERIEURS ET INFERIEURS.191

FIGURE 192 : VUE AU MEB D'UN LEVIER DE SiO₂ DE MOINS DE 40 NM D'EPaisseur, LONG DE 1,1 μm, REALISE AVEC UNE DOUBLE GRAVURE SECHE-HUMIDE SUR SUBSTRAT STANDARD.....193

FIGURE 193 : VUE AU MEB D'UN NANOFIL DE SILICIUM SUSPENDU MONOCRISTALLIN REALISE SUR UN SUBSTRAT DE SILICIUM STANDARD.....194

Liste des tableaux

TABLEAU 1 : RESUME DES AVANTAGES ET INCONVENIENTS DES APPROCHES MONTANTES ET DESCENDANTES POUR LA FABRICATION DE NANOFILS.....	31
TABLEAU 2 : CARACTERISTIQUES DE DIFFERENTS DIELECTRIQUES SENSIBLES POUR LA REALISATION D'ISFET.....	37
TABLEAU 3 : EPAISSEUR MOYENNE DEPOSEE PAR CHAQUE CYCLE ALD.....	54
TABLEAU 4 : VARIATION DES EPAISSEURS ET INDICES DE REFRACTION DE L'ALUMINE, RECUTE SOUS N ₂ /H ₂ POUR UN DEPOT DE 400 CYCLES.....	56
TABLEAU 5 : VARIATION DES EPAISSEURS ET INDICES DE REFRACTION DE L'ALUMINE, RECUTE SOUS O ₂	56
TABLEAU 6 : EVOLUTION DES EPAISSEURS ET DE L'INDICE DE REFRACTION DE L'EMPILEMENT SiO ₂ /Al ₂ O ₃	57
TABLEAU 7 : EPAISSEURS DES DEPOTS D'ALUMINE PAR ALD, ET EPAISSEURS MOYENNES DEPOSEES PAR CYCLE EN FONCTION DE L'EPAISSEUR TOTALE DU DEPOT. NOUS AVONS REPRESENTE EN ORANGE LES VALEURS OBTENUES PAR MET, EN VERT LES VALEURS OBTENUES PAR INTERPOLATION/EXTRAPOLATION, EN BLANC LES VALEURS CALCULEES (LE TERME "NBCC" REPRESENTE LE NOMBRE DE CYCLES DE DEPOT ALD) ET EN BLEU LES VALEURS OBTENUES PAR ELLIPSOMETRIE.....	69
TABLEAU 8 : EVOLUTION DE L'EPAISSEUR D'UN FILM D'ALUMINE DEPOSEE PAR ALD EN FONCTION DE LA TEMPERATURE DE RECUIT.....	72
TABLEAU 9 : EVOLUTION DES CARACTERISTIQUES DIELECTRIQUES DE L'ALUMINE EN FONCTION DU TRAITEMENT THERMIQUE (5 MIN, O ₂).....	86
TABLEAU 10 : CARACTERISTIQUES DES DIFFERENTES STRUCTURES MIS ETUDIEES.....	93
TABLEAU 11 : RESUME DES CARACTERISTIQUES DES DIFFERENTES CONFIGURATIONS D'ISFET PLANAIRES REALISES.....	105
TABLEAU 12 : LARGEUR DES NANOFILS DE SILICIUM EN FONCTION DE LA LARGEUR DU RUBAN DE RESINE, ELLE-MEME FONCTION DE LA DOSE D'UV ET DU FOCUS.....	126
TABLEAU 13 : CARACTERISTIQUES DES DIFFERENTS TRANSISTORS DESSINES SUR LES MASQUES.....	128
TABLEAU 14 : CARACTERISTIQUES DES DIFFERENTS TRANSISTORS ETUDIEES.....	148
TABLEAU 15 : TENSION DE SEUIL EN FONCTION DE LA LONGUEUR DE GRILLE L _G (SANS DISTINCTION DU NOMBRE DE NANOFILS) ET EN FONCTION DU NOMBRE DE NANOFILS EN PARALLELE (SANS DISTINCTION DE LA LONGUEUR DE GRILLE).....	150
TABLEAU 16 : RECAPITULATIF DES COURANTS DE FUITE ET DU RAPPORT I _{ON} /I _{OFF} EN FONCTION DES CARACTERISTIQUES DES COMPOSANTS NANOMOSFET ETUDIES.....	153
TABLEAU 17 : EVOLUTION DE LA PENTE AU-DELA DU SEUIL DE CONDUCTION DES TRANSISTORS, EN FONCTION DU NOMBRE DE NANOFILS EN PARALLELE ET DE LA LONGUEUR DE GRILLE. LE TERME X PERMET DE GENERALISER LE RESULTAT QUELLE QUE SOIT LA TENSION V _{DS}	159
TABLEAU 18 : RECAPITULATIF DES COURANTS DE FUITE, DES IMPEDANCES ET DU RAPPORT I _{ON} /I _{OFF} EN FONCTION DES CARACTERISTIQUES DES COMPOSANTS ETUDIES.....	165
TABLEAU 19 : RECAPITULATIF DES VALEURS DE PENTE SOUS LE SEUIL EN FONCTION DE LA LARGEUR DU NANOFIL, DU NOMBRE DE NANOFILS ET DE LA LONGUEUR DE GRILLE.....	165
TABLEAU 20 : VALEURS DE SENSIBILITE AU pH EN FONCTION DE LA LONGUEUR DES FILS, DE LA LONGUEUR DE GRILLE ET DU NOMBRE DE NANOFILS EN PARALLELE. LA PREMIERE LIGNE MONTRE LA SENSIBILITE, QUELLE QUE SOIT LA CONFIGURATION, Y COMPRIS LES CONFIGURATIONS NON MENTIONNEES DANS LE TABLEAU...171	171

Annexes

TABLEAU 21 : COMPARATIF AVEC L'ETAT DE L'ART. S REPRESENTE LA SENSIBILITE AU PH, L LA LARGEUR OU
« DIAMETRE DU NANOFIL », L REPRESENTE LA LONGUEUR, LE TERME « ENTOURANTE » SIGNIFIE QUE LA
GRILLE ENTOURE TOTALEMENT LE NANOFIL, LE TERME « 3 GRILLES » SIGNIFIE QUE LA GRILLE RECOUVRE
TROIS FACES DU NANOFILS.174