HAL
open science

Fiabilité des diodes de protection ESD soumises à des décharges électrostatiques répétitives

Marianne, Amemagne Diatta

To cite this version:

Marianne, Amemagne Diatta. Fiabilité des diodes de protection ESD soumises à des décharges électrostatiques répétitives. Micro et nanotechnologies/Microélectronique. Université Toulouse 3 Paul Sabatier (UT3 Paul Sabatier), 2012. Français. NNT : . tel-01946859

HAL Id: tel-01946859

https://laas.hal.science/tel-01946859v1

Submitted on 6 Dec 2018

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Université Fédérale

Toulouse Midi-Pyrénées

THÈSE

En vue de l'obtention du

DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par :

Université Toulouse 3 Paul Sabatier (UT3 Paul Sabatier)

Présentée et soutenue par :
Marianne Amemagne DIATTA

le jeudi 26 janvier 2012

Titre :

Fiabilité des diodes de Protection ESD soumises à des Décharges Electrostatiques Répétitives

---

École doctorale et discipline ou spécialité :
ED GEET : Micro et Nanosystèmes

Unité de recherche :
Laboratoire d'analyse et d'architecture des systèmes du CNRS

Directeur/trice(s) de Thèse :

David TREMOUILLES / Emilien BOUYSSOU

Jury :

Mr Arnaud BOURNEL	Professeur	Université Paris-Sud XI	Rapporteur
Mme Nathalie LABAT	Professeur	Université Bordeaux I	Rapporteur
Mr David TREMOUILLES	Chargé de Recherche	LAAS CNRS	Directeur de Thèse
Mr Emilien BOUYSSOU	Ingénieur R&D	STMicroelectronics	Examinateur
Mme Corinne RICHIER	Ingénieur R&D	STMicroelectronics	Examinateur
Mr Fredric MORANCHO	Professeur	LAAS -CNRS	Examinateur

Fiabilité des Diodes de Protection ESD Soumises À des Décharges Electrostatiques Répétitives

Remerciements

Cette thèse est le fruit de trois merveilleuses années de recherche parsemées d'éclairs. Elle n'aurait certainement pas vu le jour sans le concours de plusieurs personnes à qui je souhaite adresser mes plus vifs remerciements.

Je tiens en tout premier lieu à exprimer ma gratitude à Messieurs Emilien Bouyssou et David Trémouilles qui ont accepté de diriger cette thèse et m'ont prodigué de précieux conseils. Je les remercie pour leur disponibilité toutes les fois où leur aide a été au rendez-vous pour la conduite des travaux. J'exprime aussi ma gratitude aux membres du jury pour avoir accepté de participer à la soutenance de ce travail, notamment à Madame Labat Nathalie et Monsieur Bournel Arnaud qui ont accepté d'être rapporteur et ont pris le soin de relire ce manuscrit.

Je remercie également le Laboratoire d'Analyse et d'Architecture des systèmes (LAAS), spécialement l'équipe ISGE avec Madame Marise Bafleur pour tout l'intérêt qu'elle a porté à ce travail, Monsieur Fabrice Caignet pour ses conseils techniques, Nicolas Mauran pour le soutien inestimable et partage de son expertise de caractérisations électriques. Que les chercheurs soient, ici, grandement remerciés, tant pour les conseils, les encouragements, et les diverses séances de travail sur telle ou telle problématique afférente à cette thèse.

« Les moments passés au laboratoire m'ont fait appréciée la belote au soleil. »

Je remercie également tous ceux qui ont suivi l'avancée des recherches tout en apportant une contribution non négligeable à l'orientation ou réorientation des axes de recherche. Je pense ici aux membres du groupe de travail ESD à STMicroelectronics :

- Aux experts R&D : Patrick Poveda pour sa critique objective ouvrant toujours de belles perspectives d'études, Laure Carnec pour la compréhension des nombreuses étapes process et avec qui le suivi des lots présentait des avancées remarquables. Enfin, mes remerciements à Benjamin Morillon dans l'apport de son expertise en thermo-migration qui a mené la thèse à son aboutissement.
- Aux Designers : Denis Berthiot pour son dynamisme dans la mise en place de ce groupe de travail et l'animation des réunions qui m'ont permis de faire valoir les résultats. Aussi, sa créativité dans la proposition de nouvelles stratégies pour ne pas faillir dès l'abattement de la foudre ont été toujours intéressantes. Christophe Mauriac, Olivier Ory, Eric Laconde qui ont accepté de partager leurs connaissances en simulation, caractérisation électrique ESD.
- A l'expert CAD : Fabrice Roqueta pour les simulations électriques et thermiques.

Je tiens à remercier toute l'équipe WLR pour les différents échanges sur la problématique et leur accueille dans l'équipe : Christine Anceau et Guillaume Fiannaca. Je n'oublie pas mes compagnons de

doctorat Laurent Siegert, Hanh Lin, Dimitri Fabre avec qui les journées se rallongeaient autour d'un verre pour stimuler la créativité. Ainsi, l'été paraissait toujours ensoleillé. Leurs diverses interrogations m'ont permis de préciser mon propos. La contribution de Vincent Marchebout a été considérable pour ces travaux de thèse, je souhaite donc lui adresser mes remerciements.

Enfin, j'exprime une profonde gratitude à ma famille et à tous mes amis qui ont été là pendant ces années de recherche et qui m'ont soutenu d'une manière ou d'une autre malgré l'éloignement.

Sommaire :

Introduction générale

Chapitre I : Protection des circuits intégrés vis-à-vis des décharges électrostatiques (ESD)

I. Introduction ……..…… 17
II. Les décharges électrostatiques……...18
II.1 Le modèle humain HBM 19
II.2 Le modèle de la décharge d'une machine MM 20
II.3 Le modèle du composant chargé CDM 21
II.4 Le modèle HBM selon la norme IEC ou modèle du « pistolet » 23
II.4.1 Modèle IEC 61000-4-2 23
II.4.2 La forme d'onde du pistolet 25
II.4.3 Les simulateurs de décharge 26
II.4.4 Le modèle HMM 27
II.5 Conclusion 28
III. La protection ESD dans le circuit intégré (CI) : exigences industrielles……..……...29
III.1 Le circuit intégré sur silicium IPAD^{TM} 29
III.2 Problématique ESD sur Circuits Intégrés 30
III.3 Conception de la protection ESD pour un circuit intégré 31
III.4 Intérêt de l'étude de la fiabilité des circuits intégrés 32
III.5 Conclusion 33
IV. Analyse physique des défaillances ESD……...34
IV.1 Le défaut et la défaillance 35
IV.2 Localisation de la défaillance 36
IV.2.1 La Microscopie Electronique à Balaye 36
IV.2.2 L'EMMI 37
IV.2.3 L'OBIRCh 38
IV.3 Caractérisation physique approfondie 39
IV.3.1 Le FIB 39
IV.3.2 La Révélation Chimique 40
IV.4 Conclusion 41
V. Conclusion.……..…43
Références Bibliographiques……...44

Chapitre II : Etude de la diode de protection ESD

I. Introduction.……53
II. La diode bidirectionnelle ……..….54
II.1 Architecture de la structure 55
II.2 Influence des paramètres géométriques 56
II.2.1 Variation de la distance entre jonctions N^+ 56

II.2.2 Géométrie de la diode 57
II.3 Conclusion 58
III. Fonctionnement dans un régime de « fort courant »……..59
III.1 L'outil de caractérisation TLP : Dispositif électrique 59
III.2 Intérêt de la caractérisation à ligne de transmission 60
III.3 Comportement de la diode : Principe de mesure d'une caractéristique TLP 61
III.4 Caractérisation TLP des diodes bidirectionnelles 62
IV. Fonctionnement électrique statique……...……...64
IV.1 Etude théorique de la caractéristique statique 64
IV.1.1 Polarisation de la jonction 64
IV.1.2 Caractéristique idéale 66
IV.1.3 Courant de fuite de la jonction 68
IV.1.4 Claquage de la jonction 68
IV.1.5 L'instabilité thermique 69
IV.1.6 L'effet tunnel 69
IV.1.7 La multiplication par avalanche 70
IV.2 Caractéristique statique courant-tension I(V) 70
IV.3 Dysfonctionnement et Critère de défaillance 71
IV.3.1 Réduction de la tension de claquage 72
IV.3.2 Augmentation du courant de fuite 73
IV.3.3 Critère de dégradation 75
V. Conclusion……..78
Références Bibliographiques……...80

Chapitre III : Robustesse ESD de la diode de protection, Contrainte non répétée

I. Introduction……..……..87
II. Robustesse ESD des diodes de protection bidirectionnelles…...…….…..88
II.1 Robustesse : Définition et Caractérisation 88
II.2 Résultats expérimentaux : Influence des paramètres de dessin 89
II.2.1 Eloignement des jonctions 90
II.2.2 Impact de la polarisation de la jonction 91
II.2.3 Résistance interne R_S et robustesse de la structure V_{ESD0} 91
II.2.4 Etude de la surface des jonctions 95
II.3 Conclusion 97
III. Caractérisation électrique de la défaillance…….…….……..…...98
III.1 Influence de la méthode de caractérisation 98
III.2 Incrémentation et répétition des décharges 100
IV. Analyse physique de la défaillance……...…….…..…102
IV.1 Méthode de localisation 102
IV.1.1 EMMI et OBIRCh 102
IV.1.2 Révélation chimique 103
IV.2 Nature de la défaillance 105
IV.3 Analyse FIB de la défaillance 107
V. Compréhension des phénomènes physiques : simulation électrothermique…….…109
V.1 L'outil de simulation Sentaurus WorkBench 109

V.1.1 Sentaurus WorkBench: Simulation technologique 109
V.1.2 Emulation du procédé de fabrication de la diode 111
V.1.3 Maillage de la structure..... 113
V.2 Réponse électrothermique du composant..... 114
V.3 Mécanisme de dégradation en impulsion unique 116
VI. Conclusion ……. 118
Références bibliographiques…..……..……..... 119

Chapitre IV : Fiabilité de la diode vis-à-vis des décharges répétitives

I. Introduction…….……125
II. Tenue en répétitif de la diode bidirectionnelle…….……126
II.1 Conditions expérimentales 126
II.1.1 Choix du niveau de tension..... 126
II.1.2 Reproductibilité des impulsions..... 128
II.1.3 Echantillonnage 130
II.1.4 Impact de la fréquence de répétition..... 131
II.1.5 Polarisation 132
II.2 Résultats de caractérisation en répétitif..... 133
II.2.1 Influence de la distance entre jonctions 133
II.2.2 Géométrie..... 135
II.3 Conclusion..... 136
III. Etude statistique de la tenue en répétitif……..……138
III.1 Rappel de formalisme mathématique :..... 138
III.2 Résultats de caractérisation 139
III.2.1 Paramètres expérimentaux..... 139
III.2.2 Résultats d'endurance 140
III.2.3 Analyse statistique 142
III.3 Conclusion..... 148
IV. Caractérisation des défaillances ESD……..……..…….149
IV.1 Localisation et nature des défaillances..... 149
IV.1.1 Défaillance physique..... 149
IV.1.2 Dégradation électrique de la diode 153
IV.1.3 Discussion..... 156
IV.2 Corrélation des défaillances électrique et physique 157
V. Mécanisme de dégradation de la diode de protection dans le mode répétitif……...158
V.1 Simulation électrothermique 161
V.2 Mécanismes de dégradation 158
V.2.1 Diode circulaire entourée..... 158
V.2.2 Diode circulaire latérale..... 159
VI. Optimisation: Implémentation d'une couche barrière…….……....165
VI.1 Modification de la structure 165
VI.2 Résultats expérimentaux 165
VI.2.1 Caractérisation physique..... 165
VI.2.2 Etude de la tenue en répétitif 166
VII.Conclusion……..169

Introduction générale

La microélectronique tend incessamment vers de plus faibles dimensions technologiques. Parallèlement, les conditions de caractérisation de la fiabilité sont devenues très sévères pour atteindre des objectifs exigeants. Aussi, de par la petite taille des composants microélectroniques, l'intégration dans de nombreux systèmes électroniques portatifs est multipliée. Ces systèmes sont donc contraints à un environnement très rude qui comporte entre autres des phénomènes de décharges électrostatiques (ESD). Pour des applications portatives, les décharges sont majoritairement d'origines humaines. La probabilité qu'un système électronique se retrouvant entre les mains d'un utilisateur soit soumis à des décharges provenant du corps humain devient dès lors non négligeable. Par conséquent, des composants de protection sont placés en entrée et sortie des systèmes pour assurer la robustesse vis-à-vis des ESD.

Le développement des technologies miniatures face à la sévérité du milieu extérieur mènent à un durcissement des spécifications de fiabilité. Aujourd'hui, la fiabilité des composants doit aller au-delà des méthodes de qualification actuelles qui consistent à déterminer un niveau maximum de robustesse pour une seule décharge électrostatique. Les composants de protection doivent désormais supporter la multiplication des décharges électrostatiques. Cette dernière condition permet de prendre en compte les risques d'applications de contraintes électrostatiques récurrentes pouvant par exemple exister entre l'utilisateur et son appareil électronique.

Ces travaux de thèse ont pour objectif l'optimisation des composants de protection afin de garantir d'excellents niveaux de fiabilité ESD. Ainsi, une stratégie a été développée au cours de ces travaux. Il s'agit, dans un premier temps, de comprendre les mécanismes de dégradation en ESD répétitives par les divers moyens de caractérisations électriques et de simulation électrothermique. Ensuite, l'étude physique de la défaillance nous permettra de redessiner le scénario de dégradation en partant de la génération du défaut en définissant sa nature et ses caractéristiques. Enfin, l'évolution du défaut de sa création jusqu'à la défaillance sera alors décrite. La simulation électrothermique complètera les investigations expérimentales pour une confirmation des phénomènes physiques mis en jeux durant une ESD.

A travers ce manuscrit, nous souhaitons présenter les différentes étapes ayant permis la proposition de structures de protection innovantes. Ces dernières offrent de meilleures performances en fiabilité des diodes.

Le premier chapitre sera axé autour de la problématique de modélisation des décharges électrostatiques pour des applications microélectroniques spécifiques. Il sera donc important de lister dans cette partie les différents modèles de décharges électrostatiques existant ainsi que les simulateurs expérimentaux associés. En outre, la technologie évolue et les protections aussi. Nous effectuerons une description des avancées menant à la protection du circuit intégré ainsi que les techniques de caractérisations physiques associées. Le choix est donc porté sur les techniques de caractérisation les plus répandues pour l'analyse de défaillance: la révélation chimique qui permet d'effectuer une gravure préférentielle des régions structurellement défectueuses et l'analyse par faisceau d'ions focalisés (FIB) permettant de visualiser les défauts ESD du composant.

Le second chapitre étudie la diode bidirectionnelle en tant que protection ESD des circuits intégrés. Le bon fonctionnement de la protection est évalué à travers sa réponse électrique. Ainsi, la compréhension du comportement électrique du composant apporte une meilleure description de la signature de défaillance. Nous décrirons donc le comportement de la structure dans des régimes de fort courant. Il sera nécessaire de définir un critère de défaillance pour parvenir à qualifier la diode de fonctionnelle ou défaillante. Dès lors, le composant de protection est considéré comme défaillant dès l'atteinte du critère de défaillance. Le niveau ESD ayant mené à la défaillance définit la robustesse.

Dans le troisième chapitre, nous pourrons procédons à la caractérisation électrique de la diode de protection pour déterminer sa robustesse à une impulsion ESD unique. Les premières techniques de caractérisations physiques seront mises en œuvre sur des diodes défaillantes pour décrire, les mécanismes physiques mis-en-jeu en s'aidant de la simulation électrothermique.

Enfin, le dernier chapitre traitera de la dégradation en répétitif des diodes de protection. Le nouveau concept d'endurance ESD consiste en une défaillance du composant suite à la multiplication des impulsions ESD. L'endurance sera donc mesurée à des niveaux ESD nettement inférieurs à la robustesse. L'étude statistique des résultats expérimentales aboutira à une distinction de deux modes de défaillance associés à deux mécanismes de dégradation. L'hypothèse de chaque mécanisme sera vérifiée par des analyses de défaillance physiques et électriques et la simulation électrothermique. Ce chapitre s'achève avec une amélioration des performances en fiabilité des diodes de protection bidirectionnelles à travers une modification du processus de fabrication. Cette optimisation s'accompagne de la compréhension des phénomènes physiques.

Chapitre I :

Protection des circuits intégrés vis-à-vis des décharges électrostatiques (ESD) : Du laboratoire à l'application concrète sur le terrain

Sommaire:

Chapitre I : Protection des circuits intégrés vis-à-vis des décharges électrostatiques (ESD)

I. Introduction……..17

II. Les décharges électrostatiques……18
II.1 Le modèle humain HBM 19
II.2 Le modèle de la décharge d'une machine MM 20
II.3 Le modèle du composant chargé CDM 21
II.4 Le modèle HBM selon la norme IEC ou modèle du « pistolet » 23
II.4.1 Modèle IEC 61000-4-2 23
II.4.2 La forme d'onde du pistolet 25
II.4.3 Les simulateurs de décharge 26
II.4.4 Le modèle HMM 27
II.5 Conclusion 28

III. La protection ESD dans le circuit intégré (CI) : exigences industrielles…….29
III.1 Le circuit intégré sur silicium IPAD^{TM} 29
III.2 Problématique ESD sur Circuits Intégrés 30
III.3 Conception de la protection ESD pour un circuit intégré 31
III.4 Intérêt de l'étude de la fiabilité des circuits intégrés 32
III.5 Conclusion 33

IV. Analyse physique des défaillances ESD. …… 34
IV.1 Le défaut et la défaillance 35
IV.2 Localisation de la défaillance 36
IV.2.1 La Microscopie Electronique à Balayage 36
IV.2.2 L'EMMI 37
IV.2.3 L'OBIRCh 38
IV.3 Caractérisation physique approfondie 39
IV.3.1 Le FIB 39
IV.3.2 La Révélation Chimique 40
IV.4 Conclusion 41

V. Conclusion…….……43

Références Bibliographiques…….……44

I.Introduction

Les circuits intégrés sont sujets à des décharges électrostatiques de manière constante. Depuis leur environnement de fabrication jusqu'à leur intégration dans une application électronique, nous sommes en présence de contraintes environnementales. Ainsi, la sensibilité des composants est aujourd'hui bien anticipée durant la fabrication. La problématique majeure réside alors dans l'utilisation, c'est à dire lorsque le composant arrive dans les mains du client.

Dans ce premier chapitre, nous nous intéressons à l'évaluation des performances des matériels électriques et électroniques lorsqu'ils sont soumis à des décharges électrostatiques. Dans cette série de contraintes environnementales, sont incluses également les décharges électrostatiques qui peuvent être produites par les opérateurs sur des objets situés à proximité du matériel principal. Cette définition traduit la compatibilité électromagnétique (CEM). La compatibilité électromagnétique définit l'aptitude d'un appareil, d'un système électrique ou électronique, à fonctionner dans son environnement électromagnétique de façon satisfaisante. Cette fonctionnalité doit rester valable sans produire elle-même des perturbations électromagnétiques intolérables pour tout ce qui se trouve dans cet environnement. Les méthodes de caractérisation des systèmes électroniques sont ainsi décrites dans un standard de la norme IEC61000-4-2 qui donne des spécifications pour les essais menés en laboratoire et les essais in situ réalisés sur le matériel dans l'installation finale.

Aujourd'hui, la norme IEC61000-4-2 a été détournée de la vérification de la compatibilité électromagnétique. Les clients des fondeurs de circuits intégrés se voient effectivement « imposer » cette évaluation de la compatibilité électromagnétique. Dans les spécifications, les broches de circuits intégrés ont parfois donc une robustesse requise à l'IEC 61000-4-2 alors que ce standard n'établit pas la procédure de ce type de caractérisation. La norme IEC 6000-4-2 n'y est pas destinée à son origine.

Dans le but de concevoir et surtout optimiser les composants de protection, nous distinguerons tout d'abord les différents types de décharges électrostatiques actuellement modélisés. En axant les investigations autour de la forme d'onde de la norme IEC61000-4-2, les moyens d'évaluation d'une immunité ESD seront ensuite discutés. Puis, le rôle de la protection seule et son intégration dans un circuit microélectronique sera établie à travers son évolution

technologique dans l'aboutissement de systèmes miniaturisés laissant surgir des problèmes de fiabilité que nous investiguerons à travers diverses techniques d'analyse de défaillance.

II.Les décharges électrostatiques

Le phénomène de décharge électrostatique, communément connu sous le nom d'ESD, apparaît lorsqu'un objet électriquement chargé est relié à la terre. Elle se traduit en anglais par **E**lectro**S**tatic **D**ischarge (ESD) et consiste en un transfert de charges électrostatiques entre deux corps ou deux surfaces qui présentent une différence de potentiel. Les ESD sont donc des phénomènes naturels dont les principales causes sont la triboélectricité et l'induction qui sont à l'origine de la génération de charges électrostatiques dans un objet.

L'événement ESD constitue un sous-ensemble des phénomènes transitoires de surcharges électriques, communément appelés EOS (en anglais EOS pour Electrical Over Stress). Un objet exposé à un courant ou une tension supérieure à sa tension maximale de fonctionnement définit le phénomène EOS [1].

Généralement considérée comme une menace pour les circuits intégrés (CIs), l'ESD se manifeste par exemple lorsque des mains humaines touchent une connexion du circuit intégré ou lorsqu'une personne saisit la puce à l'aide d'une pince ou encore établit un contact entre le boitier et un objet métallique relié à la masse. D'autre part, les EOS sont des phénomènes très souvent caractérisés par des surtensions ou des pics transitoires pouvant apparaître dans certaines conditions de test des circuits intégrés et durant leur application après intégration sur une carte du système. Ainsi, la principale préoccupation avec les puces en microélectronique consiste en l'étude de l'ESD qui temporellement réside dans une échelle inférieure à la microseconde. Cependant, la surcharge électrique EOS fait souvent référence à des événements différents de l'ESD englobant aussi bien des échelles de la microseconde que des échelles de l'ordre de la milliseconde.

Les ESD font l'objet de près de 50% des retours clients [2]. Ses effets sur les circuits intégrés sont très variés. Plusieurs mesures de protection sont donc mises en œuvre dans l'industrie de la microélectronique vis-à-vis des ESD. Après les avoir classifiés suivant leur mode de génération, nous disposons aujourd'hui, de différents modèles d'ESD selon que leur origine soit humaine, structurale ou liée à un équipement. Tous ces modèles sont établis à partir de

circuits électriques constitués de résistances, de condensateurs et de bobines qui sont également les schémas de principe des testeurs industriels simulant des décharges.

II.1 Le modèle humain HBM

Dans leur montage et leur manipulation pendant la fabrication, les composants électroniques subissent diverses manipulations par des êtres humains ou des équipements. Ces contacts entre deux corps tendent à provoquer des décharges électrostatiques. La décharge d'une personne touchant du bout du doigt un composant électronique relié à la masse est décrite par le modèle de décharge humain ou Human Body Model (HBM). A partir de cette définition, les fabricants de composants microélectroniques modélisent un corps humain électriquement chargé à l'aide d'un condensateur de capacité 100 pF et d'une résistance de 1500 Ω. Le circuit électrique simplifié représenté sur la Figure 1 permet donc de reproduire la décharge de type HBM [3].

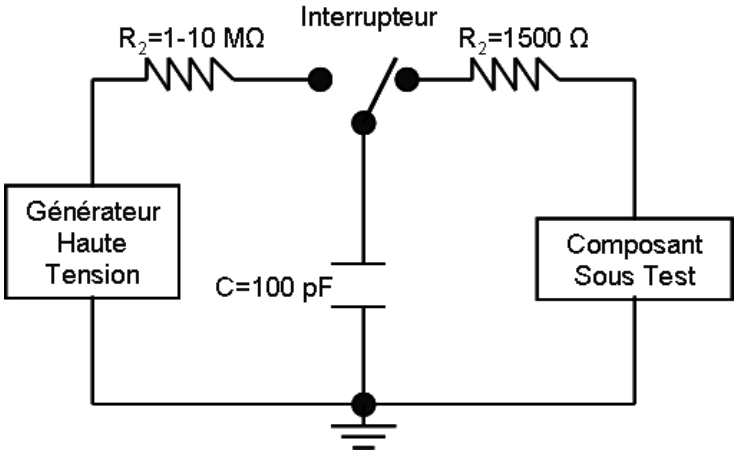


Figure 1: Schéma électrique simplifié du générateur de décharge HBM.

Le mode de fonctionnement de ce montage est la charge succédée d'une décharge de la capacité dans la résistance par un basculement de l'interrupteur suivant les positions respectives ouverte et fermée sur le composant sous test. La forme de l'onde de décharge en courant, indépendante du composant testé, est représentée sur la Figure 2 et se caractérise par une durée d'impulsion d'environ 150 ns ± 20 ns et un temps de montée variant de 2 ns à 10 ns.

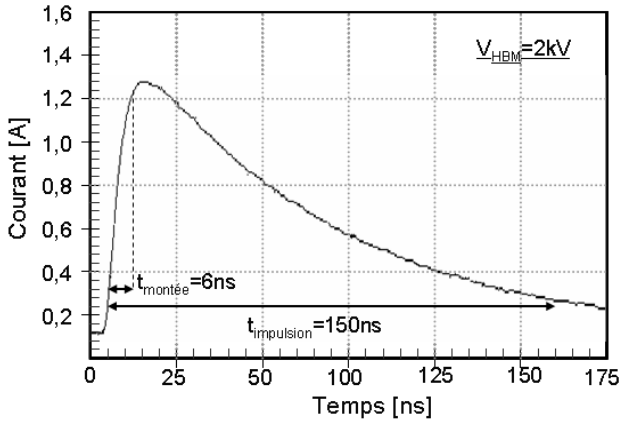


Figure 2: Forme d'onde de la décharge HBM pour une tension d'alimentation de 2kV.

II.2 Le modèle de la décharge d'une machine MM

Le modèle de la machine, souvent désigné par son acronyme anglais MM pour Machine Model est dédié à la reproduction de la décharge d'un équipement lors de la mise en contact avec un composant [4,5,6]. Autrement dit, il représente les exercices de manipulation automatique de l'équipement sur le composant durant sa fabrication. Le circuit électrique simulant la décharge comprend une résistance quasi nulle et un condensateur de capacité 200 pF comme indiqué sur la Figure 3 [7].

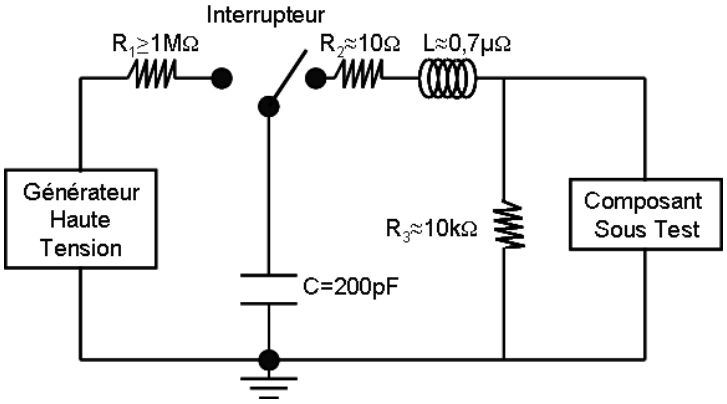


Figure 3: Schéma électrique simplifié générant la décharge MM

L'bobine qui n'est pas toujours indiquée dans le schéma électrique simplifié joue pourtant un rôle essentiel pour obtenir la forme oscillatoire de l'onde, ici reproduite sur le graphe de la Figure 4. La forme d'onde MM présente un pic de courant plus important que celui de l'onde

HBM pour un niveau de tension équivalent appliqué au générateur haute tension. Ainsi, ce type de modèle est parfois considéré comme le pire cas du modèle HBM puisque les dégradations sont similaires mais produites à des niveaux de tension beaucoup plus faibles [8].

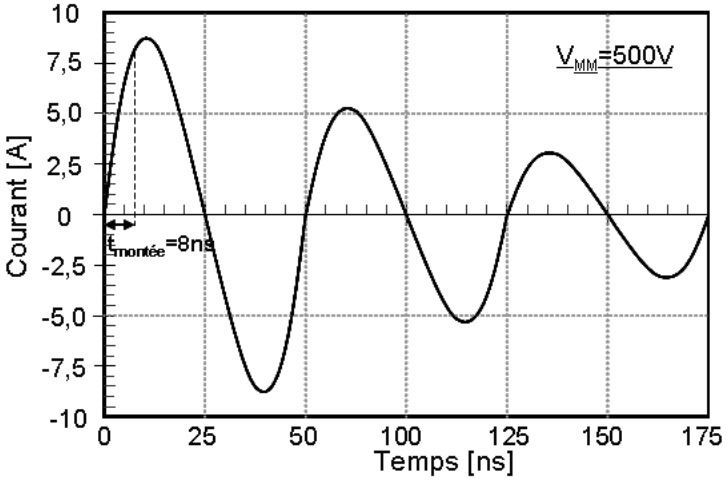
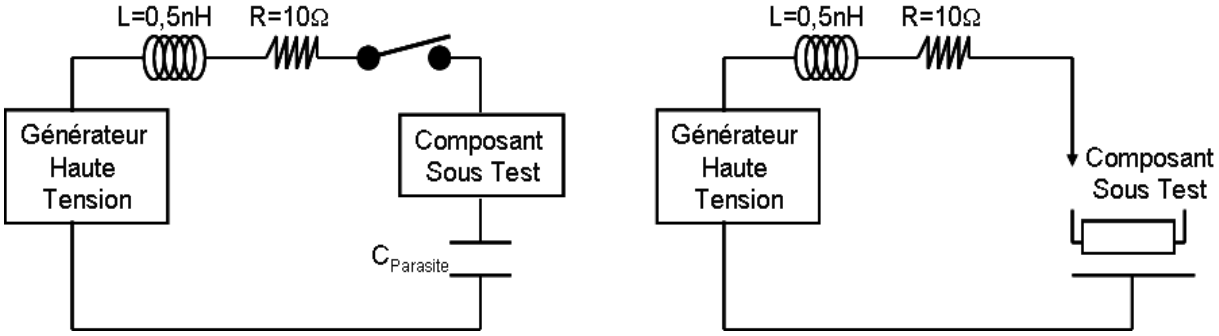


Figure 4: Forme d'onde de la décharge MM pour une tension d'alimentation de 500V

II.3 Le modèle du composant chargé CDM

Le modèle du composant chargé ou Charged Device Model (CDM) reproduit la décharge d'un composant ou d'un circuit intégré assemblé qui s'est chargé. Un exemple typique de décharge CDM est un composant glissant de son tube de transport et atterrissant sur une surface conductrice. Les frottements des broches et du boitier avec le tube permettent de stocker des charges qui sont par la suite évacuées à travers une broche. Le phénomène CDM a donc lieu lorsqu'un contact métal à métal est établi suite à un transfert du composant dans une zone à champ électrique, ou sa charge par le phénomène de triboélectricité.

La quantité de charges stockées demeure très variable d'un composant à un autre et la forme de l'impulsion de l'ESD dépendra des conditions d'intégration en boîtier. Dès lors, il devient très difficile de simuler expérimentalement ce modèle. Néanmoins, plusieurs simulateurs de décharges ont été développés afin de reproduire la décharge avec des circuits à base d'une résistance. La différence fondamentale de ces simulateurs réside dans le moyen de charge du composant.



(a) Mode direct (b) Mode induit

Figure 5: Schémas électriques simplifiés générant la décharge de type CDM

La Figure 5 montre le circuit électrique équivalent simulant la décharge CDM. Nous distinguons une résistance de 10 Ω mise en série avec une bobine de 0,5 nH. Le circuit (a) correspond au mode de charge directe du composant avec une connexion des broches, tandis que le schéma électrique simplifié (b) est représentatif d'une décharge de type induite. L'impulsion CDM directe est plus reproductible en pratique. Elle possède une intensité de courant de décharge très dépendante de la valeur de la capacité parasite [9].

Quelque le mode de décharge, l'impulsion CDM dans un court-circuit (Figure 6) se caractérise par un temps de montée très bref compris entre 100 ps et 500 ps et une durée d'impulsion d'environ 5 ns.

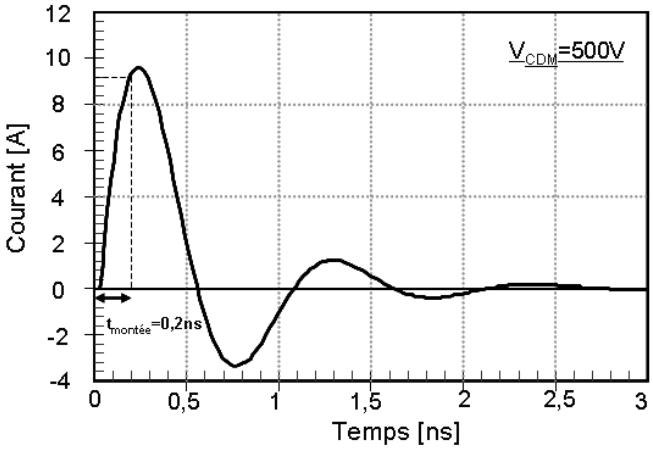


Figure 6: Forme d'onde de la décharge CDM pour une tension d'alimentation de 500V

II.4 Le modèle HBM selon la norme IEC ou modèle du « pistolet »

Pendant plus de trois décennies, de nombreuses précautions ont été mises en place par les industriels face aux décharges électrostatiques sur les composants discrets en plus du système électronique entier [10]. Historiquement, le modèle accepté par les fabricants et les clients pour définir les menaces ESD était l'HBM. Récemment, un nouveau modèle a émergé. La norme IEC 61000-4-2 devenant le standard de l'industrie de la microélectronique pour simuler l'ESD, les clients exigent désormais que cette norme soit appliquée aux systèmes et parfois même aux circuits intégrés. Ainsi, le développement de ce modèle aussi appelé « pistolet » a permis d'évaluer l'immunité des produits dans leur application finale face aux diverses contraintes environnementales. En effet, le modèle du « pistolet » se définit comme étant la simulation de la décharge d'une personne, à travers un système électrique ou électronique, tenant du bout des doigts un objet métallique [11]. L'illustration du mode de décharge est donnée sur la Figure 7 pour une personne se déchargeant sur un système électronique à travers un tournevis.

Figure 7: Cas d'une décharge de type « pistolet » dans un système électronique

II.4.1 Modèle IEC 61000-4-2

En 1995, la Commission Electrotechnique Internationale (CEI) ou International Electrotechnical Community (IEC) publie un nouveau modèle HBM standard plus sévère connu sous le nom d'IEC 801-2 [12]. Cette spécification est destinée à définir les performances exigées de tous les composants électroniques dans une série de conditions d'interférences électromagnétiques. En effet, la norme IEC 801-2 résulte d'un marché commun Européen et

d'une forte exigence à la fiabilité des systèmes électroniques. Ainsi, elle connaît successivement deux numérotations différentes par la CEI dans le but de regrouper toutes les spécifications électroniques au sein de la communauté Européenne. Jusqu'en 1997, la norme est connue sous le nom IEC 1000-4-2 avant de porter la numérotation actuelle : IEC 61000-4-2 [13].

Les modifications dans l'appellation ont été effectuées sans changement de la description du modèle. Elle a toujours consisté en une représentation schématique (Figure 8) d'un condensateur de capacité 150 pF se déchargeant à travers une résistance de 330 Ω. Dans un premier temps, l'interrupteur est fermé sur le générateur haute tension afin de charger le condensateur. Ensuite, un basculement de l'interrupteur en position ouverte initie la décharge du condensateur à travers la résistance de 330 Ω et l'bobine pour atteindre le composant sous test. La forme d'onde en courant vue par une résistance de 2 Ω substituant le composant sous test est caractéristique de la norme IEC 61000-4-2.

Deux modes d'application de la décharge existent: au contact ou à l'air. Idéalement, la méthode d'essai à utiliser serait la décharge au contact car dans l'air la reproductibilité de la mesure est mauvaise [14]. Ainsi, les décharges dans l'air doivent donc être utilisées uniquement lorsque les décharges au contact ne sont pas applicables.

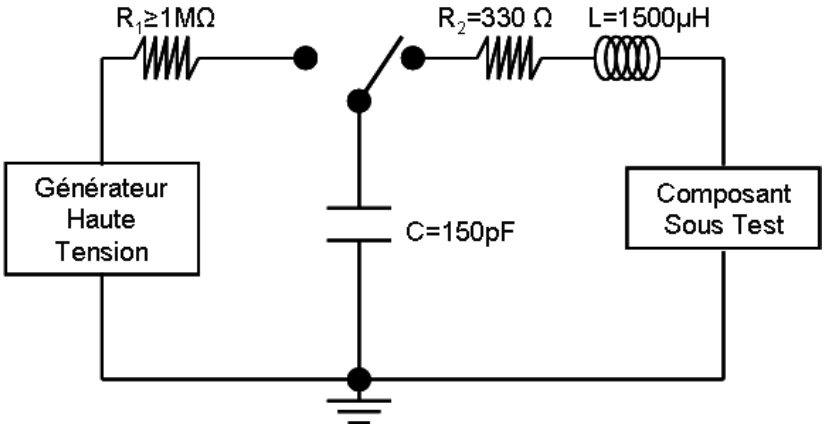


Figure 8: Schéma électrique simplifié de génération de décharges selon la norme IEC 61000-4-2

II.4.2 La forme d'onde du pistolet

Comme son nom l'indique, le modèle HBM de la norme IEC 61000-4-2 s'apparente donc au modèle HBM pour les circuits intégrés avec comme principale différence une décharge véhiculée au travers d'objets métalliques tels que des clés ou des tournevis. Par conséquent, l'HBM de la norme IEC se distingue du modèle HBM par le temps de montée et l'intensité du courant de décharge [15]. Ainsi, l'onde typique IEC 61000-4-2 est formée de deux pics dont le premier caractérise la décharge du métal de faible résistance et le second pic correspond à la décharge du corps humain. Cependant, l'intensité du premier pic de courant est très importante comparée aux modèles HBM, MM et CDM. L'impulsion décrite par la norme IEC 61000-4-2 se caractérise par une onde en courant présentant un temps de montée inférieur à 1 ns et une durée d'impulsion d'environ 120 ns (Figure 9). Cette forme d'onde combine en quelque sorte le temps de montée de la décharge CDM et la durée d'impulsion de l'onde HBM.

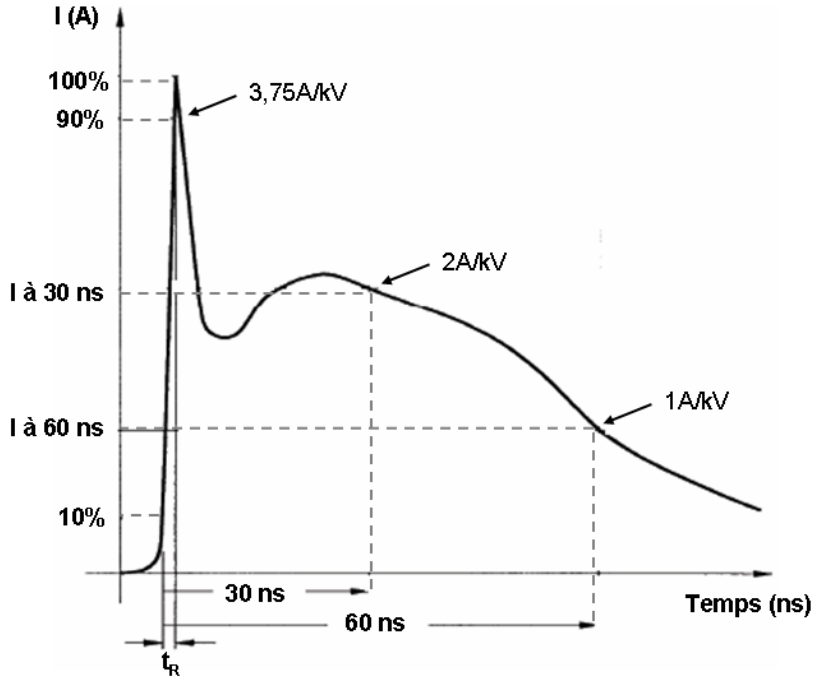


Figure 9: Forme d'onde de la norme IEC 61000-4-2 délivrée par un simulateur de décharge de type « pistolet ».

Trois paramètres temporels sont essentiels pour la définition et la standardisation de la forme d'onde en courant générée par le « pistolet » selon la norme IEC 61000-4-2. Ainsi, aux pics, à

30 ns et à 60 ns, les intensités de courant doivent atteindre les valeurs résumées dans le tableau 1 pour des tensions de charge données. Le très court temps de montée t_R doit être compris entre 0,7 ns et 1 ns et correspond à la différence temporelle entre 10% et 90% de l'intensité Ipic du premier pic de l'onde. Dès lors, les simulateurs de décharge doivent tous délivrer une forme d'onde en courant répondant aux caractéristiques expérimentales résumées dans le Tableau 1.

Tableau 1 : caractéristiques du courant de décharge et temps de montée d'une décharge « pistolet ».

Tension de charge (kV)	Ipic (A)	I à 30 ns (A)	I à 60 ns (A)	t_R (ns)
2	7,5	4	2	0,7 - 1,0
4	15	8	4	0,7 - 1,0
6	22,5	12	6	0,7 - 1,0
8	30	16	8	0,7 - 1,0
x	3,75 A/kV	2 A/kV	1 A/kV	0,7 - 1,0

II.4.3 Les simulateurs de décharge

Aujourd'hui, les fabricants de testeurs proposent différents simulateurs de décharge satisfaisant la norme IEC 61000-4-2. La problématique de ces simulateurs réside dans le fait qu'ils peuvent donner des résultats différents sur l'évaluation des niveaux d'immunité tout en répondant pourtant aux spécifications de la norme IEC 61000-4-2 [16,17,18]. Autrement dit, des testeurs provenant de différents fabricants vont donner des résultats différents pour un même composant. Finalement, la forme d'onde non fiable mène à des résultats de mesure de robustesse non reproductibles [19].

La complexité de la mesure rend les spécifications établies dans le standard incomplètes. En effet, les courants de décharge sont très dépendants du composant testé [20]. Ainsi, P. Leutchmann décrit la possible origine de la faille de la norme comme résidant dans l'absence de renseignements sur les champs électriques et magnétiques aux points d'injection de la décharge [21]. L'émission des radiations électromagnétiques autour de la pointe de décharge a

aussi contribué au développement d'impulsions IEC à partir d'un système de décharge à ligne de transmission.

En effet, le simulateur de décharges à ligne de transmission offre une qualité d'impulsions significativement meilleure. La suppression des rayonnements électromagnétiques à proximité du circuit testé s'effectue lorsque toutes les composantes du système sont dotées d'une impédance 50 Ω. Deux types de simulateurs de décharges existent donc aujourd'hui : le testeur muni d'une ligne à transmission reproduisant la forme d'onde de la norme IEC 61000-4-2, et d'autre part le « pistolet » qui, par contre, est un dispositif dans le respect de la norme IEC61000-4-2 exigeant une impédance de 330 Ω et un condensateur série de 150 pF.

II.4.4 Le modèle HMM

En plus de la fiabilité du système, de nombreux fabricants de circuits intégrés rencontrent aussi des difficultés à garantir la fiabilité de leurs produits vis-à-vis des ESD lorsqu'ils sont intégrés dans le système final du client [22]. En effet, la norme IEC 61000-4-2 est uniquement conçue pour garantir l'immunité des systèmes électroniques [23]. Cependant, son application n'est pas du tout prévue sur un circuit intégré ou un composant électronique discret malgré des demandes croissantes provenant des concepteurs de systèmes [24]. Ainsi, dans le but d'étendre le domaine d'application de l'IEC aux circuits intégrés et aux composants discrets afin de garantir la fiabilité de la mesure, l'Association ESD (ESDA), fondée en 1982, propose une nouvelle méthode de mesure : l'HMM. Les formes d'onde produites sur un composant sont donc dénommées HMM pour Human Metal Model afin de les distinguer des décharges appliquées sur un système [25]. Cette méthode de caractérisation faisant toujours référence à la norme IEC 61000-4-2, la flexibilité de la norme HMM présente par conséquent l'avantage de garantir des immunités ESD fiables au niveau du composant et du circuit intégré.

L'HMM reproduit la forme d'onde ESD de la norme IEC 61000-4-2 [26] pour ainsi toujours simuler la décharge d'une personne debout à travers un objet métallique [27]. Actuellement, la source de ligne de transmission 50 Ω est identifiée comme pouvant reproduire la même forme d'onde de courant pour une tension IEC équivalente au « pistolet » [28]. La Figure 10 représente, en guise d'illustration, la décharge dans un court-circuit de 10 kV de tension de charge

équivalente à un « pistolet » en utilisant un système à ligne de transmission 50 Ω. Ce système appelé 4702 IEC50, a été développé par Barth Electronics afin de délivrer des impulsions avec un courant maximum de 100 A soit près de 30kV en équivalence IEC. Toutefois, il faut remarquer que la forme d'onde est en parfaite adéquation avec celle décrite par la norme IEC 61000-4-2. Cependant, aucun détail du dispositif électrique permettant de générer cette forme d'onde n'est renseigné par le fabricant sous couvert de la confidentialité.

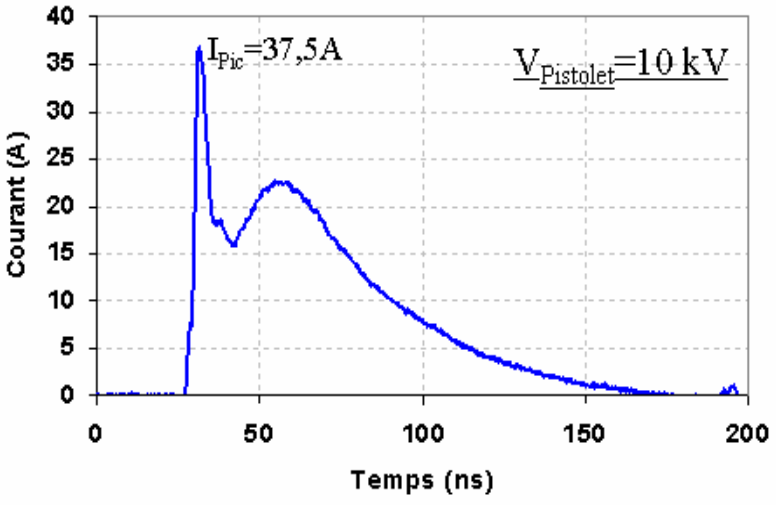


Figure 10: Forme d'onde de la décharge d'un simulateur HMM 50 Ω pour une tension équivalente de 10kV

Ce modèle HMM autorise désormais l'évaluation de l'immunité ESD au niveau du composant et du circuit intégré. Sa standardisation est initiée depuis quelques années par l'ESDA. Cependant, elle reste aujourd'hui très controversée puisque la variation d'impédance entre le banc du « pistolet » et l'HMM est susceptible d'induire des perturbations dans les circuits empruntés dans le système électronique durant la décharge. Par conséquent, l'utilisation de l'HMM est déconseillée au niveau du système. L'HMM ne pourra en aucun cas garantir une immunité en remplacement du « pistolet ».

II.5 Conclusion

Dans le milieu industriel de l'électronique, des confusions sont faîtes dans l'utilisation du terme HBM. Pour des circuits intégrés, l'immunité ESD en HBM décrit une décharge provenant

du bout du doigt d'une personne en faisant référence à une norme JEDEC très familière. Le terme HBM est parfois exploité pour décrire la décharge d'une personne tenant un objet métallique sur un système, c'est-à-dire le modèle du « pistolet » de la norme IEC 61000-4-2. Afin de distinguer la caractérisation HBM traditionnelle au niveau du composant de celle utilisant la forme d'onde IEC 61000-4-2, l'ESDA a adopté le nom de modèle HMM pour cette dernière. Alors que le modèle du « pistolet » et le modèle HMM exploitent la même impulsion de courant, elles sont toutefois appliquées sur des niveaux différents pouvant aboutir à des niveaux d'immunité différents.

III. La protection ESD dans le circuit intégré (CI) : exigences industrielles

La notion de protection ESD n'a un sens uniquement si l'entité protégée est définie. L'intérêt de ce paragraphe est de, finalement, décrire tout d'abord le circuit intégré (CI) en relatant son évolution de sa conception à son développement. Les motivations qui mènent à l'intégration d'une protection dans un circuit intégré seront ensuite décrites avant de montrer les conditions requises pour assurer la protection contre les ESD.

III.1 Le circuit intégré sur silicium IPAD™

Un circuit intégré est un circuit électrique complexe constitué de plusieurs composants distincts tous compris dans un même assemblage monolithique. Les premières recherches effectuées sur cette technologie remontent à la fin des années 1950. L'objectif était de réduire la taille des systèmes électroniques afin d'inclure une plus grande quantité de fonctions électroniques complexes dans un espace limité. Les différentes approches proposées incluaient des techniques d'assemblage de composants individuels, des structures à film mince et des semi-conducteurs intégrant des circuits. Dans l'évolution de la microélectronique, ces trois approches ont été développées pour finir par être combinées dans une seule et même technologie. Ainsi, cette innovation a progressivement donné naissance aux circuits intégrés dans l'industrie du semi-conducteur.

Dans cette optique, la société STMicroelectronics a récemment proposé des composants actifs et passifs intégrés aussi appelés Integrated Passive and Active Devices (IPAD^{TM}). La stratégie visée est de combiner des résistances, condensateurs, bobines, des diodes de protection ESD ainsi que de multiples autres fonctions dans un seul et même boîtier miniature. Cette alternative a permis de répondre aux besoins pressants du marché. En effet, pour des applications telles que : la téléphonie mobile, les ordinateurs, les appareils de consommation et les équipements médicaux, de hautes performances sont très souvent exigées dans un format réduit. La technologie d'intégration de composants passifs et actifs se présentait comme étant la solution idéale en offrant un gain en occupation surfacique et en réduction des coûts. Dès lors, les circuits électroniques ne sont plus constitués d'un simple assemblage de composants discrets mais d'un ensemble de composants reposant sur un même substrat appelé circuit intégré.

III.2 **Problématique ESD sur Circuits Intégrés**

Vers la fin des années 1970, les décharges électrostatiques deviennent problématiques dans l'industrie de la microélectronique. De plus faibles robustesses ESD ont généré des défaillances et des pertes industrielles du fait de la réduction de la taille des technologies. La baisse des dimensions s'est donc accompagnée d'une hausse de la sensibilité des produits [29].

Entre les années 1980 et 1990, les concepteurs de composants électroniques parviennent à réaliser de meilleures protections ESD rendant ainsi les composants moins sensibles. Ce développement a connu un succès en procédant à une identification des paramètres technologiques clés permettant d'accroître la robustesse. En effet, suite à des études approfondies du comportement des composants de protection lors d'une décharge, les dessins de structures et les processus de fabrication ont été modifiées afin de rendre les structures plus robustes.

Plus tard, dans les années 1990, l'exigence grandissante de performances avec l'accroissement de la densité d'intégration de circuits pose problème pour les circuits de protection ESD traditionnels. L'immunité des systèmes vis-à-vis des ESD commence donc à décroître avec la miniaturisation. La situation empire avec l'apparition en production des circuits intégrés de très faibles dimensions.

Ainsi, les circuits intégrés sont donc devenus de plus en plus fragiles aux ESD entre 2005 et aujourd'hui. Les décharges électrostatiques sont actuellement à l'origine de nombreux dysfonctionnements des systèmes électroniques et circuits intégrés avec des retours clients dus aux ESD. La nécessité de protéger les circuits intégrés des décharges électrostatiques est alors devenue un des intérêts et une des difficultés majeures des concepteurs de circuits microélectroniques.

III.3 Conception de la protection ESD pour un circuit intégré

Différentes stratégies de protection sont adoptées pour protéger le système des agressions extérieures. En effet, de fortes précautions sont mises en place vis-à-vis des décharges d'origine humaine ou structurales durant toutes les étapes de fabrication. Tout d'abord, le port de bracelets, de chaussures ainsi que l'utilisation de chaises antistatiques permet de s'affranchir de la majeure partie des ESD de type HBM. De la finalisation du produit et à sa commercialisation, les risques sont de nouveau présents. De ce fait, des composants de protection sont intégrés en entrée et sortie des circuits pour éviter tout risque de destruction durant le bon fonctionnement du système. Ces composants de protection doivent satisfaire quatre grandes caractéristiques que sont la robustesse, l'efficacité, la rapidité et la transparence.

La robustesse du composant de protection permet d'évacuer tout le courant de décharge sans qu'il ne se dégrade lui-même. A cet effet, la protection ESD doit pouvoir laisser passer de très forts courants pendant toute la durée de l'impulsion.

L'efficacité du composant de protection relève de sa capacité à limiter la tension pour éviter tout dommage du circuit interne à protéger. Idéalement, pour assurer une bonne efficacité, la résistance de la protection doit rester faible au cours d'une décharge et être accompagnée d'un bon contact thermique avec le substrat.

La rapidité réside dans son déclenchement avant toute partie du circuit lors d'une ESD. La dernière caractéristique consiste en la transparence dans le circuit. En effet, la protection ne doit pas interférer avec les autres fonctionnalités du circuit. Il sera recherché pour cela une protection avec une très faible capacité parasite.

Ainsi, la recherche d'une protection adaptée réside en une quête de la stratégie prévoyant des chemins préférentiels aux courants de décharges ESD susceptibles de traverser le circuit. Les

principaux composants utilisés et satisfaisant ces critères sont entre autres des diodes, des transistors bipolaires auto-polarisés et des thyristors.

Pour protéger le circuit IPAD^{TM} contre les ESD, une diode de protection est rajoutée à toutes les entrées du circuit intégré. Généralement, la protection est mise en série avec le condensateur de manière à obtenir une protection plus efficace. Ainsi, la diode que nous étudierons dans le chapitre suivant doit être connectée au condensateur par deux pistes métalliques reliant chacune des électrodes.

III.4 Intérêt de l'étude de la fiabilité des circuits intégrés

Dans le milieu de la microélectronique surgissent actuellement des applications intégrant de multiples fonctions, souvent très portatives, grâce à des circuits électroniques miniaturisés. Ainsi, les problèmes liés à la fragilité des systèmes dans l'environnement extérieur s'accentuent. Le côtoiement de l'électronique mobile telle que la téléphonie avec l'agressivité du milieu extérieur a conduit à la mise en place de sévères conditions de fiabilité particulièrement sur les circuits intégrés. L'objectif du fondeur électronique et de ses clients est de garantir une durée de vie du produit acceptable vis-à-vis des ESD pour l'électronique nomade.

Typiquement pour les circuits intégrés IPADs, la spécification client exigeait une robustesse ESD de 15 kV pour des ESD de la norme IEC 61000-4-2. Depuis, cette spécification requiert non seulement 15 kV de robustesse mais réclame aussi la conservation de toutes les fonctionnalités du circuit suite à la répétition de 1000 décharges de 15 kV sur le circuit intégré [30]. Expérimentalement, il s'est avéré qu'un grand nombre de circuits intégrés ainsi que leurs protections ESD discrètes qui répondaient à une robustesse nettement supérieure à la tension de charge de 15 kV ne garantissaient pas forcément la tenue aux décharges répétitives [31]. La fiabilité ESD des composants de protection et circuits intégrés ne doit donc plus être garantie par la simple évaluation du niveau d'immunité.

C'est dans ce contexte que s'inscrivent les travaux menés dans ce manuscrit. Le but est de déterminer les causes de la défaillance en ESD répétitives afin de délivrer des composants fiables lorsque le produit se retrouvera dans les mains du consommateur. Pour mener à bien cette mission, une compréhension des mécanismes de dégradation constitue la voie permettant d'atteindre les axes d'amélioration pour atteindre les performances exigées par le client. Ainsi, à

travers des caractérisations physiques et électriques successives, nous pourrons déterminer le paramètre de conception ou du processus de fabrication à l'origine des dégradations en ESD répétitives.

III.5 **Conclusion**

La fragilité des circuits intégrés a été discutée dans ce paragraphe avec l'évolution technologique. Tendre vers des structures miniaturisées s'accompagne de difficultés à garantir un niveau de fiabilité surtout lorsque l'utilisation du produit électronique est contraint à un environnement très agressif. La norme IEC 61000-4-2 initialement destinée à qualifier l'immunité électromagnétique des systèmes vis-à-vis des ESD voit alors son application de plus en plus demandée sur les composants. Cette norme reproduit les événements quotidiens des utilisateurs face à leur appareil électronique. La compréhension des mécanismes de défaillance permettra ainsi, de répondre aux exigences industrielles. Cette satisfaction consiste d'une part en une amélioration de la robustesse et de l'endurance du composant de protection et d'autre part en une garantie de la même fiabilité suite à son intégration dans le circuit IPAD™. Nous remarquerons que la fiabilité est aussi bien influencée par le processus de fabrication que le dessin des structures électroniques [32]. Le but est de proposer, ici, des circuits intégrés avec de meilleures performances ESD en mettant en évidence tout paramètre susceptible d'influencer le comportement électrique de la structure durant l'ESD.

IV. Analyse physique des défaillances ESD

Une décharge électrostatique est caractérisée par un fort courant. C'est un événement d'une très courte durée. Les décharges électrostatiques mènent à des dysfonctionnements des circuits microélectroniques en induisant des défaillances physiques à des endroits plus ou moins localisés du circuit intégré [33].

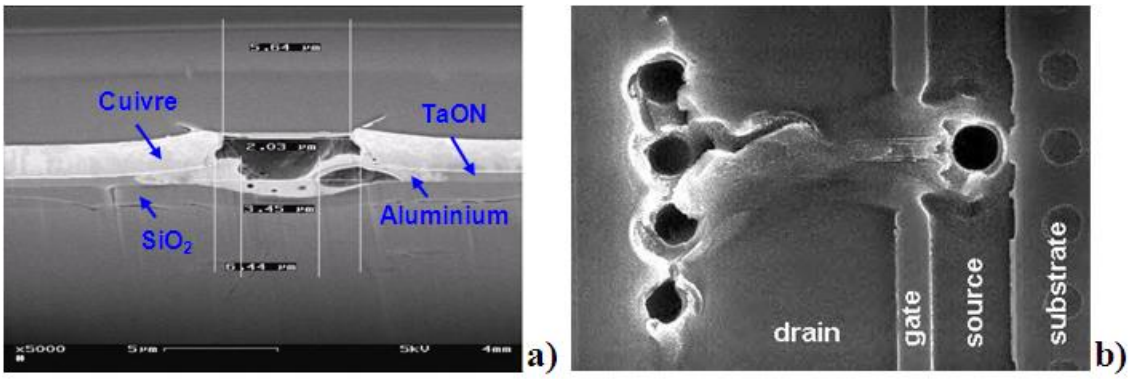


Figure 11 : a) Dégradation d'un oxyde et des couches métalliques après un stress ESD sur un condensateur TaON [34] b) Dégradation du semi-conducteur après une décharge de type EOS/ESD [35]

La dégradation ESD affecte les fonctionnalités du circuit intégré en engendrant des défaillances dans les diélectriques, les métallisations [36,37] ou les semi-conducteurs [38,39,40] comme le montre le cliché de la Figure 11. L'accès aux renseignements concernant les étapes de fabrication technologique et de dessin des structures pourrait faciliter la compréhension des phénomènes physiques sous-jacents lors une décharge [41]. Dans une étude des mécanismes de défaillance causés par une ou plusieurs décharges électrostatiques, nous recherchons à décrire un scénario de l'évolution physique de la structure. Cette description part de la génération du défaut jusqu'à la défaillance. La complémentarité des techniques de caractérisation physique dites non destructives et destructives est exploitée. En évoluant idéalement dans le sens de la destruction de la structure, les analyses commencent par les méthodologies non destructives pour ne pas soustraire des éléments de compréhension de l'apparition de la défaillance. Cette procédure permet d'établir une analyse constructive de génération de la défaillance. Par la suite, nous avons mis en œuvre des techniques de caractérisation développées pour l'analyse de défaillance afin

d'identifier les paramètres de dessin ou de fabrication influençant la sensibilité de la structure de protection vis-à-vis des ESD.

Dans ce paragraphe, nous établirons un descriptif des différentes techniques de caractérisation exploitées ainsi que leur caractère complémentaire. L'intérêt portera tout d'abord sur la localisation de la défaillance. Ensuite, nous traiterons le besoin d'analyse approfondie en vue d'une identification du défaut ESD. Cependant, l'étude du défaut ne saurait débuter sans une préalable définition du défaut qui se distingue de la défaillance.

IV.1 **Le défaut et la défaillance**

La défaillance se définit comme étant le facteur physique induisant une quelconque modification dans le fonctionnement électrique d'une structure. Il est donc clair que la mise en évidence d'une défaillance se réalise par le biais d'une caractérisation électrique. Par exemple, pour une diode, la défaillance se traduit souvent par des courts circuits.

Le défaut, quant à lui, peut induire ou non des dégradations électriques suivant sa localisation. Il se définit comme étant un élément physique initiant un mécanisme de dégradation. Dans la littérature, lorsque la présence d'un défaut au sein du composant n'est pas détectable au travers de la réponse électrique, le défaut est qualifié de latent [42]. Le défaut latent est donc un phénomène dépendant du temps et pouvant résulter d'une décharge électrostatique affectant un circuit microélectronique [43]. En effet, pour la création d'un défaut latent juste après l'impulsion ESD, le circuit électronique ne présente pas de modification de sa caractéristique électrique. Cependant, au cours du temps, ces caractéristiques vont progressivement être dégradées par les conditions de stockage ou la répétition des décharges en provoquant des dysfonctionnements du composant. Cette perte de fonctionnalités électriques ne permettant plus au circuit de satisfaire les spécifications requises désigne la défaillance.

Dans ce paragraphe qui traite de l'analyse de défaillance, nous exposerons toutes les techniques de caractérisation qui mènent à une analyse physique de la défaillance et encore mieux du défaut.

La bonne mise en œuvre de la localisation de la défaillance permettra d'identifier d'une part le composant défaillant dans le circuit intégré et d'autre part de renseigner la nature précise de la défaillance.

IV.2 **Localisation de la défaillance**

A l'aide d'une succession de caractérisations, la zone fragilisée durant l'ESD est identifiable à l'aide d'une sélection de méthodes d'analyse parmi les techniques les plus répandues dans la caractérisation des défauts ESD. La présentation détaillée de trois différentes techniques fera l'objet de ce paragraphe. Les localisations électriques constituent généralement la première étape de l'analyse de défaillance ESD en exploitant la Microscopie à Emission (EMMI) et l'Optical Beam Induced Resistance Change (OBIRCh) [44]. Aussi, pour une précision dans l'observation du défaut, nous présenterons la Microscopie Electronique à Balayage (MEB) [45].

IV.2.1 La Microscopie Electronique à Balayage

Le Microscope Electronique à Balayage (MEB) permet de visualiser avec précision des aspects physiques de la structure à différentes étapes d'analyse. Le défaut ESD, très souvent de taille beaucoup trop faible, reste difficilement identifiable au microscope optique. Ceci mène à l'utilisation du MEB avec pour avantage son accès à une topographie de la surface de l'échantillon en donnant l'impression d'une vision en relief. Les images sont principalement formées à l'aide des émissions électroniques de la surface notamment des électrons secondaires. Aujourd'hui, la résolution du MEB varie entre 3 nm et 10 nm pour des microscopes conventionnels tandis que cette dernière avoisine 1 nm pour un microscope actuel à émission de champ. Enfin, avec son pouvoir précis de séparation entre deux points, le MEB sera associé à de nombreuses techniques de caractérisation afin de réaliser l'image topographique de la surface du composant caractérisé.

IV.2.2 L'EMMI

La Microscopie Electronique à Emission (EMMI) détecte les émissions lumineuses des électrons d'un composant sous l'effet d'une polarisation électrique [46]. Cet outil est très efficace pour une analyse de défaillance puisqu'elle ne mène généralement pas à la destruction de la structure durant la localisation de la défaillance. L'observation lumineuse sur la Figure 12 résulte d'une émission de lumière des défauts présents dans l'oxyde ou le silicium.

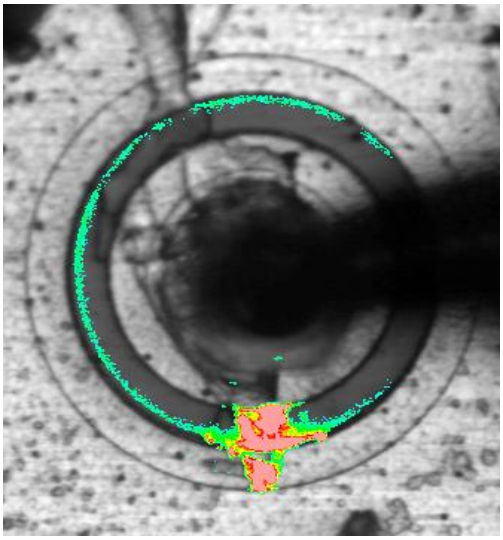


Figure 12: Localisation d'une défaillance ESD sur une diode de protection par la technique EMMI.

Toutefois, les détections de défauts à partir de l'émission lumineuse peuvent être flouées par la fuite d'une jonction et des électrons chauds. En effet, ce phénomène intervient lorsque la tension de claquage après génération du défaut reste très proche de la tension de claquage enregistrée sans création de défaut. Typiquement la lumière circulaire observée sur la figure 12 correspond à l'émission de la jonction. La tension appliquée étant sensiblement égale à la tension de claquage, les photons émis en EMMI consistent en une recombinaison des porteurs dans la zone de charge d'espace de la jonction. Dans le cas de la figure 12, nous observons un recouvrement de l'émission de la défaillance et de la jonction. Toutefois, l'absence d'illumination sera généralement reliée à un court-circuit métallique ou ohmique de la jonction, ou bien même à une émission lumineuse occultée par une surface métallique superficielle.

IV.2.3 L'OBIRCh

La première méthode de stimulation thermique laser a été introduite en 1993 par Nikawa et Tozaki sous le nom d'OBIRCh (Optical Beam Induced Resistance Change) [47]. Cette technique s'est révélée très pratique pour la détection et la localisation de défauts dans les circuits intégrés avec un principe qui réside dans l'échauffement local par stimulation laser [48]. Le laser est donc utilisé pour injecter localement une quantité d'énergie dans le circuit intégré en vue d'une modification de ses caractéristiques électriques dynamiques ou statiques [49]. La condition requise pour parvenir à détecter des défauts réside dans la transparence du silicium. Les longueurs d'onde du laser doivent être comprises entre le spectre du visible et proche de l'infrarouge (<1100 nm) tout en restant supérieures à la largeur de bande du silicium. En satisfaisant ces conditions, la localisation des défaillances dans les conducteurs et les semi-conducteurs sous polarisation est possible en induisant un changement de résistance localisé à cet endroit et qui se rend visible par une émission lumineuse (Figure 13).

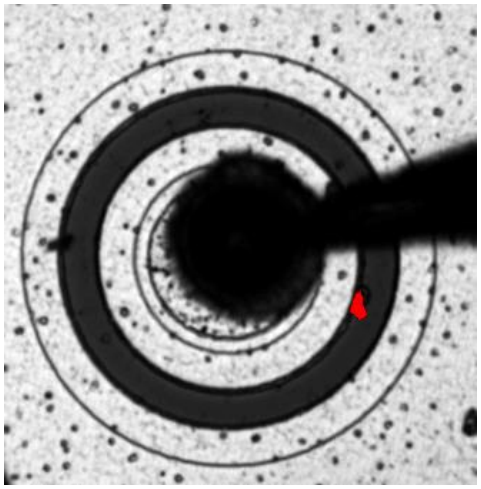


Figure 13: Localisation de la défaillance par OBIRCh sur une diode de protection ESD. La zone défaillante est illuminée par le balayage du faisceau laser.

IV.3 **Caractérisation physique approfondie**

La requête permanente d'une analyse constructive de défaillance motive à l'indexation du défaut qui mène, durant une ESD, à la défaillance. Nous procéderons à des analyses destructives que nous considérons comme des techniques de caractérisation physique approfondies. L'établissement d'une distinction entre défaut et défaillance devient impératif.

Aux techniques de localisation non destructives décrites précédemment s'ajoutent très souvent des analyses complémentaires nécessitant une préparation préalable du composant. Sous ces conditions, le circuit ou le composant électronique perd une partie de son intégrité. En effet, la suppression de certaines étapes d'assemblage et de conception du composant confère à ces méthodes d'analyse un caractère destructif. Parmi les techniques destructives existantes, nous considérerons les préparations de surface par Faisceaux d'Ions Focalisés (FIB) et par révélation chimique. Il s'agira donc de définir à travers ces deux techniques le défaut et son évolution.

IV.3.1 Le FIB

Le faisceau d'ions focalisé (FIB) utilise des ions de gallium (Ga^+) pour étudier la surface d'un échantillon par son creusement à des endroits très localisés. Son principe est décrit sur la Figure 14 et consiste en un bombardement d'une surface par les ions Ga^+ à une vitesse comprise entre 5 keV et 50 keV. Ainsi, les ions possèdent une énergie suffisante pour éjecter les atomes de la surface en entrant en collision avec ces derniers.

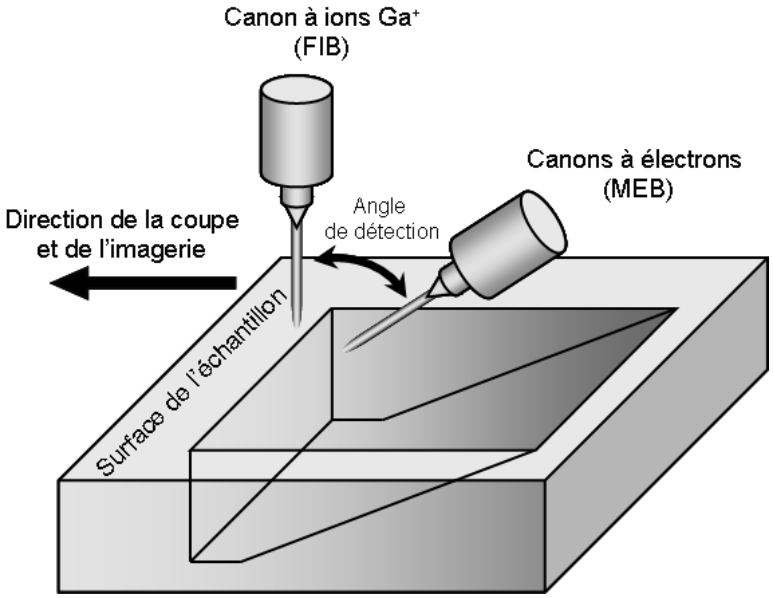


Figure 14: Dispositif du faisceau d'ions focalisés (FIB) pour une analyse physique de surface.

Une fois les atomes éjectés de la surface, un canon à électrons disposé sous un angle de détection de 52° par rapport au faisceau ionique permet d'effectuer une imagerie dans la direction de la ligne de coupe. Cette technique analyse donc l'échantillon en profondeur jusqu'à des distances pouvant atteindre quelques micromètres.

IV.3.2 La Révélation Chimique

La révélation chimique est une technique d'analyse des défauts de surface, notamment des défauts cristallins. La méthode consiste en une augmentation de la réactivité chimique pour créer des pores par attaque chimique de la structure du silicium, préférentiellement à l'endroit des défauts résiduels [50]. Les réactions basiques de la dissolution d'une surface de Silicium sont une oxydation du silicium suivie de son retrait avec de l'acide fluorhydrique (HF). Pour mettre en évidence un défaut cristallin sous forme d'un pore de gravure, la zone défectueuse doit être oxydée et retirée avec une vitesse plus grande que le reste de la surface environnante. Sous ces conditions, la trace du défaut est déterminée par la différentielle du taux d'oxydation, c'est-à-dire le rapport entre la vitesse de gravure du défaut et de la région l'entourant. La technique de révélation chimique est donc destinée à la mise en évidence de défauts d'origine structurale

localisés dans le silicium tels que des dislocations, des brisures de liaison, des défauts d'empilement, ou des joints de grain.

Les solutions exploitées sont d'autant plus efficaces qu'elles s'adaptent à l'orientation cristalline, au dopage du substrat et aussi à la nature des défauts cristallins à révéler [51]. Ces mixtures [52] sont connues sous le nom de : Schimmel, Secco, Dash, Sirtl [53]et Wright [54] et leurs caractéristiques principales sont récapitulées dans le Tableau 2 [55].

Tableau 2 : Caractéristique des solutions de révélation des défauts cristallins.

Réactif	Chimie	Vitesse de gravure du Si	Orientation cristalline	Applications Typiques
Secco	$HF:K_2Cr_2O_7$ (2:1)	1,5µm/min	(100)	Trous, défauts d'empilements…
Schimmel	$HF:HNO_3$ (155:1)	1,8µm/min	(100)	Dislocations, Défauts d'empilement, Défauts d'oxygène, Trous…
Dash	HF:HNO3:CH_3COOH (1:3:1)	0,1µm/min	(100) et (111)	
Sirtl	$HF:CrO_3$ (1:1)	3,5µm/min	(111)	
Wright	$HF:HNO_3:CrO_3$ (2:1:1) et $Cu(NO_3)_2$	12µm/min	(100) et (111)	

Les composants étudiés étant tous élaborés sur un substrat de silicium d'orientation cristalline (111), nous privilégierons dans la suite les solutions Sirtl, Wright et Dash. De plus, la forte présence d'un métal toxique tel que le chrome dans la solution Sirtl (HF, CrO3) et la vitesse de gravure trop faible du réactif de Dash (0,1 µm/min), limitera le choix de solution à celle de Wright puisqu'elle possède des proportions en Chrome beaucoup plus faibles et une vitesse de gravure très importante.

IV.4 **Conclusion**

Les diverses techniques d'analyse de défaillance présentées permettent de détecter la défaillance. Par des analyses plus approfondies, nous pouvons atteindre la cause réelle de la défaillance physique en déterminant la nature précise du défaut s'il existe. Ce défaut pouvant se

situer dans le silicium, les oxydes ou les métallisations, l'analyse de défaillance parvient à mettre en évidence des imperfections et des impuretés telles que les dislocations, les inclusions, les impuretés métalliques. Il faut noter que la présence de ces impuretés dans une jonction p-n agit principalement sur le courant de fuite et sur l'avalanche de la jonction. Ceci affecte donc la caractéristique courant tension du composant.

V.Conclusion

Ce premier chapitre redéfinit les décharges électrostatiques qui constituent l'une des principales causes de dégradation des composants microélectroniques. Divers modèles permettant de simuler des décharges d'origine humaine ou du composant lui-même ont été développés afin d'évaluer une immunité ESD. Ainsi, il devient possible d'assurer la fiabilité des circuits intégrés dans les systèmes électroniques. Ces développements s'accompagnent de la mise en place de dispositifs de protection permettant de remédier aux nombreuses pertes industrielles dues aux ESD. Cependant, la sensibilité des composants vis-à-vis des ESD reste d'actualité avec la réduction des dimensions technologiques. En effet, la sévérité de l'environnement subi par les applications électroniques qui sont devenues de plus en plus portatives mène aujourd'hui au durcissement des conditions de fiabilité requises par les clients des fondeurs. Plus explicitement, une tenue en répétitif aux décharges électrostatiques est requise pour un niveau d'immunité donné. Des spécifications initialement limitées aux systèmes électroniques se voient désormais s'étendre aux circuits intégrés pour atteindre les composants discrets.

Nous étudierons la diode de protection ESD, composant destiné à la protection du circuit intégré type IPAD. Ainsi, la mise en évidence des paramètres géométriques et physiques entrant en jeu durant une décharge électrostatique constituera la première étape d'analyse de la dégradation des composants de protection.

Références Bibliographiques

[1] C.H. Tung, C.K. Cheng, M.K. Radhakrishan, N. M. Iyer, "Physical failure analysis to Distinguish EOS and ESD Failures", Proceedings of 9th IPFA, Singapore, 2002.

[2] C. Diaz, S. M. Kang, C. Duvvury, "Tutorial Electrical Overstress and Electrostatic discharge", IEEE Transactions On Reliability, Vol. 44, No. 1, March 1995.

[3] S-H. Chend M-D. Ker, "Area-Efficient ESD-Transient Detection Circuit With Smaller Capacitance for On-Chip Power-Rail ESD Protection in CMOS ICs" IEEE Transactions On Circuits And Systems—II: Express Briefs, Vol. 56, No. 5, May 2009.

[4] JEDEC Standard, "Electrostatic Discharge (ESD) Sensitivity testing Human Body Model (HBM)", JESD22-A114F, December 2008.

[5] T.S. Speakman, "A Model for the Failure of Bipolar Silicon Integrated Circuits Subjected to Electrostatic Discharge", International Reliability Physics Symposium (IRPS), pp. 60-69, 1974.

[6] P.R. Bossard, R. G. Chemelli and B. A. Unger, "ESD Damage from Triboelectrically Charged Pins" EOS/ESD Symposium 1980.

[7] R. Renninger, M-C. Jon, D.L. Lin, T. Diep and T. L. Welsher, "A Field-Induced Charged-Device Model Simulator", EOS/ESD Symposium 1989.

[8] JEDEC Standard, "Electrostatic Discharge (ESD) Sensitivity Testing, Machine Model (MM)", JESD22-A115B, March 2010.

[9] IEC/CEI, « Méthodes pour la simulation des effets électrostatiques – Modèles de Machine (MM) – Essais des composants », IEC 61340-3-2, première édition 2002.

[10] JEDEC Standard, "Field-induced Charged – Device Model Test method for Electrostatic-Discharge-Withstand thresholds of microelectronic components", JESD22-C101E, December. 2009.

[11] B. Jeppesen and C. Bussmann, "Electrostatic Discharge Specifications And Protection Methods", Conference proceedings Northcon, pp.134-137, 1998

[12] R. Ashton, "The Future of ESD Testing", pp. 14-21, Conformity December 2008

[13] IEC Pub. 801-2, "Electromagnetic compatibility for industrial process measurement and control equipment, Part 2: Electrostatic discharge requirements".

[14] Norme internationale, “Compatibilité Electromagnétique (CEM) – partie 4-2: Techniques d’essai et de mesure –essai d’immunité aux décharges électrostatiques”, CEI/IEC 61000-4-2, Ed. 1.2., Avril 2001

[15] Norme internationale, “Compatibilité Electromagnétique (CEM) – partie 4-2: Techniques d’essai et de mesure –essai d’immunité aux décharges électrostatiques”, CEI/IEC 61000-4-2, Ed. 1.2., Avril 2001

[16] M.A. Kelly et al., “An Investigation of Human Body Electrostatic Discharge” ISTFA ’93: The 19th International Symposium for Testing & Failure Analysis, Los Angeles, California, USA/15-19 November 1993.

[17] S. Frei and D. Pommerenke. “Fields on the horizontal coupling plane excited by direct ESD and discharges to the vertical coupling plane”, Journal of Electrostatics, Vol. 44:3-4, pp. 177-190, September 1998.

[18] D. Pommerenke, “ESD: waveform calculation, field and current of human and simulator ESD”, Journal of Electrostatics, Vol.38:33-51, 1996.

[19] M. Hirata, T. Takahashi and N. Schibuya, “Evaluation of falling time restriction of ESD immunity test current waveform”, IEEE International Symposium on Electromagnetic Compatibility, pp.1-4, 2007.

[20] R. Ashton, “Is IEC 61000-4-2 ESD test reliable?”, eetindia.com, EE Times-India, January 2009.

[21] K. Wang et al., “Numerical Modeling of Electrostatic Discharge Generators”, IEEE Transactions On Electromagnetic Compatibility, Vol. 45, No. 2, May 2003.

[22] P. Leuchtmann, J. Sroka , “Transient field simulation of electrostatic discharge (ESD) in the calibration setup (acc. IEC 61000-4-2)”, IEEE International Symposium on Electromagnetic Compatibility, pp. 443-448, 2000.

[23] M. Schloz et al. “On-Wafer Human Metal Model Measurements For System-Level ESD Analysis”, EOS/ESD Symposium Proceedings 2009, pp. 1-9, 2009

[24] T. Smedes, “ESD Testing Of Devices ICs And Systems“, Microelectronics reliability, Vol. 49, pp. 941-945, 2009

[25] W. Stadler, “Do ESD fails in systems correlate with IC ESD robustness?“, Microelectronics Reliability, Vol.49, pp.1079-1085, 2009

[26] R. Chundru et al. “Characterization of Human Metal ESD Reference Discharge Event and Correlation of Generator Parameters to Failure Levels—Part I: Reference Event”, Transactions On Electromagnetic Compatibility, Vol. 46, No. 4, November 2004

[27] E. Grund, K. Muhonen; N. Peachey, “Delivering IEC 61000-4-2 current pulses through transmission lines at 100 and 330 ohm system impedances”, 30th EOS /ESD Symposium Proceedings, pp. 132-141, 2008

[28] K. Wang et al., “Characterization Of Human Metal ESD Reference Discharge Event And Correlation Of Generator Parameters To Failure Levels—Part II: Correlation of Generator Parameters to Failure Levels”, IEEE Transactions On Electromagnetic Compatibility, Vol. 46, No. 4, November 2004

[29] Y.Gao et al.“A TLP-based Human Metal Model ESD-Generator for Device Qualification according to IEC61000-4-2”, 2010 Asia-Pacific International Symposium on Electromagnetic Compatibility, April 12-16, 2010, Beijing, China

[30] A.J. Huitsing’, T. Smedes’, H.-U. Schroder, “A Simple Design Methodology for Increased ESD Robustness of CMOS Core Cells” Proceedings of the 29th European Solid State Circuits Conference, ESSCIRC’03, pp. 481-484, 2003.

[31] R.C. Peppe, “ESD Multiple Discharges”, International Symposium On Electromagnetic Compatibility IEEE, pp. 253-258, 1991

[32] A. Amerasekara, W. V. D. Abeele, L. V. Roozendaal, M. Hannemann and P. Schofield “ESD Failures Modes: Characteristics, Mechanisms And Process Influences”, Trans. On Elec. Devices IEEE, Vol. 39, No. 2, February 1992.

[33] F.Essely et al. ”Study of the ESD defects impact on ICS reliability” Microelectronics Reliability, Vol. 44, pp. 1811-1815, 2004.

[34] Marc Verchiani, Diplôme de Recherche Technologique, « Modelisation Electrothermique Pour La Prediction De La Robustesse Aux Decharges Electrostatiques : Cas Des Condensateurs Metal / Isolant / Metal TaON », Université d’Orléans, Avril 2008.

[35] W. Stadler et al., “From the ESD robustness of Products to the System ESD Robustness”, EOS/ESD Symposium Proceedings, 2004.

[36] A. Wallash, “ESD Challenges In Magneticre Cording: Past, Present And Future”, IRPS Proceedings, pp. 222-228, 2003.

[37] W. Guo et al. “Effect of Metal Routing on the ESD robustness of Dual-Direction Silicon Controlled Rectifier”, 16th IEEE International Symposium on the Physical and Failure Analysis of Integrated Circuits IPFA, pp. 336-336, September 2009.

[38] D.Pogany, N. Seliger, M. Litzenberger, H. Gossner, M.Stecher, T. Müller-Lynch, W. Werer and E. Gornik, “Damage analysis in smart-power technology electrostatic discharge (ESD) protection devices” Microelectronics Reliability 39, pp 1143-1148, 1999

[39] P.Salomé et al.,”An Attempt to Explain Thermally Induced Soft Failures During Low Level ESD Stresses:Study of the Differences Between Soft and Hard NMOS Failures” ,EOS/ESD Symposium Proceedings, pp. 337-345, 1997.

[40] C.Hashimoto, “Degradation of I/O Devices due to ESD-Induced Dislocations”, International of Electron devices Meeting IEDM, pp. 459-462 San Francisco, CA, December 1994.

[41] Agnès Guilhaume, « Evaluation de la robustesse de circuits intégrés vis-à-vis des décharges électrostatiques », Thèse de l’Institut National des Sciences Appliquées de Lyon, 2002.

[42] N. Guitard, D. Trémouilles, S. Alves, M. Bafleur, F. Beaudoin, P. Perdu, A. Wisly, “ESD Induced Latent Defects In CMOS ICs And Reliability Impact”, EOS/ESD Symposium Proceedings, 2004.

[43] J. S. Bower, M. G. Rossi, and J. R. Beall, "A Study of ESD Latent Defects in Semiconductors," EOS/ESD Symposium Proceedings, p. 198, 1983.

[44] F. Essely et al. “Optimizing Pulsed OBIC Technique For ESD Defect Localization”, IEEE Transactions on Device and Materials Reliability, Vol. 7, NO. 4, Dec. 2007.

[45] R. N. Rountree and C. L. Hutchins, “NMOS Protection Circuitry”, IEEE, Trans on Electron Devices, Vol. 32, pp 910-917, 1985.

[46] C. Hawkins, “The Use of Light Emission in Failure Analysis of CMOS ICs”, Inter.Symp for Testing and Failure Analysis (ISTFA). Oct. 29-Nov. 2, 1990.

[47] K. Nikawa and S. Tozaki., “New OBIC Observation Method For Detecting Defects In Al Stripes Under Current Stressing” ISTFA, pp. 303-309, 1993.

[48] K. Nikawa, S. Inoue, “New Capabilities of OBIRCH Method for Fault Localization and Defect Detection”, 6th Asian Test Stymposium Proceedings, ATS 1997.

[49] K. Sanchez, R.Desplats, F. Beaudouin, P. Perdu, S. Dudit, M. Vallet, D. Lewis, "Dynamic Thermal Laser Stimulation Theory And Applications", IEEE 44th International Reliability Physics Symposium Proceedings, 2006.

[50] K. H. Yang "An Etch For Delineation Of Defects In Silicon" J. Electrochem. Soc., Vol. 131, Issue 5, pp. 1140-1145, 1984.

[51] D.G. Schimmel, "A Comparison Of Chemical Etches For Revealing <100> Silicon Crystal Defects", J. Electrochem. Soc., Vol. 123, No. 5, pp. 734-741, 1976.

[52] Futagami M. "Distinction Between clean and decorated oxidation induced stacking faults by chemical etching", J. Electrochem. Soc., Vol 127, pp. 1172-1177, 1980.

[53] E.Sirtl and A. Adler "Chromic-Hydrofluoric Acid As A Specific System For The Development Of Etch Pits On Silicon", Z. Metallik. 52, p. 529, 1961.

[54] M.W. Jenkins, "A New Preferential Etch For Defects In Silicon Crystals" J. Electrochem. Soc., Vol. 124, 1977.

[55] A.R. Clawson, "Guide to references on III-V semiconductor chemical etching", reports: A Review journal Materials Science and Engineering 31 (2001) 1-438.

Chapitre II :

Etude de la diode de protection ESD

Sommaire :

I. Introduction……..53

II. La diode bidirectionnelle……54
II.1 Architecture de la structure 55
II.2 Influence des paramètres géométriques 56
II.2.1 Variation de la distance entre jonctions N^+ 56
II.2.2 Géométrie de la diode 57
II.3 Conclusion 58

III. Fonctionnement dans un régime de « fort courant »……..59
III.1 L'outil de caractérisation TLP : Dispositif électrique 59
III.2 Intérêt de la caractérisation à ligne de transmission 60
III.3 Comportement de la diode : Principe de mesure d'une caractéristique TLP 61
III.4 Caractérisation TLP des diodes bidirectionnelles 62

IV. Fonctionnement électrique statique……64
IV.1 Etude théorique de la caractéristique statique 64
IV.1.1 Polarisation de la jonction 64
IV.1.1.1 L'équilibre thermodynamique 64
IV.1.1.2 La polarisation directe 65
IV.1.1.3 La polarisation inverse 66
IV.1.2 Caractéristique idéale 66
IV.1.3 Courant de fuite de la jonction 68
IV.1.4 Claquage de la jonction 68
IV.1.5 L'instabilité thermique 69
IV.1.6 L'effet tunnel 69
IV.1.7 La multiplication par avalanche 70
IV.2 Caractéristique statique courant-tension I(V) 70
IV.3 Dysfonctionnement et Critère de défaillance 71
IV.3.1 Réduction de la tension de claquage 72
IV.3.2 Augmentation du courant de fuite 73
IV.3.3 Critère de dégradation 75
IV.3.3.1 Définition 75
IV.3.3.2 Choix du critère 76

V. Conclusion……78

Références Bibliographiques.

I. Introduction

Divers types de composants peuvent assurer la protection des circuits intégrés vis-à-vis des décharges électrostatiques [1]. Dans ce chapitre, notre étude sera focalisée sur la diode de protection ESD. Cette structure est connue pour son élévation de tension qui reste faible sur la ligne protégée en régime de surcharge ainsi que son rapide temps de réponse qui est de l'ordre de la picoseconde. Nos investigations sont donc restreintes au cas pratique de la diode de protection ESD utilisée dans les circuits IPAD^{TM} pour satisfaire les critères de robustesse, d'efficacité et de fiabilité qui sont exigés de la protection dans un circuit intégré. L'objectif de ce chapitre sera double. D'une part, il s'agira de décrire l'intégralité du fonctionnement électrique d'une diode de protection bidirectionnelle dans son régime de polarisation positive et négative. D'autre part, l'étude théorique puis expérimentale de la réponse électrique de la structure sera présentée. L'analyse de la caractéristique électrique permettra d'effectuer, dans les chapitres suivants, une meilleure interprétation des dégradations électriques engendrées par les décharges électrostatiques.

A cet effet, la première partie présente l'architecture de la diode conçue pour fonctionner de manière bidirectionnelle. L'impact des avancées technologiques vers de plus faibles dimensions est aussi étudié par une variation des paramètres de dessin du composant. Ensuite, nous discuterons les notions de critère de dégradation de la diode bidirectionnelle aussi bien que le dysfonctionnement électrique.

Ce chapitre s'achèvera avec une présentation de l'outil de caractérisation électrique dynamique appelé caractérisation à ligne de transmission TLP [2] permettant de décrire le comportement de la structure pour des formes d'onde de courant à faible temps de montée et fort courant.

II. La diode bidirectionnelle

Une diode est constituée d'une jonction PN. Elle est symboliquement représentée par le schéma électrique de la Figure 15 [3]. Physiquement, la diode se décrit par la mise en contact de deux régions d'un semi-conducteur dont l'une des régions est dopée en impuretés accepteurs appelée région P tandis que l'autre région est dopée en impuretés donneurs nommée région N comme l'indique la représentation de la Figure 16.

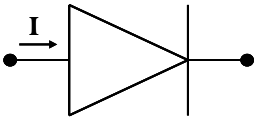


Figure 15: Symbole électrique de la diode à jonction

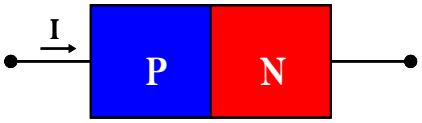


Figure 16: Représentation expérimentale de la diode à jonction PN

Les diodes sont d'excellents composants pour évacuer les décharges qui interviennent durant le bon fonctionnement du circuit intégré [4]. En effet, historiquement, les diodes Zener ont été les premiers dispositifs utilisés pour des protections ESD [5]. Considérée aujourd'hui comme l'une des meilleures protections existantes [6], la diode est très résistante aux décharges électrostatiques en se comportant comme un interrupteur naturel par une conduction du courant au-delà d'un seuil de tension. Lorsque qu'elle est associée à d'autres composants régulant la décharge électrostatique dans l'autres sens, on retrouve des structures de protection bidirectionnelles dans le cadre d'une stratégie de protection locale.

II.1 Architecture de la structure

La bidirectionnalité vient de l'idée d'une stratégie de protection du circuit intégré pour des polarités aussi bien positives que négatives en disposant deux diodes discrètes en position tête-bêche comme le montre son schéma électrique de la Figure 17.

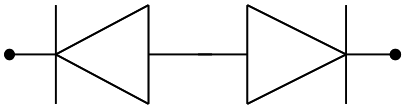


Figure 17: Représentation électrique de la diode à jonction bidirectionnelle

Cette diode bidirectionnelle possède ainsi une architecture constituée de deux diodes à jonctions réalisées par un processus d'implantation ionique à travers un oxyde très mince. La vue en coupe schématisée sur la Figure 18 permet de distinguer les jonctions dopées N^+ construites sur un unique substrat de silicium dopé P. Nous distinguons la jonction d'entrée qui reçoit le courant de décharge et la jonction de masse qui est connectée à la masse du système de caractérisation ESD. Un oxyde épais encore appelé oxyde de champ délimite chaque région implantée. Pour effectuer la polarisation en courant, des contacts métalliques sont déposés au dessus des jonctions après avoir réalisé, dans l'oxyde mince, une petite ouverture de largeur d_C appelée ouverture de contact. Ainsi, l'oxyde de champ distancie les diodes par la longueur *D*.

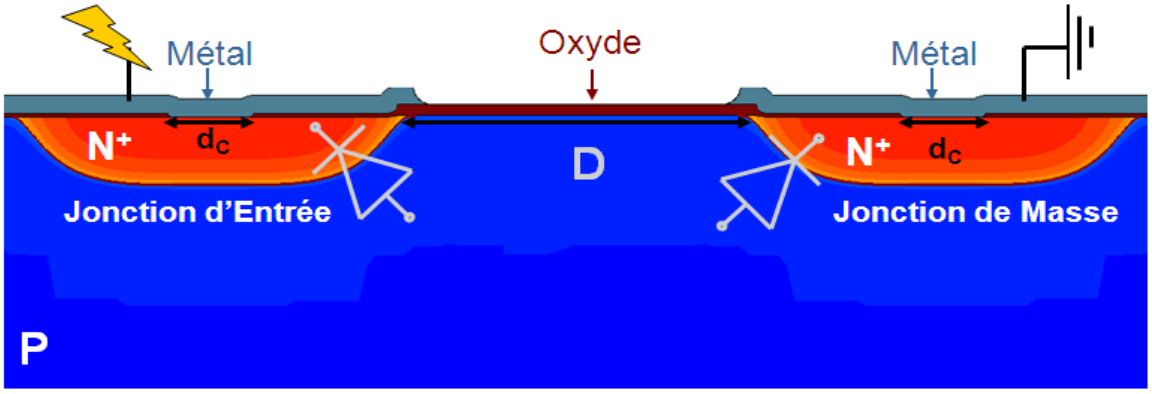


Figure 18: Variation des paramètres géométriques de la structure en vue d'une étude des paramètres influençant la robustesse ESD.

II.2 Influence des paramètres géométriques

Les concepteurs de circuits intégrés projettent inlassablement de diminuer les capacités de jonction par des moindres surfaces, tout en cherchant à satisfaire les exigences grandissantes du client vis-à-vis du durcissement des conditions de fiabilité ESD [7,8]. C'est dans ce contexte que s'inscrit la variation des paramètres géométriques visant à améliorer les performances ESD pendant que la réduction des surfaces et la forte robustesse demeurent deux effets antagonistes pour obtenir une structure de protection idéale de faible capacité et de forte robustesse ESD [9]. En effet, les modifications des règles de dessin sont connues pour influencer fortement la robustesse de la protection [10]. Les investigations menées dans ces travaux de thèse cherchent à mettre en évidence des stratégies d'optimisation de la fiabilité de la protection ESD à travers le dessin de la structure. Pour mener à bien cette recherche, trois principaux paramètres ont été pris en compte : la distance entre jonctions N^+, l'ouverture contact et la géométrie de la diode [11,12].

Nous considérons d'abord pour notre étude des diodes bidirectionnelles avec des surfaces variables. La réduction des surfaces de jonction mène à une diminution de l'encombrement de la protection dans un circuit intégré. Ensuite, par le biais d'une restriction de la distance entre jonctions N^+, les tailles des protections devraient être encore plus petites. Ainsi, nous maintiendrons un dimensionnement minimal, c'est-à-dire étudier une surface de la région N^+ la plus faible possible, dans les limites autorisées par les règles de dessin. A partir de cette structure modèle, différentes formes de structure sont conçues par une modulation des différents paramètres que nous présenterons dans ce paragraphe.

II.2.1 Variation de la distance entre jonctions N^+

Les surfaces des régions dopées sont maintenues constantes dans l'optique de réduire uniquement la distance *D* séparant les deux jonctions N^+. Dans cette configuration, nous observons une modification de la surface du substrat entre les deux diodes qui se traduit par une variation de la résistance interne de la diode. La résistance série sera donc d'autant plus grande que les jonctions sont éloignées du fait d'une distribution homogène du courant avec les larges distances. Nous traiterons cet aspect dans la suite avec la caractérisation TLP.

L'éloignement, *D*, entre les jonctions N^+ est susceptible de réduire les densités de courant maximales obtenues dans le composant durant la décharge électrostatique [13] pour ainsi mener à de meilleures valeurs de robustesse ESD.

II.2.2 Géométrie de la diode

L'aspect géométrique concerne la forme empruntée par la jonction d'entrée et/ou la jonction de masse. Trois cas de figure sont pris en compte : la diode circulaire entourée, la diode rectangulaire latérale et la diode circulaire latérale (Figure 19). L'intérêt de la forme circulaire réside dans un meilleur rapport faible capacité et distribution du courant de décharge comparée à une diode de capacité équivalente (surface identique) possédant une géométrie rectangulaire.

- La diode circulaire entourée dissipe de manière homogène le courant de décharge. Pour des diodes totalement symétriques comme les diodes rondes entourées de la Figure 19 a) [14], la distribution du courant est connue pour s'effectuer de manière homogène puisque la jonction de masse entoure l'intégralité de la jonction d'entrée à distance *D* égale. Cette configuration représentée sur la Figure 19 a) constitue les conditions les plus favorables pour une distribution uniforme du courant à travers la structure. Cependant, nous sommes très vite confrontés à la problématique d'intégration dans les circuits IPAD^{TM} car il est impossible de connecter, dans cette configuration, la jonction d'entrée au reste du circuit par une piste métallique.

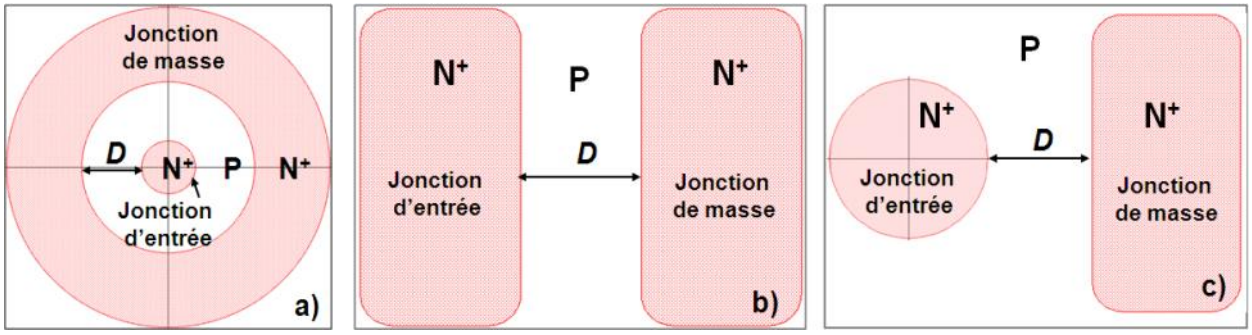


Figure 19: Géométrie de la diode de protection ESD bidirectionnelle circulaire totalement entourée, rectangulaire latérale, mixte ou circulaire latérale.

- La diode bidirectionnelle dite rectangulaire est reproduite sur la Figure 19 b). Elle conserve une équidistance des jonctions de manière à toujours maintenir une distribution du courant la plus homogène possible. Ainsi, en favorisant une distribution homogène du courant de décharge par une géométrie qui y est favorable, toute focalisation devrait être évitée. Cependant, nous pouvons remarquer que, contrairement au cas précédent, cette configuration se prête à une

intégration dans un circuit intégré grâce à un accès possible aux deux jonctions d'entrée et de masse.

- En considérant la diode mixte illustrée sur la Figure 19 c), nous présentons un cas favorable à la focalisation du courant de décharge. Elle est constituée d'une diode rectangulaire constituant la jonction de masse et d'une diode ronde comme jonction d'entrée. En effet, pour ce dernier cas, le courant ESD est supposé être plus important dans le rayon de la diode possédant la plus faible distance avec la jonction de masse.

II.3 Conclusion

L'influence de chaque paramètre de dessin de la diode bidirectionnelle sera étudiée de manière indépendante. A cet effet, la variation de la largeur d'ouverture contact s'effectuera sur des diodes rondes entourées afin de limiter la combinaison des paramètres pris en compte.

La modification d'un des trois paramètres considérés affectant la distribution du courant de décharge dans le composant de protection ; l'objectif est de modéliser l'évolution de la robustesse ESD suivant chaque facteur géométrique et de dessin.

Pour finir, nous avons remarqué que quelle que soit la géométrie des diodes, nous retrouvons, dans une vue en coupe sans symétrie, une architecture commune à tous les motifs. En considérant les géométries : cylindrique, latérale ou mixte ; nous obtenons la vue en coupe de la Figure 18. Par ailleurs, les dopages des jonctions étant identiques, nous supposons qu'ils confèrent à toutes les diodes issues d'un même processus de fabrication une seule et unique caractéristique électrique statique. Les caractéristiques intrinsèques au composant sous test sont étudiées à partir d'un dispositif à ligne de transmission connu sous l'acronyme anglais TLP (en anglais Transmission Line Pulsing). Nous obtenons ainsi le comportement électrique de la diode bidirectionnelle sous de très forts courants électriques.

III. Fonctionnement dans un régime de « fort courant »

III.1 L'outil de caractérisation TLP : Dispositif électrique

Afin de visualiser et comprendre le fonctionnement du circuit sous test il est nécessaire de s'aider d'un banc TLP [15]. Le « Transmission Line Pulsing » [16] (TLP) est un générateur d'impulsions très rapides permettant de produire des ondes en courant carrées d'une durée d'environ 100 ns. Cette forme d'onde est obtenue en chargeant une ligne en transmission qui se décharge par l'actionnement d'un interrupteur se mettant en position de fermeture. Le schéma électrique du montage est reproduit sur la Figure 20 [17].

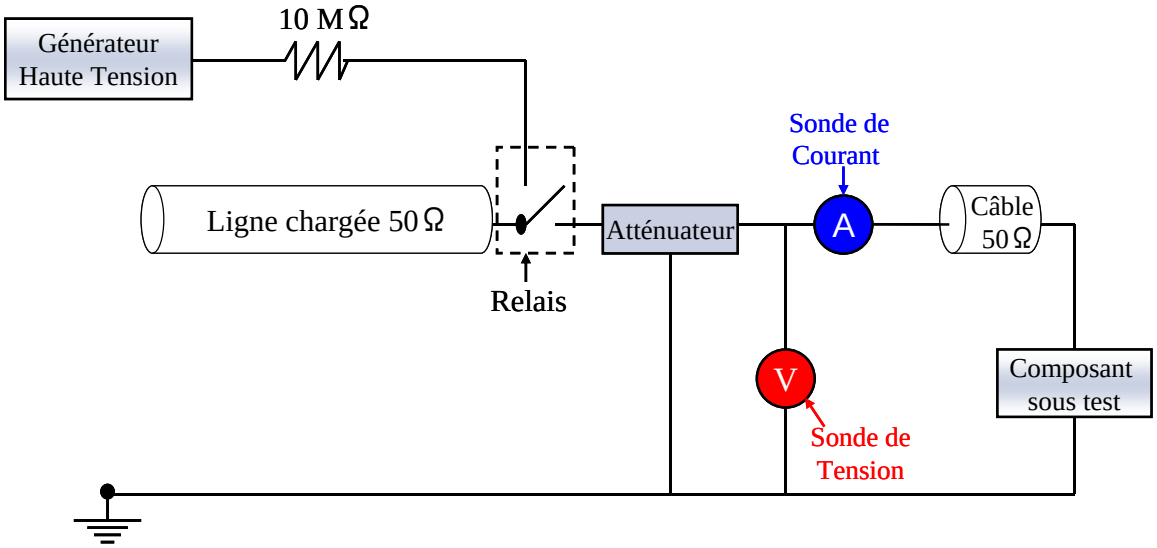


Figure 20 : Dispositif électrique expérimental simplifié du TLP.

Le câble coaxial chargé, d'impédance 50 Ω, est utilisé pour produire de courtes impulsions avec une durée proportionnelle à sa longueur. Cette charge s'effectue à travers un générateur haute tension et une résistance de 10 MΩ. Le concept de la ligne chargée est similaire au principe de charge d'un condensateur dans les modèles de simulation de décharge électrostatique. L'avantage de la ligne chargée par rapport au condensateur est l'absence d'éléments parasites du circuit R-C.

Une fois la ligne chargée, sa décharge dans le composant sous test traverse d'abord un atténuateur puis un câble d'impédance 50 Ω. Des équipements associés, tels que : une sonde de courant, une sonde de tension, un oscilloscope haute fréquence de 6 GHz, le tout piloté par ordinateur, effectuent la mesure du courant de fuite et de la tension vus par le composant pendant l'impulsion. Aussi, ce montage permet de produire des caractéristiques I(V) pour des valeurs de tension de charge de la ligne de transmission qui sont élevées et appliquées de manière croissante. En outre, il faut noter que la tension maximale générée par le TLP est de 1 kV soit une impulsion en courant de 20 A. A la suite de chaque impulsion, le courant de fuite du composant caractérisé est mesuré afin de détecter une quelconque défaillance électrique.

III.2 Intérêt de la caractérisation à ligne de transmission

Le TLP n'est pas une méthodologie de génération d'ondes ESD mais plutôt un équipement d'analyse du comportement électrique des circuits et composants avec des impulsions de courte durée et de fort courant [18]. Par conséquent, les ondes délivrées en TLP sont typiques des phénomènes ESD [19,20]. La méthodologie TLP sert ainsi d'indicateur de robustesse ESD pour des composants élémentaires isolés puis des circuits intégrés [21]. A partir de la réponse à ces impulsions, les concepteurs de circuits parviennent à construire des modèles électriques des circuits électroniques soumis à des décharges électrostatiques.

L'avantage du TLP est qu'il permet de mesurer aussi bien le courant que la tension aux bornes du composant durant l'impulsion avec un critère de dégradation très fiable. En effet, ce critère peut correspondre à une variation du courant de fuite pour différents niveaux de tensions prédéfinis ou une variation de la caractéristique statique initiale du composant que nous étudierons dans le paragraphe traitant la réponse électrique du composant. Cette automatisation de la détection de la défaillance s'effectue à travers une marge d'erreur initialement spécifiée par l'utilisateur.

L'objectif des caractérisations TLP que nous réaliserons sur la diode de protection sera donc de déterminer une caractéristique intrinsèque à la diode de protection pour de forts niveaux de courant afin d'en extraire la résistance interne encore appelée résistance série R_S. L'extraction de cette valeur de résistance dans l'évaluation de la robustesse sert d'indicateur dans la capacité de la diode à protéger un circuit intégré tout en visant une optimisation des paramètres de dessin.

III.3 Comportement de la diode : Principe de mesure d'une caractéristique TLP

A partir des données de réponse en courant et tension fournies par les sondes respectives aux bornes du composant sous test, nous décrivons une caractéristique électrique du courant en fonction de la tension. En effet, pour chaque impulsion TLP, nous obtenons un point de cette caractéristique. Les graphes de la Figure 21 représentent les réponses en courant et en tension d'une diode de protection bidirectionnelle soumise à une étude TLP à une tension de charge de 700 V.

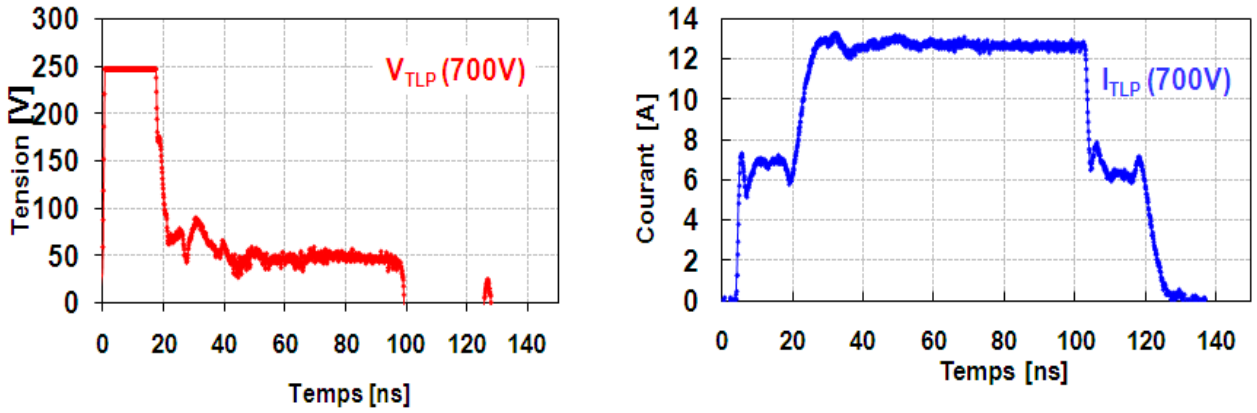


Figure 21: Mesure du courant et de la tension de l'onde TLP aux bornes du composant caractérisé.

La tension du générateur est incrémentée de manière à parcourir un intervalle de tension appliqué à la diode. Ainsi, pour un balayage de tension du générateur de 10 V à 990 V, nous obtenons la caractéristique électrique TLP de la Figure 22.

La caractéristique courant-tension TLP est obtenue pour de forts courants limités à 20 A grâce à une tension de charge TLP de 1 kV. Dès lors, nous observons la caractéristique typique de la diode en polarisation inverse. En effet, la diode est en mode bloqué jusqu'à une tension de seuil quasiment équivalente à celle de la tension de claquage déterminée durant la caractérisation en mode statique.

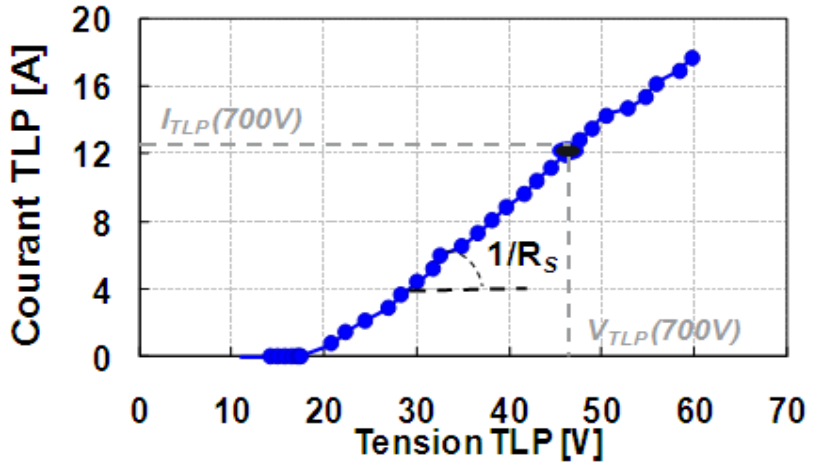


Figure 22: Caractéristique électrique TLP typique d'une diode de protection bidirectionnelle. Mesure de la résistance interne dans un régime de fort courant.

Dans le chapitre I, nous avions montré que la protection est efficace dans son mode de conduction. Ainsi, au-delà de 16 V, la diode est en mode conduction et parvient à évacuer la décharge électrostatique.

III.4 Caractérisation TLP des diodes bidirectionnelles

La caractéristique TLP nous permet d'extraire, dans les régimes de fort courant, la résistance interne que nous appelons aussi résistance série R_S de la diode de protection. Cette résistance série correspond à l'inverse de la pente de la caractéristique courant-tension en TLP dans l'avalanche. La représentation de la Figure 23 illustre la caractéristique TLP d'une diode bidirectionnelle à géométrie rectangulaire latérale.

Cependant, en caractérisant les composants avec des impulsions, similaires aux forts courants d'une ESD, une différence dans la résistance interne transcrit la variation du comportement des structures en fonction de leur géométrie. En effet, les caractérisations TLP en polarisation inverse de la diode bidirectionnelle rectangulaire latérale montrent sur la Figure 23 que les résistances séries des diodes varient selon l'éloignement des jonctions. Aussi pour des diodes possédant des profondeurs de jonction différentes, l'écart entre les résistances mesurées, R_S, devient notable. En effet, de R_S = 0,9 Ω pour une distance D = 45 µm, nous évaluons une résistance série de 1,2 Ω pour D = 135 µm.

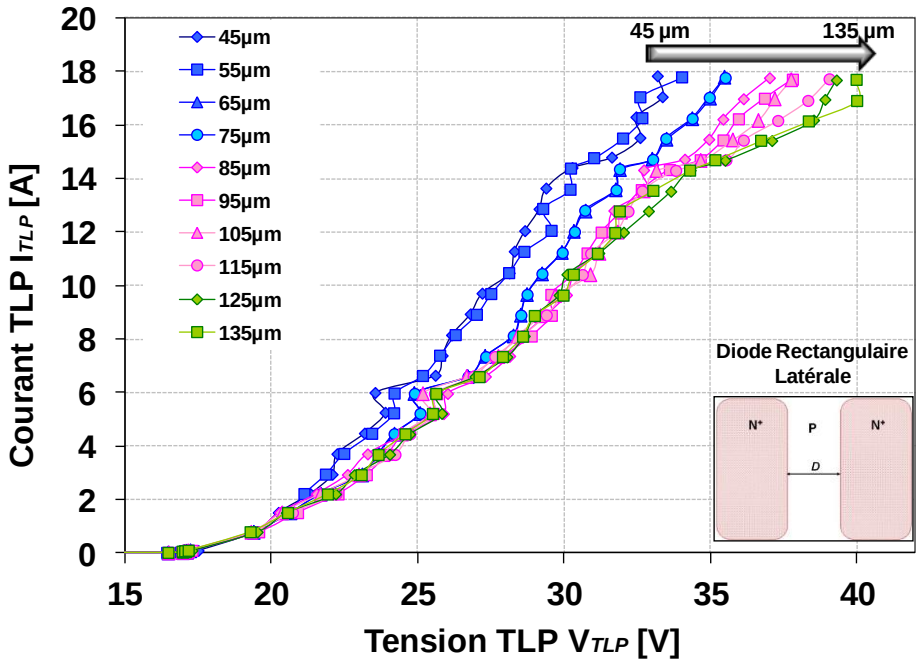


Figure 23: Mesure TLP de la diode bidirectionnelle « rectangulaire latérale » pour des distances D variant de 45 µm à 135 µm avec un pas de 10 µm.

IV. Fonctionnement électrique statique

Le dysfonctionnement électrique généré par une ESD se détecte au moyen de la caractéristique statique courant-tension I(V), en traduisant la génération d'un défaut ou d'une défaillance par la modification de la réponse statique I(V) initialement enregistrée [22]. Dans le but de renseigner la localisation et la description de la nature des défauts induits par la décharge, une compréhension du mode de fonctionnement électrique de la diode bidirectionnelle s'avère nécessaire. Lorsque la diode est soumise à un potentiel électrostatique, une modification du comportement électrique est accompagnée par une modification physique du composant. Ainsi, la première partie de ce paragraphe présente une vision théorique des mécanismes de transfert de charges lors de l'application de différents niveaux de tension. La génération d'un courant de fuite et la mise en avalanche de la jonction sous l'effet d'une polarisation inverse est ensuite étudiée. Puis, les conditions limites décrivant électriquement la présence d'une défaillance seront introduites à travers le critère de défaillance.

IV.1 Etude théorique de la caractéristique statique

IV.1.1 Polarisation de la jonction

IV.1.1.1 L'équilibre thermodynamique

L'équilibre thermodynamique suppose une jonction PN à la température ambiante dépourvue de toute polarisation électrique. Sous ces conditions, la mise en contact des régions dopées génère un déséquilibre entre les porteurs mobiles de chaque côté des jonctions P et N (électrons et trous) [23]. Un phénomène de diffusion des porteurs au travers de l'interface est alors amorcé. Les électrons se recombinent alors avec les trous pour générer une différence de charges de part et d'autre de la jonction tout en laissant s'établir un champ électrique E comme illustré sur la Figure 24. Cette diffusion de porteurs cesse lorsque le champ électrique est suffisamment intense pour s'opposer au phénomène de diffusion à travers l'interface. La région dans laquelle les porteurs libres sont ionisés est dénommée Zone de Charge d'Espace (ZCE) et est totalement dépourvue de porteurs libres.

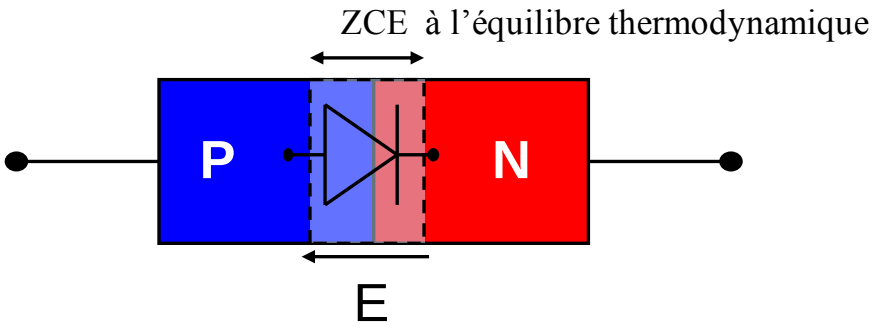


Figure 24: Diode à jonction PN à l'équilibre thermodynamique.

IV.1.1.2 La polarisation directe

La polarisation directe consiste en l'application d'une différence de potentiel positive entre la région P et la région N de façon à réduire l'intensité du champ électrique à la jonction comme l'indique la Figure 25. Les électrons injectés dans la région P sont minoritaires ainsi que les trous dans la région N. Ces porteurs libres vont donc pouvoir se mouvoir à travers la ZCE. Lorsque les porteurs majoritaires abordent la ZCE, certains d'entre eux se lient avec les atomes ionisés qui redeviennent neutres. Ce phénomène tend à diminuer la largeur de la ZCE par rapport à l'équilibre thermodynamique comme représenté sur la Figure 25. Plus la différence de potentiel appliquée est grande, plus la ZCE diminue.

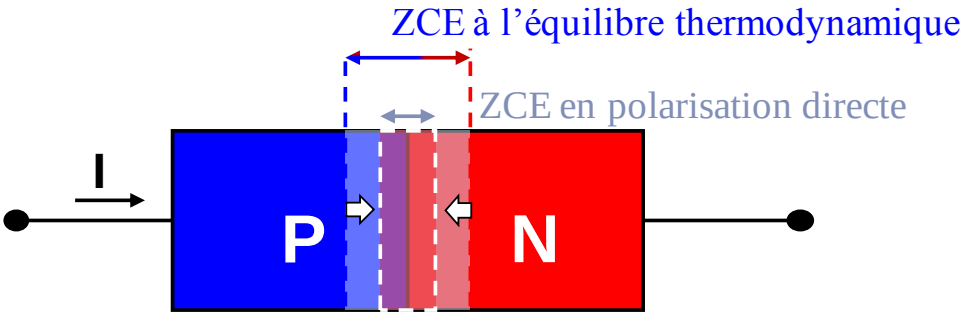


Figure 25: Diode à jonction PN en polarisation directe: rétrécissement de la Zone de Charge d'Espace (ZCE).

La différence de potentiel minimale nécessaire à la traversée de la ZCE en polarisation directe par les porteurs libres est nommée tension de seuil V_F. Au-delà de cette tension, la diode devient passante et les porteurs peuvent diffuser à travers la ZCE.

IV.1.1.3 La polarisation inverse

En polarisation inverse, la différence de potentiel appliquée est négative entre la région P et la région N. Ainsi, nous observons une ionisation des électrons et des trous avec les atomes. Par conséquent, les atomes ionisés augmentent et la ZCE se voit élargie puisque le volume dépourvu de charges fixes grandit. La Figure 26 illustre l'agrandissement de la ZCE comparée à la jonction à l'équilibre thermodynamique. Dans cette configuration, la diode à jonction commence à conduire le courant à partir d'une tension dite de claquage appelée V_{BR}.

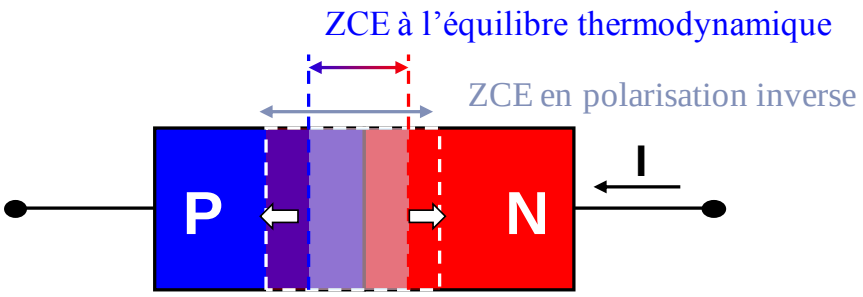


Figure 26: Diode à jonction PN en polarisation inverse: élargissement de la Zone de Charge d'Espace (ZCE) du côté le moins dopé.

IV.1.2 Caractéristique idéale

La caractéristique idéale courant-tension décrite sur le graphe de la Figure 27 est la résultante de la polarisation inverse suivie de la polarisation directe d'une jonction PN abrupte. Les tensions de seuil et de claquage sont respectivement représentées par V_F et V_{BR}.

Le courant I mesuré au travers de la diode lors d'une polarisation est régi par les mécanismes de transfert de charges décrits dans le paragraphe III.1.1. Effectivement, durant une polarisation directe nous observons le phénomène de génération-recombinaison des porteurs (a) puis la transition à un état passant (b) qui est due à leur diffusion à travers la jonction. Dans le cas d'une polarisation inverse, le courant (c) correspond à un processus de génération recombinaison. Ce

dernier courant est associé aux effets de surface et est aussi appelé courant de fuite de la jonction.

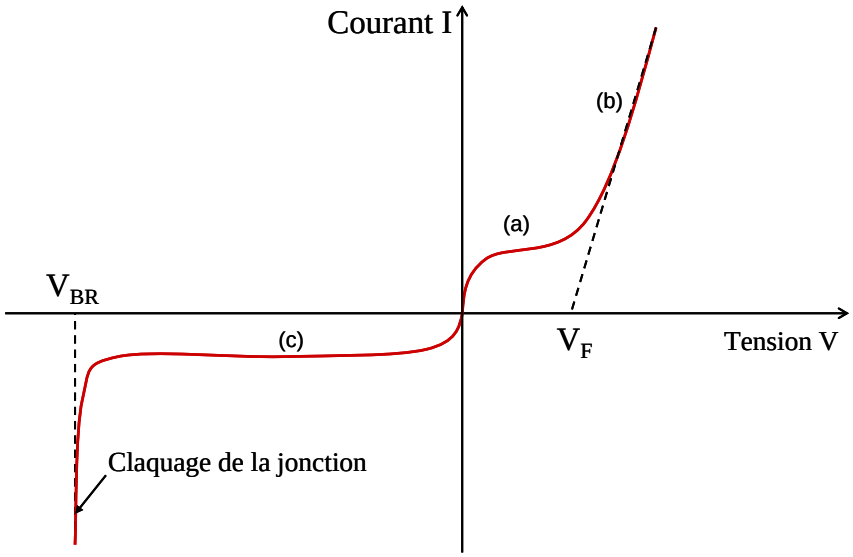


Figure 27: Caractéristique électrique statique idéale d'une diode à jonction PN.

La diode de protection, ici étudiée, étant bidirectionnelle, nous ne considérerons que son fonctionnement pour des polarités négatives. Une polarité positive appliquée sur la jonction d'entrée de dopage N^+ tandis que la jonction de masse est reliée à la masse du système mène à une polarisation de la jonction d'entrée en inverse. Dans ce cas, la jonction de masse fonctionnera en direct (cf. Figure 18). La caractérisation I(V) de la diode bidirectionnelle avec des tensions positives mettra ainsi en évidence la tension de claquage de la diode d'entrée. Inversement, l'application d'une différence de potentiel négative polarisera la diode d'entrée en direct tandis que la jonction de masse se verra polarisée en inverse. Pour les deux sens de polarités de la diode bidirectionnelle, la tension de seuil V_F d'une jonction PN sur silicium étant faible (0,7 V) comparée à la tension de claquage de la diode bidirectionnelle (environ 16 V), seule la caractéristique de la jonction de masse polarisée en inverse sera visible lors d'un tracé de la caractéristique statique I(V). Puisque les modifications dues aux ESD n'affecteront que la caractéristique en inverse, la description de la caractéristique statique sera limitée dans les deux paragraphes suivants aux modes d'établissement du courant de fuite ainsi qu'au claquage de la jonction.

IV.1.3 Courant de fuite de la jonction

Le courant de fuite exprimé en densité de courant J pour une diode polarisée en inverse apparaît lorsque les charges traversent le métal et le semi-conducteur de la diode pour migrer à travers le volume ou le long des couches surfaciques. Il est donc constitué d'électrons et de trous dus à l'injection de trous du côté P vers le côté N et respectivement d'électrons du côté N vers le côté P. Idéalement, pour une jonction abrupte, le courant de fuite est décrit par la relation de Shockley ci-dessous prenant en compte le courant d'électrons J_N et de trous J_P, la tension appliquée V et la température T à la jonction.

$$J = J_N + J_P = J_0\left[\exp\left(\frac{qV}{kT}\right) - 1\right] \qquad \text{Équation 1}$$

Cette relation est établie à partir du phénomène physique de génération recombinaison de paires électrons-trous dans la bande interdite du semi-conducteur à travers les niveaux de pièges profonds. Elle est dépendante de la température T, de la constante de Boltzmann k et de la tension V appliquée à la jonction. Le processus de génération s'effectue à travers les impuretés ou les défauts introduits durant le processus de fabrication et qui mènent à la création de niveaux profonds dans la bande interdite du semi-conducteur. En effet, un apport conséquent d'une tension permet aux électrons d'acquérir une énergie leur permettant de passer de la bande de valence à la bande de conduction sous l'effet d'un piégeage de la charge par les impuretés. Au départ, l'électron acquiert une énergie thermique suffisante lui permettant de quitter la bande da valence en libérant un trou. L'électron atteint donc la bande de conduction et sera par la suite catapulté dans la région N par le champ électrique. Au final, tout se passe comme si l'électron avait traversé la ZCE. Ce raisonnement trouve son analogie avec un trou qui quitte la bande de conduction pour atteindre la bande de valence. Le courant de fuite est donc la résultante de tous les porteurs libres ayant traversé la ZCE.

Lorsque le champ électrique appliqué devient très important, tous les porteurs injectés acquièrent une énergie suffisante pour franchir la ZCE. Ce phénomène également dénommé claquage donne naissance à des courants de fuite beaucoup plus importants.

IV.1.4 Claquage de la jonction

Le claquage de la diode intervient pour de fortes valeurs de tension en polarisation inverse. Elle dépend essentiellement du dopage des régions P et N formant la jonction. Dans ce mode de

conduction, la diode est fragilisée [24]. En effet, la diode présente une très faible résistance dynamique après claquage comparée aux valeurs obtenues pour des tensions inférieures à V_{BR}. Une fois la diode dégradée, la tension de claquage est généralement affectée. Le but de ce paragraphe est donc de distinguer les différents modes de claquage d'une jonction afin de pouvoir définir le critère de dégradation. Trois types de mécanismes de claquage sont distingués : l'instabilité thermique, l'effet tunnel et la multiplication par avalanche dénommée ionisation par impact.

IV.1.5 L'instabilité thermique

Ce mécanisme intervient lorsque la température de la jonction est élevée. La forte dissipation de chaleur lors de l'application de hautes tensions aux bornes de la diode à jonction fait apparaître une résistance différentielle négative sur la caractéristique courant-tension [25]. Pour des diodes à jonction PN présentant des courants de saturation relativement élevés, l'instabilité thermique est uniquement importante à la température ambiante. En revanche, cette augmentation de la résistance différentielle devient beaucoup moins marquée pour de très basses températures vis-à-vis de l'effet tunnel et de la multiplication par avalanche. La participation de l'instabilité thermique dans le mécanisme de claquage de la jonction ne sera pas considérée dans l'étude de la diode bidirectionnelle du fait de l'absence des conditions de fort courant de saturation dans le silicium.

IV.1.6 L'effet tunnel

Le phénomène de traversée de barrière de potentiel par effet tunnel lorsque celle-ci est assez fine est largement décrit dans la littérature [26]. En effet, la hauteur E_G de bande interdite, qui correspond à la différence d'énergie entre la bande de conduction et la bande de valence, diminue dans le silicium à l'aide d'une assistance thermique. Ainsi, les phénomènes de claquage de jonction sont accélérés. Ce phénomène conduit à une réduction de la tension de claquage V_{BR} et devient visible seulement si le mécanisme de claquage prépondérant réside en l'effet tunnel. En effectuant des mesures de caractéristiques statiques I(V) en fonction des variations de température, il est possible de distinguer l'apport du mécanisme de claquage par effet tunnel vis-à-vis de la multiplication par avalanche.

IV.1.7 La multiplication par avalanche

Le mécanisme de multiplication par avalanche [27] constitue généralement le plus important dans le claquage d'une jonction PN [28]. L'avalanche a lieu lorsque le champ électrique atteint localement une valeur critique au-delà de laquelle les porteurs ont suffisamment d'énergie pour se multiplier en ionisation par impact avec les atomes du réseau cristallin [29]. Le courant de fuite diverge au-delà de la tension de claquage V_{BR} sur la caractéristique courant-tension typique de la Figure 27. Ce phénomène est causé par une génération de paires électrons-trous. En effet, les électrons et les trous injectés dans la jonction sont très énergétiques pour briser les liaisons covalentes des atomes de la jonction (1,2 eV d'énergie pour le Silicium). Cette brisure de liaison libère par la suite des paires électrons-trous ; le fort courant de fuite est donc associé au nombre de paires électrons trous générées.

Les mécanismes de claquage de la jonction sont donc principalement la multiplication par avalanche pour des tensions de claquage supérieures à 7 V. Par contre, pour des tensions inférieures à 5 V, l'effet tunnel devient le mécanisme prédominant. Une combinaison de ces deux derniers mécanismes est retrouvée pour des tensions comprises entre 5 V et 7 V.

IV.2 **Caractéristique statique courant-tension I(V)**

La diode de protection bidirectionnelle est constituée de deux jonctions tête-bêche. Cette configuration rappelée sur la Figure 28 offre l'avantage de fonctionner en régime d'avalanche sous une surcharge ESD indifféremment du type de polarisation.

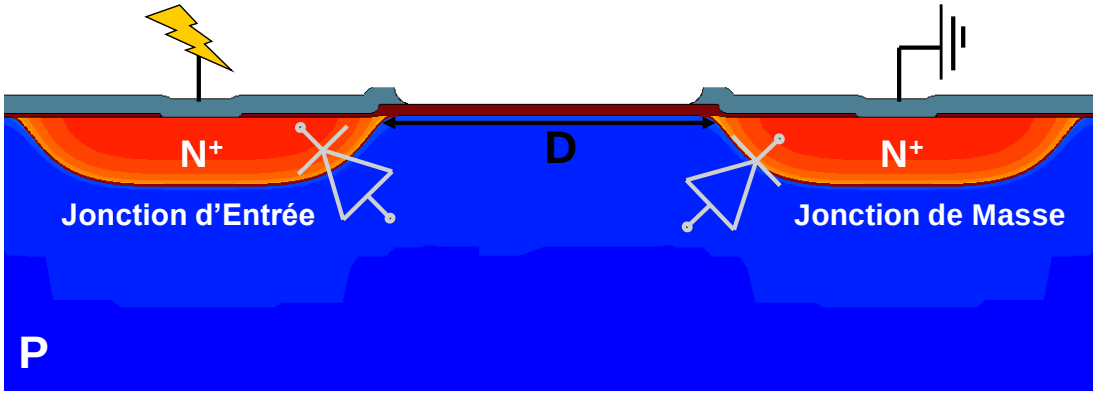


Figure 28: Configuration de la diode de protection bidirectionnelle avec les deux diodes tête bêche.

La caractéristique courant-tension I(V) typique résultant de la polarisation de la diode dans les deux polarités a été représentée sur la Figure 29. La tension de claquage de la diode, V_{BR} (de l'ordre de 16 V) est très supérieure à celle de la tension de seuil V_F (environ 0,7 V). Ainsi, nous observons pour des tensions positives le claquage de la diode d'entrée tandis qu'une tension négative appliquée à la diode bidirectionnelle permet de distinguer le claquage de la jonction de masse.

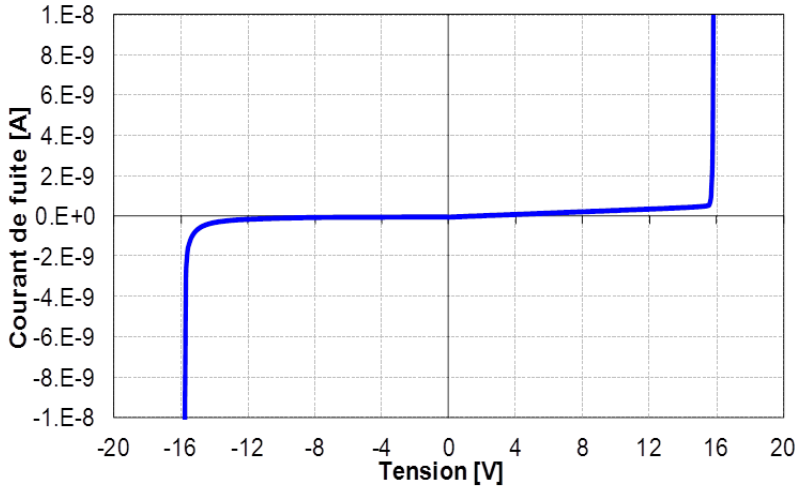


Figure 29: Caractéristique statique en échelle linéaire de la diode de protection ESD bidirectionnelle.

Les diodes bidirectionnelles étudiées dans ce manuscrit commencent à conduire un fort courant au-delà d'une tension de claquage avoisinant 16 V. Ce comportement reste valide quels que soit la géométrie et le dimensionnement. Par conséquent, la caractéristique statique I(V) est inchangée pour tous les dessins ou formes de la structure de la diode bidirectionnelle dès lors qu'elles possèdent un processus de fabrication identique. Il devient alors possible d'associer les dégradations physiques de la structure, pour toutes les géométries prises en compte, à un critère de dégradation défini qui dépend de la caractéristique statique courant-tension I(V).

IV.3 Dysfonctionnement et Critère de défaillance

Nous définissons un composant comme étant dysfonctionnel lorsqu'il ne répond plus aux spécifications initiales suite à une défaillance. Afin d'évaluer l'immunité de la diode de protection bidirectionnelle vis-à-vis des ESD, il est important de définir un critère de défaillance. Ici, nous définissons ce critère comme étant l'observation d'une variation, même faible, dans la caractéristique électrique. Des conditions sont établies sur la caractéristique I(V) à partir

desquelles nous admettrons que les spécifications initiales de la protection ne sont plus satisfaites. Dans les deux paragraphes qui suivent, nous noterons que cette dégradation concerne la réduction de la tension de claquage V_{BR} et une augmentation du courant de fuite. Ces deux mécanismes, que nous détaillerons, sont totalement indépendants de la géométrie de la structure.

IV.3.1 Réduction de la tension de claquage

La comparaison de trois caractéristiques courant-tension est représentée sur la Figure 30. En se référant au paragraphe IV.2, la tension de claquage V_{BR} d'une diode bidirectionnelle non dégradée est mesurée autour de 16 V. Cette vérification confirme un bon fonctionnement de la diode lorsqu'elle n'a subi aucune décharge électrostatique. Les deux autres diodes ont été menées à la dégradation par l'application de décharges. Ces dégradations sont dénommées Dégradation 1 et Dégradation 2 respectivement pour une diode 1 et une diode 2. Elles présentent des tensions de claquage respectives V_{BR1} et V_{BR2} très distinctes. En effet, la Dégradation 2 s'apparente à une mise en court-circuit de la jonction d'entrée puisque nous observons uniquement le V_F de la jonction de masse en polarisation directe. Pour la même raison, un abaissement de près de 0,7 V est observé sur le V_{BR} de la jonction de masse lorsque des tensions négatives lui sont appliquées. Ainsi, cette caractéristique révèle une dégradation de la jonction d'entrée tandis que la jonction de masse est restée intacte. De cette analyse, ressort la sensibilité de la tension de claquage de la jonction de masse polarisée avec une différence de potentiel négative. Cet argumentaire est conforté par la Dégradation 1 qui ne présente pas de court-circuit mais possède une valeur de tension de claquage V_{BR1} comprise entre V_{BR2} et V_{BR}.

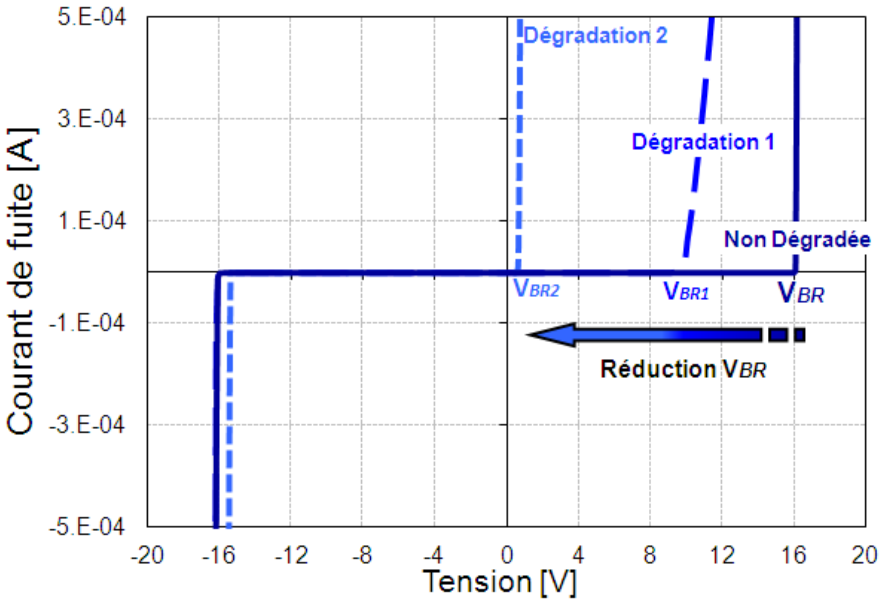


Figure 30: Caractéristique électrique statique de la diode de protection ESD suivant différents niveaux de dégradation ESD: réduction de la tension de claquage à l'échelle linéaire.

Remarquant une réduction de la tension de claquage sans que le court circuit ne soit atteint pour la diode 1, le critère de défaillance peut résider dans la tension de claquage de la jonction d'entrée. Cependant, à la mesure de la tension doit s'associer un niveau de courant de fuite. En effet, les niveaux de dégradation en courant de fuite pour une tension donnée peuvent être multiples. Cette diversité dans le mode de défaillance traduit des défaillances physiques différentes [30].

IV.3.2 Augmentation du courant de fuite

La Figure 30 présente en échelle semi-logarithmique les caractéristiques statiques I(V) des trois composants étudiés dans le paragraphe précédent. Cette représentation montre que la mesure du courant de fuite I_R pourrait constituer un second critère de dégradation. En effet, pour une tension appliquée de 6 V, par exemple, le niveau de courant de fuite I_{R2} de la Dégradation 2 atteint la limite maximale définie sur l'équipement de mesure. Cependant, la Dégradation 1 présente un courant I_{R1} augmentant de 2 décades comparé au courant de fuite I_R d'une diode initialement non dégradée. Le courant de fuite étant lié aux recombinaisons à travers les pièges et les impuretés (cf. paragraphe III.1.3), la présence de défauts ou d'une défaillance par l'application d'ESD sera à l'origine de la hausse du courant de fuite de référence, I_R.

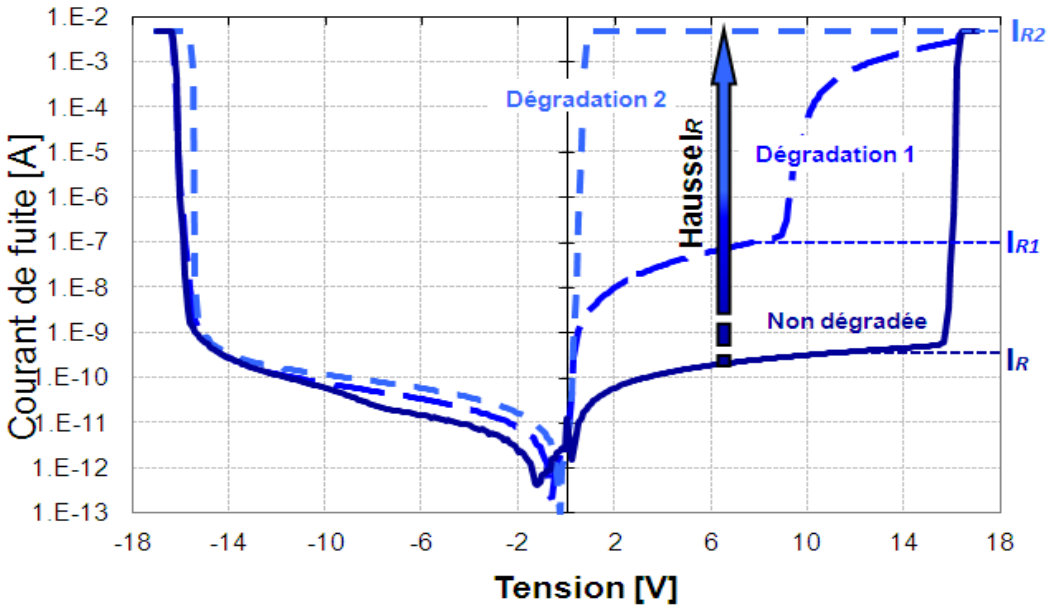


Figure 31: Caractéristique électrique statique de la diode de protection ESD suivant différents niveaux de dégradation ESD: augmentation du courant de fuite à l'échelle semi-logarithmique.

Pour la suite, il est important de notifier que, pour une polarité de contrainte donnée, nous dégradons toujours la jonction qui se trouve en polarité inverse. De plus, la non dégradation électrique en ESD de la jonction de masse est directement liée à sa géométrie qui, par construction, possède une surface de la région dopée beaucoup plus grande. La superficie de la jonction de masse permet, en effet, de s'affranchir des densités de courant pouvant mener à la génération d'une dégradation. Les Figure 30 et Figure 31 illustrent une modification de la tension de claquage de la jonction de masse uniquement lors de la mise en court-circuit de la jonction d'entrée. Cette variation correspond à la soustraction du V_F de la jonction d'entrée. La jonction de masse n'est donc pas défaillante. Par conséquent, nous observons sur la dégradation 2 la tension de claquage qui est propre à la jonction de masse sans l'effet de la bidirectionnalité. Finalement, pour définir un critère de défaillance en courant et/ou en tension dans le paragraphe suivant, les tensions négatives ne seront pas considérées pour deux raisons pratiques. D'une part, la jonction de masse, par sa construction, n'est jamais dégradée et d'autre part la détection d'une dégradation électrique rapporte plus d'informations avec l'application des tensions positives.

IV.3.3 Critère de dégradation

IV.3.3.1Définition

La définition du critère de dégradation s'effectue à partir des modes de dégradation électriques de la diode bidirectionnelle. C'est l'ensemble des caractéristiques électriques qui contribuent à qualifier la diode de dysfonctionnelle. Cependant, certains systèmes de caractérisation ESD tels que le « pistolet » sont dépourvus d'équipements permettant une mesure du courant de fuite avec une précision du nanoampère. L'un des avantages du système de caractérisation HMM de Barth Electronics est sa capacité à effectuer une mesure automatique de la caractéristique statique I(V) à l'aide d'un picoampèremètre. Cette précision de la mesure peut faire aussi bien suite à l'application d'une seule décharge qu'une série définie comme le montre la Figure 32.

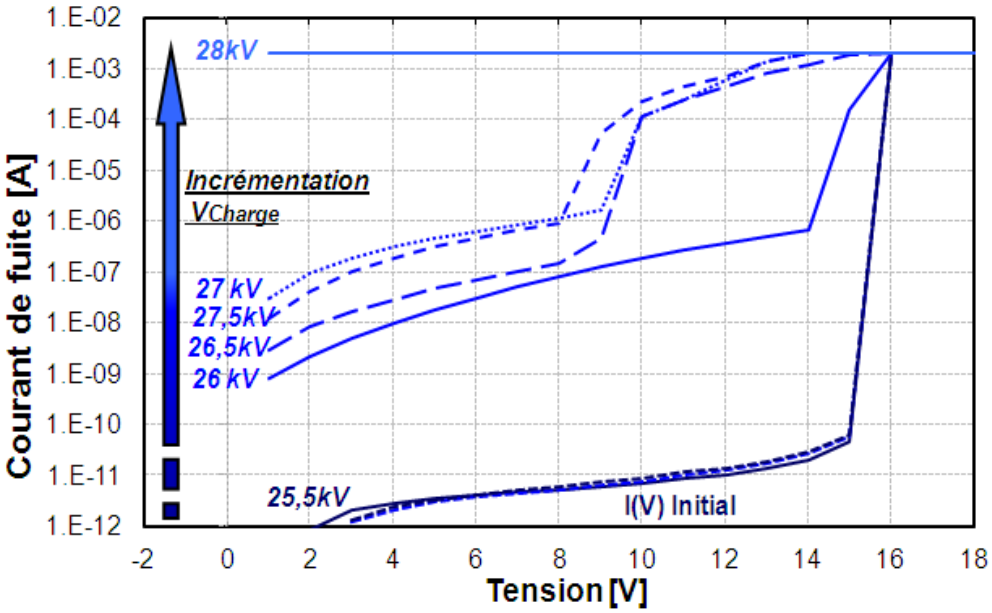


Figure 32: Evolution de la caractéristique I(V) durant l'incrémentation des impulsions de la tension de charge de la caractéristique initiale au court-circuit électrique.

Pour ce graphe, des incrémentations successives de la tension de charge ont été effectuées sur la diode de protection bidirectionnelle. Chaque caractéristique correspond à la réponse I(V) statique du composant en polarité inverse après une ESD de tension différente. L'enregistrement des caractéristiques avec des tensions de charge croissantes permet d'observer l'évolution de la réponse statique jusqu'à l'apparition du court-circuit révélé par une réduction de la tension de claquage et une

augmentation du courant de fuite. A partir de ce résultat, l'extraction d'un critère de dégradation propre au composant peut être envisagée.

La corrélation du niveau de dégradation entre les différents systèmes de caractérisation reste problématique. En effet, le « pistolet » présente des limitations liées à l'utilisation associée d'un traceur. La précision de cet équipement reste très peu satisfaisante dans le but d'observer une évolution des tensions de claquage du composant après une seule ou une série de décharges. Pour ce système de caractérisation, la dégradation de la diode bidirectionnelle est associée à toute observation d'une réduction de la tension de claquage V_{BR} puisque physiquement ce type de dégradation caractérise la présence d'un défaut ou d'une défaillance [31].

Pour parvenir à un niveau de dégradation identique quelque que soit le système utilisé, il convient de définir un critère de dégradation détectable visuellement sur le traceur pour l'utilisation du système «pistolet» et automatiquement pris en compte par le système IEC50 de Barth.

IV.3.3.2 Choix du critère

La dégradation en tension de la structure étudiée s'accompagne toujours d'une dégradation en courant de fuite. Les variations du courant de fuite n'étant pas quantifiables dans le cas d'une caractérisation avec le « pistolet », il faudra définir la tension de claquage comme critère de dégradation avec ce système. Corréler les niveaux de dégradation entre les deux systèmes revient à considérer comme critère de dégradation avec le système IEC50, une tension assez proche de la tension de claquage pour laquelle l'augmentation du niveau de courant de fuite mesuré sera assez faible. En effet, ce courant de fuite lorsqu'il est trop élevé et mesuré à une tension assez faible, nous conduit à surestimer la robustesse du composant testé.

Pour illustrer ces propos, nous prenons l'exemple du graphe de la Figure 32 qui présente différents niveaux de dégradation. En effectuant les choix de critère de défaillance suivants les couples courant de fuite et tension suivants 10^{-6} A à 6 V, 10^{-6} A à 9 V et 10^{-6} A à 13 V, nous parvenons à des niveaux de robustesse ESD totalement distincts comme le résume le Tableau 3. Nous noterons qu'une diode bidirectionnelle similaire, caractérisée au « pistolet » Noiseken, a présenté une robustesse de 26,5 kV.

Pour déterminer un bon critère de défaillance (couple courant-tension) associé au composant étudié sur le banc de caractérisation HMM, il est nécessaire d'observer l'évolution des différentes caractéristiques I(V) durant l'incrémentation des tensions de charge. Pour définir un critère de dégradation indépendamment de la tension de claquage qui lui est associée, plusieurs diodes

bidirectionnelles ont été caractérisées sur le testeur IEC50 en maintenant comme critère de dégradation un courant de fuite compris entre 10^{-8} A et 10^{-9} A c'est-à-dire une hausse de 2 décades pour une tension de 14,5 V. Le système du « pistolet » et le système IEC50 présentent ainsi des résultats de caractérisation avec une assez bonne corrélation.

Tableau 3: Variation de la robustesse ESD suivant le critère de dégradation pour une diode bidirectionnelle

Critère I@V	10^{-6}A@6V	10^{-6}A@9V	10^{-6}A@12V
Robustesse	28 kV	27,5 kV	26,5 kV

Enfin, cette étude préliminaire à toute caractérisation en immunité ESD et de tenue en mode répétitif permet de limiter voire de s'affranchir des dispersions non négligeables liées à l'incertitude de mesure. Nous retiendrons que la dispersion des résultats de caractérisation ESD est d'autant plus importante que le critère de dégradation est défini pour une tension très voisine de celle de mise en court-circuit du composant. Cet événement demeure cependant indépendant du niveau de courant de fuite choisi comme critère de défaillance.

V. Conclusion

Ce chapitre présente la diode bidirectionnelle utilisée comme protection vis-à-vis des décharges électrostatiques qui sont aussi bien de polarité positive que négative. Son utilisation dans un circuit intégré IPAD^{TM} nécessite une transparence lors du fonctionnement normal du circuit intégré ainsi que son déclenchement durant une ESD. Ce comportement devant être indépendant de la géométrie et la taille du composant, la réponse électrique a été discuté dans la première partie de ce chapitre. En polarisant en tension, les diodes décrivent des caractéristiques identiques quelle que soit leur géométrie puisque les processus de fabrication sont les mêmes.

Décrire les différentes méthodes électriques permet aussi de déterminer la caractéristique intrinsèque de la diode de protection bidirectionnelle. L'étude du comportement électrique dans des régimes de fort courant à travers le dispositif à ligne de transmission TLP montre la variation de la résistance série de la structure durant une ESD. La diode bidirectionnelle étant destinée à la protection de circuits intégrés IPAD^{TM}, cette mesure de résistance interne de la diode aide au choix de la qualité de protection vis-à-vis du circuit à protéger.

Toutefois, certaines géométries offrent une meilleure homogénéité de la distribution du courant de décharge. Par conséquent, différentes variations du dessin de la structure sont investiguées, en vue d'une comparaison de leur niveau de robustesse. Cette étude a été réalisée en fonction de la distance séparant les jonctions d'entrée et de masse, de la forme de la surface de la jonction et de la largeur de l'ouverture contact de la jonction. Ainsi, les surfaces de jonction d'entrée qui sont symétriques à la jonction de masse, par une équidistance des régions dopées, sont généralement décrites comme étant les mieux adaptées pour élever le niveau de robustesse ESD. Nous lions cette amélioration de l'immunité ESD à une géométrie offrant une distribution plus homogène du courant de décharge.

Puisque la réponse électrique reste constante indépendamment du motif de la diode bidirectionnelle, les structures deviennent électriquement comparables dès que le processus de fabrication est identique. Un critère de dégradation commun aux diodes bidirectionnelles peut être dès lors basé sur l'observation d'une augmentation du courant de fuite associée à une réduction de la tension de claquage. Ces deux modes de dégradation électriques permettent d'établir des niveaux de robustesse et de tenue en répétitif pour les systèmes de caractérisation, du « pistolet » et de l'IEC50. Ainsi, nous avons pu observer qu'un choix cohérent du critère de

défaillance, suivant les résolutions en courant des deux systèmes, aboutit à des robustesses de la diode bidirectionnelle similaires aussi bien pour le système du « pistolet » que le système HMM.

Pour la suite, il faut remarquer que, pour les diodes dissymétriques c'est-à-dire à grande surface de jonction de masse, les caractérisations électriques statiques et ESD seront effectuées avec des tensions de polarité positive uniquement puisque la taille de la jonction de masse permet difficilement d’atteindre les densités de courant critiques menant à une dégradation.

Références Bibliographiques

[1] G. Bertrand, « Conception et Modélisation Electrique de structures de protection contre les décharges électrostatiques en technologies BiCMOS et CMOS analogique », Thèse de Doctorat de l'Université Paul Sabatier, 2001.

[2] S. H. Voldman et al., « Standardization of the Transmission Line Pulse (TLP) Methodology for Electrostatic Discharge (ESD) », EOS/ESD Symposium Proceedings., Las Vegas, 2003.

[3] M. Sze, "Physics of semiconductor devices", John Wiley & Sons, Inc., 2nd edition, 1981.

[4] Albert. Z. H. Wang, "On-chip ESD protection for integrated circuits: an IC design perspective", Kluber Academic Publisher, 2002.

[5] A. Z. H. Wang et al., "On-chip ESD protection for integrated circuits: an overview for IC designers", Microelectronics Reliability, Vol. 32, Issue 9, pp. 733-747, 2001.

[6] C. Richier, P. Salome, G. Mabboux, I. Zaza, A. Juge, P. Mortini, "Investigation on different ESD protection strategies devoted to 3.3 V RF applications (2 GHz) in a 0.18 µm CMOS process", EOS/ESD Symposium Proceedings, pp. 251-259, Anaheim 2000.

[7] J.-H. Chun and B. Murmann, Analysis and measurement of signal distortion due to ESD protection circuits, *IEEE J Solid-State Circ* **41** (10) (2006), pp. 2354–2358, 2006

[8] Yuan-Wen. Hsiao, Ming-Dou. Ker, " Low-capacitance ESD protection design for high speed I/O interfaces in a 130-nm CMOS process", Microelectronics Reliability 2009, Vol. 49, no6, pp. 650-659

[9] B. Jeppesen and C. Bussmann, "Electrostatic Discharge Specifications and Protection Methods", Conference proceedings Northcon, pp.134-137, 1998

[10] P. Besse et al. " Investigations for a self protected LDMOS under ESD stress through geometry and Design considerations for automotive applications" EOS/ESD Symposium Proceedings., Charlotte, pp. 348-353, 2002.

[11] Wallace B. Smith, Duane H. Pontius, And Paul P. Budenstein, "Second Breakdown and Damage in Junction Devices", IEEE Transactions On Electron Devices, Vol. Ed-20, No. 8, pp. 731-744, August 1973.

[12] H. Tranduc et P. Rossel, « Protection des transistors MOS en régime de deuxième

claquage », Revue Phys. Appl.17 , pp. 389-391, Juin 1982.

[13] A. Salman, S. Beebe, M. Pelella, G; Gil Feather, "SOI Lateral Diode Optimization For ESD protection in 130nm and 90nm technologies", EOS/ESD Symposium Proceedings; 8-16 Sept. 2005.

[14] Référence de la répartition du courant de décharge pour des diodes totalement symétriques

[15] J. Van Zwol, W. Kemper and P. Bruin, "Transmission Line Pulsed photo Emission Microscopy as an ESD Troubleshooting Method" EOS/ESD Symposium proceedings, 2003.

[16] T. J. Maloney, N. Khurana, "Transmission Line Pulsing techniques for circuit modelling of ESD phenomena", EOS/ESD symposium proceedings, 1985.

[17] H.Gieser and M. Haunschild, "Very Fast Transmission Line Pulsing of Integrated Structures and the Charged Device Model", IEEE Transactions on Components, Packaging, and Manufacturing Technology, Part C, pp. 278-285, October 1998.

[18] H.Hyatt, J. Harris, A.Alanzo, and P. Bellew, "TLP Measurements for verification of ESD Protection Device Response", IEEE Trans. on elec. Packaging manuf. Vol. 24, No.2, April 2001.

[19] M. D. Ker et al., "Correlation between Transmission-Line-Pulsing I-V Curve and Human-Body-Model ESD Level on Low Temperature Poly-Si TFT Devices", Proc. of the 11th International Symp. of the Physical and Failure Analysis of Integrated Circuits, IPFA, pp. 209-212, 2004.

[20] L. Suling et al. "ESD Generator Analyzed by Transmission Line Theory", The 4th Asia-Pacific Conference on Environmental Electromagnetic, CEEM, pp. 521-525, Aug. 2006.

[21] J.Barth, K. Verhaege, L.G. Henry, J. Richner, "TLP Calibration, Correlation, Standards and New techniques ESD Test", Proc. EOS/ESD Symp., pp. 85-96., 2000.

[22] H. Egawa "Avalanche Breakdown and Failure Mechanism of high Voltage Diodes", IEEE Trans. On Elec. Devices, 1966.

[23] C.G.B. garret, W. H. Brattain, "Physical Theory of semi conductor surfaces", Vol. 99, Issue 2, pp. 376-386, 1955.

[24] M.Chan et al. ESD reliability and protection schemes in SOI CMOS output buffers, Transactions on Electron Devices, Vol. 42, Issue 10, pp. 1816-1821, 1995.

[25] M.Sze « physics of semiconductor devices », pp. 103, John Wiley & Sons, Inc., 1981

[26] J.J. Liou, “Modeling the tunneling current in reverse-biased p/n junctions”, Solid-state electronics Vol. 33, no7, pp. 971-972, 1990.

[27] Jean René Leguerre, “Etude du comportement des jonctions PN à semiconducteurs en régime de multiplication par avalanche”, Thèse de doctorat de l’Université Paul Sabatier, 1976.

[28] C. Hashimoto et al, “Degradtion of I/O devices due to ESD induced-dislocations”, Technical Digest. Of the International Electron Devices Meeting, IEDM, pp. 459-462, Dec. 1994.

[29] Chin-Tang Sah, “Fundamentals of Solid States Electronics”, World Scientific Co, Pte, Ltd 1991.

[30] B. Leroy,“Defects in Silicon”, Part 10, “Defect Electrical Activity in silicon Devices”, Nov. 2005.

[31] M. Diatta et al. “Failure Mechanisms of discrete protection device subjected to repetitive electrostatic discharges (ESD)”, Microelectronics Reliability 49, pp. 1103-1106, 2009.

Chapitre III :

Robustesse ESD de la diode de protection, Contrainte non répétée

Sommaire :

I. Introduction……..87

II. Robustesse ESD des diodes de protection bidirectionnelles…….88
II.1.Robustesse : Définition et Caractérisation 88
II.2.Résultats expérimentaux : Influence des paramètres de dessin 89
II.2.1. Eloignement des jonctions 90
II.2.2. Impact de la polarisation de la jonction 91
II.2.3. Résistance interne R_S et robustesse de la structure V_{ESD0} 91
II.2.4. Etude de la surface des jonctions 95
II.2.4.1. Description des différentes structures 95
II.2.4.2. Résultats expérimentaux 96
II.3. Conclusion 97

III. Caractérisation électrique de la défaillance……...98
III.1. Influence de la méthode de caractérisation 98
III.2. Incrémentation et répétition des décharges 100

IV. Analyse physique de la défaillance……102
IV.1. Méthode de localisation 102
IV.1.1. EMMI et OBIRCh 102
IV.1.2. Révélation chimique 103
IV.2. Nature de la défaillance 105
IV.3. Analyse FIB de la défaillance 107

V. Compréhension des phénomènes physiques : simulation électrothermique……109
V.1. L'outil de simulation Sentaurus WorkBench 109
V.1.1. Sentaurus WorkBench: Simulation technologique 109
V.1.2. Emulation du procédé de fabrication de la diode 111
V.1.2.1. Symétrie de la diode bidirectionnelle 111
V.1.2.2. Outil de calibration de la simulation : I(V) 112
V.1.3. Maillage de la structure 113
V.2. Réponse électrothermique du composant 114
V.3. Mécanisme de dégradation en impulsion unique 116

VI. Conclusion……..118

Références bibliographiques

I. Introduction

La robustesse ESD, définie comme étant le niveau d'immunité ESD, correspond au courant de décharge maximal garanti que la structure peut supporter sans être dégradée. Expérimentalement, nous disposons de deux systèmes qui permettent d'effectuer les caractérisations ESD. D'une part, nous distinguons le « pistolet » et d'autre part, l'équipement IEC50. Ces deux équipements reproduisent la forme d'onde de la norme IEC 61000-4-2. L'application de ce type de décharges est réservée à l'évaluation de la robustesse des systèmes. Cependant, son utilisation reste défendue sur les broches des composants discrets ainsi que les circuits intégrés. Les caractérisations HMM (Human Metal Model) sont réalisées au moyen des équipements de caractérisation Noiseken et Barth pour pallier ce problème.

L'objet de ce chapitre est tout d'abord, de montrer l'influence de chaque paramètre géométrique sur le niveau de robustesse des diodes de protection étudiées dans ces travaux. Ainsi, nous pourrons rendre compte des exigences technologiques vis-à-vis de la réduction de la taille des composants. Ensuite, à partir des niveaux de robustesse et des analyses de défaillances, nous étudierons pour chaque géométrie les mécanismes physiques de dégradation associés aux ESD. Ces caractérisations physiques sont confortées par de simulations électrothermiques afin d'appuyer les hypothèses de dégradation.

II. Robustesse ESD des diodes de protection bidirectionnelles

II.1 Robustesse : Définition et Caractérisation

La robustesse ESD est appelée immunité à impulsion unique pour la différencier de la caractérisation à impulsions répétées. Nous traiterons l'aspect répétitif dans le chapitre suivant. Le but de la caractérisation en robustesse est de déterminer la tension de charge ESD qui génère la défaillance de la structure. Cette tension de décharge génère le courant de décharge maximal que peut supporter la structure ou le composant tout en préservant l'intégralité de ses fonctionnalités électriques afin de garantir au client les conditions d'intégration de la protection. Déterminer la robustesse d'un composant en HMM consiste alors, à définir le niveau de tension de charge ESD appliqué à la structure de protection ou du circuit intégré avant toute dégradation de sa caractéristique électrique I(V).

La caractérisation HMM demeure la seule autorisée pour une application sur un composant discret. Sa flexibilité réside dans la méthodologie de caractérisation. La forme d'onde de la norme IEC 61000-4-2 est générée mais non appliquée sur un système dans les conditions standards. Pour l'HMM, les broches du composant sont directement connectées au banc de mesure. L'IEC50 consistant en un équipement destiné à la reproduction des formes d'onde de la norme IEC 61000-4-2, nous choisirons d'utiliser le système IEC50 pour une étude de la robustesse à impulsion unique.

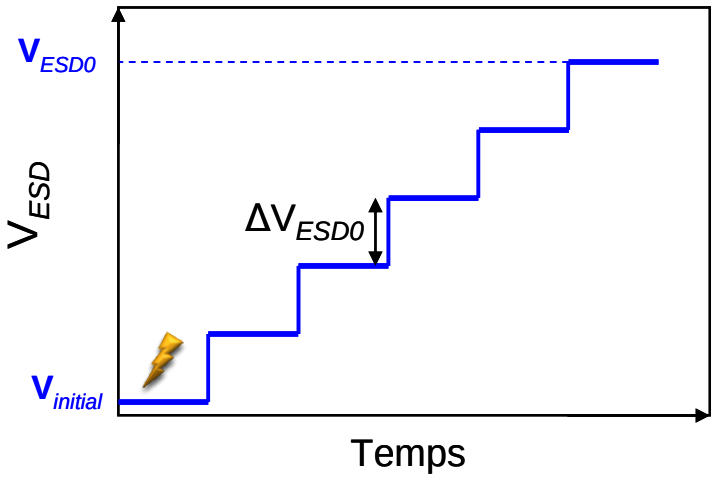


Figure 33: Méthodologie d'évaluation de la robustesse ESD d'un composant par incrémentation des tensions de charge.

Le principe de qualification des composants que nous caractériserons de standard réside en une incrémentation de la tension de charge à partir d'une tension initiale arbitraire, $V_{initial}$, comme l'indique la Figure 33. Pour chaque niveau de tension de charge considéré, une série de trois ESD de polarités positives succédées de trois décharges de polarités négatives sont appliquées. Une caractéristique courant-tension I(V) est enregistrée après chaque série d'impulsions pour une tension donnée.

La série de trois décharges de même polarité assure la bonne application du courant de décharge requis sur le composant sous test. La limitation au nombre de trois réduit le nombre de décharges vues par le composant pour se défaire du mode de dégradation en répétitif.

L'alternance des polarités, quant-à-elle, mène à la caractérisation des deux jonctions constituant la diode bidirectionnelle. Cependant, la jonction de masse, de par sa géométrie, dispose d'une grande superficie qui ne conduit pas à une dégradation électrique. Par respect de la procédure standard, les polarités seront alternées pour évaluer la robustesse des diodes bidirectionnelles.

La dernière tension appliquée, V_{ESD0}, suite à laquelle une modification de la caractéristique statique I(V) est observée correspond à la robustesse ESD du composant. Ces variations de la caractéristique font référence à une réduction de la tension de claquage et une augmentation du courant de fuite.

II.2 Résultats expérimentaux : Influence des paramètres de dessin

Cette section présente les robustesses expérimentales des diodes de protection bidirectionnelles selon leur géométrie. L'objectif est de définir pour chaque paramètre de dessin, la sensibilité face aux ESD. Ces investigations devraient aboutir à la compréhension des mécanismes menant à la dégradation. Ainsi, des solutions d'amélioration de la robustesse pourront être proposées.

Tout d'abord l'éloignement des jonctions d'entrée et de masse est étudiée à travers la variation du paramètre distance *D*. Ce facteur distance trouve son intérêt dans la réduction des dimensions des composants.

Ensuite, l'influence de la forme de la structure est recherchée par la variation de la résistance interne R_S.

Enfin, nous étudierons l'impact que peut avoir la superficie des différentes jonctions de la

structure bidirectionnelle sur l'immunité ESD.

II.2.1 Eloignement des jonctions

Quelle que soit la géométrie, la robustesse V_{ESD0} est d'autant meilleure que la distance *D* qui sépare les jonctions d'entrée et de masse est grande. Pour l'illustrer, la Figure 34 indique les résultats de robustesse à impulsion unique en fonction de la distance *D* entre jonctions N^+. Différents types de géométrie ont été évaluées : des diodes circulaires entourées, des diodes rectangulaires latérales ainsi que des diodes mixtes latérales.

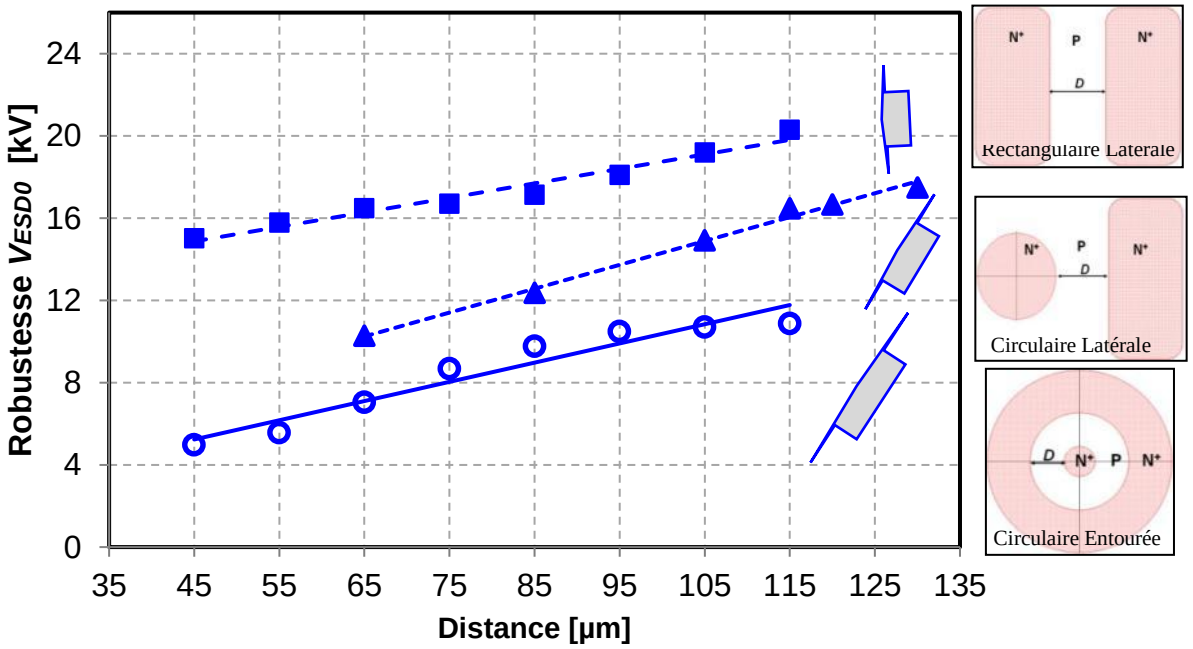


Figure 34: Influence de la distance *D* et de la géométrie de la diode de protection bidirectionnelle: Variation de la robustesse V_{ESD0} pour différentes géométries: rectangulaire latérale, circulaire latérale et mixte latérale.

Les composants présentent tous un écart de robustesse variant selon la géométrie, de 25% à 65% respectivement pour des distances variant de 45 µm à 125 µm. Cet aspect se traduit par l'observation d'une pente légèrement supérieure pour la diode circulaire latérale comparée aux diodes rectangulaire latérale et circulaire entourée. En effet, la géométrie circulaire latérale présente une sensibilité plus importante vis-à-vis de l'éloignement des jonctions. Ce phénomène

est supposé être lié à une distribution non homogène du courant de décharge.

Quant aux diodes circulaire entourée et rectangulaire latérale, elles disposent d'une géométrie offrant une distribution uniforme du courant de décharge. Ce comportement est dû à l'équidistance du périmètre de la jonction d'entrée et de la jonction de masse. Ainsi, nous supposons que les densités de courant maximales atteintes pour un niveau de tension ESD donné, sont réduites pour ces deux géométries.

Finalement, l'éloignement des jonctions influence beaucoup moins la robustesse du composant pour les diodes circulaire entourée et rectangulaire latérale. Optimiser la robustesse à travers l'éloignement des jonctions reste donc très dépendant de la géométrie de la diode.

II.2.2 Impact de la polarisation de la jonction

A l'exception de la diode rectangulaire latérale, la jonction de masse est conçue de manière à ce que sa surface soit grande comparée à la jonction d'entrée. Par conséquent, la dégradation électrique du composant dans une décharge de polarité négative, c'est-à-dire une polarisation de la jonction de masse en inverse, intervient le plus souvent au-delà de la tension de charge de 30 kV. Cette valeur de tension de charge ESD constitue la limite ESD des systèmes de caractérisation. Malgré l'alternance des polarités, les impulsions ESD dégradent toujours la jonction d'entrée. Cet événement intervient lorsque les surfaces des jonctions d'entrée et de masse présentent une forte disproportion. En effet, les densités du courant de décharge sont supposées plus faibles dans la jonction de masse pour une ESD de polarité négative. Nous établissons, dans le paragraphe suivant, une relation entre la résistance série de la diode bidirectionnelle et le niveau de robustesse V_{ESD0}.

II.2.3 Résistance interne R_S et robustesse de la structure V_{ESD0}

A l'aide de la représentation du courant I_{TLP} traversant le composant en fonction d'une tension appliquée V_{TLP} aux bornes de la structure, nous extrayons la résistance série R_S de la diode bidirectionnelle.

- Cas de la diode Rectangulaire latérale

Le graphe de la Figure 35 indique, pour la diode rectangulaire latérale une variation de la résistance interne R_S. Les distances D sont variées de 45 µm à 135 µm.

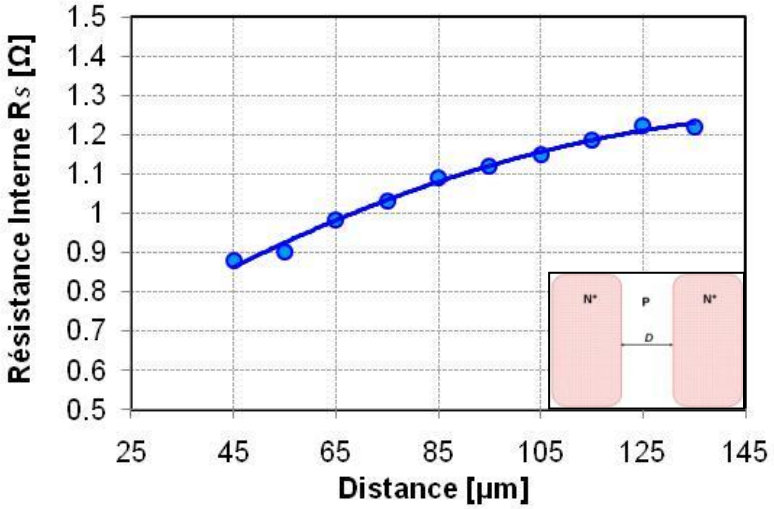


Figure 35 : Variation de la résistance interne R_S de la diode bidirectionnelle rectangulaire latérale en fonction de la distance *D*.

Nous remarquons une dépendance de la résistance série de la diode avec l'éloignement des jonctions dans les régimes de fort courant. Puisque les résistances deviennent plus importantes lorsque les jonctions sont éloignées, R_S pourrait traduire le paramètre de variation de la distance. En effet, la Figure 36 présente la robustesse à impulsion unique de la diode rectangulaire latérale en fonction de R_S. Ainsi, nous remarquons une robustesse plus forte pour les grandes résistances. La capacité à dissiper de façon homogène le courant de décharge dans la structure tendrait donc à s'améliorer.

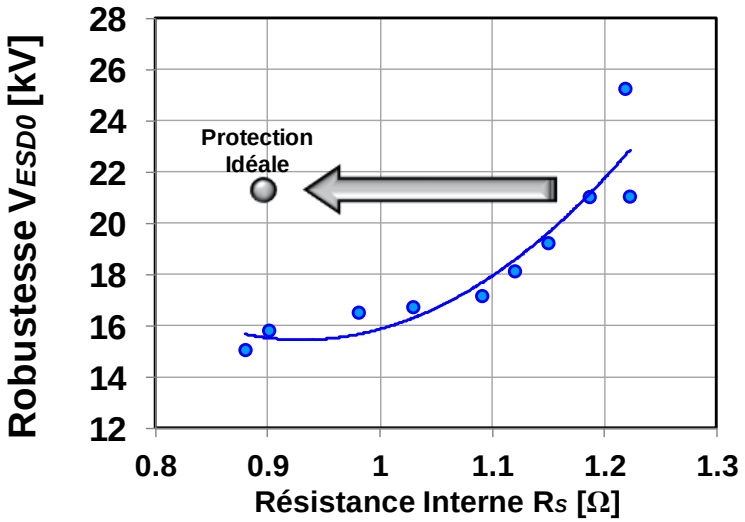


Figure 36 : Variation de la robustesse V_{ESD0} en fonction de la résistance interne R_S de la diode rectangulaire latérale.

En outre, la Figure 36 traduit une baisse des densités de courant dans la structure. La défaillance est par conséquent générée dans la structure pour de plus fortes valeurs de tension ESD.

- Cas des diodes circulaire entourée et circulaire latérale

L'augmentation de la robustesse V_{ESD0} avec R_S ne consiste pas en une implication directe. En effet, pour chaque type de dessin de structure, l'évolution de V_{ESD0} suivant R_S sera différente. Quand les jonctions sont éloignées, tout se passe comme si le composant dissipe le courant de décharge dans un plus grand volume. Ce comportement se vérifie avec l'application des ESD avec des polarités inverses pour la diode circulaire latérale et la diode circulaire entourée. Cette configuration est représentative du cas où les deux jonctions sont disproportionnées par la surface. La jonction de masse est plus grande et absorbe l'intégralité du courant ESD avec de très faibles densités de courant.

Nous avons mesuré sur la Figure 37, toujours selon la distance, la résistance série R_S dans les deux polarités. Nous remarquons que R_S reste bien plus faible pour des tensions négatives. Il paraîtrait évident que du fait de l'augmentation de la surface de la jonction de masse, les courants de décharge soient distribués de manière plus homogène. Ce comportement mènerait à une robustesse nettement meilleure pour des tensions de charge ESD négatives. Ainsi, l'apparition de la dégradation de la jonction de masse devient alors tardive voire inexistante dans la limite de

tension applicable de 30 kV avec les systèmes de caractérisation existants.

Finalement, le choix de la polarisation de la jonction d'entrée avec des impulsions ESD à polarités uniquement positives est justifié.

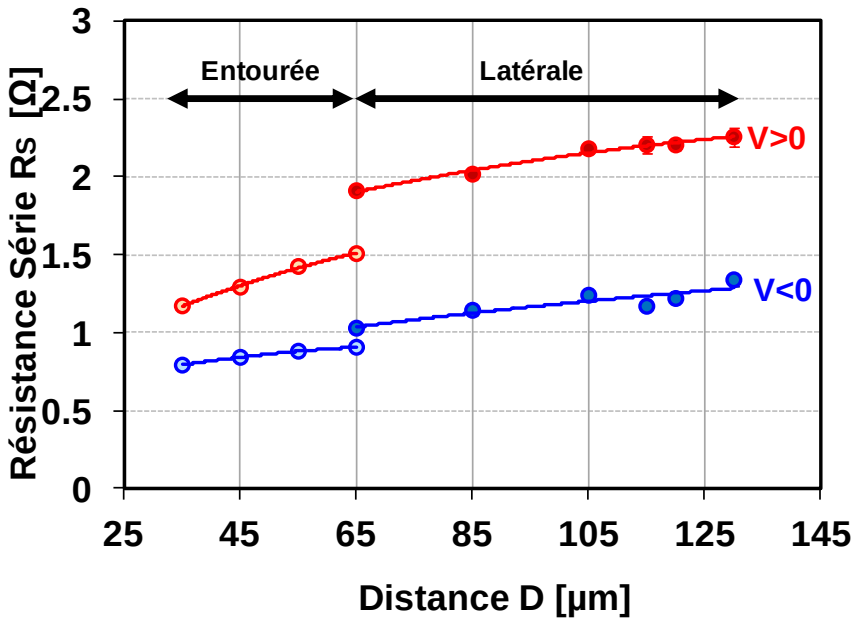


Figure 37 : Evolution de la résistance série R_S en fonction de la distance entre jonction pour la diode circulaire entourée » entre 35 µm et 65 µm et pour la diode circulaire latérale entre 65 µm et 130 µm.

En focalisant notre attention sur la distance 65 µm, nous observons une influence considérable de la géométrie et de la distance sur la résistance dynamique R_S. En effet, pour deux diodes à distances égales mais à géométries de masses différentes, la valeur de résistance est plus élevée pour des diodes circulaires latérales. Cependant, les robustesses restent identiques. Parallèlement, nous avons expérimentalement vérifié que la polarisation ESD en inverse des diodes ici étudiées offre une meilleure robustesse ESD.

En conclusion, la robustesse se présente meilleure avec une grande distance donc une plus grande résistance série. De plus, pour des tensions ESD positives, la résistance série de la diode est bien supérieure à une diode polarisée en négatif avec cependant une robustesse plus faible. De ces raisonnements divergents, il convient de réaliser une étude de la variation de R_S pour chaque géométrie. La résistance ne serait donc pas un facteur de référence permettant d'améliorer la robustesse ESD d'un composant de protection mais servira plutôt à renseigner la qualité de protection du composant ou circuit à protéger.

II.2.4 Etude de la surface des jonctions

Aux paramètres distance et résistance série, il faut rajouter le facteur surfacique. La diode circulaire latérale et la diode rectangulaire latérale disposent de surfaces de jonction de la diode d'entrée différentes. Il sera donc important d'investiguer, dans la suite, les diodes de protection bidirectionnelles à surfaces équivalentes. Cette étude permet d'établir plus proprement l'impact de l'aspect géométrique de la structure.

II.2.4.1 Description des différentes structures

Soit la surface d'une jonction rectangulaire de largeur *e* et de longueur *L* comme indiquée sur la Figure 38. Expérimentalement, nous considérons cette diode carrée de dimensions $L = e = 50$ µm comme référence avec une surface nommée S_1.

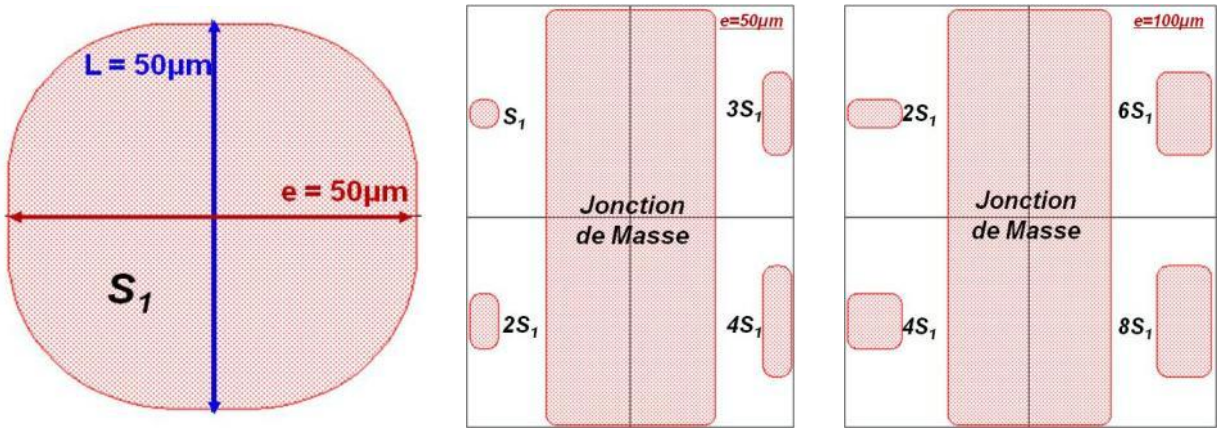


Figure 38: Diode de protection ESD carrée avec une surface de jonction S1 de 50 µm de côté puis variation des paramètres largeur et longueur dans une diode bidirectionnelle avec une in variance de la jonction de masse.

En associant cette diode à une jonction de masse rectangulaire, nous formons une diode bidirectionnelle dans une configuration rectangulaire latérale. Pour une étude de l'influence de la surface de la diode d'entrée et de sa géométrie, la surface de la jonction est choisie assez grande, c'est-à-dire, de manière à ce qu'elle ne soit pas dégradée durant la caractérisation en ESD. La modulation de la surface de la jonction d'entrée s'effectue, tout d'abord, en multipliant la hauteur

de la diode de référence. Ainsi, avec les longueurs *L*, 2 *L*, 3 *L* et 4 *L*, les surfaces sont variées respectivement de S_1, 2 S_1, 3 S_1 et 4 S_1 puisque la largeur ***e*** reste constante. Ensuite, l'impact de la surface est étudié en multipliant par un facteur 2, la largeur des diodes précédentes. Il devient important de noter que la distance *D* entre les jonctions a été fixée à 45 µm pour cette étude.

II.2.4.2 Résultats expérimentaux

Les résultats de robustesse sont représentés selon la longueur de la jonction d'entrée. Ils montrent tout d'abord sur le graphe de la Figure 39 une hausse de la robustesse avec la surface de la jonction d'entrée. En effet, nous remarquons une robustesse V_{ESD0} qui est meilleure lorsque la surface de la jonction d'entrée est grande.

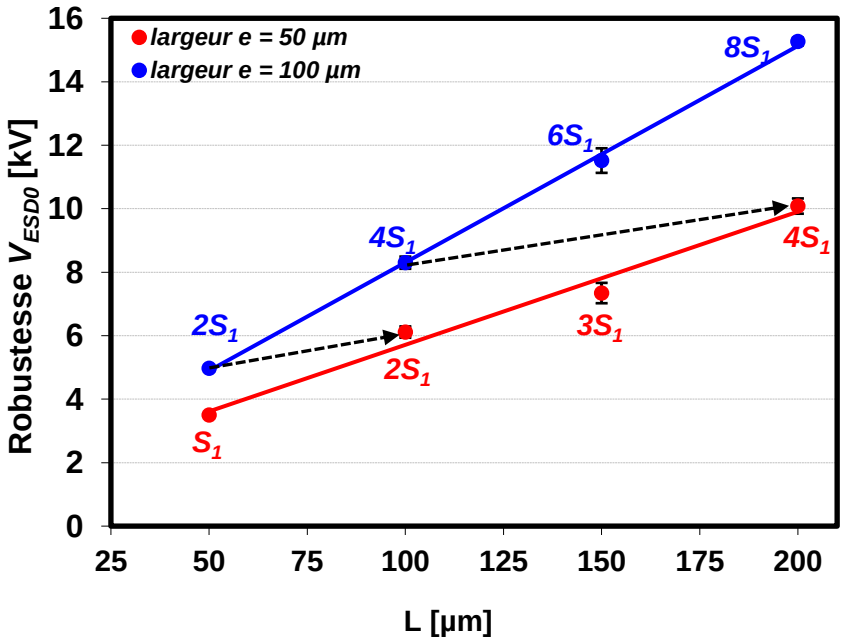


Figure 39 : Robustesse des diodes de protection en fonction de la hauteur L de la diode rectangulaire menant à une modification de la surface et de la géométrie pour un espacement D de 45 µm.

Ensuite, à surface équivalente, la robustesse reste meilleure pour les jonctions d'entrée ayant un plus grand périmètre en vis-à-vis de la jonction de masse. En effet, les surfaces 2 S_1 et 4 S_1 représentées sur la Figure 39 constituent une illustration de la variation de la robustesse avec des jonctions d'entrée à géométries (ici rectangulaires) et surfaces identiques. En introduisant le facteur, périmètre en vis-à-vis de la jonction de masse, cette configuration permet une distribution

du courant de décharge sur une plus large superficie pour ainsi réduire les densités de courant maximales atteintes dans le composant de protection. Par conséquent, nous obtenons un élargissement des limites de tension de charge ESD que peut supporter la diode de protection circulaire latérale. Ce comportement réquisitionne des niveaux de courant plus importants pour atteindre la dégradation du composant sous test. Ainsi, pour obtenir des diodes de protection plus robustes, l'une des solutions consiste à dessiner de larges surfaces de jonction. La robustesse évolue très vite avec l'augmentation de la surface de la jonction comparée à l'éloignement des jonctions (cf. Chapitre III, paragraphe II.2.1).

Toutefois, la recherche d'optimisation de la géométrie reste importante compte tenu du fait que cette dernière influence la robustesse V_{ESD0} jusqu'à près de 20% sa robustesse. Cette amélioration est obtenue en paramétrant de manière optimale le périmètre en regard de la jonction de masse. Aussi, ce que l'on cherche à minimiser par la modification de la géométrie de la structure est le rapport de la robustesse sur la surface occupée par la jonction.

II.3 **Conclusion**

Ce paragraphe a traité de la nature de la robustesse de la diode bidirectionnelle en fonction des paramètres géométriques de la structure. Son objectif est de définir les axes d'amélioration de la qualité de protection du composant. En effet, nous retiendrons, à partir des résultats de caractérisation de robustesse, que les diodes bidirectionnelles circulaire latérale, circulaire entourée et rectangulaire latérale montrent toutes que le rapprochement des jonctions, qui a pour principal intérêt de réduire la surface occupée par la diode dans le circuit intégré et qui est aussi en accord avec l'évolution des technologies, réduit le niveau de robustesse ESD de la protection.

L'étude de la géométrie de la diode révèle quant-à elle une dépendance de la robustesse envers le dessin des jonctions d'entrée et de masse. En effet, nous avons tout d'abord relevé une tenue aux impulsions uniques plus importante avec l'augmentation de la surface de la région dopée. Ensuite, les résultats expérimentaux qui comparent des diodes possédant des surfaces similaires et des géométries favorables ou non à la distribution du courant de décharge ont prouvé que le périmètre en vis-à-vis de la jonction de masse constitue un facteur stimulant de manière non négligeable l'amélioration de la robustesse d'une diode de protection.

Finalement, le choix d'une protection optimisée résiderait idéalement dans une diode circulaire entourée pour sa qualité de distribution homogène du courant de décharge et son

extension des limites du niveau de robustesse lorsqu'elle est dotée d'une grande surface. Cependant, pour une intégration dans un circuit IPAD^{TM}, la connexion de la jonction centrale au reste du circuit devient très vite problématique. Dès lors, pour une amélioration de la structure suivant l'évolution des technologies, l'étape prépondérante consiste à investiguer la géométrie optimale de la structure de protection qui dissipe de manière homogène le courant de décharge. Pour cela, nous recherchons dans la section suivante les faiblesses des différents dessins à travers l'analyse de défaillance et la description du mécanisme physique de la dégradation en vue d'une proposition de solutions d'optimisations de la robustesse.

III. Caractérisation électrique de la défaillance

Dans ce paragraphe, nous nous intéressons à une analyse physique de la dégradation afin d'établir la correspondance entre la réponse électrique et la nature du défaut qui est à l'origine de la défaillance. La méthodologie de caractérisation pourrait induire des modifications de la robustesse. Dans ce paragraphe, nous développons les conditions de mesure et d'utilisation des équipements.

III.1 Influence de la méthode de caractérisation

Les tensions ESD sont appliquées dans le but d'une caractérisation électrique du défaut ou de la défaillance. Elles sont, par conséquent, limitées à des tensions de polarités positives telles que noté à la fin du paragraphe II.2.3.

La Figure 40 retrace l'évolution du courant de fuite d'une diode bidirectionnelle durant l'incrémentation des tensions ESD (V_{ESD}). Le critère de défaillance est choisi à 10^{-9} A pour une tension de 14 V. Une augmentation du courant de fuite se note à partir de V_{ESD}=16 kV. En effet, avec les incrémentations successives des tensions de charge du système ESD, la mise en court-circuit apparaît dès l'application d'un courant de niveau 16 kV.

Remarquant cette évolution, nous pouvons supposer dans un premier temps que la dégradation durant la caractérisation en robustesse provient d'un effet cumulatif des courants de décharge. Pour vérifier cette hypothèse, une étude comparative est menée avec deux tensions $V_{Initial}$ distinctes.

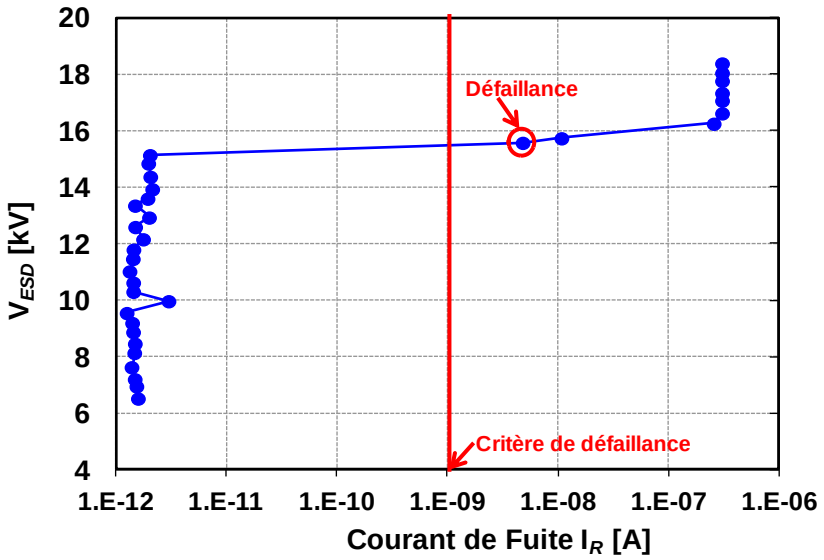


Figure 40 : Evolution du courant de fuite lors de la caractérisation du niveau de robustesse ESD d'une diode de protection bidirectionnelle. Le courant de fuite est mesuré à une tension de 14 V et le critère de défaillance constitue le courant de fuite défini à 10^{-9} A.

Pour la caractérisation, les tensions de charge ESD sont tout d'abord appliquées à partir d'une tension $V_{Initial}$ légèrement inférieure à la tension de robustesse V_{ESD0}. Les niveaux de robustesse sont comparés sur deux méthodes de caractérisation qui différent du niveau de tension $V_{Initial}$.

Nous considérons un échantillonnage de 20 diodes identiques avec 10 diodes caractérisées selon la condition $V_{Initial}$ = 0,5 kV tandis que les 10 autres diodes sont évaluées avec $V_{Initial}$ = 15 kV. A partir de $V_{initial}$, nous procédons à une incrémentation de 0,5 kV de la tension ESD jusqu'à la dégradation. La procédure de caractérisation de robustesse appliquée est celle définie dans le paragraphe II.1. La Figure 41 résume les robustesses obtenues selon les deux méthodes. L'évaluation de la robustesse avec $V_{Initial}$ = 0,5 kV (V_{ESD0} = 16,3 kV) est en moyenne très rapprochée de celle obtenue en considérant une tension initiale $V_{Initial}$ = 15 kV (V_{ESD0} = 15,3 kV). Cependant, les intervalles d'erreur qui correspondent au maximum et au minimum de robustesse dans la série des 10 composants caractérisés se chevauchent. Ainsi, choisir un faible niveau de tension $V_{Initial}$, pour la caractérisation de la diode, ne modifie pas le résultat de robustesse V_{ESD0} de la diode. Pour conclure, le niveau de robustesse est indépendant du mode de caractérisation.

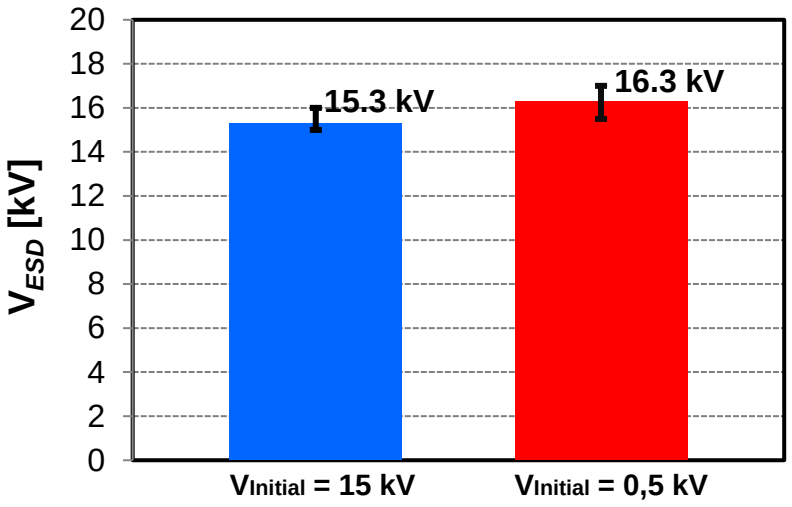


Figure 41: Robustesse d'une diode de protection bidirectionnelle selon $V_{Initial}$=0,5 kV et $V_{Initial}$=15 kV. La géométrie est circulaire latérale.

III.2 Incrémentation et répétition des décharges

Dans la section précédente, il est montré que la diode de protection n'est pas fragilisée durant l'incrémentation des impulsions. En effet, à partir de $V_{Initial}$ différents (Figure 41), l'application d'une série d'impulsions suivie d'incrémentations successives des tensions mène à des niveaux de robustesse V_{ESD0} similaires. Cependant, nous sommes en présence d'un caractère dispersif du niveau de robustesse. En outre, un écart de 1 kV est observé sur la moyenne. Cette différence est supposée correspondre à la disparité du système de test et à la qualité de reproduction dans la fabrication du composant.

Il faut noter que des investigations similaires ont été menées avec des pas d'incréments distincts. A travers cette étude, nous avons pu constater qu'un affinement de l'incrément laisse le niveau de robustesse invariant. Cependant, la précision de la robustesse est relative à l'équipement de mesure utilisé pour la caractérisation. En d'autres termes, les erreurs de mesure ne pourront être inférieures à la résolution du système de caractérisation dans la génération des formes d'onde.

Pour conclure, la méthodologie de caractérisation de la diode bidirectionnelle, plus précisément le choix arbitraire de la tension initiale influence très peu le résultat de robustesse. L'effet cumulatif dans cette logique est éradiqué des possibilités pouvant générer une dégradation ou d'une baisse de la robustesse.

La recherche menée ici est destinée à une identification du mécanisme de défaillance et une amélioration des dessins de structure des diodes bidirectionnelles. Cependant, elle suggère d'effectuer une analyse de défaillance plus approfondie. La description des défaillances et des défauts devrait alors mener à une explication des phénomènes d'augmentation du courant de fuite et de réduction de la tension de claquage. Par conséquent, le paragraphe suivant fait l'objet des analyses physiques des diodes dégradées suite à des caractérisations en robustesse.

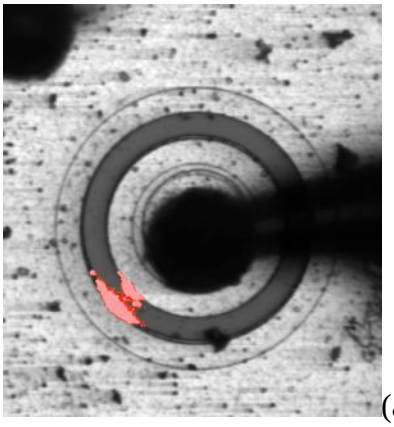
IV. Analyse physique de la défaillance

Les objectifs de l'analyse de défaillance sont de décrire tous les phénomènes physiques établissant le mécanisme de dégradation. Ainsi, dans la première partie de ce paragraphe, nous présenterons les résultats d'exploitation des techniques de localisation de la défaillance. Ensuite, dans la deuxième partie, nous présenterons les visualisations optiques effectuées au microscope électronique à balayage après des révélations chimiques. Nous verrons alors que les diodes présentent alors une grande fragilité en périphérie de la jonction d'entrée. Puis, la nature de la défaillance et son analyse FIB suite à la multiplication des contraintes ESD sur le composant seront exposées successivement. L'ensemble de ces caractérisations physiques permettra d'établir finalement une hypothèse de reconstruction du mécanisme de dégradation.

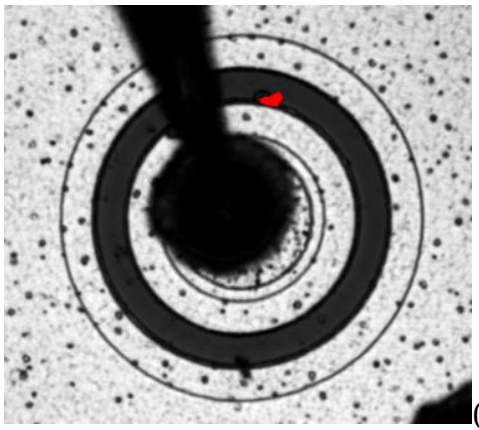
IV.1 Méthode de localisation

IV.1.1 EMMI et OBIRCh

L'analyse de défaillance révèle les régions qui sont fragilisées durant l'ESD par la forme géométrique de la surface de la diode de protection bidirectionnelle. Les techniques lasers EMMI et OBIRCh sont les premières que nous avons exploitées dans le processus d'analyse de défaillance puisqu'elles sont décrites dans la littérature comme étant efficaces pour localiser la défaillance [1,2]. Ainsi, les visualisations optiques EMMI et OBIRCh de la Figure 42 permettent de situer dans la structure la présence physique de la défaillance.



(a) EMMI



(b) OBIRCh

Figure 42: Visualisations EMMI (a) et OBIRCh (b) d'une diode bidirectionnelle ronde entourée défaillante suite à une caractérisation ESD dans un mode de stress non répété.

Pour une diode bidirectionnelle circulaire entourée, par exemple, la défaillance est située dans le rayon extérieur de la jonction d'entrée. Malheureusement, l'analyse par émission lumineuse présente les limites de ses performances. En effet, ni l'origine de la dégradation, ni la nature du défaut ne peuvent être renseignées par cette technique. Les courants de fuite obtenus suite à une dégradation ESD doivent de plus être très importants (supérieurs à 10^{-6} A) pour que la détection par émission de lumière puisse être fructueuse. Les techniques OBIRCh et EMMI permettant uniquement une localisation de la défaillance [3], nous avons recours à des méthodologies d'analyse de défaillance destructives telles que des attaques chimiques.

IV.1.2 Révélation chimique

De nombreuses étapes préparent à la mise en œuvre de l'analyse par révélation chimique de la structure dégradée. Cette technique consiste à graver avec une solution Wright les surfaces du semi-conducteur. Les régions les plus dopées ou présentant des défauts structurels seront gravées plus profondément du fait d'une variation de la vitesse de gravure dans ces zones. Ainsi, la suppression de la couche métallique constitue une procédure essentielle à la révélation chimique. De manière générale, nous remarquons que les défaillances sont localisées aux endroits supposés être sujets à une focalisation du courant de décharge. Les jonctions sont distinguées et les défauts sont mis en évidence sur les Figure 43, Figure 44 et Figure 45 pour respectivement la diode circulaire latérale, la diode circulaire entourée et la diode rectangulaire latérale.

Ainsi, suivant les configurations géométriques, les localisations des défaillances peuvent différer. Nous pouvons observer, par exemple, sur la Figure 43 la présence d'une défaillance dans les rayons de courbure les plus proches de la jonction de masse de la diode circulaire latérale. En effectuant des analyses sur d'autres motifs identiques, dégradés sous les mêmes conditions, nous notons que la défaillance suite à des ESD sur la diode circulaire latérale est toujours localisée dans cette jonction.

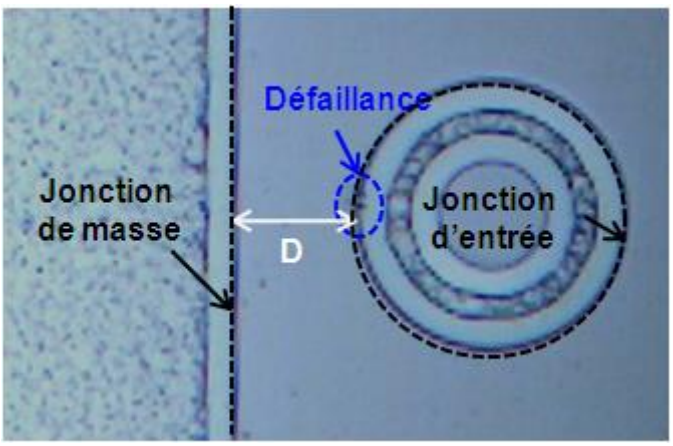


Figure 43: Visualisation MEB de la dégradation de la diode circulaire latérale suite à une dégradation en caractérisation de la robustesse ESD suivie d'une dé-métallisation de la surface des jonctions.

Pour la diode circulaire entourée, la défaillance se localise aléatoirement sur le périmètre de la jonction d'entrée. La Figure 44 indique la présence de la défaillance à la périphérie de la jonction d'entrée. La génération de la défaillance à cet endroit est totalement indépendante des points de contact du câble métallique permettant d'effectuer la décharge électrostatique sur la structure.

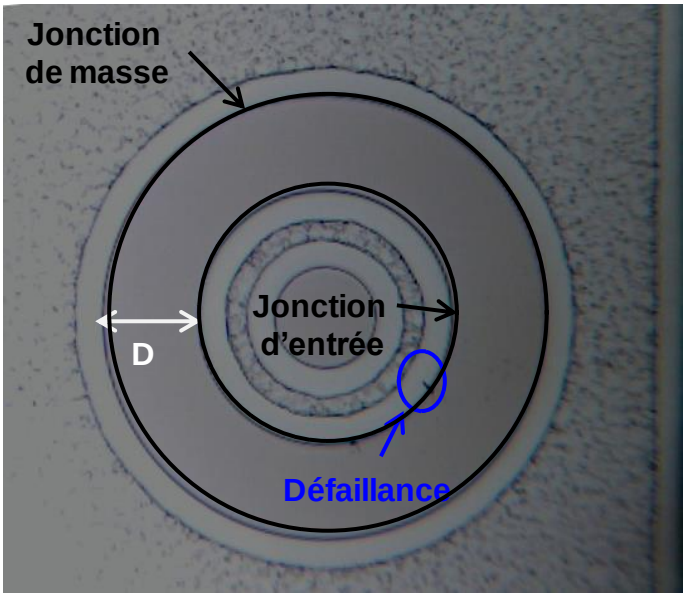


Figure 44: Visualisation MEB de la dégradation de la diode circulaire entourée suite à une dégradation en caractérisation de la robustesse ESD suivie d'une dé-métallisation de la surface des jonctions.

La Figure 45 présente tout d'abord la localisation de la défaillance par OBIRCh dans des régions qui géométriquement sont favorables à la focalisation des lignes de courant durant la

décharge [4]. Ce recouvrement fragilise la géométrie en générant, aux courbures du rectangle, de fortes densités de courant. Par conséquent, ces forts courants occasionneraient, durant la décharge, un excès d'échauffement aux courbures de la géométrie rectangulaire de la diode, plus particulièrement aux angles situés en vis-à-vis de la jonction de masse.

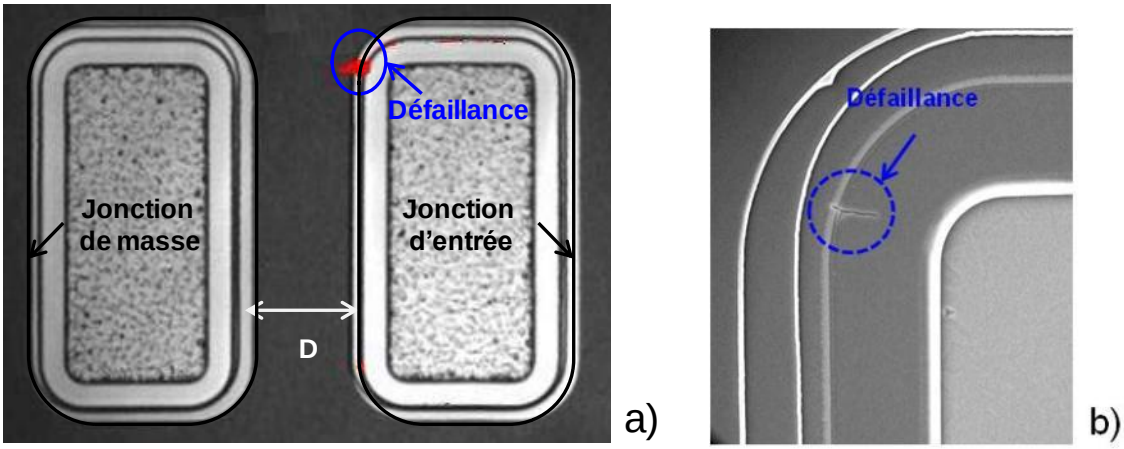


Figure 45: Localisation OBIRCh (a) puis visualisation MEB de la défaillance après dé-métallisation (b) de la surface de la diode latérale entourée.

En somme, pour les trois dessins de structure de diode bidirectionnelle, nous localisons la défaillance à l'origine de la dégradation électrique en périphérie de la jonction d'entrée. Notamment, les émissions lumineuses OBIRCH dans la distance la plus proche de la jonction de masse pour les composants comportant des géométries supposées dissymétriques pour la répartition du courant de décharge.

IV.2 Nature de la défaillance

La dégradation physique apparaît avec la dégradation électrique. Dans ce paragraphe, il s'agira de déterminer la nature réelle de la défaillance et du défaut qui aurait généré la dégradation électrique. A cet effet, diverses caractérisations physiques ont été effectuées dont la révélation chimique et la coupe par faisceau d'ions focalisés (FIB).

En comparant les analyses de défaillance des surfaces des diodes, les défaillances observées sur les Figure 43, Figure 44 et Figure 45 correspondent à des filaments de fusions en périphérie de jonction. En effet, l'exemple de la diode circulaire entourée le confirme sur la Figure 46 avec

des visualisations au microscope électronique à balayage (MEB) suite à une révélation chimique de type Sirtl.

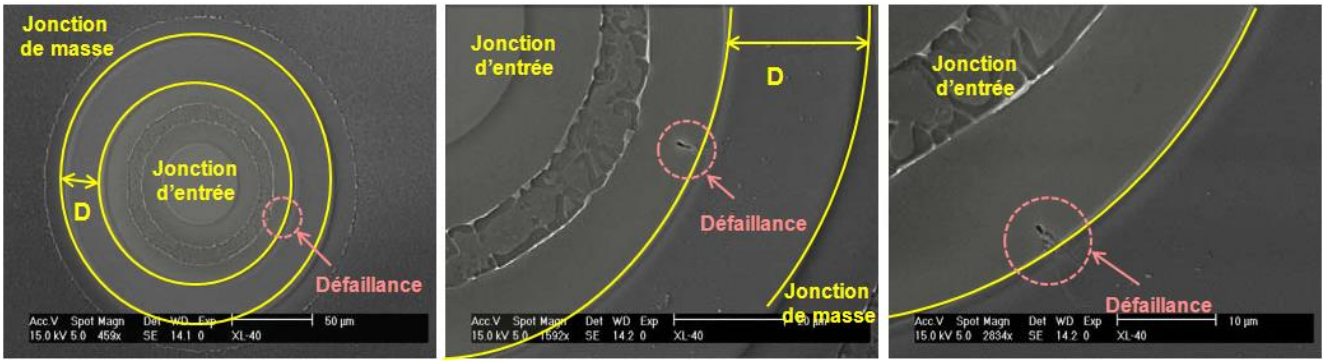


Figure 46: Visualisation MEB de la fusion en périphérie de jonction suite à une révélation chimique de la surface de la diode bidirectionnelle de type circulaire entourée.

La défaillance se présente sous forme de trous dans le silicium. Ces trous résultent d'un effet combiné de l'attaque chimique de la partie fusionnée et sa dissolution durant les rinçages. Nous remarquerons que les défauts sont localisés dans le substrat de silicium puisque le principe de la technique de révélation réside dans une gravure des surfaces à caractériser. Ainsi, la vitesse de gravure de la surface dépend de la nature cristalline de la structure ainsi que de son dopage. La Figure 46 indique par conséquent que la défaillance obtenue lors de la caractérisation de la diode entourée correspond bien à un unique filament de fusion en périphérie de jonction. Il faut noter que les défaillances observées sur toutes les autres géométries étudiées consistent en cet unique filament de fusion en périphérie de jonction.

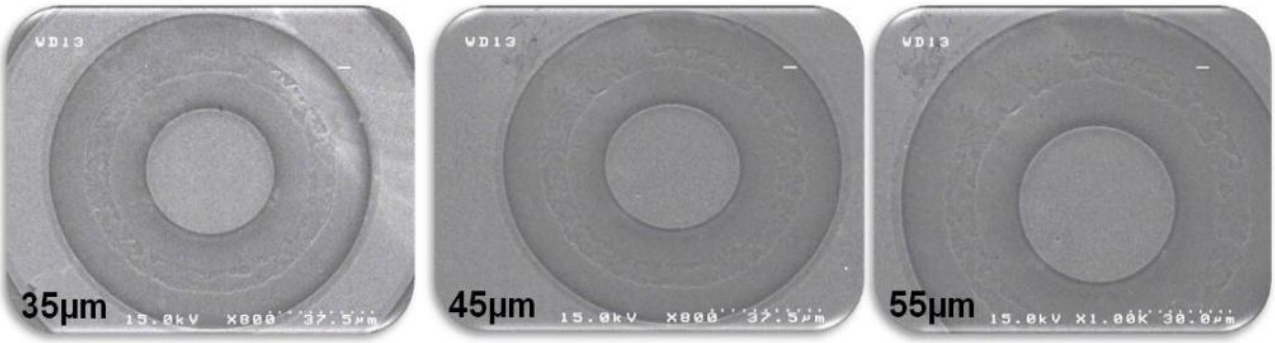


Figure 47 : Vue au MEB après une révélation chimique de la diode de protection circulaire entourée témoin, non caractérisée en ESD, avec des distances variant de 35 µm à 55 µm.

Ces fusions ont bien été générées par les décharges électrostatiques étant donné que des analyses identiques menées sur des composants vierges n'ayant pas été caractérisés en ESD, ne présentent aucune défaillance de type fusion au niveau de la périphérie de jonction (Figure 47).

La dégradation de la caractéristique électrique d'une diode de protection bidirectionnelle soumise à une contrainte ESD non répétée est la conséquence de la génération d'un seul filament de fusion en périphérie de la jonction d'entrée. Pour déterminer la caractéristique de ce filament dans la profondeur du silicium, nous réalisons, dans la section suivante, des analyses par faisceaux d'ions focalisés.

IV.3 Analyse FIB de la défaillance

Pour la mise en œuvre de l'analyse FIB dans la défaillance, un dépôt de Tungstène (W) fixe les éléments de la structure à l'endroit du défaut détecté afin d'éviter leur projection durant la coupe.

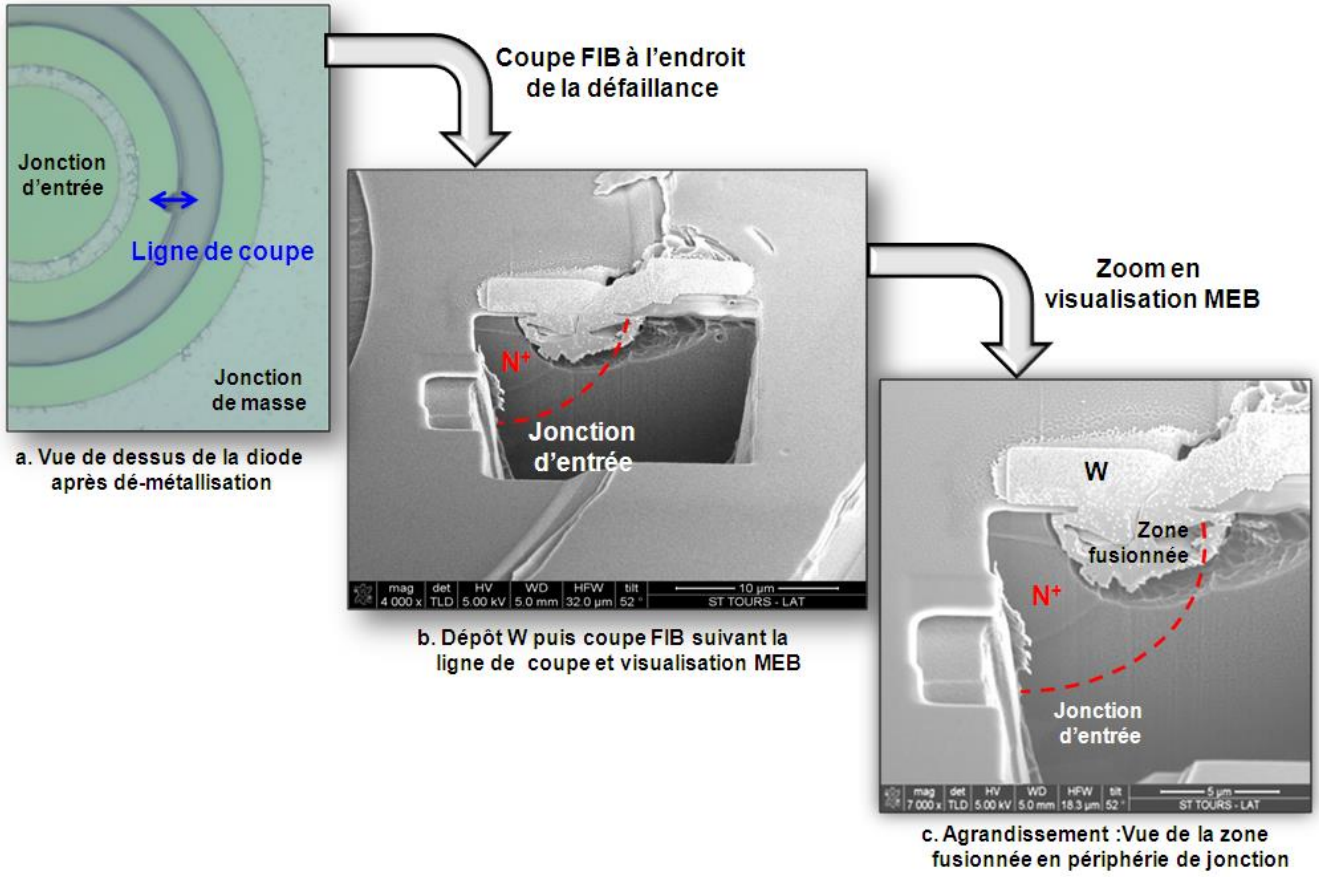


Figure 48: Analyse par Faisceaux d'Ions Focalisés (FIB) sur une diode bidirectionnelle entourée à l'endroit de

la défaillance.

Le composant dépourvu de sa couche métallique sur la Figure 48 (a) permet d'avoir accès à la défaillance. Cependant, la couche d'oxyde a été conservée. Ainsi, nous pouvons observer sur la Figure 48 (b) que l'oxyde ainsi que le silicium ont tous deux été fusionnés en périphérie de la jonction d'entrée. Avec l'agrandissement MEB de la zone défaillante de la Figure 48 (c), nous remarquons l'absence de silicium et d'oxyde à l'endroit occupé par le tungstène déposé en surface avant l'analyse. Cette occupation correspond à la zone fusionnée de Silicium et d'oxyde qui a très probablement disparu durant la phase de dé-métallisation de la structure.

En faisant l'analogie avec la localisation des fortes températures, la défaillance serait générée par une forte température en périphérie de jonction due à une focalisation du courant de décharge.

La conclusion d'une dégradation causée par un excès de température très localisé dans la structure reste une hypothèse. Nous vérifierons dans la section suivante que les focalisations du courant de décharge en périphérie de jonction sont vraies. En effet, à l'aide de la simulation électrothermique, les phénomènes physiques mis en jeu durant une décharge électrostatique pourront être mieux interprétés.

V. Compréhension des phénomènes physiques : simulation électrothermique

La simulation de la diode de protection doit représenter la structure bidirectionnelle de la façon la plus réaliste possible. Idéalement, cette modélisation passerait par une description du processus de fabrication et des géométries des jonctions d'entrée et de masse. Ainsi, les résultats de simulation dépendront en plus des limites du simulateur, de la véracité des informations renseignées pour la mise en œuvre de la simulation. Dès lors, il devient clair que l'accessibilité au procédé de fabrication du composant étudié et des masques rend la simulation plus réaliste. Pour un gain de temps de simulation, nous ne tiendrons compte que des éléments essentiels du processus pouvant entrer en jeu dans l'étude d'une diode soumise à des stress ESD. Nous négligerons par exemple certains dépôts ou traitements thermiques n'altérant pas le profil du dopage des jonctions. En effet, la maîtrise de l'intégralité du processus s'éloigne du but de ce chapitre qui ne réside pas en une quête de la quantification des paramètres physiques mais plutôt une observation qualitative du comportement de la diode soumise à une décharge électrostatique. Ainsi, une reproduction assez fiable de la réalité devrait nous permettre de décrire les mécanismes physiques menant à la défaillance qui constitue la conséquence directe de la dégradation électrique du composant.

Dans la suite, nous présenterons les grandes possibilités de simulation offertes par le logiciel Sentaurus WorkBench de SYNOPSYS. Ensuite, nous nous focaliserons sur la réalisation de notre diode de protection par une émulation du processus de fabrication. Le maillage fera l'objet d'un dernier paragraphe puisque présentant un intérêt majeur pour la qualité des résultats de simulation à travers la réponse électrothermique du composant. Pour finir, le mécanisme de dégradation en robustesse d'une diode sera établi.

V.1 L'outil de simulation Sentaurus WorkBench

V.1.1 Sentaurus WorkBench: Interface de simulation

La simulation permet de dépasser les insuffisances ou les impossibilités de l'expérimentation. Elle consiste en une imitation d'un échantillon naturel au sens où elle n'est pas la nature elle-

même qu'elle reproduit, mais le modèle par lequel nous avons préalablement choisi de le représenter.

Sentaurus Workbench (SWB) est une interface graphique de SYNOPSYS développé dans l'optique de faciliter l'utilisation des outils TCAD (Technology Computer Aided Design, en français Simulation de Composants et de Processus Technologiques). La mission du simulateur est de mettre en place un environnement graphique SWB complet pour gérer, exécuter et analyser des simulations de composants à travers trois outils : SProcess, SDE et SDevice.

SProcess (Sentaurus Process) permet de réaliser des simulations du procédé de fabrication d'une structure en Silicium ou d'un matériau semi-conducteur en 1D et 2D en reproduisant les étapes standards de fabrication d'un composant tels que la diffusion, l'implantation, le recuit, l'oxydation et les dépôts. Nous obtenons ainsi des profils de dopage déterminés par la résolution d'un système d'équations partielles différentielles représentatif des phénomènes intervenant lors de la diffusion.

Dans SDE (Sentaurus Device Editor), la structure simulée dans SProcess est affinée. En effet, un redimensionnement est défini avec la précision des profondeurs, largeurs et symétrie. Ainsi, nous parvenons à retrouver à partir d'une diode simple, une diode bidirectionnelle circulaire ou latérale. Par le raffinement du maillage construit par défaut dans SProcess, le composant se rapproche du composant réel. En effet, des maillages successifs peuvent être réalisés en se référant à des paramètres de sortie. Lorsque ces paramètres n'évoluent plus, nous qualifierons le maillage adapté. De plus, des contacts peuvent être définis avec l'outil SDE. L'environnement extérieur tel que le gaz ambiant peut aussi être défini. Tous ces différents paramètres sont susceptibles d'apporter une meilleure appréciation de la qualité de la simulation sous SDevice.

SDevice (Sentaurus Device) est un simulateur permettant d'étudier le fonctionnement électrique, thermique ou optique de composants. Aussi, SDevice permet l'analyse de phénomènes complexes dans les circuits intégrés tels que les décharges électrostatiques, des événements inverses indépendants. En effet, SDevice incorpore des modèles physiques et des méthodes numériques robustes afin de mettre en œuvre ces simulations.

Nous remarquons que la simulation peut dans certains cas dépasser les bornes d'un modèle, sortir de son cadre de validité ou même oublier un phénomène. Dans ce cas, aucun signal d'alerte ne sera émis. D'où une attention et des précautions toutes particulières à apporter lors de l'analyse des résultats.

V.1.2 Simulation du procédé de fabrication de la diode

La simulation a pour but de reproduire les étapes standards du processus de fabrication de la diode. La Figure 49 indique la vue en deux dimensions d'une diode bidirectionnelle dont le processus de fabrication a été émulé. Cette émulation réalisée sous SProcess reprend l'essentiel des conditions et des étapes expérimentales de la fabrication de la structure à partir de son masque. Ces conditions concernent les implantations, oxydation, gravure et recuit. Le composant final est dès lors assez représentatif d'une coupe transverse de la moitié de la diode de protection qui est considérée, par défaut, avec une troisème dimension infinie dans SProcess. En reportant la structure dans l'outil SDevice, l'épaisseur par défaut est de 1 µm.

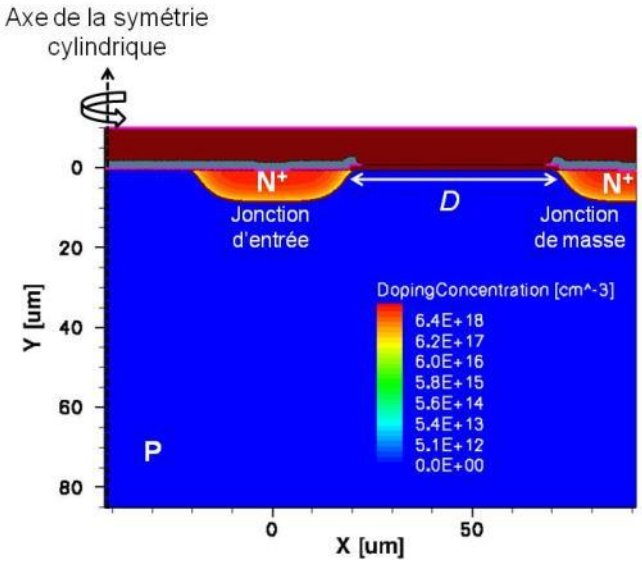


Figure 49 : Vue en coupe de la diode bidirectionnelle issue de l'émulation du processus de fabrication.

V.1.2.1 Symétrie de la diode bidirectionnelle

Pour obtenir l'intégralité de la structure, des symétries sont exploitables. Deux types de symétrie existent sous Sentaurus. Tout d'abord, la symétrie en deux dimensions qui est celle par défaut dont la troisième dimension est modulable. Ensuite, il existe la symétrie cylindrique permettant d'obtenir, par exemple, une diode circulaire entourée. Seule la symétrie cylindrique parvient à reproduire l'une des géométries de diodes bidirectionnelles étudiées. Ainsi, avec une symétrie axiale perpendiculaire à la surface de la diode, nous reproduisons la géométrie d'une diode circulaire entourée avec pour centre la diode d'entrée se présentant sous forme de « donut »

(Figure 50). La symétrie 2D permet de rendre compte d'une diode rectangulaire latérale.

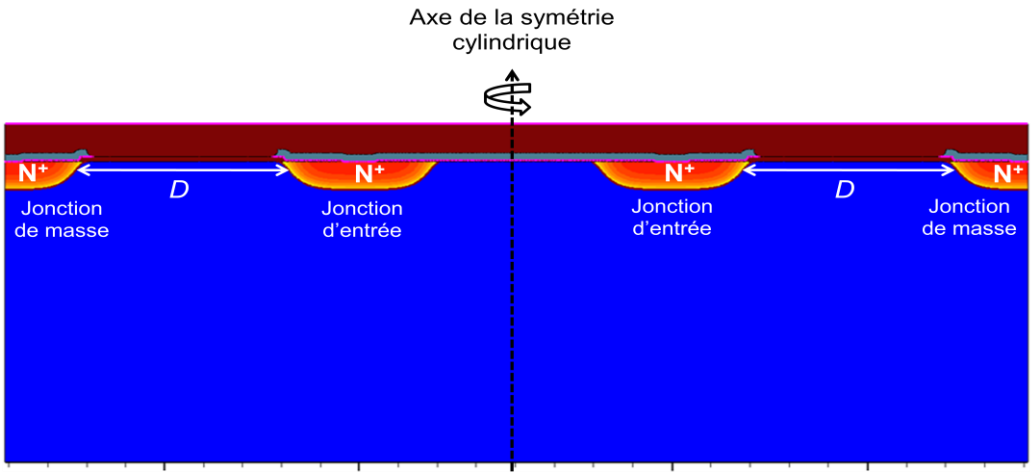


Figure 50 : Vue 2D de l'intégralité de la diode bidirectionnelle avec prise en compte d'une symétrie axiale cylindrique. La jonction d'entrée en vue de dessus forme alors une couronne ou « donut » en anglais.

V.1.2.2 Outil de calibration de la simulation : I(V)

La jonction élaborée par implantation ionique ainsi que le profil de dopage diffèrent sensiblement selon que le composant simulation du processus de fabrication sous SProcess. Il est clair que la précision du profil est meilleure dans le cas de la diode simulée. Un écart de dopage maximal en surface de jonction est ainsi observé entre les deux modèles simulés ($1{,}18.10^{19}$ cm^{-3} en simulation analytique et $2{,}1.10^{19}$ cm^{-3} pour une émulation).

Le V_{BR} dépendant essentiellement du dopage et de son profil, des modifications de caractéristique électrique statique sont obtenues. La Figure 51 illustre le décalage du V_{BR} observable sur les comportements électriques des diodes de protection analytique et émulée.

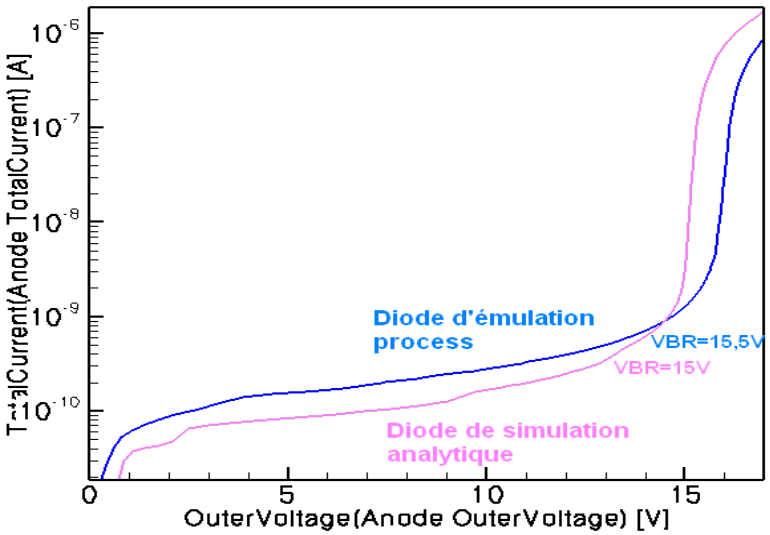


Figure 51 : Comparaison des caractéristiques statiques I(V) pour des diodes issues de l'émulation du processus de fabrication et de la simulation analytique.

La véracité de chaque simulation réside dans la parfaite corrélation de la simulation avec l'expérimental. Ainsi, nous choisissons comme critère de corrélation la valeur de la tension de claquage V_{BR}. La tension obtenue d'une simulation est confrontée avec les caractéristiques expérimentales (cf. Chapitre II). En effet, expérimentalement et par simulation, nous obtenons une tension de claquage approximativement égale à 15,5 V et 15 V pour l'analytique. Dès lors, nous pouvons estimer que la structure simulée constitue une très bonne approximation d'une diode bidirectionnelle lorsque les paramètres de fabrication sont connus.

Différents facteurs peuvent être mis en cause dans la dispersion de la tension de claquage de la structure. D'une part la qualité de la structure (dopages, profils d'implantations,…) et d'autre part le maillage apportent tous les deux des variations dans le résultat de simulation du procédé de fabrication. La réponse électrothermique du composant se voit donc modifiée.

V.1.3 Maillage de la structure

La simulation électrothermique de l'application d'une ESD sur la diode de protection bidirectionnelle consiste en une observation simultanée de différentes grandeurs physiques idéalement en tout point de la structure. Ainsi, sont extraites en chaque point de la structure considérée la température, l'échauffement, la densité de courant et le potentiel électrique. Ces grandeurs physiques permettent de décrire l'évolution physique du système étudié.

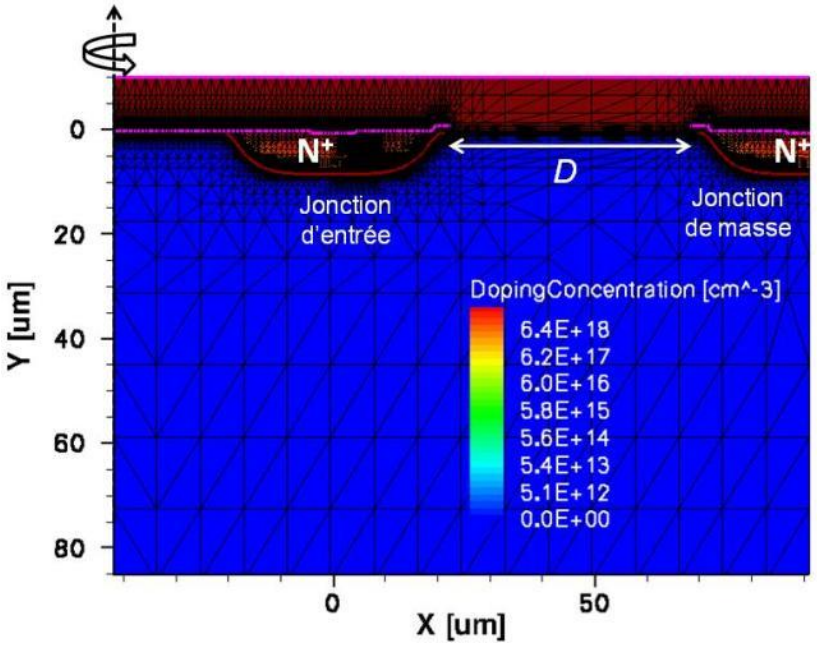


Figure 52 : Maillage de la structure bidirectionnelle avec une symétrie cylindrique.

Toutefois, ces paramètres sont tous reliés et régis par des équations constituant une traduction mathématique des lois de la physique. Simuler l'état physique de la structure revient à résoudre numériquement les équations mathématiques pour déterminer les valeurs numériques qui sont difficilement accessibles par des expériences. Comme il y a un nombre infini de points qui constitue le composant donc une infinité de valeurs à calculer, une approximation naturelle consiste à limiter le nombre de points pour rendre abordable la quantité d'opérations nécessaires à résoudre. A cet effet, chaque point de l'objet est simplement assimilé à un volume élémentaire formant un réseau de volumes contigus dénommé maillage. La description du composant en simulation est donc d'autant plus fiable que le maillage est fin. La Figure 52 illustre un maillage de la diode bidirectionnelle. Le maillage est plus fin dans les zones présentant de fortes variations de comportement physique. En effet, nous observons des mailles beaucoup plus serrées de manière locale. Ce remaillage s'effectue sur des zones à forte focalisations de température et de densités de courant jusqu'à ce qu'il n'y ait plus de variation des valeurs entre deux remaillages. Ainsi, pour une simulation de la diode, les grandeurs physiques extraites telles que la température, les densités de courant et les champs électriques seront fortement dépendantes du maillage.

V.2 Réponse électrothermique du composant

Dans ce paragraphe, il s'agit de générer tout d'abord une impulsion de courant ESD de type IEC qui sera appliquée sur la diode de protection bidirectionnelle à symétrie cylindrique puis d'observer les phénomènes susceptibles de générer une défaillance en périphérie de jonction.

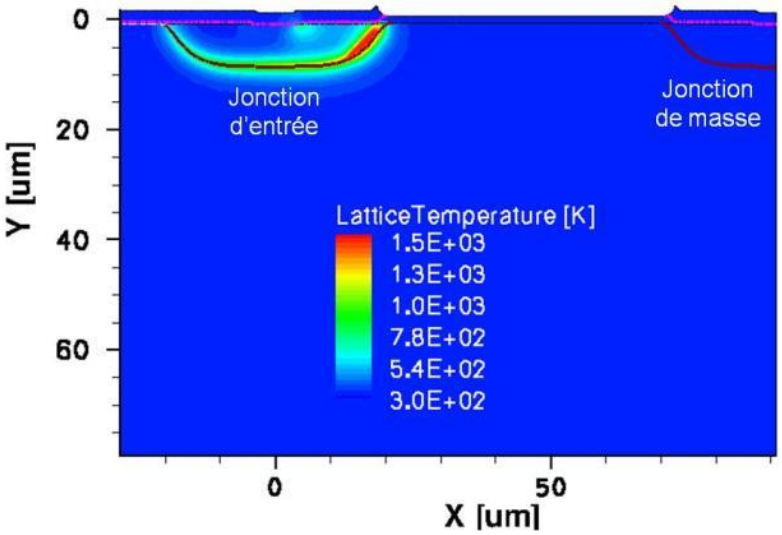


Figure 53 : Température dans la diode bidirectionnelle à la fin de l''impulsion ESD de 15 kV.

L'impossibilité de simuler toutes les différentes géométries considérées à savoir la diode circulaire latérale limite ainsi l'étude en simulation électrothermique à la diode circulaire entourée et la diode rectangulaire latérale. Finalement, l'application de l'onde IEC d'une tension de charge de 15 kV sur la diode de protection bidirectionnelle permet de distinguer la localisation d'une très forte température en périphérie de jonction. Cette région fortement échauffée suite à la décharge coïncide avec l'endroit de la défaillance comme le montre le parallélisme effectué entre les résultats de simulation électrothermique (Figure 53) et l'analyse FIB (Figure 48) effectuées sur une diode bidirectionnelle entourée.

Par l'évaluation qualitative de la température maximale de la structure, nous observons que cette dernière est toujours localisée durant l'ESD en périphérie de jonction. Aussi, nous évaluons une valeur de température dans le silicium avoisinant la température de fusion du silicium (Figure 53). Dès lors, la simulation électrothermique permet de conclure que la défaillance en périphérie de jonction est la conséquence d'une forte élévation de température durant l'ESD qui génère une fusion du silicium et de l'oxyde.

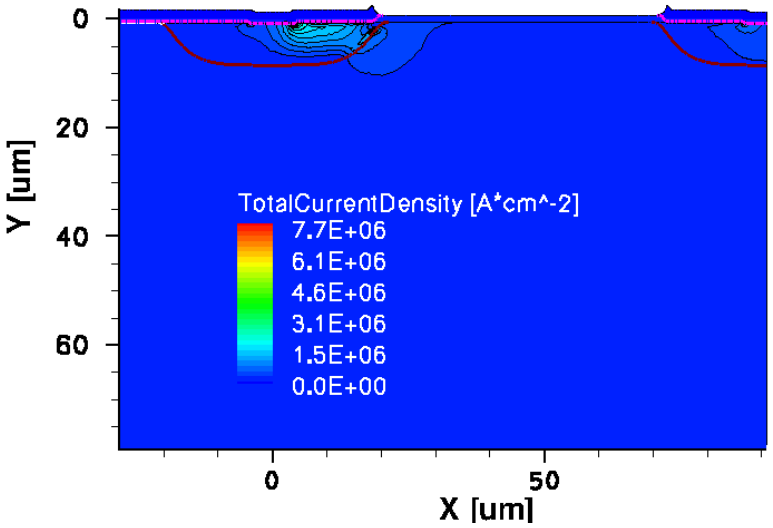


Figure 54 : Répartition du courant de décharge dans la structure durant la décharge.

Le report de la densité de courant maximal avec les lignes de champ sur la Figure 54 indique que l'échauffement est bien la conséquence d'une focalisation du courant de décharge. Effectivement, les lignes de champ sont toutes localisées aux points les plus chauds de la structure qui constituent l'endroit de la défaillance.

V.3 Mécanisme de dégradation en impulsion unique

La combinaison des simulations électrothermiques et des analyses de défaillance ont permis de montrer que le mécanisme de dégradation de la diode bidirectionnelle est purement thermique. Par mécanisme de dégradation thermique, nous comprenons une dégradation qui possède comme origine une élévation de température. Le mécanisme de dégradation thermique est typiquement celui qui se dessine comme suit : à l'application d'une impulsion ESD, la température de la jonction s'élève par effet Joule. Au cours de la décharge, la chaleur se confine dans la structure et la température de la diode devient de plus en plus intense pour atteindre la température de fusion.

Dans le cas de la diode bidirectionnelle, la fusion du métal, de l'oxyde ou du silicium engendre par la suite un court circuit menant à un dysfonctionnement électrique du composant. Ce scénario sous entend le fait que la dégradation est due à un problème de dissipation thermique. Durant l'ESD, la distribution du courant n'étant pas homogène dans le volume, des densités de courant deviennent plus importantes dans les zones sensibles au resserrement des lignes de champ notamment en périphérie de jonction [5]. Lorsque les tensions de charge ESD augmentent, ces courants croissent défavorablement dans les régions sensibles. Cette hausse des densités de

courant crée un échauffement local par effet Joule [6] qui peut mener à la fusion des matériaux tels que le silicium. Il faut rappeler que le silicium possède une température de fusion approximative de 1680 K [7].

VI. Conclusion

La robustesse des diodes de protection bidirectionnelles est évaluée dans ce chapitre. Une variation de la géométrie modifie le résultat de robustesse. Les technologies actuelles convergeant vers des dimensions réduites, le maintien de la robustesse s'avèrera difficile. En effet, dans la première partie, la variation de la distance entre jonctions et la surface occupée par la jonction montre tous les deux qu'une réduction de ces deux paramètres mène toujours à une baisse de la robustesse. Cependant, la forme géométrique peut être profitable à la diode bidirectionnelle dans le cas où le courant de décharge est distribué de manière homogène. Ce comportement s'est vérifié avec les jonctions de masse, qui, plus grandes et de géométries différentes, présentent de meilleures robustesses. Pour quantifier cette modification de géométrie, les caractéristiques TLP permettent de traduire la distribution du courant à travers la résistance série. Ainsi, pour des polarisations ESD positives et négatives de la diode bidirectionnelle, les robustesses mesurées différent.

Dans la suite, les différents motifs étudiés et dégradés électriquement ont été caractérisés physiquement. Les techniques d'analyse de défaillance telles que l'EMMI et l'OBIRCh ont tout d'abord été exploitées. Elles ont permis la localisation de la défaillance en périphérie de la jonction d'entrée pour toutes les géométries considérées. Puis, une analyse plus approfondie a été menée dans les profondeurs de la structure, avec la révélation chimique Wright et le FIB. Les défaillances identifiées correspondent, quelle que soit la forme du composant, à des filaments de fusion dans les profondeurs du silicium.

La contribution des simulations électrothermiques du composant sous Sentaurus WorkBench a permis d'établir un mécanisme de dégradation ESD à impulsion unique des diodes bidirectionnelles. A cet effet, le processus de fabrication a été émulé de manière à obtenir une reproduction du composant conforme à la réalité. Aussi, une importance est accordée au maillage afin d'obtenir un ajustement des tensions de claquage simulées et expérimentales. Dès lors, l'application de la décharge révèle, par l'extraction de grandeurs physiques, qu'une focalisation du courant ESD mène à un fort échauffement de la jonction dans sa courbure. La localisation des fortes températures est effectuée dans les courbures de la périphérie de la jonction d'entrée. Cet endroit coïncide avec la zone où le filament de fusion est observé expérimentalement. Ceci tend à confirmer l'hypothèse d'un mécanisme de dégradation purement thermique de la diode de protection lors d'une impulsions unique.

Références bibliographiques

[1] R. Desplats et al, “Backside Localization of Current Leakage Faults Using Thermal Laser Stimulation”, 12th European Symposium Reliability of Electron Devices, Failure Physics and Analysis, pp.1539-1544, October 1-5th, 2001.

[2] D. Trémouilles, G. Bertrand, M. Bafleur, F. Beaudoin, P. Perdu, L. Lescouzères, “TCAD and SPICE Modeling Help Solve ESD Protection Issues in Analog CMOS Technology”, 23rd International Conference On Microelectronics (MIEL 2002) Proc., Vol. 2, Yugoslavia, 12-15 May, 2002.

[3] F. Beaudoin et al., “Current leakage fault localization using backside OBIRCH”. 8th Symposium on the International Physical and Failure Analysis of Integrated Circuits Proceedings, IPFA, pp. 121–125, August 2001.

[4] I. Laasch, H. M. Rittern, A. Werner, “Latent damage due to multiple ESD discharges” EOSESD Symposium Proceedings, 2009, pp. 1-6.

[5] O Kwang-Hoon; C. Duvvury, K. Banerjee, R. W. Dutton, “Analysis of non uniform ESD current distribution in deep submicron NMOS transistors” IEEE Transactions on Electron Devices, pp. 2171-2182, Dec. 2002.

[6] Yuejin Hou, Cher Ming Tan, “Transient electrical thermal analysis of ESD process using 3-D finite element method”, 12th International Symposium on Integrated Circuits (ISIC) Proceedings, pp. 129-132, Dec. 2009.

[7] David R. Lide, *CRC Handbook of Chemistry and Physics*, CRC Press Inc, 90e éd., Relié, 2804 p, 2009.

Chapitre IV :

Fiabilité de la Diode de Protection vis-à-vis des Décharges Electrostatiques Répétitives

Sommaire:

I. Introduction……..……125

II. Tenue en répétitif de la diode bidirectionnelle..……..……..…126
II.1 Conditions expérimentales 126
II.1.1 Choix du niveau de tension 126
II.1.2 Reproductibilité des impulsions 128
II.1.3 Echantillonnage 130
II.1.4 Impact de la fréquence de répétition 131
II.1.5 Polarisation 132
II.2 Résultats de caractérisation en répétitif 133
II.2.1 Influence de la distance entre jonctions 133
II.2.2 Géométrie 135
II.3 Conclusion 136

III. Etude statistique de la tenue en répétitif…….……...138
III.1 Rappel de formalisme mathématique : 138
III.2 Résultats de caractérisation 139
III.2.1 Paramètres expérimentaux 139
III.2.2 Résultats d'endurance 140
III.2.3 Analyse statistique 142
III.2.3.1 La loi normale 142
III.2.3.2 La distribution lognormale 143
III.2.3.3 Distribution de Weibull 145
III.3 Conclusion 148

IV. Caractérisation des défaillances ESD…….....149
IV.1 Localisation et nature des défaillances 149
IV.1.1 Défaillance physique 149
IV.1.1.1 Composant Symétrique en courant 149
IV.1.1.2 Composant dissymétrique en courant 151
IV.1.2 Dégradation électrique de la diode 153
IV.1.2.1 Augmentation du courant de fuite 153
IV.1.2.2 Piégeage de charges 154
IV.1.3 Discussion 156
IV.2 Corrélation des défaillances électrique et physique 157

V. Mécanisme de dégradation de la diode de protection dans le mode répétitif……...158
V.1 Simulation électrothermique 161
V.2 Mécanismes de dégradation 158
V.2.1 Diode circulaire entourée 158
V.2.2 Diode circulaire latérale 159

VI. Optimisation: Implémentation d'une couche barrière…….....165
VI.1 Modification de la structure 165
VI.2 Résultats expérimentaux 165

VI.2.1 Caractérisation physique 165
VI.2.2 Etude de la tenue en répétitif 166

VII.Conclusion…….……....169

Références Bibliographiques

I. Introduction

Les composants électroniques deviennent de plus en plus portatifs avec la réduction des dimensions technologiques. Cependant, leur qualité doit aussi être assurée dans des environnements ESD non contrôlés. C'est pourquoi, les composants de protection doivent supporter des décharges électrostatiques répétées. En effet, le défi réside d'adopter des conditions de test de fiabilité plus rudes et plus sévères. L'importance de ce développement consiste en la nécessité de fournir des composants avec de meilleures robustesses vis-à-vis de ce que verra réellement le composant lorsqu'il sera remis entre les mains d'un utilisateur.

Qualifier les composants de protection avec des contraintes ESD répétées devrait être plus important que de chercher à améliorer la robustesse à impulsion unique. En effet, un système défini comme robuste en impulsion unique à 20 kV peut être qualifié de non fiable s'il présente une probabilité de défaillance à 15 kV pour des décharges répétitives. Afin de répondre à la faible fiabilité des composants vis-à-vis des ESD répétés, nous conceptualisons la problématique sous le terme d'**endurance**. L'endurance traduit la capacité de la structure à supporter un certain nombre d'impulsions, en contradiction avec la robustesse ESD classique qui définit le niveau maximal de contrainte qu'un composant peut supporter.

La tenue en ESD répétitives de la diode bidirectionnelle sera décrite dans la première partie de ce chapitre. Ainsi, les résultats de caractérisation seront présentés selon des conditions expérimentales bien définies. Ensuite, nous procéderons à une étude statistique de l'endurance du fait que les données expérimentales restent très dispersées. Cette étude aboutira au choix d'une distribution statistique décrivant physiquement les phénomènes de dégradation dans un mode propre au répétitif. Enfin, la description des phénomènes de dégradation se réalisera à travers des caractérisations électriques et physiques des défaillances ESD.

II. Tenue en répétitif de la diode bidirectionnelle

II.1 **Conditions expérimentales**

Cette section consiste en une présentation des conditions expérimentales susceptibles d'induire des dégradations prématurées des composants de protection. Pour une compréhension de la dégradation propre aux contraintes répétitives, le choix du niveau de tension des décharges est déterminant. La non reproductibilité des intensités des décharges, pour une tension donnée, dans une série d'impulsions, pourrait induire des disparités dans les résultats de mesure. Le choix du nombre de composants constituant l'échantillonnage, l'impact de la fréquence de répétition des impulsions et la polarisation de la diode sont des paramètres suspectés pour influencer l'endurance. Chaque point sera discuté dans ce paragraphe.

II.1.1 Choix du niveau de tension

L'investigation des modes de défaillance doit satisfaire la condition de dysfonctionnement dans le mécanisme de dégradation en répétitif et non dans un mode à impulsion unique. Dès lors, différencier le mode de défaillance en robustesse en répétitif impose une intensité de la contrainte ESD appliquée inférieure à celle de la robustesse à impulsion unique. Pour cela, suivant les géométries, les composants sous test sont caractérisés à 70%, 80% et 90% de la robustesse obtenue en impulsion unique. La comparaison de la tenue en répétitif suivant ces trois niveaux de tension permettra de fixer l'intensité de la décharge adéquate à la mise en évidence du mode de dégradation en répétitif.

Pour illustrer ces propos, nous considérons la robustesse des diodes circulaire entourée et circulaire latérale reportées sur un graphe de boîtes à moustaches ou « box plot » [1] de la Figure 55. Les traits rouges dans chaque boîte indiquent la valeur médiane des données expérimentales obtenus pour un total de 17 pièces. Cependant, les maximums et les minimums de robustesse obtenus correspondent aux points encadrant la boîte.

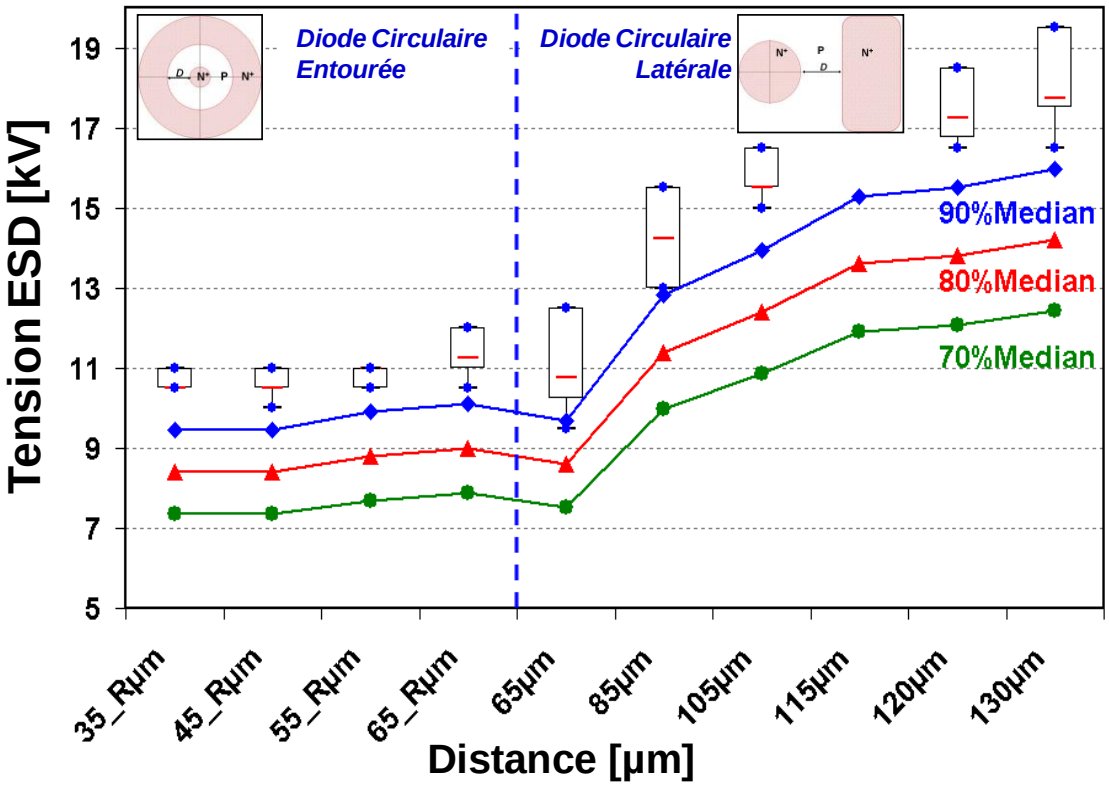


Figure 55 : Robustesse des diodes de protection bidirectionnelles « latérale » pour des distances variant de 35 µm à 65 µm (gauche de la droite en pointillés) et « entourée » avec un éloignement variant de 65 µm à 130 µm (droite de la droite en pointillés). Les niveaux de tension à appliquer en répétitif sont calculés à partir du médian de la distribution des résultats de robustesse pour 17 pièces pour les deux configurations de diode.

Les distances *D* varient de 35 µm à 130 µm selon les géométries. Cette représentation de la robustesse V_{ESD0} en fonction de *D* permet de visualiser la dispersion des résultats. De manière générale, nous observons une augmentation des performances ESD et de la dispersion avec les dimensions de la structure. Ce comportement est beaucoup plus prononcé pour les structures circulaires latérales à grande distance *D* par comparaison avec les diodes bidirectionnelles circulaires entourées. En nous plaçant à 70%, 80% ou 90% de la robustesse V_{ESD0}, nous nous référons au médian de la structure. Toutefois, il faut rappeler que même si le médian est presque similaire à la robustesse moyenne, alors il reste un estimateur statistiquement plus robuste que la moyenne. En effet, les mesures potentiellement aberrantes ont moins d'influence sur une valeur médiane comparée à la valeur moyenne en particulier pour un échantillon de taille relativement réduite comme celui considéré ici.

La tension d'étude du mode répétitif sera celle qui englobe le moins de composants dégradés en une unique impulsion. En d'autres termes, cette tension correspondra à celle qui distingue au mieux le mode de défaillance à impulsion unique du mode répétitif.

Sur le graphe de la Figure 55, nous remarquons qu'une tension d'étude du mode répétitif à 90% de la robustesse médiane pourrait mener à des dégradations dans un mode à impulsion unique. Typiquement, les distances 65 µm et 85 µm de la diode circulaire latérale présentent des robustesses susceptibles d'aboutir à une dégradation à impulsion unique si pour la caractérisation en mode répétitif, le choix de la tension est effectué à 90% du médian. Ainsi, la condition de dégradation électrique du composant dans un mode répétitif impose une tension inférieure à 90% du médian pour la caractérisation des diodes circulaires entourées en endurance. Par conséquent, la tension pour une étude de l'endurance est fixée, dans ce cas précis, à 70% ou 80% de la valeur médiane.

Nous verrons qu'expérimentalement, le composant contraint avec un niveau de tension s'élevant à 70% de sa robustesse se dégrade généralement suite à un nombre d'impulsions supérieur à 1000. Cependant, pour des soucis de maitrise de la durée des tests, la diode doit parvenir à la défaillance suite à un nombre de décharges raisonnable.

Finalement, pour des raisons englobant aussi bien la distinction des mécanismes de dégradation en robustesse et en répétitif et l'optimisation de la durée du test, les composants de protection seront caractérisés à 80% de la robustesse médiane V_{ESD0}.

La normalisation des tensions de décharge nécessite donc une bonne reproductibilité des impulsions afin d'éviter des pics de tension qui parviennent à dégrader les diodes dans un mode à impulsion unique.

II.1.2 Reproductibilité des impulsions

Les différents systèmes de mesure ont largement été discutés dans le chapitre I. Les décharges du « pistolet » de la norme IEC61000-4-2 présentent des instabilités dans la reproductibilité des résultats de robustesse (cf. chapitre I. paragraphe II.4.3). Ces dispersions sont susceptibles d'être associés à une forme d'onde pas fiable et difficilement contrôlable. Le développement d'un système de caractérisation tel que l'IEC50 permet alors de garantir des formes d'onde conformes à la norme IEC 61000-4-2. En effet, la problématique majeure réside dans le fait que la forme d'onde issue du système Noiseken, bien que conforme au

standard, est très bruitée comparée au testeur IEC50 comme le présente la Figure 56. Nous nous affranchissons donc de l'instabilité de la forme d'onde du système Noiseken.

Pour l'étude de la robustesse, nous avions pallié la non reproductibilité de la forme d'onde du système Noiseken en répétant trois impulsions successives pour chaque niveau de tension. Cependant, pour la tenue en ESD répétitives, le système IEC50 sera favorisé du fait que les formes d'onde générées sont très répétables et sont celles qui se rapprochent le plus de celle décrite par la norme IEC 61000-4-2.

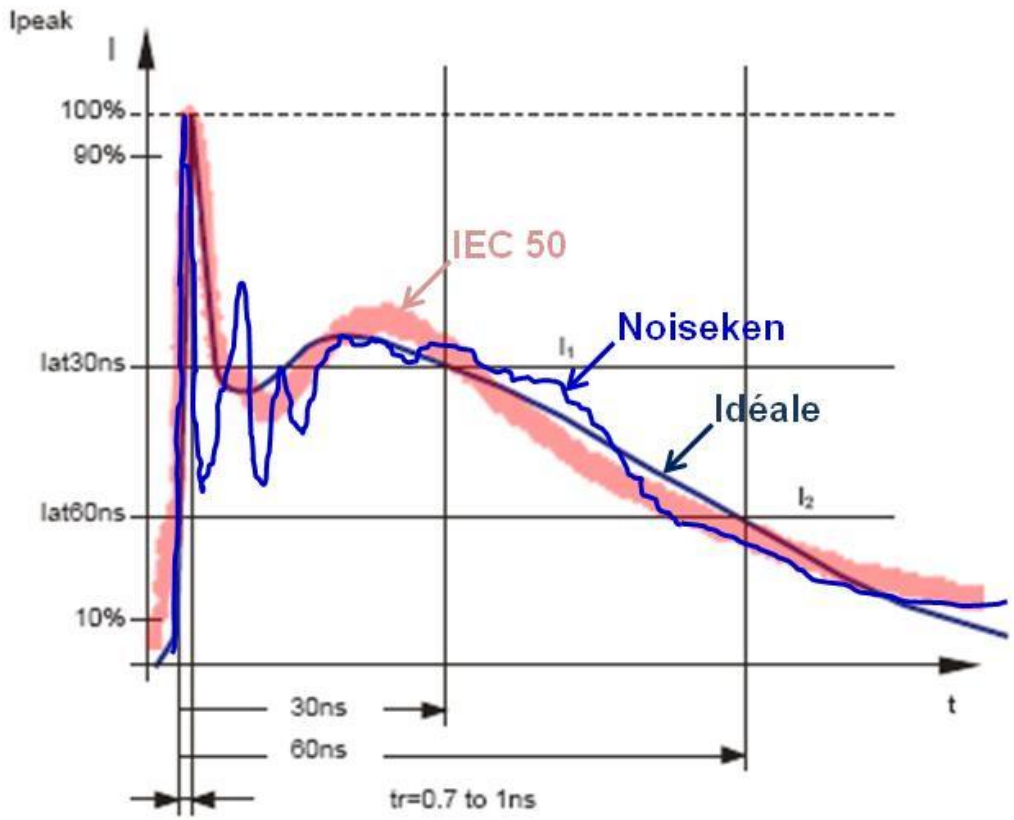


Figure 56 : Comparaison de la forme d'onde idéale avec la forme d'onde du « pistolet » Noiseken et celle délivrée par le système IEC50.

Finalement, pour une tension ESD fixée, la reproductibilité des décharges du système IEC50 supprime l'hypothèse de variation des niveaux de courant des impulsions dans une série de décharges en répétition. Avec les conditions ainsi décrites, l'application de tensions inférieures à la robustesse sont garanties dès lors que l'étude de la robustesse est effectuée et la tension en répétitif choisie en fonction de cette dernière. La bonne reproduction des formes d'onde du système IEC50 indique alors que le dysfonctionnement du composant dans un mode répétitif n'est pas la conséquence d'une décharge qui surgit avec une intensité trop

importante. Pour conclure, l'utilisation d'un système de caractérisation fiable, le problème de la tenue en ESD répétitives sera supposé être indépendant du système de mesure.

II.1.3 Echantillonnage

De très fortes dispersions sont effectivement enregistrées lors de la caractérisation dans un mode répétitif. Les facteurs à l'origine de ces disparités peuvent être des conditions environnementales variables telles que l'humidité et la température. Nous négligerons les perturbations environnementales puisque la caractérisation de composants sur plaquette et assemblés en boîtier, présentent des robustesses ESD identiques (Figure 57).

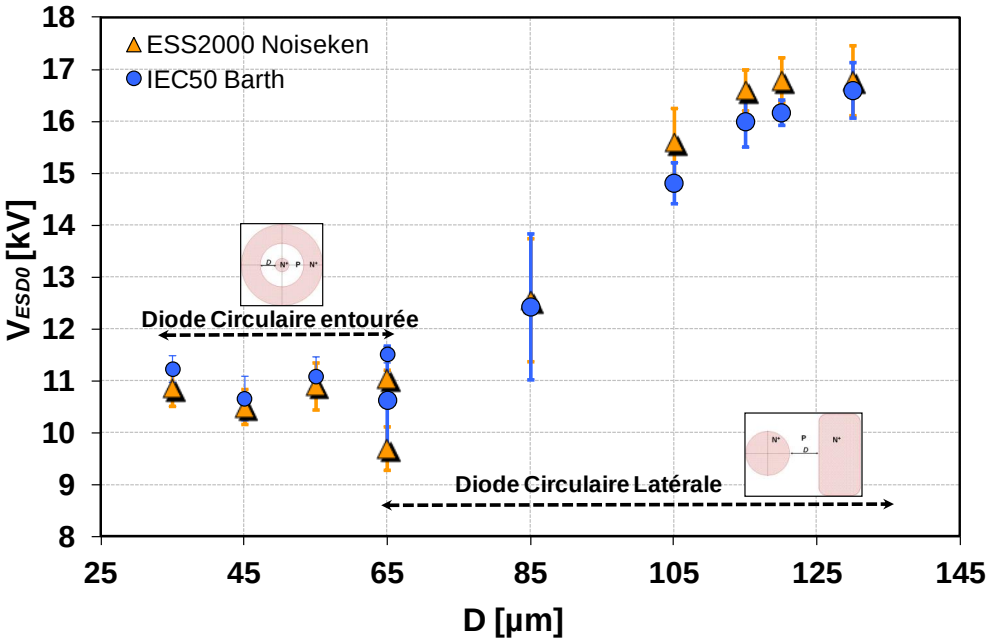


Figure 57 : Evaluation de la robustesse à impulsion unique des diodes de protection circulaire entourée (45µm à 65µm) et circulaire latérale (65µm à 130µm) sur un équipement Noiseken (boîtier) et Barth (plaquette).

Les contacts métalliques pourraient être mal positionnés durant l'assemblage. Pour le vérifier, de nombreuses analyses physiques faisant suite à des dégradations ESD n'ont révélé aucune erreur de connectique dans l'assemblage. Par élimination, les variations dans le processus de fabrication des composants sont donc suspectées pour induire des dispersions dans les résultats de robustesse et d'endurance.

Le recours à différentes lois statistiques devient alors utile pour traiter les données de la tenue en répétitif. Afin de réaliser une étude avec une meilleure précision, le nombre de structures évaluées doit statistiquement être grand. Dans le paragraphe traitant de la statistique, le nombre minimum de composants à caractériser sera discuté. A titre indicatif, la distribution de Weibull, que nous exploiterons, requiert une caractérisation de 31 composants pour obtenir une estimation correcte de la tenue en répétitif [2].

II.1.4 Impact de la fréquence de répétition

L'étude de la modification de la fréquence de répétition des impulsions a été motivée par un gain du temps de caractérisation en mode répétitif. De manière standard, les décharges sont appliquées avec un intervalle d'une seconde. Réduire cet intervalle à 0,1 s permet de caractériser 10 fois plus vite et revient donc à multiplier le nombre de composants caractérisés dans un même intervalle de temps. Sur le graphe de la Figure 58, nous considérons la diode circulaire latérale et la diode circulaire entourée, toutes deux caractérisées à 1 Hz et 10 Hz. Pour des décharges à 90% de la robustesse V_{ESD0} avec des distances variant de 35 µm à 130 µm, la tenue en impulsions multiples N_{BD} est identique en tenant compte de la moyenne et du chevauchement des barres d'erreur.

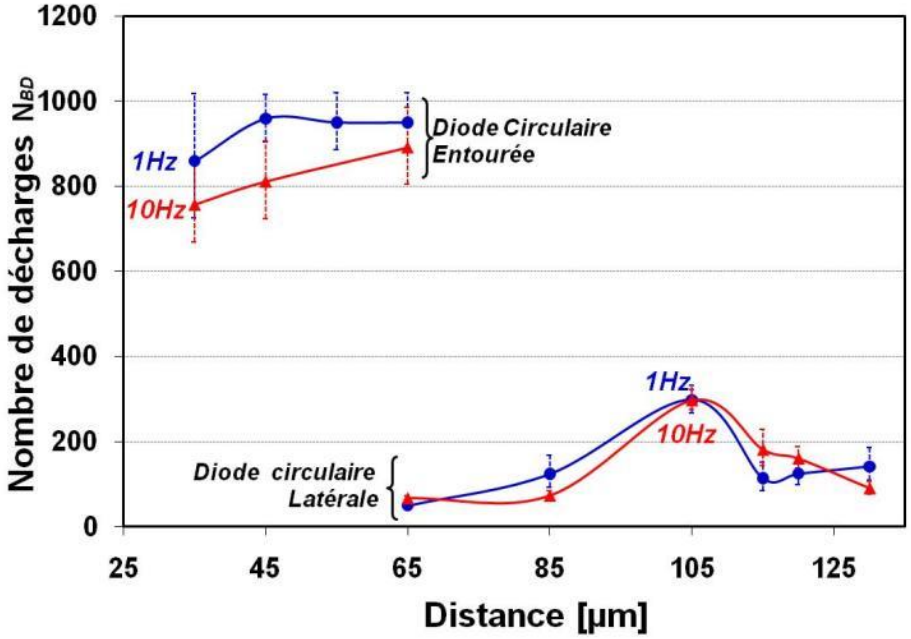


Figure 58 : Comparaison des tenues en répétitif ou « endurance » pour des fréquences de 1 Hz et 10 Hz à 90% de la robustesse médiane.

Si nous supposons qu'entre deux impulsions, l'ESD génère une énergie thermique dans le composant n'est pas totalement dissipée, alors la répétition des impulsions peut induire à une accumulation de chaleur. Le rapprochement des décharges dans une série mènera ainsi à un échauffement plus rapide du composant. Par conséquent, la défaillance dans un mode répétitif interviendrait pour un nombre de décharges plus faible.

Le résultat de la Figure 58 indique que la diode de protection retrouve son équilibre entre deux impulsions. En fait, qu'elles soient séparées de 1 s ou de 0,1 s, l'équilibre thermique est atteint. L'hypothèse d'un mécanisme de dégradation lié à une accumulation de l'énergie thermique contenue dans la décharge est donc écartée. Les caractérisations en endurance des diodes bidirectionnelles seront ainsi réalisées à la fréquence de 10 Hz.

II.1.5 Polarisation

Les composants de protection peuvent être affaiblis lorsqu'ils subissent de multiples décharges électrostatiques pour un niveau inférieur à leur seuil de robustesse [**3**,**4**]. Cependant, aucune procédure standard ne décrit aujourd'hui une méthodologie de caractérisation des diodes de protection dans un mode répétitif. Donc aucune spécification n'indique le principe de polarisation des composants.

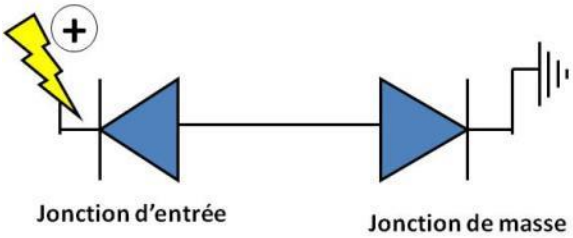


Figure 59 : polarisation de la diode de protection bidirectionnelle pour la caractérisation en ESD répétitives.

Nous avons vu dans le chapitre II que pour la diode bidirectionnelle, la géométrie de la jonction de masse de par sa grande surface de dopage, ne présente pas de dégradation électrique avec des polarités négatives. Pour les investigations de la robustesse des diodes de protection, nous ne chercherons donc pas à évaluer la tenue avec des polarités négatives. Cette disproportion rend la jonction de masse nettement plus robuste. Toutefois, durant les caractérisations de tenue en répétitif, les diodes de protection sont connectées de manière identique à la caractérisation en robustesse comme présenté sur la Figure 59. La jonction

d'entrée reste toujours polarisée en positif, c'est-à-dire en inverse, tandis que la jonction de masse est reliée à la masse du système. Ainsi, le modèle de diode le plus critique correspond à la configuration où la jonction d'entrée (plus petite) est polarisée avec des décharges électrostatiques positives.

II.2 **Résultats de caractérisation en répétitif**

Les ESD sont considérées ici comme un événement destructeur et non comme un problème d'immunité tel qu'il est généralement défini dans le domaine de la Compatibilité électromagnétique (EMC – ElectroMagnetic Compatibility).

La distance entre jonctions *D*, la géométrie de la structure ainsi que les différentes tensions d'investigation permettent la compréhension des mécanismes de dégradations physiques et électriques. Nous investiguerons uniquement le phénomène d'endurance des diodes circulaires latérales et des diodes circulaires entourées. En effet, ces deux géométries sont respectivement représentatives d'une focalisation et d'une homogénéisation de la distribution du courant de décharge. Ainsi les termes de diodes bidirectionnelles à géométrie en courant dissymétriques et symétriques seront exploités pour spécifier ces deux configurations.

II.2.1 Influence de la distance entre jonctions

La distance entre jonctions influence sur la tenue en répétitif à des niveaux de tension équivalents. En effet, la représentation du niveau de tension appliqué en fonction de la distance sur le graphe de la Figure 60 traduit d'une part que la tenue en répétitif ou endurance est d'autant meilleure que la distance *D* entre les jonctions est grande. En effet, pour dégrader la diode avec un nombre d'impulsions N_{BD} donné, par exemple 700 impulsions, il faut appliquer un niveau de décharge beaucoup plus élevé pour les grandes distances comparé aux plus faibles.

Considérons les deux distances $D_1 = 85$ µm et $D_2 = 130$ µm et deux tensions $V_{ESD\ Repetitf1} = 9$ kV et $V_{ESD_repetitif2} = 12$ kV. Pour la distance D_1, le nombre d'impulsions à la dégradation pour $V_{ESD\text{-}Repetitf1}$ est de 900 impulsions tandis que dans ces conditions, avec la distance D_2, nous sommes nettement au delà de la limite des 1000 impulsions généralement requises dans les spécifications du client. En appliquant le même raisonnement avec $V_{ESD_repetitif2}$, nous remarquerons un comportement identique avec des écarts de robustesse de

près de 400 impulsions entre les distances D_1 et D_2. Ainsi, la capacité d'endurance de la diode est meilleure lorsque la jonction de masse s'éloigne de la jonction d'entrée. En d'autres termes, l'éloignement des deux jonctions améliore l'uniformité du courant de décharge dans le composant, ce qui pousse à la hausse le nombre d'impulsions tenues par les diodes de protection [5].

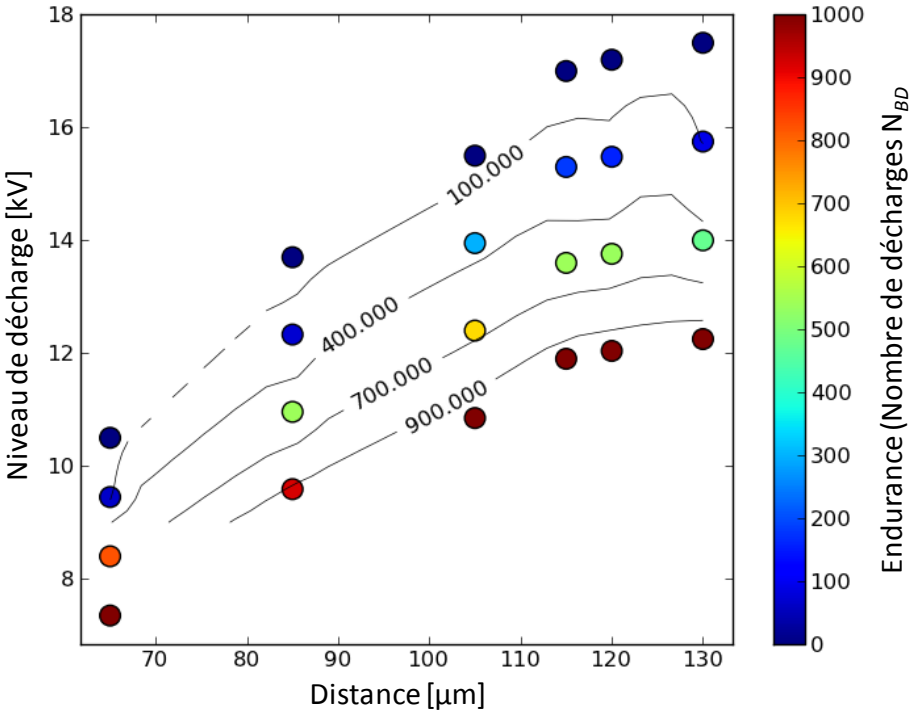


Figure 60 : Représentation du nombre d'impulsions à la dégradation N_{BD} en fonction du niveau de tension de la décharge appliquée et la distance *D* entre jonctions.

Nous notons aussi sur ce graphe que l'endurance de la diode est dépendante de la tension ESD appliquée. Plus la tension est faible, moins le composant est sujet à des dégradations avec un faible nombre de décharges N_{BD}.

Physiquement, nous avons vu dans le chapitre III qu'à de très forts courants, les résistances des diodes sont croissantes avec l'éloignement de la jonction. La résistance est fonction de la distance. Cette dernière constitue alors le seul moyen de différencier les composants dont les jonctions sont éloignées de *D*.

Puisque l'endurance est améliorée avec la distance, nous supposons, pour cette condition, que les distributions du courant de décharge sont plus homogènes dans la structure. Ainsi, les densités de courant sont considérées comme plus faibles lorsque la distance entre jonction augmente. La réduction de la densité de courant dans la structure durant une décharge mène donc une dégradation du composant avec un plus grand nombre de décharges. C'est pourquoi,

le paragraphe suivant traite de l'endurance en fonction de la géométrie de la structure. En effet, optimiser l'homogénéité du courant de décharge dans la structure relève d'une géométrie adaptée.

II.2.2 Géométrie

Le graphe de la Figure 61 reporte le nombre de décharges, N_{BD}, nécessaire à la dégradation en fonction de la distance D des jonctions N^+. Cette représentation de l'endurance pour les diodes « symétriques » (circulaire entourée) et « dissymétriques » (circulaire latérale) montre une variation de N_{BD} avec D pour un échantillonnage de 17 composants par distance et un niveau de contrainte ESD donné. La défaillance apparaît essentiellement à 90% de la robustesse pour la diode circulaire entourée. Les incertitudes représentent les écarts types des endurances de l'échantillonnage. Nous notons sur ce graphe que la conséquence d'une distribution homogène du courant de décharge réside dans une forte amélioration de l'endurance de la diode bidirectionnelle.

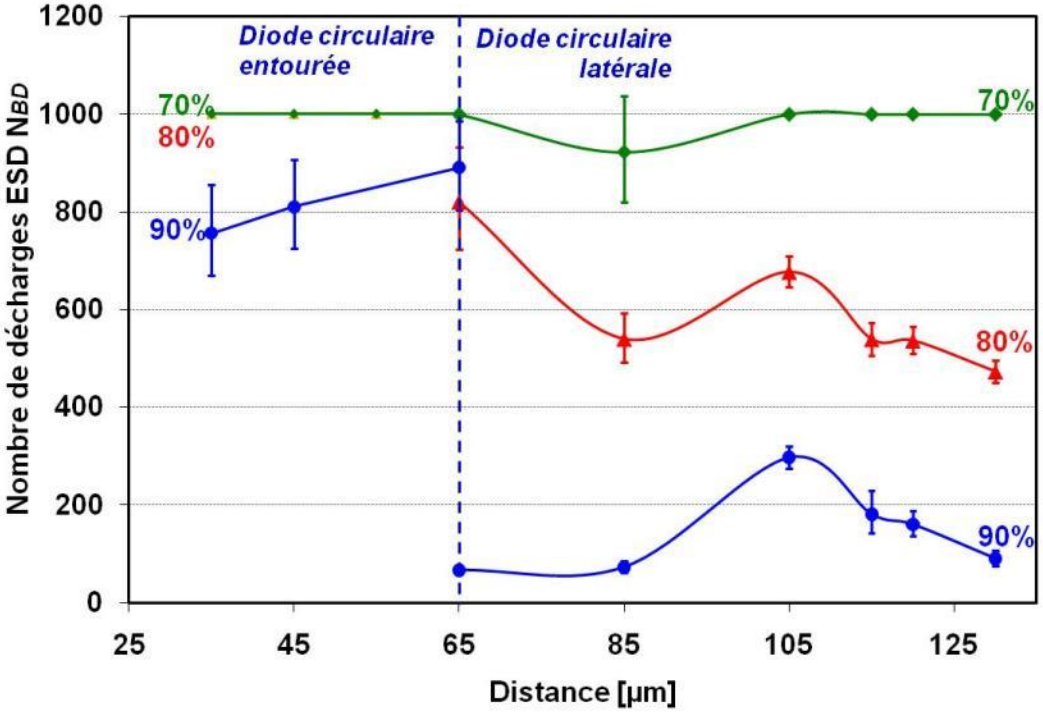


Figure 61 : Tenue en répétitif de la diode circulaire «entourée » et la diode circulaire « latérale » pour les niveaux de tension à 70%, 80% et 90% de la robustesse médiane V_{ESD0}.

Cependant, pour la diode circulaire latérale, nous observons une hausse des limites d'endurance avec l'abaissement de la tension appliquée en répétitif. Assurément à 90% de la

robustesse, les dégradations semblent prématurées puisqu'elles surgissent toutes pour un nombre d'impulsions inférieur à 300. Ce comportement est valable pour toutes les distances de la diode circulaire entourée.

Par ailleurs, en réduisant la tension de répétition des impulsions de 90% à 80% de la robustesse V_{ESD0}, l'endurance est améliorée. Pour des niveaux de tension encore plus bas, c'est-à-dire à 70% de V_{ESD0}, nous franchissons le seuil des 1000 décharges fixées comme limites expérimentales. Ainsi, il serait complexe de rechercher des mécanismes de dégradation en répétitif sur des composants caractérisés à 90% de la robustesse. En effet, le choix d'une tension voisine de celle des composants les plus faibles en robustesse ne permet pas de s'affranchir complètement du mode de dégradation à impulsion unique. Néanmoins, l'événement d'une dégradation de la diode devient très rare à 70% de la robustesse.

Pour finir, la tension d'investigation des mécanismes de dégradation est fixée à 80% de la robustesse V_{ESD0} pour les diodes circulaires latérales tandis que les diodes circulaires entourées ne seront étudiées qu'à des tensions voisines de la robustesse (environ 90% de la robustesse). Ces conditions de caractérisation, propres à chaque géométrie, sont dues à la non dégradation des composants lorsque des contraintes moins sévères sont appliquées et surtout du fait de l'obtention d'une dispersion des résultats obtenus en robustesse.

II.3 **Conclusion**

Nous avons montré que les diodes sont fragilisées lorsque des décharges électrostatiques se répètent sur un composant. Cette remarque est valable l'application d'un niveau de tension inférieur à une robustesse définie au médian. Cette robustesse est généralement celle demandée dans les spécifications des clients et leur tenue répétitive n'est pas toujours garantie. L'intérêt de la recherche menée ici est de définir le mécanisme de dégradation en endurance des diodes bidirectionnelles. Les moyens de caractérisation électriques ont été exploités dans le but de définir des stratégies d'amélioration de la fiabilité du composant.

Nous avons ainsi observé une amélioration de la tenue aux ESD répétitives avec l'éloignement des jonctions. Pour ce qui est de la hausse de l'endurance, elle peut, par ailleurs, être améliorée avec le choix de la géométrie. En effet, la diode circulaire entourée qui présente une homogénéité dans la distribution du courant de décharge possède une meilleure endurance comparée à la diode circulaire latérale. Finalement, la distribution non homogène du courant de décharge est suspectée pour être à l'origine de la dégradation prématurée des

structures bidirectionnelles. Toutefois, la diode circulaire entourée reste difficilement intégrable par sa géométrie (cf. chapitre II, II.2.2) dans les circuits IPAD^{TM}. Trouver des règles de dessin ou d'amélioration du processus de fabrication, pour les géométries dissymétriques, devient une priorité.

Les premiers résultats de tenue en endurance indiquent tous une très forte dispersion de la tenue en répétitif. Cependant, pour garantir un niveau de robustesse fiable, une étude de statistique avec un plus large échantillonnage s'avère primordiale pour comprendre la dispersion des résultats et les différents modes de dégradation des composants.

III. Etude statistique de la tenue en répétitif

Pour un traitement des données expérimentales présentant de très fortes dispersions, il s'avère difficile de définir une tenue en répétitif ou endurance à l'aide des méthodes standards telles que la moyenne [6]. Ainsi, pour éviter des évaluations incertaines des mesures de la tenue en ESD dans un mode répétitif, nous avons fait le choix de nous appuyer sur des notions de base de probabilité. Dans ce paragraphe, nous énonçons le formalisme mathématique des lois statistiques les plus utilisées en fiabilité, spécialement en microélectronique. Ensuite, le traitement statistique des données expérimentales est présenté selon chaque distribution.

III.1 Rappel de formalisme mathématique :

Faire de la statistique suppose que l'on étudie un ensemble d'objets équivalents sur lesquels on observe des caractéristiques variables. En considérant une variable aléatoire X, la probabilité d'obtenir la valeur x est décrite par la fonction $f(x)$ appelée une densité de probabilité. En physique, de nombreux événements tels que la défaillance sont décrits par des distributions ou des densités de probabilité dans le but de prédire l'apparition des défauts ou des défaillances sous des conditions d'utilisation bien définies [7]. Dans le cas de l'étude statistique de la fiabilité des diodes de protection dans un mode répétitif, l'événement X correspond à la défaillance de la diode bidirectionnelle durant la répétition des décharges. Dès lors, la variable aléatoire x représente le nombre N_{BD} de décharges menant à la dégradation électrique.

Le logiciel *Weibull++7* de *ReliaSoft* [8] permet de réaliser un traitement des résultats expérimentaux de tenue en ESD répétitives suivant une loi de probabilité donnée.

Outre la représentation de la fonction de densité de probabilité, les données expérimentales et d'analyse statistique sont présentées par la densité de probabilité cumulée $F(N_{BD})$. Cette représentation est pratique puisqu'elle regroupe aussi bien les distributions discrètes et continues. Elle renseigne également la probabilité qu'une dégradation électrique ait lieu à une valeur $x \leq N_{BD}$. Par conséquent, la relation existante entre la densité de probabilité et la probabilité cumulée est la suivante :

$$F(N_{BD}) = \int_0^{N_{BD}} f(x)dx \qquad \text{Équation 2}$$

La distribution discrète est estimée à partir des résultats de mesure tandis que la distribution continue s'appuie sur une corrélation avec les distributions statistiques appliquées. Lorsque les distributions discrètes et continues sont bien en accord, nous pouvons en déduire que la distribution statistique appliquée modélise correctement la distribution expérimentale. Ainsi, nous étudierions dans les paragraphes suivants, différentes distributions statistiques de manière à définir la distribution modélisant au mieux la fiabilité vis-à-vis des décharges électrostatiques répétitives.

III.2 Résultats de caractérisation

III.2.1 Paramètres expérimentaux

Un échantillonnage de 40 composants de protection est considéré pour l'étude statistique. Après des séries de 50 impulsions, nous effectuons une vérification semi-automatique de la caractéristique électrique statique I(V). Le critère de défaillance est défini comme étant une dégradation majeure de la réponse électrique. Ici, comme pour la caractérisation en impulsion unique, une augmentation du courant de fuite de 3 décades à une tension de 90% de la tension de claquage V_{BR} constitue le critère de défaillance. En d'autres termes, nous qualifierons la diode bidirectionnelle de défaillante lorsque pour une tension statique de 14,5 V, une hausse de 3 décades du courant de fuite est enregistrée.

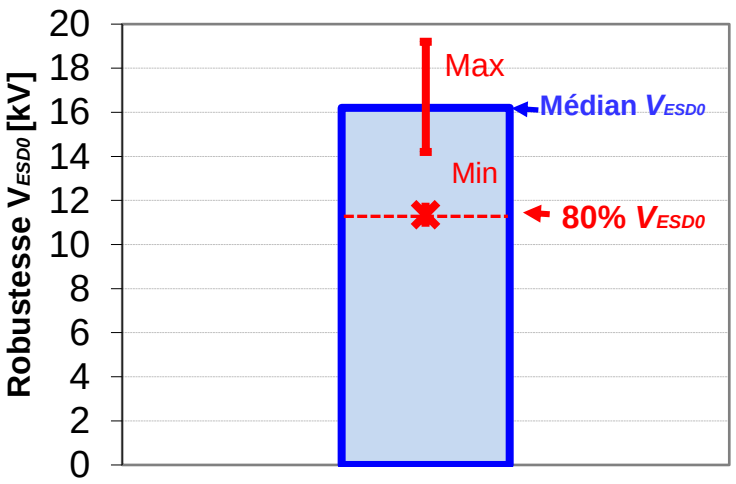


Figure 62 : Médian V_{ESD0} sur 40 composants de la robustesse de la diode de protection circulaire latérale de distance 120 µm. La tension en répétitif est considérée à 80% de la moyenne.

Pour ce faire, les résultats sont obtenus en appliquant une tension en répétitif à 80% de la robustesse médiane comme l'indique la Figure 62. Seulement la diode circulaire latérale de distance D = 120 µm est examinée puisque les comportements physiques et statistiques que nous décrirons dans la suite sont identiques pour les autres distances. Le nombre maximum de décharges répétées sur le composant est de 3000.

La démarche adoptée consiste à présenter l'analyse statistique sur un seul type de géométrie. Les lois exponentielles, normales, lognormales et la distribution de Weibull sont aussi des fonctions fréquemment utilisées en fiabilité [9]. La distribution exponentielle constitue un cas particulier de la distribution de Weibull (β=1). C'est pourquoi la recherche de la statistique la plus adaptée de N_{BD} a été limitée aux lois normales, lognormales et à la distribution de Weibull. Par conséquent, nous rappelons, dans la suite, la théorie de toutes ces lois dans le but de déterminer la loi statistique qui décrit au mieux les résultats de mesure du nombre N_{BD} de décharges ESD menant à la dégradation des diodes bidirectionnelles.

III.2.2 Résultats d'endurance

Le Tableau 4 récapitule les données brutes de caractérisation de l'endurance. Le nombre de composants défaillants suite à l'application d'un nombre de décharges est reporté dans la première colonne. La quatrième colonne indique le nombre d'impulsions au bout duquel la dégradation électrique a été notifiée.

Tableau 4 : Données expérimentales de la tenue en répétitif N_{BD} des diodes de protection circulaires latérales pour des tensions ESD à 80% de la robustesse médiane.

Nombre de composants dans cet état	Nombre de décharges ESD subi avant la dernière vérification	Etat du composant: Défaillant (F) ou Suspendu (S)	Nombre de décharges ESD à la défaillance N_{BD}
4	0	F	50
3	50	F	100
4	100	F	150
1	250	F	300
3	300	F	350
4	400	F	450
4	450	F	500
5	500	F	550
1	550	F	600
1	600	F	650
1	700	F	750
1	750	F	800
1	950	F	1000
7	**2950**	**S**	**3000**

L'état du composant peut être défaillant que nous nommerons « F » ou non défaillant, lorsque la limite du nombre d'impulsions appliquées est atteinte. Nous procédons dans ce cas à une suspension appelée « S » de la caractérisation afin que ces données puissent être prises en compte au cours de l'analyse statistique.

Il faut remarquer que la méthode d'ajustement du maximum de vraisemblance (MLE pour Maximum Likelihood Estimation en anglais) proposée par le logiciel permet de traiter plus convenablement les données censurées ou comprises dans un certain intervalle. Cette méthode s'adapte aussi au cas où aucune défaillance n'est observée, ce qui n'est pas envisageable par une simple régression linéaire. Les détails de l'algorithme d'ajustement par maximum de vraisemblance sont notamment proposés par Abernethy [10] et Nelson [11]. Cette méthode d'ajustement est très largement adoptée par les statisticiens dès lors que les distributions sont pourvues de tailles d'échantillons suffisamment importantes (>30-50).

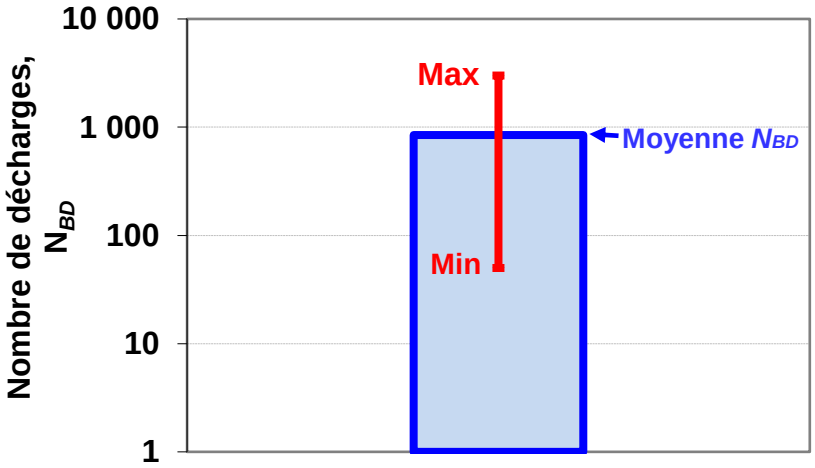


Figure 63 : Moyenne N_{BD} de la tenue en répétitif de la diode de protection circulaire latérale de distance 120 µm.

Sur la Figure 63, la moyenne des nombres de décharges N_{BD} de la série est représentée. En effectuant la moyenne des nombres de décharges N_{BD} de la série et en représentant leur maximum et minimum, il devient clair que moyenner ces résultats ne permet pas toujours d'extraire une estimation fiable de l'endurance des composants.

III.2.3 Analyse statistique

III.2.3.1 La loi normale

Expérimentalement, nous constatons que la représentation sur la Figure 64 de la fonction de densité de probabilité $f(N_{BD})$ en fonction du nombre d'impulsions est estimée à partir des données expérimentales à l'aide du logiciel *Weibull++7*. Cette densité de probabilité de la loi normale donne une valeur centrale μ avec un nombre de décharges plus représentatif des données expérimentales comparée à la moyenne. Cependant, les endurances N_{BD} s'étendent vers des valeurs négatives. Ce comportement n'est pas physiquement interprétable.

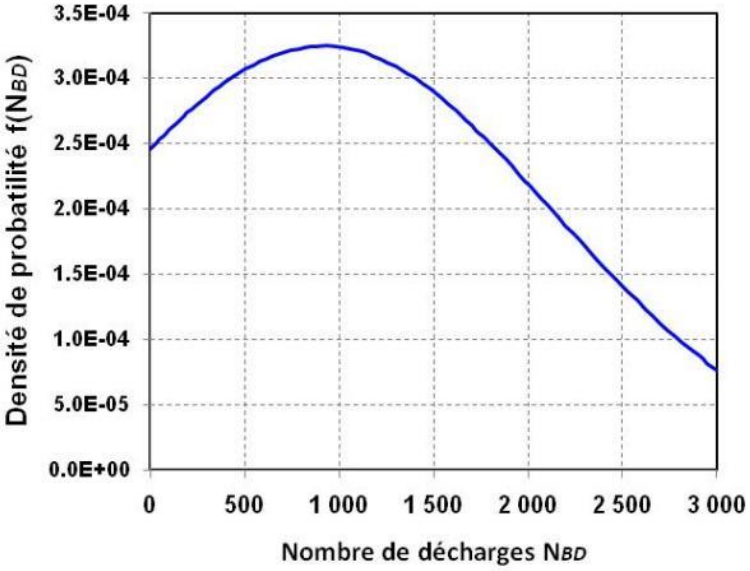


Figure 64 : Fonction de densité de probabilité estimée à partir des données expérimentales à partir de la loi normale avec le logiciel Weibull++7.

Le Tableau 5 récapitule les données extraites de la représentation de $f(N_{BD})$. Le rapport μ/σ reste très faible. Cette valeur retranscrit une forte dispersion. La dispersion excédant la valeur centrale μ, l'ajustement par la loi normale n'est pas adapté pour une étude statistique de l'endurance.

Tableau 5 : Paramètres expérimentaux d'échelle μ et variance σ établis à partir de la loi Normale.

N_{BD} = μ	Sigma (σ)	μ/ σ
912	1228	0.74

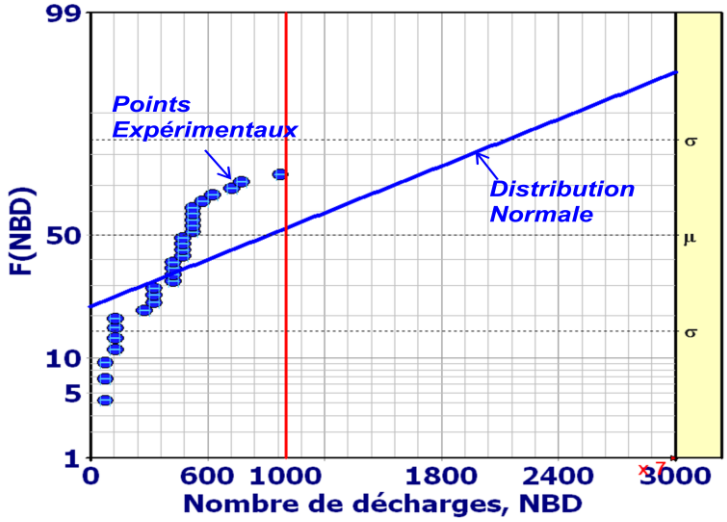


Figure 65 : Densité de probabilité cumulée F(NBD) suivant la loi normale.

En observant la densité de probabilité cumulée en loi normale du graphe de la Figure 65, les données expérimentales sont représentées sous forme de points. Cependant, l'ajustement par la loi normale est indiqué en trait plein. La non corrélation de la loi normale avec l'expérimental montre que la loi normale n'est pas adaptée pour décrire les résultats expérimentaux obtenus. La distribution lognormale serait plus adaptée pour établir des performances statistiques des données dotées d'une grande dispersion en convertissant l'axe des abscisses en une échelle logarithmique [12].

III.2.3.2 La distribution lognormale

A cause de la dispersion des résultats, un modèle statistique comportant un taux de défaillance non constant est pratique dans l'analyse de la fiabilité des composants électroniques. Ce modèle est la loi lognormale qui s'appuie sur le fait que les logarithmes des variables aléatoires ln(x) suivent une loi normale [13].

Dans le logiciel *Weibull++7*, le paramètre μ représente la moyenne du logarithme de la variable aléatoire, soit le logarithme du nombre d'impulsions N_{BD} à la dégradation tandis que σ reste la déviation standard calculée de la même manière que celle de la loi normale.

L'estimation de la fonction de densité de probabilité avec une loi lognormale donnée sur la Figure 66 indique une bonne estimation de l'endurance. En effet, les résultats qui sont reportés dans le Tableau 6 reflètent un meilleur ajustement à travers une forte valeur du rapport μ/σ, une meilleure précision d'endurance.

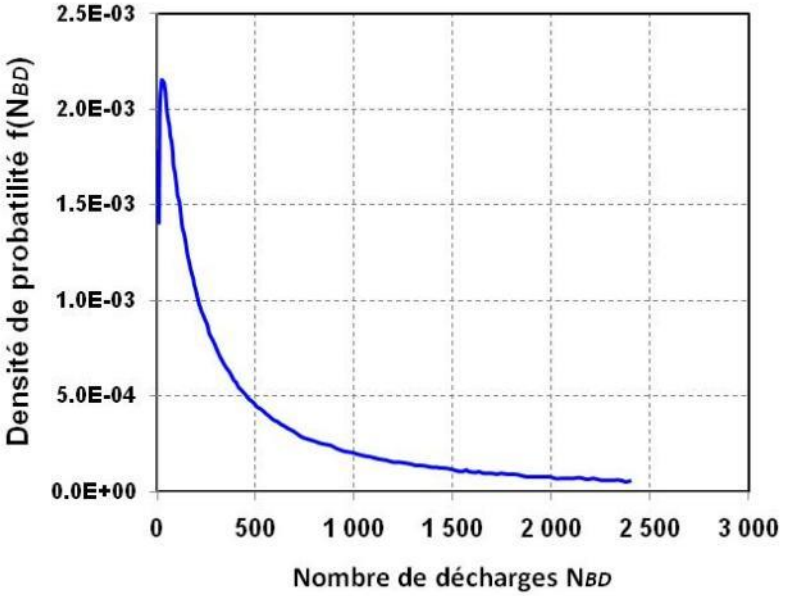


Figure 66 : Fonction de densité de probabilité estimée à partir des données expérimentales à partir de la loi lognormale avec le logiciel Weibull++7.

Tableau 6 : Paramètres expérimentaux d'échelle μ et variance σ établis à partir de la distribution de la loi lognormale.

$ln(N_{BD})$ = μ	Sigma (σ)	μ/ σ
5,96	0,95	6,27

Afin d'apprécier la qualité de l'ajustement de la loi lognormale, il est nécessaire de comparer les données expérimentales ainsi que la régression linéaire avec le tracé de la densité de probabilité cumulée sur la Figure 67. Comme énoncé plus haut, la loi lognormale offre une meilleure analyse statistique comparée à la loi normale. Cependant, la limitation de cette distribution à une unique population ne nous permet d'affiner le modèle. La flexibilité de la distribution de Weibull reste, en ce sens, très exploitée. En effet, elle permet de prendre en compte plusieurs populations dans un même échantillonnage.

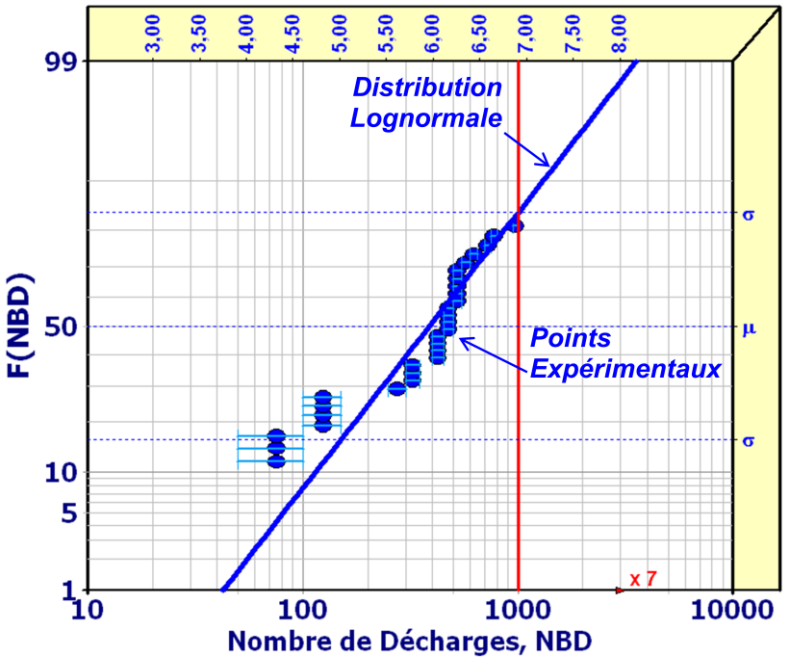


Figure 67 : Densité de probabilité cumulée $F(N_{BD})$ suivant la distribution Lognormale.

III.2.3.3 Distribution de Weibull

La distribution de Weibull a été introduite par Wallodi Weibull en 1951 [14]. Cette loi statistique constitue le modèle de statistique le plus populaire pour le traitement des durées de vie [15]. En effet, Billiton et Adam confirment que l'application de la distribution de Weibull peut s'étendre aux problèmes de détérioration des composants, d'usage et de vieillissement [16].

Cette loi statistique possède l'avantage particulièrement intéressant de fournir des renseignements sur la nature de la défaillance ou le type de défaut concerné. En effet, lorsque pour une distribution le paramètre d'échelle :

- $\beta < 1$, le taux de défaillance diminue au cours du temps. Ce comportement relève de défauts initialement présents dans le composant. Dans ce cas, les dégradations sont accélérées par des défauts dits de « jeunesse » appelés « extrinsèques ».
- $\beta = 1$ correspond à un taux de défaillance qui est constant d'où l'origine de la dégradation stationnaire (loi exponentielle).
- Pour un $\beta > 1$, les défaillances augmentent avec le temps. Les défauts sont donc liés à un phénomène de fatigue ou de vieillissement normal. Particulièrement, pour $2{,}5 < \beta < 3{,}5$ la fiabilité relève d'une usure. Il faut

remarquer qu'avec un $\beta = 3{,}5$ la distribution est symétrique et s'apparente donc à une loi normale. Lorsque $\beta > 1$, les défauts générés sont qualifiés d'« intrinsèques ».

L'étude statistique menée avec un échantillonnage constitué de 40 composants permet de distinguer la densité de probabilité $f(N_{BD})$ avec un mixte de deux populations reportées sur le Tableau 7. Ces deux populations décrivent deux modes de défaillance distincts. D'une part, nous remarquons sur la Figure 68 une population extrinsèque présentant des défauts de jeunesse puisque son paramètre d'échelle est inférieur à 1 (0,41) avec un taux de 44%. Cette proportion serait attribuée aux diodes bidirectionnelles possédant un mode de défaillance identique au mode de défaillance d'une diode soumise à une impulsion unique. Cette similarité réside dans le très faible nombre d'impulsions ESD menant à une dégradation de la structure. Nous rappelons que la robustesse des diodes de protection présente une dispersion qui rend certains composants plus sensibles que d'autres par le choix d'une unique tension ESD d'application des impulsions en répétitif pour tout l'échantillon. Il est supposé que les structures qui, intrinsèquement, possèdent une robustesse très faible comparée au comportement global de l'échantillon, présenteront des dégradations indissociables du mode à impulsion unique. Dès lors, le fait de pousser plus loin les investigations de ce dernier mode de défaillance ne permettrait pas d'établir les mécanismes de dégradation propres à la diode bidirectionnelle soumise à des décharges électrostatiques répétitives. Par ailleurs, nous faisons le choix de focaliser l'étude sur le second mode de défaillance associé à la seconde population qui est intrinsèque.

Tableau 7 : Paramètres expérimentaux de forme η *et* d'échelle β établis à partir de la distribution de Weibull avec le mixte de deux populations.

	$N_{BD} = \eta$	β	Proportion
Population 1	1219	0,47	44%
Population 2	467	4,10	56%

La population intrinsèque est caractérisée par le second pic de $f(N_{BD})$ avec une plus grande proportion (56%) relative à un paramètre d'échelle $\beta = 4$. Le mode de défaillance intrinsèque est associé à un mécanisme de défaillance standard que nous analyserons physiquement avec des techniques de caractérisation destructives telles que le FIB et la révélation chimique.

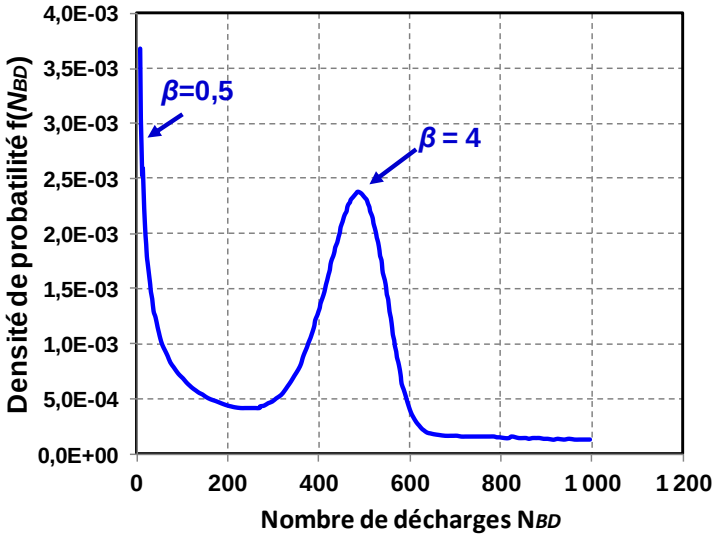


Figure 68 : Fonction de densité de probabilité estimée à partir des données expérimentales avec la distribution de Weibull.

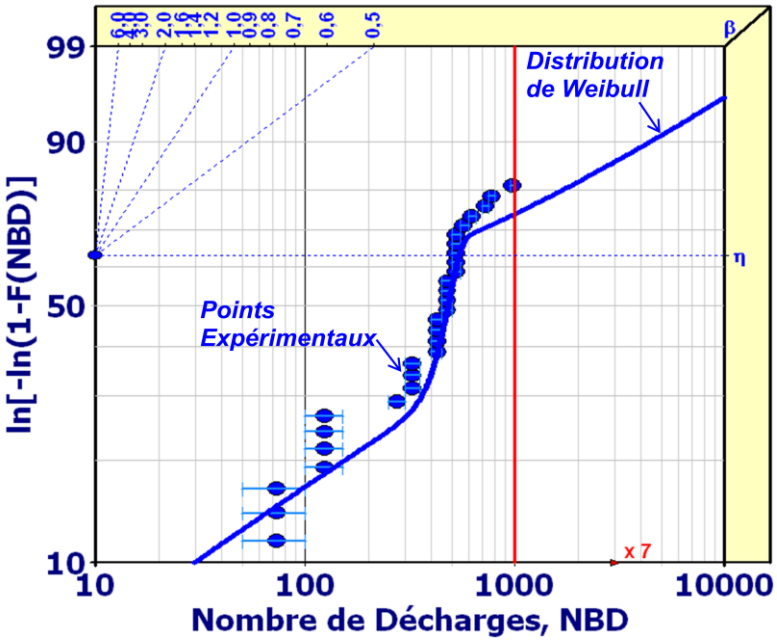


Figure 69 : Densité de probabilité cumulée $F(N_{BD})$ suivant la loi de weibulll avec deux populations

La fonction de densité probabilité cumulée est présentée de manière linéaire sur le graphe de la Figure 69. La représentation de $f(N_{BD})$ en fonction du nombre de décharges N_{BD} indique une bonne corrélation de la distribution de Weibull par rapport aux données expérimentales. Elle est bien meilleure comparée aux lois normale et lognormale. De plus, elle présente l'avantage de pouvoir interpréter physiquement la dispersion avec les différents modes de défaillance suivant la valeur du paramètre d'échelle.

III.3 **Conclusion**

La comparaison des différentes lois statistiques révèle la distribution de Weibull comme étant celle offrant une meilleure modélisation des données expérimentales. Ainsi, les lois normale et lognormale ne sont pas adaptées pour une analyse statistique des résultats d'endurance des diodes bidirectionnelles. Pour résumer, l'analyse selon la distribution de Weibull contribue à la compréhension et une interprétation qualitative et quantitative des données de caractérisation des décharges électrostatiques répétitives. Le concept d'endurance fragilisant les composants de protection dans un mode répétitif devrait associer une étude statistique de Weibull afin de garantir la fiabilité des données expérimentales. Par exemple, la présence de deux modes de défaillance distincts dont l'un est dit intrinsèque et l'autre extrinsèque, renvoie à des analyses de défaillances plus approfondies de la défaillance physique et électrique du composant durant la répétition des impulsions. Nous chercherons à établir un mode de défaillance propre à la population intrinsèque. Le mode de défaillance de la population extrinsèque étant difficilement dissociable du mode à impulsion unique, les investigations basées sur cette population ne seront pas approfondies pour une amélioration de l'endurance.

IV. **Caractérisation des défaillances ESD**

Les analyses de défaillance physique et électrique ont pour objectif de décrire les mécanismes de défaillance des diodes en fonction de leur géométrie. Le but est de définir, pour l'endurance, le défaut lié à la géométrie ou à certaines étapes du processus de fabrication. Le défaut est le paramètre physique à l'origine des défaillances. Pour le déterminer, nous effectuerons, tout d'abord, une localisation et une description de la nature des défaillances. Pour cette étude, seules les géométries symétriques et dissymétriques en courant seront considérées. Ensuite, les analyses des évolutions de la réponse électrique d'une part et des défaillances physiques d'autre part durant la répétition des ESD feront l'objet de la deuxième partie de ce paragraphe. La confrontation des défaillances physiques avec des dégradations électriques permettra enfin de déterminer l'origine des défaillances à travers le dessin du schéma de reconstitution de la dégradation.

IV.1 **Localisation et nature des défaillances**

IV.1.1 Défaillance physique

Dans ce paragraphe, la défaillance physique puis la défaillance électrique sont mises en évidence. Différentes techniques de caractérisations physiques sont exploitées dont la révélation chimique et l'analyse par faisceaux d'ions focalisés (FIB).

Les composants étudiés sont restreints à des géométries symétriques en courant d'une part et non symétriques d'autre part. Le composant symétrique en courant distribue de manière homogène le courant de décharge. La géométrie circulaire entourée est représentative d'une diode symétrique en courant. Cependant, la diode circulaire latérale sera une diode dissymétrique en courant puisque sa géométrie ne favorise pas la distribution homogène du courant dans la structure.

IV.1.1.1 Composant Symétrique en courant

Lorsque la diode est symétrique en termes de distribution du courant de décharge, les analyses de défaillance indiquent la présence de filaments de fusion en périphérie de jonction comme le montrent les images de la Figure 70.

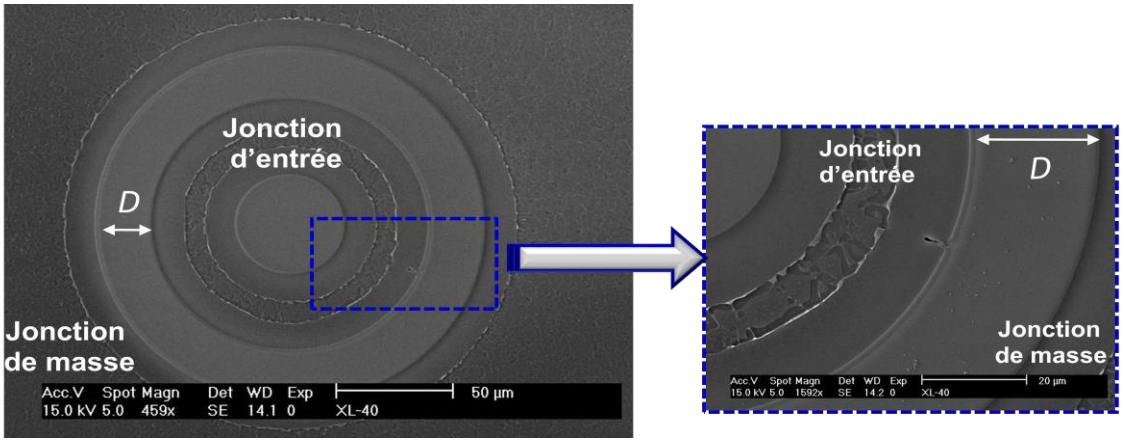


Figure 70 : Localisation de la défaillance en ESD répétitives sur une diode circulaire « entourée » par une dé-métallisation et une observation au microscope électronique à Balayage (MEB).

Sur la Figure 70, la diode a subi une dé-métallisation puis une révélation chimique SIRTL. Ainsi une épaisseur de 1 à 2 µm a été supprimée de la surface avec une gravure plus profonde de la région N^+ qui reste la plus dopée. La défaillance qui est visualisée réside donc dans les profondeurs du silicium. Lorsque le silicium présente des défaillances induites par des ESD, la dégradation se traduit par une augmentation abrupte du courant de fuite seulement si les défaillances sont situées à proximité de la zone de charge d'espace [17].

Nous remarquons que ces fusions, sous forme de filaments et de par leur localisation, sont semblables à celles observées dans le cas de diodes dysfonctionnelles en caractérisation à impulsion unique. Pour la diode symétrique, la dégradation a lieu avec un très grand nombre d'impulsions ESD. En effet, ce nombre de décharges excède généralement la limite raisonnable de 1000 impulsions avec une tension de répétition référencée à 90% du médian V_{ESD0}. Dès lors, la très faible proportion de diodes à géométrie circulaire entourée, se dégradant de manière prématurée en endurance, correspond à la population extrinsèque de l'échantillonnage.

Des analyses de révélation chimique ont été effectuées pour différentes diodes, à des niveaux intermédiaires entre le composant vierge et le composant défaillant. Les résultats de caractérisation indiquent qu'aucune dégradation physique n'existe avant la défaillance physique qui se traduit par une dégradation électrique. Cependant, malgré la hausse du courant de fuite d'une décade, les dégradations physiques ne sont pas visibles. L'apparition de la défaillance est donc soudaine et liée à une fusion locale du silicium à la jonction métallurgique qui est le siège des plus hautes températures.

IV.1.1.2 Composant dissymétrique en courant

La géométrie dissymétrique en courant ou la diode circulaire latérale, quant à elle, montre une défaillance tout à fait différente. En plus du filament de fusion en périphérie de la jonction d'entrée, qui est la cause de la rupture électrique de la jonction, de multiples points de fusions sont localisés en bordure de l'ouverture contact en direction de la jonction de masse comme l'indique la Figure 71.

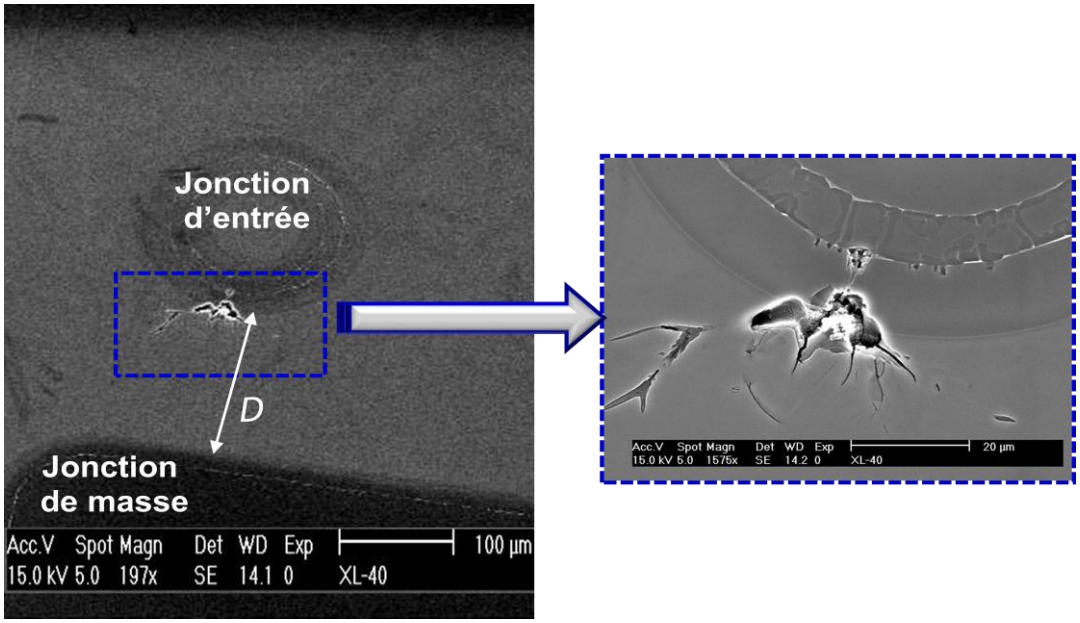
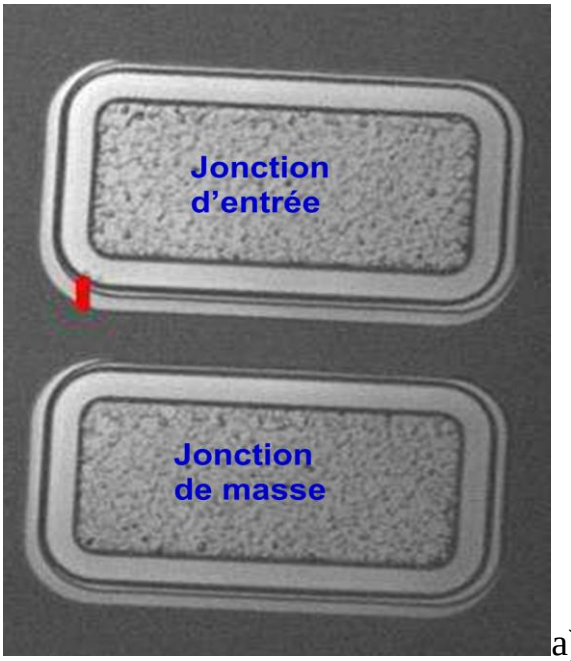
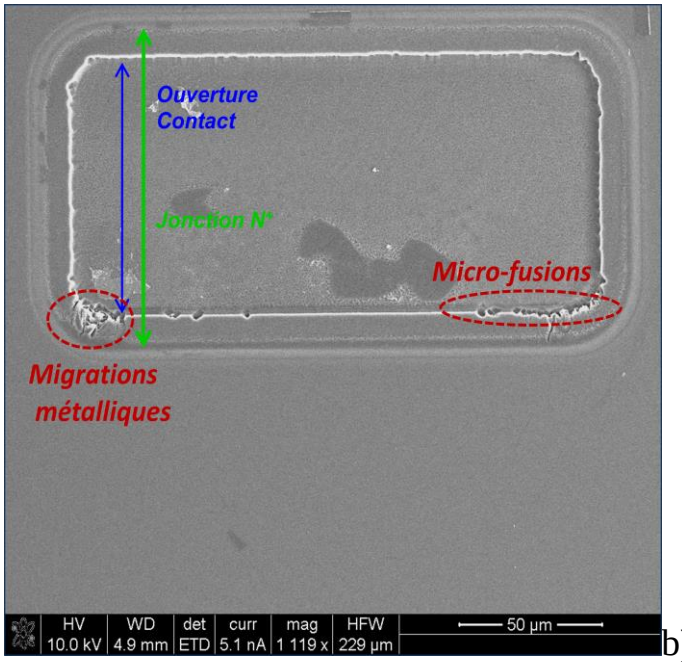


Figure 71 : Localisation de la défaillance en ESD répétitives sur une diode circulaire « entourée » par une dé-métallisation et une observation au microscope électronique à Balayage (SEM).

Ce mode de défaillance est relatif à une distribution non homogène du courant et demeure la cause majeure de dégradation [18]. Toutefois, il est important de mentionner que toutes les diodes qui ne possèdent pas une symétrie homogène en courant possèdent des signatures de défaillances similaires. Elles se résument en des dégradations localisées en ouverture contact et en périphérie de jonction. Comme l'explicite l'exemple de la diode rectangulaire latérale de la Figure 72, les fusions à l'ouverture contact de la jonction d'entrée ont lieu préférentiellement dans le périmètre en vis-à-vis de la jonction de masse. Finalement, la défaillance à la périphérie de jonction est favorisée par les angles qui sont sujets à un resserrement des lignes de courant. Nous retiendrons que le filament de fusion qui provient de la bordure de l'ouverture contact et se dirigeant vers la jonction de masse est à l'origine de la dégradation électrique de la jonction d'entrée.



a)



b)

Figure 72 : a) Localisation de la défaillance ESD suite à des impulsions multiples par la technique de l'OBIRCH et b) Visualisation MEB de la défaillance après dé-métallisation et révélation chimique de la jonction d'entrée.

Pour finir, la géométrie dissymétrique en courant des jonctions d'entrée et de masse génère, durant l'application des impulsions répétées, des micro-fusions en ouverture contact et des filaments de fusion reliant le contact métallique à la ZCE de la jonction d'entrée. C'est ainsi qu'apparaît la dégradation électrique de la structure bidirectionnelle. Pour effectuer une analyse comparative des modèles de défaillance physique et électrique, l'étude de l'évolution

de la réponse électrique avec la multiplication des décharges fait l'objet de la section suivante. Cette étude constitue une étape aidant la compréhension des mécanismes.

IV.1.2 Dégradation électrique de la diode

Nous avions vu dans les précédents paragraphes que la défaillance se caractérisait par une très forte hausse du courant de fuite. Dans cette section, l'évolution de la caractéristique électrique est redessinée pour les diodes de protection bidirectionnelles durant leur dégradation en endurance. Ce comportement est associé à un piégeage de charges que nous mettrons en évidence.

IV.1.2.1 Augmentation du courant de fuite

L'évolution de la caractéristique statique représentée sur la Figure 73 durant la multiplication des impulsions montre que le courant de fuite augmente au fur et à mesure des décharges. Le graphe consiste en un report de la caractéristique courant-tension I(V) suite à l'application de décharges de 50 à 1000 impulsions par incrément d'une série de 50 impulsions.

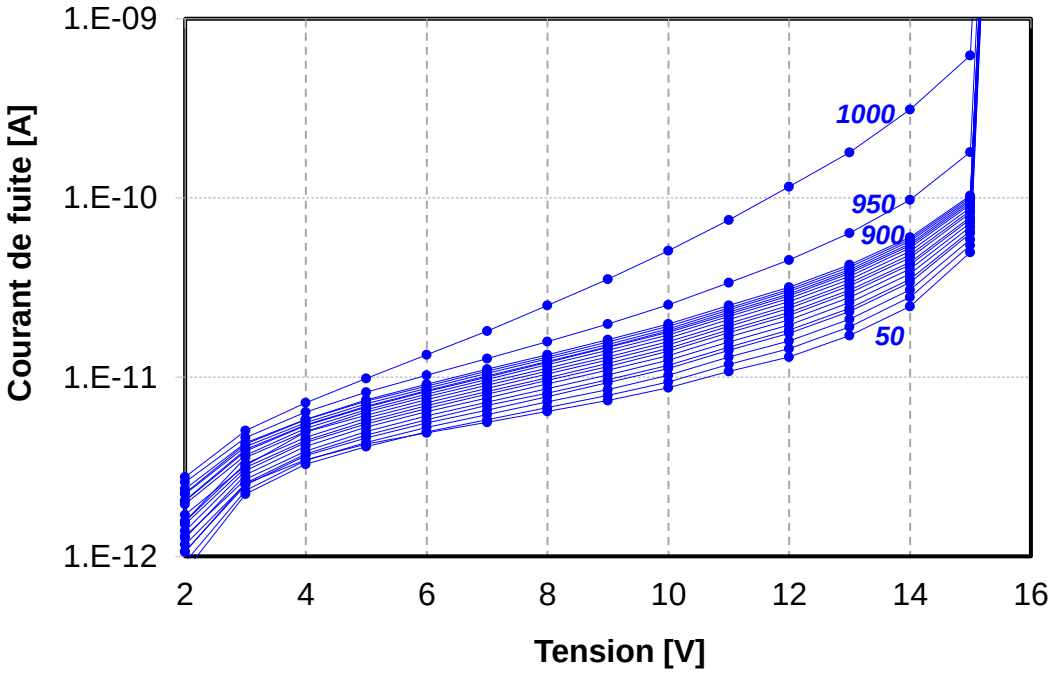


Figure 73 : Représentation en échelle semi-logarithmique de l'évolution du courant de fuite de la jonction d'entrée durant la répétition des décharges électrostatiques.

De manière générale, le courant de fuite augmente lorsque le nombre d'ESD est multiplié sur la diode bidirectionnelle. Indépendamment de la géométrie des diodes caractérisées, la hausse du courant de fuite est similaire et limitée à une décade avant l'atteinte du critère de défaillance. Ce phénomène électrique ne perturbe aucunement le bon fonctionnement de la diode bidirectionnelle en regard des spécifications établies. D'autre part, la fiabilité vis-à-vis des décharges électrostatiques ne sera pas influencée puisque ce comportement s'associe à un piégeage de charges. Nous étudierons cet aspect dans le paragraphe IV.1.2.2. Au-delà d'une hausse de plus d'une décade, le phénomène physique menant à l'augmentation du courant de fuite est totalement distinct et correspond à une défaillance dans la périphérie de jonction, qui s'accompagnerait toujours d'une réduction de la tension de claquage V_{BR}.

IV.1.2.2 Piégeage de charges

Avec la caractérisation électrique, la présence de pièges résidant à l'interface silicium oxyde a été suspecté. En effet, ces pièges, localisés à proximité de la jonction, sont mis en évidence par une expérience consistant à effectuer un traitement thermique de la diode bidirectionnelle durant 24 h à 125°C. Cette expérience s'effectue après l'application d'une série de décharges laissant apparaître une augmentation du courant de fuite de moins de décades. L'énergie thermique apportée par l'élévation de température contribue au dépeuplement des niveaux d'énergie [19,20]. En effet, ces derniers sont préalablement occupés par les charges électriques piégées durant une décharge. Ce piégeage facilite le transfert des charges, de la bande de valence à la bande de conduction, lors d'une polarisation donnant lieu à une représentation de la caractéristique statique. Après le recuit, les niveaux de pièges se libèrent. La caractéristique électrique de la diode retrouve alors un niveau de courant de fuite inférieur ou égal au niveau initial qui précédait l'application des multiples décharges.

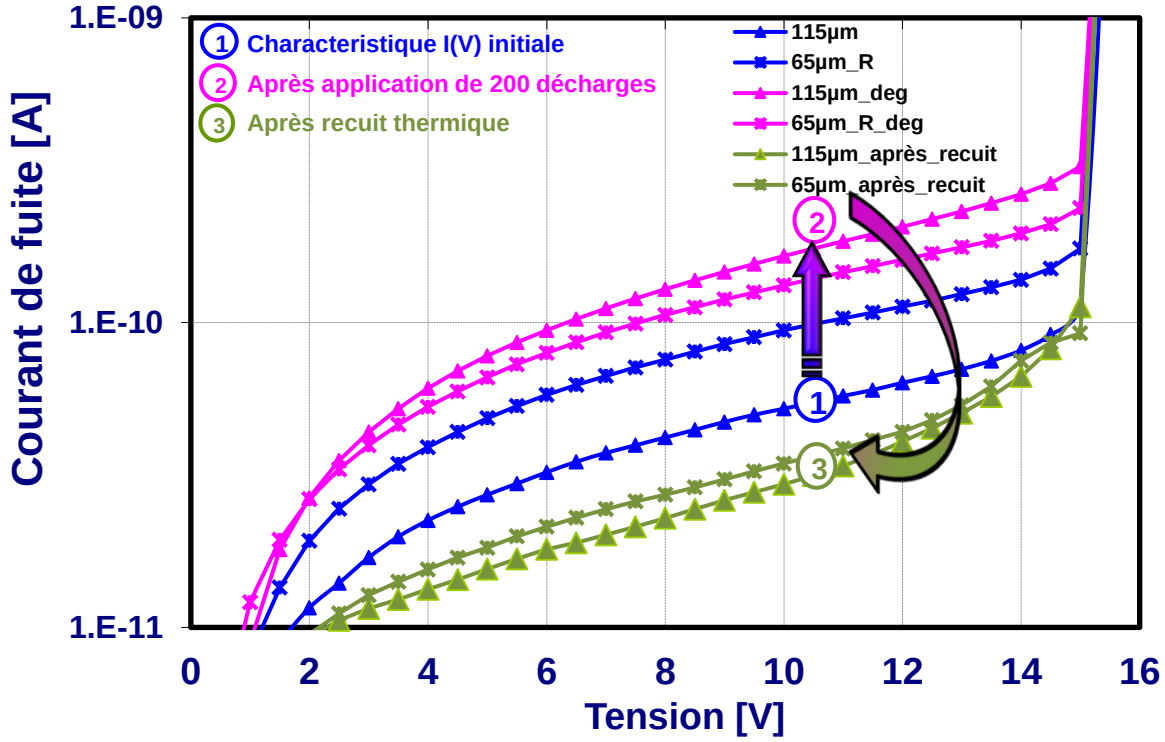


Figure 74 : Caractérisation du piégeage de charges par une mesure du courant de fuite initial (1) avant l'application de toute contrainte électrique puis I(V) après l'application de 200 décharges (2) et enfin réponse électrique suite à un recuit de 125°C durant 24 h.

Sur le graphe de la Figure 74, deux diodes de protection sont caractérisées. L'une est circulaire latérale de distance 115 µm et la seconde circulaire entourée de distance 65 µm. Le comportement des deux composants est identique après l'application des décharges et du traitement thermique de 125 C durant 24 h. En effet, la caractéristique de la diode n'ayant subi aucune contrainte électrique correspond à la phase 1. La sensible augmentation du courant de fuite (moins d'une décade) se référant à la phase 2 est obtenue suite à l'application de 200 décharges sur chaque diode de protection. Cette hausse du courant de fuite correspondrait à un piégeage de charges dans la structure puisqu'après le recuit thermique, la caractéristique statique I(V) de la phase 3 atteint le niveau de courant de fuite initial par un dé-piégeage total ou partiel des charges. L'évolution des courants de fuite ne sont donc pas identiques puisqu'ils dépendent de la quantité de charges piégées. Le nombre de charges piégées varie selon la diode considérée. Dans la littérature [21], 24h à 125°C est une condition thermique permettant de guérir des défauts de la structure.

IV.1.3 Discussion

L'application des impulsions ESD dans un mode répétitif génère des défaillances physiques ainsi que des dégradations électriques. Au travers de nos études, nous avons pu finalement mettre en évidence trois modes de dégradation qui sont totalement distincts et indépendants. Ces modes de défaillance sont synthétisés sur la Figure 75 avec d'une part le piégeage de charges à l'interface Silicium/Oxyde dans la périphérie de jonction, d'autre part les fusions en ouverture contact de la jonction d'entrée et enfin les filaments observés en bordure de jonction.

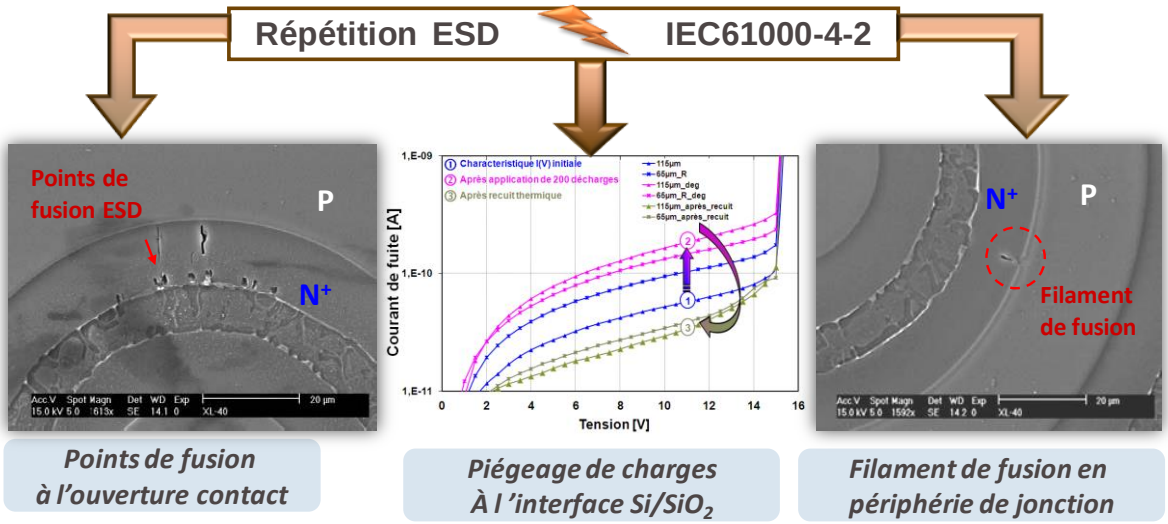


Figure 75 : Représentation des trois modes de défaillance obtenus lors de la répétition des ESD sur une diode de protection bidirectionnelle.

Le piégeage des charges apparaît aussi bien pour la diode circulaire entourée que la diode circulaire latérale. Les défauts en ouverture contact de la diode circulaire latérale ne disparaissent pas avec le recuit thermique comme le courant de fuite. Cependant, les défauts ne sont pas réversibles comme le courant de fuite. Ainsi, sa faible augmentation apparaîtrait comme un comportement indépendant de la géométrie de la structure. L'augmentation du courant de fuite avant la défaillance est un mode indépendant de la fusion métallique des contacts.

Les micro-fusions se localisent à proximité du contact métallique et ne sont pas présentes sur les géométries circulaires entourées. Dès lors, il faut distinguer l'effet de piégeage de charges et les fusions à l'ouverture contact et migration métallique dans le silicium.

Finalement, nous distinguons selon la symétrie en courant, deux modes de défaillance qui s'apparentent à des mécanismes de dégradation distincts.

Le modes de défaillance des diodes de protection est une unique fusion sur la périphérie de la jonction d'entrée. Cette fusion résulte en un court-circuit électrique de la jonction. De plus, nous sommes en présence de multiples points de fusion localisés en ouverture contact. Ce type de défauts conduit à terme lui aussi à une défaillance correspondant à une fusion localisée sur la jonction d'entrée.

Afin d'établir un scénario de reconstruction de la dégradation, la suite de l'étude sera basée sur une analyse des dégradations physiques évoluant avec la répétition des charges. Ainsi, nous établirons, dans la suite, les différents mécanismes de dégradation associés à chaque géométrie par des caractérisations physiques complémentaires.

IV.2 Corrélation des défaillances électrique et physique

L'une des techniques, rarement exploitée en caractérisation électrique des défauts ESD, consiste à mesurer le bruit basse fréquence (LFN) contenu dans le courant de fuite d'un composant [22][23][24]. Cette technique permet de détecter la présence de défauts [25] là où certaines méthodes classiques échouent. Le but est donc d'établir une corrélation entre la signature du bruit en basse fréquence et la nature du défaut tel que des défauts latents.

La méthodologie de caractérisation LFN ne s'est alors pas révélée efficace du fait que le niveau de bruit des diodes est très faible et inférieur au plancher de bruit du banc de mesure. Finalement, nous n'avons observé aucune variation du bruit après une contrainte ESD comme l'ont mentionné N. Guitard [26] et Y. Gao [27] lors de la présence de défauts latents.

V. Mécanisme de dégradation de la diode de protection dans le mode répétitif

V.1 Mécanismes de dégradation

Nous établissons dans ce paragraphe les mécanismes de dégradation de chaque mode de défaillance répertorié. Les caractéristiques électriques, les simulations électrothermiques et l'analyse statistique permettront de confirmer les hypothèses et interpréter les résultats d'analyse de reconstitution de la défaillance.

V.1.1 Diode circulaire entourée

Pour la structure circulaire entourée, aucun défaut ne se présente sur la diode jusqu'à la défaillance (Figure 76). Les analyses de révélation chimique de la structure circulaire entourée ne montrent aucune fusion après 200 décharges pour des diodes ne présentant pas d'évolution importante du courant de fuite.

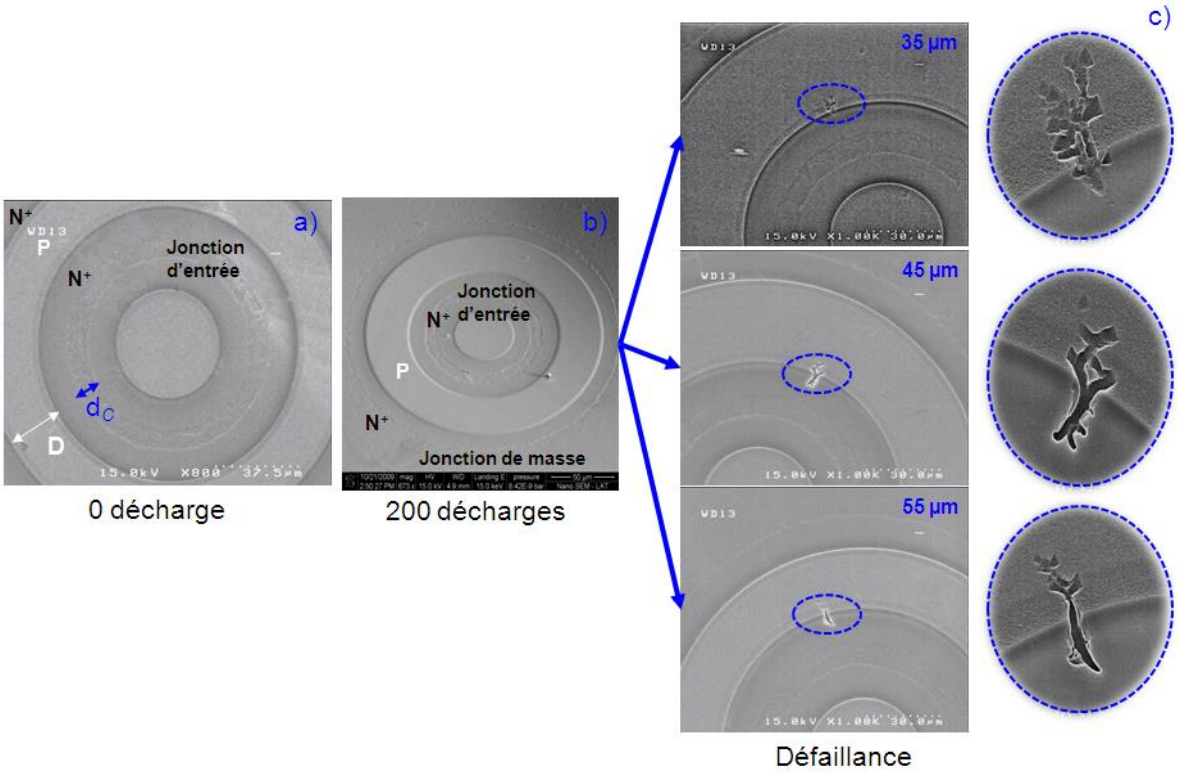


Figure 76 : Analyse physique de construction de la dégradation par révélation chimique de la diode circulaire entourée pour les distances 35 µm, 45 µm et 55 µm avant l'ESD, après 200 décharges et à la défaillance.

La fusion, se présentant sous forme de filament, est à l'origine de la dégradation électrique. Elle constitue la défaillance physique générée par l'ESD. Cette dernière apparaît, quelle que soit la distance considérée et ce de manière simultanée à la dégradation électrique. Ce résultat conforte donc le constat du caractère distinctif du phénomène d'augmentation du courant de fuite et d'apparition de points fusions en bordure de l'ouverture du contact. Cependant, la défaillance physique reste identique à celle d'une diode dégradée en impulsion unique. Son apparition nécessite des tensions de caractérisation très voisines de celle de la robustesse (90% du médian V_{ESD0}). En effet, la dégradation électrique de la jonction survient au-delà des 800 impulsions. Ainsi, nous attribuons aux diodes circulaires entourées un mécanisme de dégradation similaire à celui du mode en impulsion unique, c'est-à-dire un phénomène de dégradation purement thermique.

V.1.2 Diode circulaire latérale

Concernant la diode circulaire latérale, le graphe de la Figure 77 est explicite de l'apparition des premiers défauts de la dégradation du composant. Elle décrit notamment l'évolution de la fusion à l'ouverture contact jusqu'à la défaillance.

La corrélation des analyses par faisceau d'ions focalisés (FIB) et des révélations chimiques sont explicites de la présence de la fusion en périphérie de jonction. Elle est initiée par une migration de la couche métallique. La fusion de la couche métallique serait occasionnée par une forte densité du courant de décharge. Ainsi, la multiplication des impulsions fait migrer le métal dans les profondeurs du Silicium dans la direction de la jonction par un phénomène appelé électro-thermo-migration.

L'Electro-Thermo-Migration (ETM) se définit comme étant une diffusion atomique forcée dans un matériau, induite par un gradient de potentiel électrique (gradient de densité de courant) et un gradient de température dans le matériau [28]. C'est une association des phénomènes d'électromigration et de thermomigration. La contribution de chaque mécanisme peut être disproportionnée mais le mode de défaillance demeure un « spiking » ou « spike » en anglais pour signifier une infiltration métallique dans la structure [29]. La thermomigration, quant à elle, correspond à une migration d'une gouttelette liquide sous l'effet d'un gradient de température [30]. La simulation permet de constater que la présence de très forts gradients thermiques [31] et électriques, qui constituent les conditions requises pour l'électromigration et la thermomigration, sont bien réunies durant la décharge électrostatique.

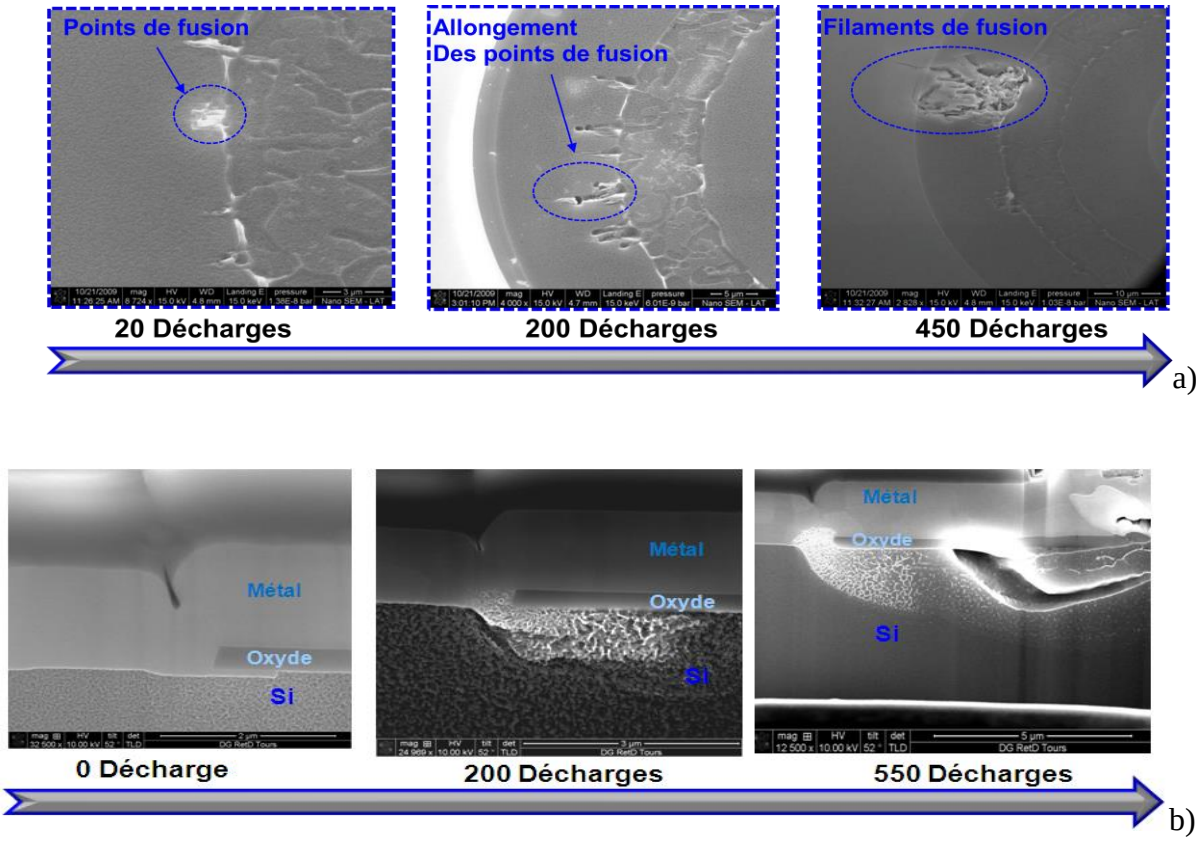


Figure 77 : Evolution du défaut physique pour la diode circulaire latérale.

a) Révélation chimique : Avancée des points de fusion vers la périphérie de jonction pour une constitution des filaments de fusion de forme dendritique menant à un court-circuit électrique de la diode.

b) Coupe FIB : Avec le maintien de la couche métallique, une bonne observation de la migration du métal dans les profondeurs de la jonction d'entrée complète l'analyse par révélation chimique.

Finalement, le défaut à l'origine des défaillances, dans le cadre d'une caractérisation en endurance des diodes circulaires entourées, réside dans l'infiltration métallique localisée sous l'oxyde à l'ouverture contact. Au fur et à mesure que les impulsions sont répétées, ce bout de métal migre par élévation des températures et des conditions d'électro-thermo-migration vers la jonction de masse. La multiplication incessante des ESD finit par générer une hausse de température tellement importante à la jonction que le silicium fusionnera sous forme de filament. Cette infiltration métallique sous l'oxyde correspond à ce que nous avons dénommés « spiking ». Dès lors, améliorer l'endurance des diodes revient à supprimer le défaut.

V.2 Simulation électrothermique

La simulation électrothermique d'une structure microélectronique constitue un autre moyen d'accéder à des voies d'optimisation des composants de protection [32]. Par ailleurs, elle offre l'avantage d'interpréter des comportements physiques issus des caractéristiques électriques courant-tension I(V) [33]. Dès lors, définir et calibrer un circuit équivalent ou un composant par la simulation résout partiellement la problématique d'accès à des mesures expérimentales de température durant une décharge [34].

La simulation électrothermique de la diode de protection circulaire entourée indique la présence de fortes températures au niveau de l'ouverture contact de la diode et de la périphérie de jonction comme le montre la Figure 78. Cette dégradation en périphérie de jonction est donc purement thermique.

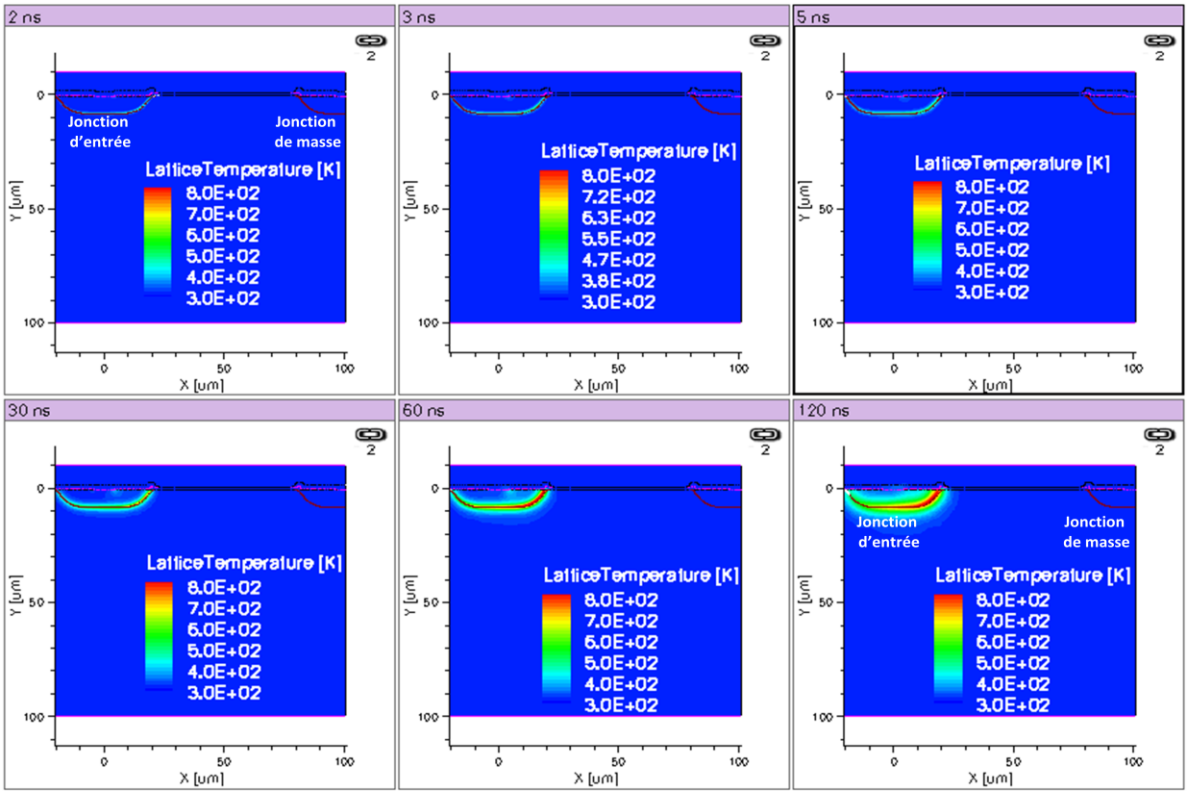


Figure 78 : Simulation électrothermique de l'évolution de la température dans la structure « bidirectionnelle entourée » durant une décharge électrostatique de 10 kV de la forme IEC 61000-4-2. Les captures correspondent à la température de la structure à différents instants de la décharge : 2ns, 3ns, 5ns, 30ns, 60ns et 120ns.

Par mécanisme de dégradation purement thermique, nous comprenons une dégradation qui possède comme origine une élévation de température. Le mécanisme de dégradation

thermique est typiquement celui observé lors de la dégradation des diodes de protection soumises à des décharges électrostatiques uniques.

Ce scénario d'apparition de la défaillance se dessine comme suit : à l'application du pulse ESD, la température de la jonction s'élève par effet Joule. La chaleur se confine dans la structure et la température de la diode devient de plus en plus grande pour atteindre la température de fusion d'un matériau. La fusion du métal, de l'oxyde ou du silicium engendre par la suite un court-circuit qui conduit à un dysfonctionnement électrique du composant. Ce mécanisme de défaillance sous entend le fait que la dégradation est générée par un problème de dissipation thermique.

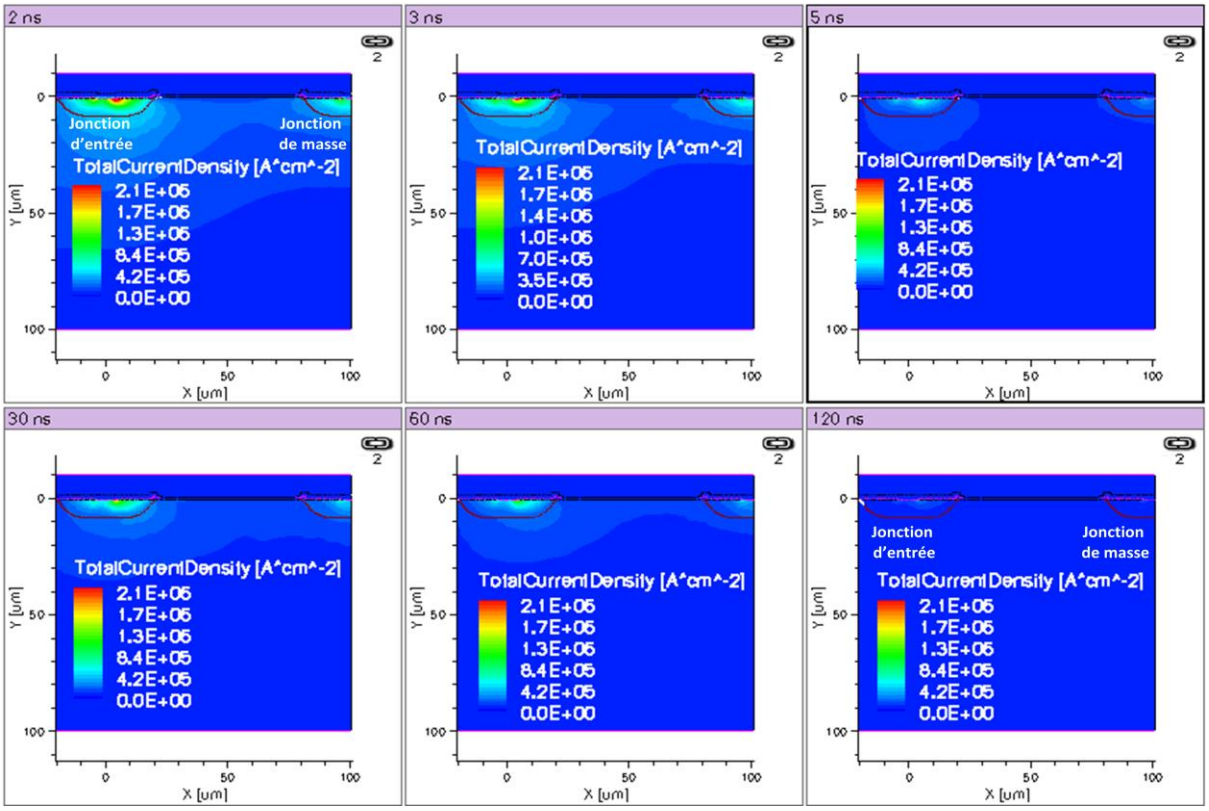


Figure 79 : Simulation électrothermique de l'évolution et de la localisation de la densité de courant totale dans la structure « bidirectionnelle circulaire entourée » durant une décharge électrostatique de 10 kV de la forme IEC 61000-4-2. Les captures correspondent à la densité de courant totale de la structure à différents instants de la décharge : 2ns, 3ns, 5ns, 30ns, 60ns et 120ns.

L'évolution de la température dans la diode bidirectionnelle durant une décharge électrostatique indique que la zone, qui est thermiquement la plus sensible la plus sensible, réside dans la périphérie de la jonction d'entrée. Cependant un second point chaud est localisé en ouverture contact. Dans l'exemple de la Figure 79, une tension ESD de 10 kV permet de

générer la décharge de courant dans le composant. Avec la hausse de la tension ESD, les températures observées seront évidemment plus importantes. Aussi, la hausse de température au niveau de l'ouverture contact est directement reliée avec la focalisation du courant de décharge dans ces régions comme l'indique la Figure 79. Nous supposons alors que, thermiquement, la diode circulaire latérale sera plus sensible dans les zones critiques à une focalisation du courant.

A partir de ce graphe, la question qui se pose est de connaître l'origine de l'échauffement de la périphérie de la jonction. L'évolution du champ électrique durant une décharge représentée sur la Figure 80 illustre un fort resserrement des lignes de champ dans les courbures de la jonction.

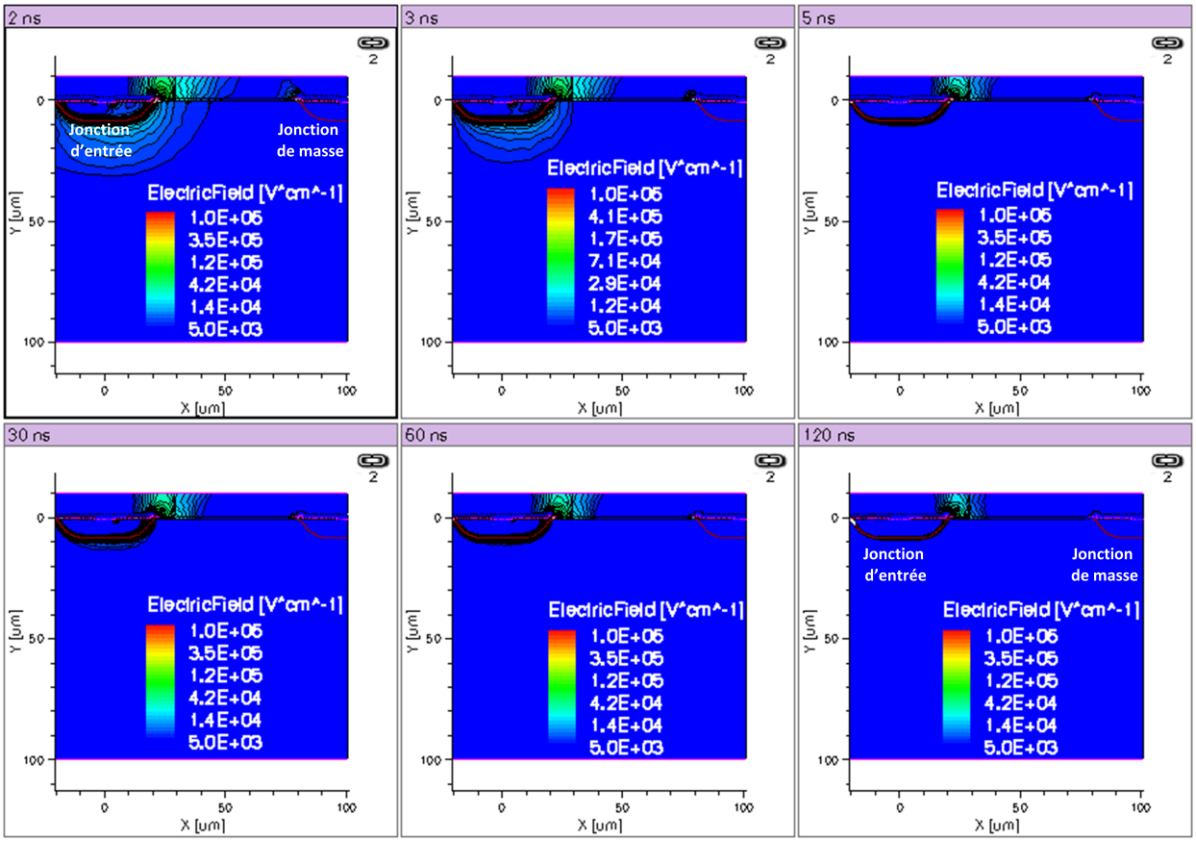


Figure 80 : Simulation électrothermique de l'évolution et de la localisation du champ électrique dans la structure « bidirectionnelle entourée » durant une décharge électrostatique de 10 kV de la forme IEC 61000-4-2. Les captures correspondent au champ électrique dans la structure à différents instants de la décharge : 2ns, 3ns, 5ns, 30ns, 60ns et 120ns.

La représentation de l'évolution du champ électrique présentée sur la Figure 80 montre ainsi que l'origine de la hausse de température au niveau de la jonction et de l'ouverture d'oxyde est due à un échauffement par effet Joule. En effet, la simulation permet de visualiser l'échauffement produit par effets Peltier, Thomson et Joule des électrons et des trous. Parmi

ces réponses, l'effet Joule produit par les électrons, injectés durant l'ESD, s'avère prépondérante.

La puissance de l'échauffement à l'ouverture contact dépend de l'intensité du courant appliquée à la diode de protection et sa géométrie. La variation de la résistance série (résistance dynamique) du composant induit une modification de l'énergie dissipée dans le composant. Ces évolutions expliquent la différence de robustesse notifiée pour des polarités positives et négatives. Concernant l'augmentation de la résistance série par un éloignement des distances, le changement de géométrie qu'il implique mène à une réduction, dans certaines configurations, de la densité de courant dans la jonction d'entrée. La résistance est donc certes plus importante mais les densités de courant s'abaissant, l'échauffement est réduit. Par conséquent, augmenter la distance *D* retarde le phénomène de destruction aussi bien en endurance qu'en robustesse.

L'outil de simulation Sdevice ne permet cependant pas à ce jour de multiplier les ESD sur une structure et de considérer les phénomènes antérieurs physiques à chaque nouvelle décharge. De plus, les défaillances observées durant la répétition des impulsions ne sont pas associées à une accumulation thermique mais une génération de défauts dans le silicium et le métal. Il s'ensuit que la simulation de la dégradation en ESD répétitif n'est pas à envisager sous ces conditions.

A cet effet, des axes d'amélioration sont proposés tels que des modifications de la qualité de la couche métallique. Ainsi, dans la suite, nous évaluons le changement de nature du composé métallique. Aussi, l'ajout d'une couche barrière à l'infiltration du métal est investiguée. Ces deux solutions sont essentiellement celles que nous proposons dans le cadre d'infiltrations métalliques.

VI. Optimisation: Implémentation d'une couche barrière

VI.1 Modification de la structure

L'origine de la défaillance est intrinsèquement liée à une infiltration de la métallisation en Aluminium sous l'oxyde mince. Ainsi, le Cuivre d'Aluminium (AlCu) ou l'ajout d'une couche barrière en Titane Tungstène (TiW) à l'Al sont exploités pour palier cette problématique. La différence entre les structures ainsi étudiées réside dans la couche métallique du composant. Nous choisirons d'investiguer la diode circulaire latérale qui est la plus facile à intégrer dans les circuits IPAD^{TM}. Aussi, cette structure possède le dessin de structure le plus fragile vis-à-vis de la fiabilité ESD.

VI.2 Résultats expérimentaux

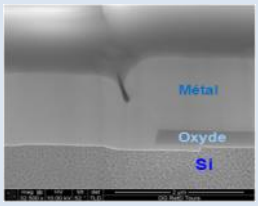
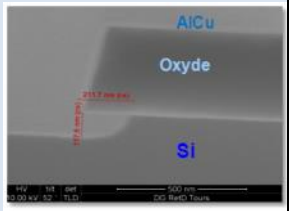
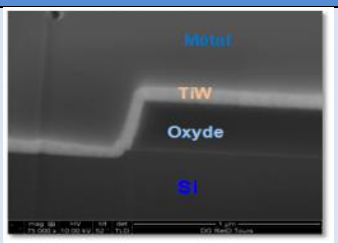
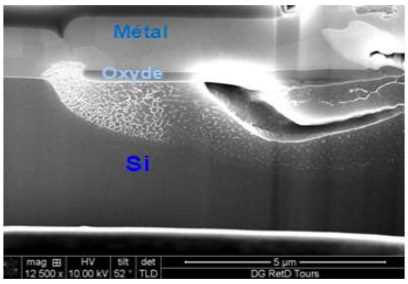
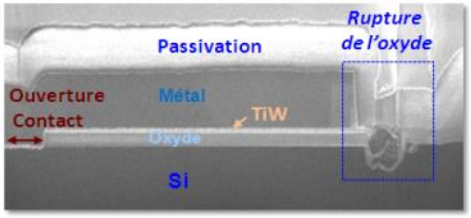
VI.2.1 Caractérisation physique

Selon le matériau utilisé pour réaliser la couche métallique, le phénomène d'électro-thermo-migration pourrait être évité au sein de la diode de protection par la suppression du défaut généré durant le processus de fabrication. Le Tableau 8 résume les différences notables pour une métallisation en Al, AlCu et TiW/Al avant l'application de toute décharge ESD. Ensuite, nous représentons, dans la seconde ligne du tableau, la nature de la défaillance après la répétition de multiples décharges. Enfin, nous effectuons dans la dernière ligne une description du mécanisme de dégradation.

Avant application d'une ESD, l'analyse de défaillance permet d'observer, pour l'Al et l'AlCu, la présence du filament métallique sous l'oxyde mince avec des longueurs variables pouvant atteindre le micron. Cette présence de « spiking » réduit effectivement la fiabilité des diodes vis-à-vis de la répétition des décharges puisque le nombre de décharges N_{BD} de l'Al et l'AlCu reste faible comparée au cas où nous ajoutons une couche barrière en TiW. Effectivement, dans le cas où une barrière métallique est insérée entre le métal et l'oxyde, l'absence du « spike » conduit à une modification de la signature de défaillance pour le TiW/Al et montre que le phénomène d'électro-thermo-migration est bien initié par le filament d'Al dans le silicium. Ainsi, les limites en « endurance » ont été repoussées pour laisser place

à un nouveau mécanisme de dégradation qui engendre une rupture de l'oxyde à la périphérie de la jonction.

Tableau 8 : Mode de défaillance de la diode de protection latérale suivant le matériau utilisé en contact métallique.

	Al	AlCu	TiW/Al
Analyse avant ESD			
Analyse après ESD			
Mécanisme de Dégradation	La présence d'un défaut de type « sipking » à l'ouverture contact de la jonction mène à un phénomène d'électro-thermo-migration.		Pas de fragilisation du métal en ouverture contact : Rupture de l'oxyde à la jonction.

VI.2.2 Etude de la tenue en répétitif

La caractérisation de la tenue en ESD répétitives d'un motif de diode circulaire latérale de distance D = 120 µm présentant les trois types de procédés permet de conclure sur la qualité et la fiabilité du procédé. La représentation des densités de probabilité cumulées de la Figure 81, extraites d'une estimation des données expérimentales par la distribution de Weibull. En considérant deux populations, le graphe de la densité de probabilité cumulée indique que la fiabilité du composant avec l'ajout de la couche barrière est grandement améliorée.

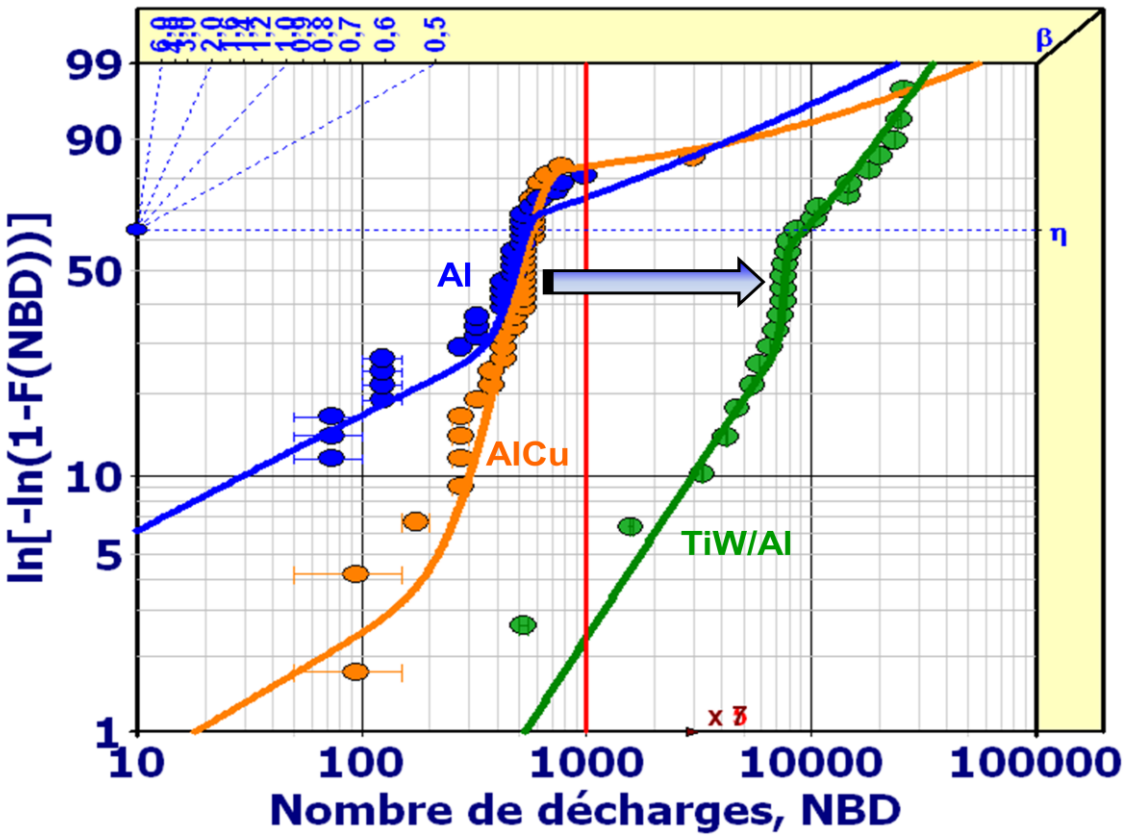


Figure 81 : Représentation de la densité de probabilité cumulée en fonction du nombre de décharges ESD pour des diodes bidirectionnelles « circulaires latérales » en Al, AlCu et TiW/Al.

Les paramètres η et β calculés pour les différents processus de fabrication sont récapitulés dans le Tableau 9. Aussi, les proportions de composants P_1 et P_2 dégradés dans chaque mode de défaillance ont été associées.

Tableau 9 : Paramètres expérimentaux η et β établis à partir de la distribution de Weibull pour les métallisations en Al, AlCu et Al avec une barrière en TiW.

	Al	AlCu	TiW/Al
$N_{BD} = \eta_1$	1219	6447	12044
β_1	0.47	0.53	1.38
Probabilité P_1	44%	24%	74%
$N_{BD} = \eta_2$	467	530	7692
β_2	4.10	4.50	31.9
Probabilité P_2	56%	76%	26%

Nous noterons que la population extrinsèque qui correspond à une dégradation prématurée des composants (β<1) est réduite en modifiant l'Al en AlCu (baisse de P_1 en partant de 44% pour Al à 24% pour l'AlCu). La baisse s'accompagne d'une rehausse de η de 1219 à 6447 décharges à la défaillance. Cependant, la seconde population obtenue avec β>1 bénéficie de l'augmentation du paramètre d'échelle. En effet, une amélioration de η s'est réalisée avec l'AlCu comparé à l'Al.

En outre, nous notons que la tenue en robustesse à impulsion unique de ces trois cas de métallisation est identique. Cependant, les dispersions étaient plus importantes dans l'ordre croissant suivant : Al, AlCu puis TiW/Al. En appliquant des décharges dans un mode répétitif, à 80% de la robustesse, l'analyse par la distribution de Weibull a révélé que le TiW/Al est plus fiable que l'Al et l'AlCu. Cette variation résulte du fait que, quelle que soit la population considérée, le paramètre η est nettement plus important. Le nombre de décharges électrostatiques menant finalement à la dégradation excède largement les 1000 impulsions requises dans les spécifications.

VII. Conclusion

L'attribution d'un niveau de robustesse ne garantit pas la fiabilité des composants dans un mode répétitif à des tensions de charges ESD plus faibles. L'intérêt porté à la sensibilité des diodes bidirectionnelles dans un concept d'endurance a prouvé que vis-à-vis des décharges répétées, les composants de protection obtiennent des tenues différentes indépendamment de la robustesse initiale.

Les paramètres de dessin de la diode bidirectionnelle présentent des avantages et peuvent ainsi constituer un axe d'amélioration de leur endurance. Effectivement, combiner l'éloignement des jonctions et la géométrie circulaire entourée ont été répertoriés pour offrir de meilleurs résultats. Cependant, l'intégration de la diode circulaire entourée dans un IPAD^{TM} n'est pas réalisable. De plus, l'éloignement des jonctions s'oppose à l'évolution vers des dimensions de structure réduites. Ces comportements nous incitent ainsi à mieux comprendre les phénomènes physiques menant à une dégradation électrique des fonctionnalités initiales du composant de protection.

Le premier frein à ces investigations réside dans la quantification de la tenue en répétitif d'un modèle de structure donné à cause de la présence de très fortes dispersions. Par conséquent, l'étude statistique des données expérimentales a été introduite avec de plus larges échantillons de caractérisation pour fournir une estimation de la fiabilité ESD des composants dans un mode répétitif des décharges. Ainsi, la comparaison de différentes lois statistiques a révélé la distribution de Weibull, par sa flexibilité, comme étant celle qui communément définissait, étudiait, analysait et comparait au mieux l'endurance ESD. Par l'exploitation du logiciel *Weibull++7*, deux modes de défaillance ont été distingués correspondant à deux populations dont l'une est extrinsèque et l'autre intrinsèque. Combinant les moyens de caractérisation physique, électrique et de simulation, trois modes de défaillance dont un électrique ont été clairement mis en évidence.

- La dégradation des contacts qui existe lorsque la diode bidirectionnelle ne présente pas une symétrie en courant homogène. Par une génération de forts gradients électrique et thermique dans la structure, l'ESD induit une migration de la métallisation vers la périphérie de la jonction durant la multiplication des impulsions. La quantification par la simulation des gradients thermiques prouve la possibilité d'apparition d'un phénomène d'électro-thermo-migration durant une décharge électrostatique. Ce paramètre est donc à éviter dans la conception d'une protection par son processus de fabrication car devient néfaste à long terme pour l'endurance du composant.

- L'augmentation du courant de fuite durant la répétition des décharges qui est associée à un piégeage des charges à l'interface Silicium/Oxyde. Cette dégradation est réversible et la hausse du courant de fuite n'affecte pas l'application de la protection. Aussi, la dégradation des contacts n'influence pas les premières augmentations du courant de fuite. Cependant, la répétition prolongée des décharges mènera à une défaillance fatale et irréversible de la structure.
- Le filament de fusion à la périphérie de jonction correspond à une défaillance standard puisque présente sur toutes les défaillances de structure. Ce mode de défaillance est identique à celui retrouvé dans le cas de la diode dégradée par impulsion unique. La défaillance apparaît avec un phénomène de focalisation du courant de décharge qui, par effet joule, permet d'atteindre la température de fusion du matériau à des endroits sensibles de la structure tel que la périphérie de jonction.

A partir de la compréhension des phénomènes physiques générant une dégradation dans un mode répétitif des diodes bidirectionnelles, la comparaison de nombreuses couches métalliques a permis de proposer une structure répondant aux spécifications requises et résolvant la problématique. Toutefois, cette modification du processus de fabrication doit s'accompagner d'une géométrie la plus homogène dans la distribution du courant de décharge pour une optimisation de son endurance.

Références bibliographiques:

[1] D. F. Williamson, R.A. Parker, J. S. Kendrick, “The Box Plot: a simple visual method to interpret data,” in Anneals of internal medicine, Vol. 110, No. 11, June 1989.

[2] http://www.weibull.com/hotwire/issue126/hottopics126.htm

[3] I. Laasch, H. M. Rittern, A. Werner, “Latent damage due to multiple ESD discharges” EOS/ESD Symposium Proceedings, 2009, pp. 1-6.

[4] M. Diatta, E. Bouyssou, D. Trémouilles, P. Martinez, F. Roqueta, O. Ory, M. Bafleur, “Failure mechanisms of discrete protection device subjected to repetitive electrostatic discharges (ESD)”, Microelectronics Reliability 49, 2009, pp. 1103–1106.

[5] K. Bock, c. Russ, G. Badenes, G. Groeseneken and L. Defern, “Influence of well profile and Gate Length on the ESD performance of a fully silicided 0.25µm CMOS Technology”, IEEE Transactions on Components, Packaging and Manufacturing Technology”, Part C, Vol. 21, No. 4, pp. 286-294, Oct. 1998.

[6] C.F.M. Carobbi, M. Cati, L. M. Millanta, “Using the Log-normal Distribution in the Statistical treatment of Experimental Data affected by Large Dispersion”, IEEE, 2003

[7] C. Lu, R. Danzer, and F. D. Fischer “Fracture statistics of brittle materials: Weibull or normal distribution”, Physical Review E, Volume 65, 067102

[8] Life data analysis Reference, ReliaSoft Publishing, 1996.

[9] L. Hribrar, “Software Component Quality Prediction in the Legacy Product Development Environment Using Weibull and Other Mathematical Distributions, 17th International Conference on Software, Telecommunications & Computer Networks, 2009, pp254-259.

[10] R. B. Abernethy, “The new Weibull Handbook”, 4th Edition, 2003.

[11] W. Nelson, Applied Life Data Analysis, New York: Wiley,1982

[12] C.F.M. Carobbi, M. Cati, L. M. Millanta, “Using the Log-normal Distribution in the Statistical

[13] L. R. Goldthwaithe, “Failure Rate for the Lognormal Lifetime Model”, pp. 208-212.

[14] Wallodi Weibull, “A statistical Publication Function of Wide Applicability”, Journal of Applied Mechanics, pp. 293-297, 1951.

[15] S. Vittal, R. Phillips, “Uncertainty Analysis of Weibull Estimators for interval censored-data”, Annual Reliability and Maintainability Symposium (RAM’S), pp. 292-297, 2007.

[16] R.Billinton, R.N. Adam, “Reliability Evaluation of Engineering Systems: Concepts and Techniques”, Books, Boston, 1983.

[17] Ming. D. Ker et al., “Correlation between transmission line pulsing IV curve and and human body model ESD level on low temperature poly-si TFT devices”, Proceedings of the 11th International Symposium on the Physical and Failure Analysis of Integrated Circuits, IPFA 2004, p. 209-212.

[18] Giacomo Barletta, Giuseppe Curro, “Junction leakage current degradation under high temperature reverse-bias stress induced by band-defect-band tunneling in power VDMOS”, Microelectronics Reliability, Vol. 45, pp. 994–999, 2005.

[19] Zhao Cezhou, Zhang Desheng and Shi Baohua, “The Two-Dimensional Model for the Base Surface Current in Integrated Bipolar Transistors and its Applications”, Microelectronics Reliability, Vol. 36, No. 2, pp. 261-264, 1996.

[20] P. LETURC, G. REY, « Physique des composants actifs à semiconducteurs », Paris: Bordas, 1978.

[21] N. Guitard, «Caractérisation de défauts latents dans les circuits intégrés soumis à des décharges électrostatiques », Thèse de doctorat de l’Université Paul Sabatier Toulouse III, 2007.

[22] N. Guitard N. et al., “Low frequency noise measurements for ESD latent defect detection in high reliability applications”, Microelectronics Reliability, Vol.44, pp.1781-1886, 2004.

[23] Gao Y. et al. “Identification of the physical signatures of CDM induced latent defects into DC-DC converter using low frequency noise measurements”, Microelectronics Reliability, Vol. 47, pp. 1456-1461, 2007.

[24] Z. Shuang, G. Shuxu, G. Fengli, “A Novel Method to Estimate Current Leakage of Laser Diodes”, The Eighth International Conference on Electronic Measurement and Instruments, ICEMI’2007.

[25] J. A Chroboczek, “Automatic, wafer-level low frequency noise measurements for the interface slow trap density evaluation,” in Proc. IEEE ICMTS, pp. 89–90, 2003.

[26] Nicolas Guitard, « Caractérisation de défauts latents dans les circuits intégrés soumis à des décharges électrostatiques », Doctorat de l’université Paul Sabatier Toulouse III, 2007.

[27] Yuan Gao, Stratégies de modélisation et protection vis à vis des décharges électrostatiques(ESD) adaptées aux exigences de la norme du composant chargé (CDM), Doctorat de l'université Paul Sabatier Toulouse III, 2009

[28] D.Pramanik A.X.Saxena, "VLSI Metallization using aluminium and its alloys", 1986

[29] Donal. G. Pierce"Electro-Thermomigration as an electrical overstress failure mechanism", EOS/ESD symposium, Minneapolis, USA, 10 Sep 1985.

[30] Thomas R. Anthony et al "Thermomigration processing of isolation grids in power structures »; Trans on elec. Devices, vol ed.23, No.8 August 1976.

[31] Benjamin Morillon, « Etude de la thermomigration de l'aluminium dans le silicium pour la réalisation industrielle de murs d'isolation dans les composants de puissance bidirectionnels », thèse de doctorat de l'Institut National des sciences Appliquées de Toulouse, 2005.

[32] C. Salaméro et al., "TCAD Methodology for ESD Robustness Prediction of smart power ESD devices", IEEE Transactions on device and Materials Reliability, Vol. 6, No. 3, Sept. 2006.

[33] H. Wolf, H. Gieser, W. Wilkening, "Pulse Thermal Characterization of reverse Biased PN junction for ESD HBM simulation", Microelectronics reliability, Vol. 36, No. 11-12, pp.1711-1714, 1996.

[34] A. D. Stricker et al., "Characterization and optimization of a bipolar ESD device by measurements and simulations", Microelectronics Reliability, Vol. 39, pp. 1563-1577, 1999.

Conclusion générale

Les systèmes électroniques sont contraints à un environnement extérieur sévère. Dès lors, les diodes bidirectionnelles assurant la protection des circuits intégrés vis-à-vis des décharges électrostatiques sont soumises à des spécifications particulières. De manière plus précise, les composants de protection doivent être fonctionnels suite à la multiplication de 1000 décharges de 15 kV de tension. Ces décharges sont relatives à la norme IEC 61000-4-2 qui décrit la décharge d'une personne debout touchant un système ou un composant à travers un objet métallique. Cependant, la norme IEC61000-4-2 est spécifique à la caractérisation des systèmes électroniques et non des composants. De plus, les résultats de ce type de caractérisation sont souvent difficilement reproductibles. Ainsi, pour caractériser en ESD les composants et les circuits intégrés, le modèle HMM a été développé par l'Association ESD. Ce modèle vise à distinguer la méthode de caractérisation de la norme IEC61000-4-2 qui est relative à une compatibilité électromagnétique tandis que l'HMM consiste à une application directe du courant de décharge sur les broches du composant ou du circuit intégré.

Le composant soumis à notre étude dans ces travaux était une diode de protection bidirectionnelle. Cette dernière présente l'avantage par sa bidirectionnalité d'assurer la protection dans les deux polarités. Elle voit son application dans la protection des circuits intégrés IPAD™.

Divers modèles permettant de simuler des décharges d'origine humaine ou du composant lui-même ont été développés afin d'évaluer une immunité ESD. Ainsi, il devient possible d'assurer la fiabilité des circuits intégrés dans les systèmes électroniques. Ces développements s'accompagnent de la mise en place de dispositifs de protection permettant de remédier aux nombreuses pertes industrielles dues aux ESD. Cependant, la sensibilité des composants vis-à-vis des ESD reste d'actualité avec la réduction des dimensions technologiques. En effet, la sévérité de l'environnement subi par les applications électroniques, qui sont devenues de plus en plus portatives, mène aujourd'hui au durcissement des conditions de fiabilité requises par les clients des fondeurs. Plus explicitement, une tenue en répétitif aux décharges électrostatiques est requise pour un niveau d'immunité donné. Des spécifications initialement limitées aux systèmes électroniques se voient désormais s'étendre aux circuits intégrés pour atteindre les composants discrets.

Cependant, tendre vers des structures miniaturisées révèle des difficultés dans la garantie de la fiabilité surtout lorsque l'utilisation du produit électronique est contraint à un environnement très agressif. La norme IEC 61000-4-2 destinée à qualifier l'immunité électromagnétique des systèmes aux ESD voit alors son application de plus en plus demandée. Cette norme reproduit effectivement les événements quotidiens des utilisateurs face à leur appareil électronique. La compréhension des mécanismes de défaillance a ainsi permis, de répondre aux exigences industrielles. Cette satisfaction consiste d'une part en une amélioration de la robustesse et de l'endurance du composant de protection et d'autre part en une garantie de la même fiabilité suite à son intégration dans le circuit IPAD™. Nous avons remarqué que la fiabilité est aussi bien influencée par le processus de fabrication que le dessin des structures électroniques. En outre, de meilleures performances ESD ont été atteintes en mettant en évidence les paramètres susceptibles d'influencer le comportement électrique de la structure durant l'ESD.

Puisque la réponse électrique statique reste constante indépendamment du motif de la diode bidirectionnelle, les structures deviennent électriquement comparables dès que le processus de fabrication est identique. Un critère de dégradation commun aux diodes bidirectionnelles a ainsi été basé sur l'observation d'une augmentation du courant de fuite associée à une réduction de la tension de claquage. Ces deux modes de dégradation électriques ont permis d'établir des niveaux de robustesse et de tenue en répétitif pour les systèmes de caractérisation, du « pistolet » et de l'IEC50. Ainsi, nous avons pu observer qu'un choix cohérent du critère de défaillance, suivant les résolutions en courant des deux systèmes, aboutit à des robustesses de la diode bidirectionnelle similaires aussi bien pour le système du « pistolet » que le système HMM.

Les diverses techniques d'analyse de défaillance ont aussi permis de détecter la défaillance. Par des analyses plus approfondies, nous avons exhibé la cause réelle de la défaillance physique en déterminant la nature précise du défaut. Ce défaut, se situant au préalable dans le volume du silicium, les oxydes ou les métallisations sont par la suite détériorées. Il faut noter que la présence d'un défaut ou d'une défaillance à proximité d'une jonction p-n agit principalement sur le courant de fuite et sur l'avalanche de la jonction. Ceci affecte donc la caractéristique courant tension du composant.

La caractérisation en ESD répétitifs a été réalisée pour un large échantillonnage et des conditions de défaillance identiques d'un composant à l'autre. En outre, une étude statistique poussée mène à des conditions expérimentales de dégradation identiques.

L'objectif de ces travaux était de proposer des diodes de protection présentant d'excellents niveaux de fiabilité lorsque des contraintes ESD répétitives lui sont appliquées. Par conséquent, le concept d'endurance a été défini pour caractériser la tenue en répétitif de structures électroniques pour un niveau de tension ESD donné. La méthodologie a consisté, pour cela, à d'abord optimiser la robustesse à impulsion unique puis celle de la tenue en répétitif. A cet effet, l'accent est porté sur la géométrie de la structure. L'amélioration de la robustesse est significative lorsque les jonctions d'entrée et de masse sont plus éloignées et lorsque les surfaces de jonctions sont grandes. Les densités maximales de courant sont réduites dans le composant. Ce comportement mène à des robustesses à impulsion unique plus importantes. Cependant, cette amélioration des performances ESD selon une augmentation de la surface occupée par la structure est contraire aux visées de la microélectronique qui tendent vers de plus faibles dimensionnements. Finalement, le premier axe d'amélioration de la fiabilité des diodes réside dans l'optimisation du dessin de la géométrie de la structure.

La seconde étape de la méthodologie d'optimisation de la fiabilité a résidé dans une investigation du comportement de la diode lors de l'application de décharges répétées. L'endurance correspond au nombre d'impulsions suite auquel la dégradation électrique de la structure apparaît. Les données expérimentales ont indiqué tout d'abord que les diodes sont fragilisées par un mode répétitif. De plus, une très forte disparité existe entre le minimum et le maximum du nombre de décharges d'un échantillonnage comportant un unique type de composant. Pour cela, nous avons déterminé, à travers une étude statistique, la distribution de Weibull comme étant celle qui compare au mieux les données expérimentales d'endurance. Deux populations ont été distinguées dont chacune est associée à un mode de dégradation : d'une part un mécanisme de défaillance qui est intrinsèque au mode répétitif et d'autre part un mécanisme de défaillance extrinsèque lié à des défauts de jeunesse. La dégradation intrinsèque de la diode en répétitif se traduit par un phénomène d'électro-thermo-migration.

Les diodes présentant une distribution inhomogène du courant de décharge sont concernées par ce mécanisme de dégradation. Par ailleurs, la population extrinsèque est supposée correspondre aux diodes dont le mécanisme de dégradation se rapproche de la dégradation à impulsion unique, c'est-à-dire un excès de température fortement localisé. En effet, nous avons noté que les défaillances obtenues pour la population extrinsèque sont identiques à la dégradation à impulsion unique. Il faut remarquer que pour dégrader la diode circulaire entourée, il a été nécessaire de se placer à au moins 90% du niveau de robustesse.

Dès lors, la compréhension des mécanismes de dégradation a mené à la mise en place d'une amélioration de la fiabilité des diodes à une implémentation d'une couche barrière à l'électro-thermo-migration. La couche en TiW s'est montrée efficace dans la mesure où les limites de 1000 impulsions ont été largement dépassées pour des composants dont la géométrie est favorable à une focalisation du courant de décharge.

L'amélioration de la robustesse à impulsion et de l'endurance a permis d'atteindre des niveaux de bons niveaux de fiabilité. Néanmoins, la finalité est d'intégrer la protection dans un circuit intégré ou un système. Il conviendrait alors d'étudier le maintien des niveaux de fiabilité lorsque les protections sont intégrées dans un système ou un circuit intégré.