



HAL
open science

Optimisation de modèles comportementaux de composants pour la prédiction de défaillances fonctionnelles et matérielles liées aux décharges électrostatiques (ESD)

Fabien Escudié

► **To cite this version:**

Fabien Escudié. Optimisation de modèles comportementaux de composants pour la prédiction de défaillances fonctionnelles et matérielles liées aux décharges électrostatiques (ESD). Energie électrique. Université Paul Sabatier - Toulouse III, 2018. Français. NNT : 2018TOU30266 . tel-02056013v2

HAL Id: tel-02056013

<https://laas.hal.science/tel-02056013v2>

Submitted on 26 Nov 2019

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



THÈSE

En vue de l'obtention du DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par l'Université Toulouse 3 - Paul Sabatier

Présentée et soutenue par

FABIEN ESCUDIE

Le 11 décembre 2018

**Optimisation de modèles comportementaux de
composants pour la prédiction de défaillances
fonctionnelles et matérielles liées aux décharges
électrostatiques (ESD)**

Ecole doctorale : **GEET - Génie Electrique Electronique et Télécommunications :**
du système au nanosystème

Spécialité : **Génie Electrique**

Unité de recherche :
LAAS - Laboratoire d'Analyse et d'Architecture des Systèmes

Thèse dirigée par
Fabrice CAIGNET

Jury

Mme Geneviève DUCHAMP, Rapporteur
M. Moncef KADI, Rapporteur
M. Jose SCHUTT-AINE, Examineur
M. Jean-Guy TARTARIN, Examineur
M. Patrice BESSE, Examineur
M. Fabrice CAIGNET, Directeur de thèse

Laboratoire d'Analyse et d'Architecture des Systèmes
du CNRS

**Optimisation de modèles comportementaux de
composants pour la prédiction de défaillances
fonctionnelles et matérielles liées aux décharges
électrostatiques (ESD)**

Fabien ESCUDIE

Le 11 décembre 2018

Thèse dirigée par **Fabrice CAIGNET**

Jury :

Mme Geneviève DUCHAMP, Rapporteur

M. Moncef KADI, Rapporteur

M. Jose SCHUTT-AINE, Examineur

M. Jean-Guy TARTARIN, Examineur

M. Patrice BESSE, Examineur

M. Xavier LESACHEY, Invité

| | |
|---|-----------|
| Introduction Générale..... | 3 |
| 1 Introduction aux décharges électrostatiques (ESD – ElectroStatic Discharge), formes d’onde standardisées et outils de caractérisations | 9 |
| 1.1. Origine des ESD | 9 |
| 1.2. Impacts des ESD sur l’électronique..... | 9 |
| 1.2.1. Au niveau des composants..... | 9 |
| 1.2.2. Dans les systèmes électroniques..... | 10 |
| 1.3. Les moyens mis en œuvre pour y remédier (Protection ESD) | 11 |
| 1.3.1. Réseaux de protections internes..... | 13 |
| 1.3.2. Protections externes | 14 |
| 1.4. Les formes d’ondes des ESD, normes et testeurs associés | 15 |
| 1.4.1. Testeurs de décharges pour les composants (HBM, MM, CDM) | 16 |
| 1.4.2. Testeurs de décharges pour les systèmes..... | 17 |
| 1.4.2.1. Standards IEC 61000-4-2 / HMM / ISO 10605..... | 17 |
| 1.4.2.2. Cable Discharge Event (CDE) | 21 |
| 1.5. Outils de caractérisation des protections ESD..... | 21 |
| 1.5.1. Impulsion par Ligne de transmission : Transmission Line Pulse (TLP) | 22 |
| 1.5.1.1. Réflectométrie temporelle : Time Domain Reflectometrie (TDR)..... | 25 |
| 1.5.2. Le VF-TLP : Very Fast Transmission Line Pulse | 27 |
| 1.5.3. Le MR-TLP (Multi Réflexions TLP)..... | 27 |
| 1.5.4. Le TLP comme standard HMM | 28 |
| 1.5.4.1. Le générateur TLP2P..... | 28 |
| 1.5.4.2. Le générateur TLP-HMM | 29 |
| 1.6. Conclusion | 31 |
| 2 Méthodologie de modélisation des systèmes..... | 37 |
| 2.1. Modèles de composants passifs..... | 38 |
| 2.1.1. Problématique des condensateurs Multi-Couches en Céramique (MLCC)..... | 38 |
| 2.1.1.1. Les différentes classes de condensateurs MLCC | 39 |
| 2.1.1.2. Modèle comportemental d’une capacité MLCC..... | 40 |
| 2.1.1.3. Première méthode pour extraire la caractéristique C(V)..... | 41 |
| 2.1.1.4. Simulation d’une capacité de deuxième classe..... | 45 |
| 2.1.1.5. Deuxième méthode : caractéristique C(V) temporelle..... | 48 |
| 2.1.1.6. Impact des condensateurs MLCC de 2 ^{ème} classe dans les systèmes | 50 |
| 2.2. Modélisation de protections ESD | 54 |
| 2.2.1. Modèle quasi-statique | 54 |
| 2.2.2. Modèle de circuit intégré (CI) | 55 |
| 2.2.3. Mise en œuvre sur un circuit intégré dédié à une application automobile..... | 55 |
| 2.2.3.1. Description du circuit intégré étudié : le LIN..... | 56 |
| 2.2.3.2. De la caractérisation TLP au modèle comportemental | 57 |
| 2.2.3.3. Configuration de mesure et d’injection sur la carte LIN..... | 61 |
| 2.2.3.4. Analyse des résultats de simulations et de mesures..... | 63 |
| 2.2.3.5. Conclusion sur le modèle comportemental quasi-statique | 66 |
| 2.3. Modèle dynamique développé | 67 |
| 2.3.1. Principe du modèle dynamique | 67 |
| 2.3.2. Extraction des paramètres dynamiques..... | 68 |
| 2.3.2.1. Extraction du modèle comportemental de la charge de la protection | 68 |
| 2.3.2.2. Extraction du modèle comportemental de la mise en conduction de la protection ... | 72 |
| 2.3.3. Validation du modèle dynamique | 76 |
| 2.3.4. Communication LIN soumise à un stress ESD | 79 |
| 2.3.4.1. Configuration de mesure et de simulation..... | 79 |
| 2.3.4.2. Analyse des résultats de mesure et de simulation des modèles dynamiques | 80 |

| | | |
|----------|---|------------|
| 2.4. | Conclusion | 82 |
| 3 | Recherche de méthodes pour extraire un modèle dynamique..... | 87 |
| 3.1. | Modéliser le composant à partir d'une courbe Z(t) | 87 |
| 3.2. | Mise en place d'un modèle équivalent par l'utilisation des paramètres [S]..... | 95 |
| 3.2.1. | La « linéarité » d'une protection ESD..... | 96 |
| 3.2.2. | Principe et théorie..... | 98 |
| 3.2.3. | Mise en œuvre | 100 |
| 3.2.3.1. | Extraction de Vréléchie et Vincident à partir de la mesure TLP-TDR..... | 100 |
| 3.2.3.2. | Choix et configuration des appareils de mesure et de caractérisation..... | 102 |
| 3.2.4. | Validation sur un circuit RLC..... | 104 |
| 3.2.4.1. | Validation sur la simulation du circuit RLC | 105 |
| 3.2.4.2. | Validation sur la mesure du circuit RLC..... | 107 |
| 3.2.4.3. | Extraction du modèle SPICE sur ADS du circuit RLC mesuré | 110 |
| 3.2.5. | Application de la méthodologie sur une protection ESD de circuit intégré..... | 113 |
| 3.2.5.1. | Résultats sur les circuits intégrés numéro 1 et 2..... | 115 |
| 3.2.5.2. | Résultats sur le circuit intégré numéro 3 | 117 |
| 3.3. | Analyse des paramètres [X] pour la modélisation des protections ESD..... | 119 |
| 3.3.1. | Principe des paramètres [X] | 120 |
| 3.3.2. | Configuration pour la mesure de paramètres [X] | 124 |
| 3.3.3. | Simulation de composants non linéaires grâce aux paramètres [X]..... | 128 |
| 3.4. | Proposition d'extraction de paramètres dynamiques via le TLP2P..... | 133 |
| 3.5. | Conclusion | 138 |
| 4 | Modèles génériques pour la détection de défaillances matérielles et fonctionnelles dues à un ESD | 143 |
| 4.1. | Les défaillances matérielles | 143 |
| 4.1.1. | Détection des défaillances matérielles dues à un ESD..... | 144 |
| 4.1.1.1. | Configuration de mesure et extraction de courbes W&B | 145 |
| 4.1.1.2. | Analyse des résultats de mesure | 146 |
| 4.1.1.3. | Modèle pour la simulation | 151 |
| 4.2. | Erreurs fonctionnelles dues à un ESD | 152 |
| 4.2.1. | Détection d'erreurs dans une communication LIN sous stress ESD..... | 152 |
| 4.2.2. | Configuration de test..... | 153 |
| 4.2.3. | Critères de défaillance fonctionnelle du LIN | 157 |
| 4.2.4. | Modèle complet du circuit intégré pour la prédiction des défaillances | 159 |
| 4.2.5. | Validation du modèle | 160 |
| 4.2.5.1. | Validation du modèle avec une injection TLP | 161 |
| 4.2.5.2. | Validation du modèle pour une injection MR-TLP | 161 |
| 4.2.5.3. | Validation du modèle avec un stress HMM | 163 |
| 4.2.6. | Etude des erreurs fonctionnelles lors d'une communication LIN maître esclave | 165 |
| 4.2.6.1. | Analyse des résultats | 166 |
| 4.2.6.2. | Comparaison des résultats du LIN testé seul et en configuration Maître Esclave. | 170 |
| 4.3. | Conclusion | 172 |
| | Conclusion générale..... | 177 |
| | Liste des publications..... | 181 |
| | Annexe | 182 |

Introduction Générale

Nous sommes actuellement dans un monde où l'électronique est omniprésente. Elle ne cesse d'évoluer et de s'intégrer dans tous les objets qui nous entourent. Il n'y aurait donc aucune limite ? À croire que tout ce qui peut être imaginé aujourd'hui serait réalisé dans le futur.

Prenons l'exemple de l'industrie automobile, qui aurait imaginé dans les années 1880, que nous serions capables de passer de la voiture vapeur à la voiture électrique.

L'électronique est apparue dans l'industrie automobile à partir des années 1920 avec de simples applications telles que les phares, le démarreur, la radio. Elle a été ensuite utilisée dans le moteur avec l'injection électronique qui permet une meilleure gestion du carburant nécessaire pour alimenter le moteur ou pour réguler la vitesse souhaitée par les utilisateurs (vers les années 1970). Dans les années 1980 le coût de l'électronique embarquée était d'un tiers du prix du véhicule. Durant ces années l'industrie automobile a intégré aux véhicules des assistances permettant d'améliorer la sécurité des passagers tel que l'assistance aux freinages afin d'éviter de bloquer les roues, connue sous l'abréviation ABS (Anti-lock Braking System). Ainsi que l'ESP (Electronic Stability Program) qui permet d'améliorer le contrôle de trajectoire en cas de dérapage non contrôlé du véhicule. Ainsi on introduit dans l'automobile une nouvelle électronique qui assiste le conducteur et ajoute de la sécurité, alors que jusque-là l'électronique avait pour fonction d'améliorer les performances moteur. Cette évolution est bien représentée dans la Figure 1.

Depuis elle n'a cessé d'être intégrée dans les véhicules et prend désormais une part importante du coût final du produit soit 35% en 2010. Comme vous pouvez le constater dans les véhicules modernes, l'électronique est utilisée partout. Elle se trouve dans les systèmes de commande, comme pour les vitres ou les rétroviseurs ou bien, sur le tableau de bord à usage indicatif pour le conducteur.

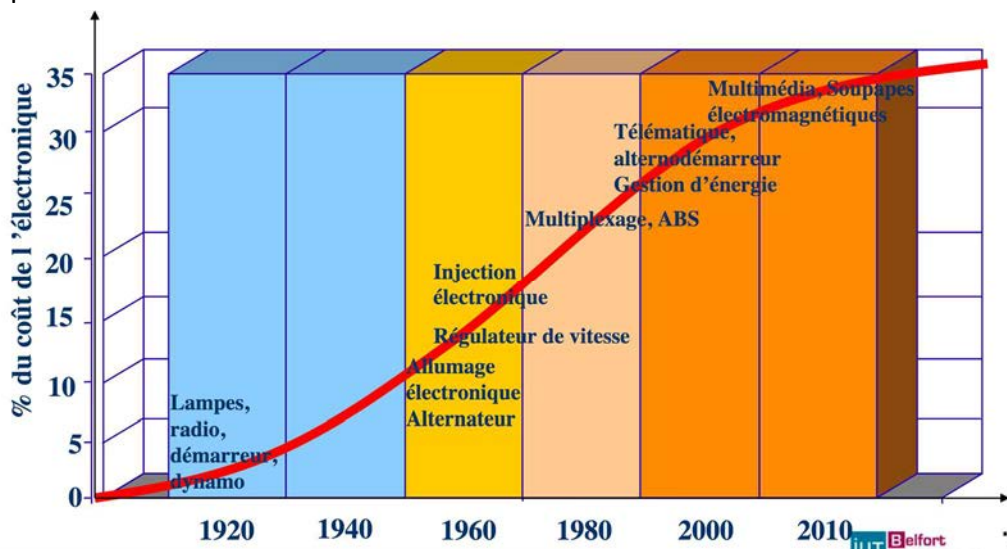


Figure 1 : Évolution en pourcentage du coût de l'électronique dans le prix final d'une voiture depuis 1920 à 2010 [1].

L'électronique actuelle permet de réaliser des systèmes embarqués bien plus complexes, capables de faire du traitement en temps réel et de prendre en charge aussi bien de la gestion moteur que des systèmes de sécurité. Pour ce faire, de l'électronique a été intégrée à tous les niveaux du véhicule, même dans les systèmes les plus critiques pour la sécurité des utilisateurs. Il y a aujourd'hui dans presque tous les véhicules de série un grand nombre de systèmes électroniques dit ADAS (Advanced Driver Assistance Systems) ayant pour rôle d'assister le conducteur en prenant en charge les principales fonctions. C'est le cas des systèmes tels que les systèmes de freinage (ABS), de trajectoire (ESP), la commande de l'accélérateur (BSM- Boitier de Servitude Moteur). Prenons l'exemple de la direction, des systèmes complexes de capteurs et de processeurs sont intégrés pour rajouter au véhicule de l'autonomie de décision comme la détection de franchissement de la ligne blanche avec une correction de la trajectoire automatique par le véhicule. Concernant le système de frein, si vous arrivez trop rapidement sur un véhicule, les automobiles équipées des systèmes électroniques adéquates sont capables de freiner toutes seules, jusqu'à l'arrêt, afin de respecter une distance de sécurité entre votre véhicule et celui que vous suivez. Le principal objectif de l'industrie automobile, outre le fait d'accroître le confort de l'utilisateur en lui proposant ces véhicules autonomes, est de garantir la sécurité d'autrui. En effet d'après le président directeur général de PSA, Carlos Tavares, « 90% des accidents sont liés à une erreur humaine » annoncée en 2015 sur Franceinfo [2] et ce chiffre avait été estimé à 95% dans un projet de loi de 2001 [3]. Des chercheurs de l'université de Carnegie Mellon à Pittsburgh ont démontré en 2016 [4] qu'une voiture qui possède les systèmes de sécurité énoncés précédemment permettraient d'éviter 24% des accidents annuels aux États-Unis.

Depuis peu, les concepteurs automobiles font appel à l'intelligence artificielle capable de prendre des décisions selon une situation [5][6]. L'industrie automobile pense être capable de réaliser des voitures totalement autonomes grâce à toute l'électronique embarquée. C'est-à-dire un véhicule capable de transporter des passagers d'un point à un autre sans l'intervention de l'homme hormis pour donner la destination finale. Avec de tels véhicules, le risque de l'erreur humaine n'existe plus. La capacité d'embarquer de l'intelligence artificielle dans les véhicules sera le facteur clef pour arriver à cet objectif [7].

Cependant pour que le véhicule autonome soit plus fiable que l'être humain, tous les systèmes embarqués doivent être fonctionnels au moment de la prise de décision au risque de mettre en danger ces passagers ou d'être un danger pour les autres [8]. Dans une présentation à la conférence IEW 2016 [9] une estimation faite par Audi donne les chiffres suivants : un véhicule de haut de gamme possède 7000 composants à semi-conducteurs qui ont statistiquement une erreur intrinsèque par millions. Pour 4000 voitures par jour il y aurait alors environ une erreur toutes les heures. De plus l'électronique embarquée dans les véhicules est régulièrement soumise à des changements d'atmosphère telles que la variation de température ou d'humidité, mais elle est également sujette à d'autres phénomènes qui peuvent induire des défaillances telles que les décharges électrostatiques ou « ElectroStatic Discharges » (ESD) en anglais.

Une décharge électrostatique est le résultat du passage de charges accumulées par une entité vers une autre chargée à un niveau différent. Ces décharges sont rapides et peuvent atteindre quelques kilovolts et des dizaines d'ampères. Un système électronique embarqué dans un véhicule subit deux décharges électrostatiques par jour selon l'étude de Renault [10]. Dans l'étude, ils démontrent que ces décharges pouvaient faire déclencher spontanément l'airbag du véhicule. Ces décharges peuvent subvenir à tout moment et à tout niveau dans un système.

Ma thèse s'inscrit dans ce contexte, et vise à trouver des solutions pour prédire l'impact des décharges sur les systèmes embarqués en simulation. Cela permettra au concepteur du système de le modifier autant de fois que nécessaire durant la phase de conception afin de trouver la configuration la plus robuste. Il pourra par la suite lancer la production du produit. Ces travaux de thèses sont guidés par le projet EFT-SAFE3A (Electrical Fast Transient –SAFE Embedded electronics for Aeronautic and Automotive Applications), financés par l'agence nationale de la recherche (ANR). Dans ce projet nous travaillons en collaboration avec un fondeur « FREESCALE » Toulouse, un équipementier automobile « VALEO » Créteil et des experts CEM de « NEXIO » Toulouse. Cela permet au cours de l'avancement des travaux d'avoir des discussions entre le fondeur et l'équipementier et ainsi bien définir le cahier des charges des modèles comportementaux. Cet aspect modélisation fait également partie des travaux collaboratifs réalisés dans le groupe de travail WG26 qui porte sur l'aspect « System ESD Modeling » de l'ESD Association (ESDA) dans lequel nous nous sommes investis tout au long de cette thèse.

Pour bien comprendre la problématique des décharges électrostatiques, le premier chapitre introduit la provenance de ces décharges ainsi que leurs conséquences sur les composants électroniques. Les études reportées dans ce chapitre montrent que ces stress peuvent engendrer des défaillances plus ou moins sévères sur les systèmes électroniques réparties en deux principales classes. La première défaillance, la plus étudiée, est la défaillance matérielle (« Hardware failure – en anglais). Cela signifie que le composant est endommagé de manière permanente. Dans ce cas il est nécessaire de procéder au remplacement de la partie détruite. Les défaillances matérielles issues de décharges ESD représentent 30% des retours client sur les systèmes. Elles ne peuvent donc pas être négligées car elles représentent un coup important pour les équipementiers et fabricants de systèmes. La seconde classe de défaillance sont les défaillances fonctionnelles, où les stress ESD provoquent des dysfonctionnements temporaires des systèmes. Cela peut se traduire par des pertes de fonctionnement temporaire (RESET) ou par des altérations d'exécution de code liées à des données erronées. Pour les applications embarquées dans l'automobile, de tels phénomènes ne sont pas envisageables au regard des enjeux de sécurité. C'est en connaissance de cause que les concepteurs de systèmes embarqués et de circuit intégrés (CI) font leur nécessaire pour protéger cette électronique d'éventuelles agressions. Ils mettent en place des protections qui dévient ces décharges des composants ou des zones sensibles. Ces protections rendent les composants ou les systèmes plus robustes voire immunes aux ESD. Des normes ont été

développées telles que le standard IEC61000-4-2 [11]. Elles sont utilisées afin de vérifier et de quantifier la robustesse des composants et des systèmes du commerce vis-à-vis des ESD. La norme ISO 10605 [12] est utilisée spécifiquement pour caractériser la robustesse des systèmes électroniques dédiés aux applications automobiles. Outre les standards, un certain nombre d'outils existent et sont essentiellement utilisés pour l'investigation. Tous ces outils de caractérisations qui ont été utilisés au cours de ces travaux seront détaillés dans ce premier chapitre.

Il n'existe à ce jour aucun moyen pour prédire l'impact d'un ESD dans un système au moment de la conception de celui-ci. L'expérience permettait jusqu'à il y a quelques années en arrière de développer des systèmes robustes, mais ceci n'est plus possible aujourd'hui. En cause, l'explosion du nombre de systèmes et les quantités d'informations à traiter dans les systèmes embarqués actuels, qui nécessitent des composants de très haute performance. Le domaine automobile est aujourd'hui un gros consommateur de processeurs (une centaine actuellement par voiture), et ce besoin de traitement explosera avec les voitures autonomes. Déjà, cela oblige, les équipementiers à modifier leur système autant de fois que nécessaire afin de respecter les standards et les exigences en termes de sécurité des systèmes électroniques embarqués. C'est donc une énorme contrainte et perte d'argent pour les équipementiers. Les fondeurs quant à eux s'obligent à fournir des composants bien plus robustes que nécessaire, par l'implémentation de structures de protection encombrantes et coûteuses. Pour pallier ce problème, le conseil d'industriel a écrit en 2010 dans un document [13] une méthodologie intitulée « System-Efficient ESD Design » (SEED). Cette démarche vise à concevoir des systèmes robustes face aux ESD. Pour ce faire, ils proposent des règles pour le partage d'informations sur les circuits intégrés (CI) et les systèmes de sortes à co-développer une stratégie de protection. De nouvelles méthodes de conception et d'analyse sont nécessaires. Pour y répondre, des travaux de N.Lacrampe [14] et N.Monnerneau [15] ont précédemment été effectués sur l'analyse de la propagation du courant d'un ESD dans un système, du générateur jusqu'aux protections internes du composant qui défaille. Ces études ont mené à l'élaboration d'une méthodologie de modélisation de système complet c'est-à-dire d'une carte électronique constituée de plusieurs composants simples ou élaborés comme les circuits intégrés. Cette méthodologie est détaillée dans le chapitre 2. Elle est appliquée sur des circuits intégrés LIN « Local Interconnect Network » utilisé dans les applications de communications automobiles. Nous montrerons les problèmes de convergences sur l'allure des transitoires liés à la méthodologie de modélisation. La prise en compte des transitoires est très importante pour prédire le chemin et l'impact d'un ESD dans un système. Nous proposons dans ce chapitre des méthodes pour extraire des éléments permettant d'améliorer les modèles comportementaux. Les résultats de simulations obtenus avec ces nouveaux modèles sont confrontés aux résultats des anciens modèles et à la mesure.

Le chapitre 3 est décomposé en trois parties dont la première est dédiée à la recherche de techniques visant à améliorer le modèle développé dans le chapitre précédent. La seconde et

troisième partie porte sur l'élaboration d'une nouvelle méthodologie pour générer des modèles de composants comportementaux. Au cours de ce chapitre nous démontrons les limites et les difficultés rencontrées en utilisant des méthodes temporelles. Ces limites nous ont conduit à nous orienter vers des méthodes fréquentielles tel-que les paramètres [S] et les paramètres [X] [16]. A partir de ces méthodes nous avons constitué une base de données, sur le composant testé, pouvant être utilisée sur le logiciel ADS [17].

Enfin, des études de défaillances fonctionnelles et matérielles ont été menées sur les composants LIN dans le chapitre 4. L'intérêt de ces études est de trouver des critères de défaillances en fonction des caractéristiques du stress ESD. Pour ce faire plusieurs configurations de test sur les LIN ont été élaborées et l'ensemble des résultats sont analysés. Une méthode pour intégrer ces défaillances dans la simulation est présentée et validée.

L'objectif final de cette thèse est de proposer un modèle comportemental complet capable de prendre en compte la fonction du composant et son comportement face aux ESD. Elle démontre que la simulation est capable de prédire et d'informer l'utilisateur du type de défaillance engendré suite à un stress au niveau système. Cependant cette capacité à converger est limitée en fonction de la configuration système utilisée.

1 Introduction aux décharges électrostatiques (ESD – ElectroStatic Discharge), formes d'onde standardisées et outils de caractérisations

Ce premier chapitre décrit brièvement le processus de la génération d'un événement de type ESD. Nous introduisons ensuite, les notions de défaillances électroniques dues aux ESD en commençant par leur impact au niveau des composants jusqu'au système. La troisième partie décrit les moyens mis en œuvre pour protéger les composants et les systèmes de ces stress. Ces stress qui peuvent prendre différentes formes en fonction de leur provenance sont détaillés dans la quatrième partie. Pour finir, la dernière partie de ce chapitre porte sur l'un des outils le plus utilisés par la communauté ESD pour caractériser les composants et les systèmes face aux ESD. Le principe de cet outil appelé impulsion par ligne de transmission ou Transmission Line Pulse (TLP) en anglais, ainsi que ces déclinaisons pour en faire une forme d'onde proche du standard HMM [18] sont détaillées.

1.1. Origine des ESD

Si deux entités possèdent une charge électrique différente, alors il y a une différence de potentiel électrique. Dès qu'elles seront en contact, celle qui possède une charge électrique plus importante va se décharger dans l'autre jusqu'à obtenir une neutralité électrique entre les deux entités. Ce phénomène de mouvement de charges est appelé décharge électrostatique. Entre une personne et une carrosserie de véhicule, le principe est le même. Le véhicule est à un potentiel différent de l'individu, nous nous retrouvons avec deux potentiels différents. Ces décharges sont plus ou moins violentes selon la différence de potentiel entre les deux entités. Dans le cas d'une forte différence de potentiel, au-delà de 3kV, la décharge est tel qu'un arc électrique se produit. À partir de 3kV ces décharges sont perceptibles par l'homme et douloureuses. Ces décharges entre l'homme et l'objet métallique peuvent atteindre des dizaines de kV. Elles sont équivalentes au phénomène de l'arc entre le ciel et la terre. La différence de potentiel est telle qu'elle traverse l'isolant pour relier les deux éléments par un arc électrique, on parle alors de claquage de diélectrique, dans le cas présenté, c'est l'air. Sachant que le potentiel disruptif de l'air est de 3600V/mm.

1.2. Impacts des ESD sur l'électronique

1.2.1. Au niveau des composants

Les décharges électrostatiques peuvent survenir à tous les stades lors de l'assemblage d'un circuit intégré. L'être humain ou le robot qui manipule les composants ne sont pas forcément au même potentiel, ce qui peut engendrer une décharge électrostatique lorsqu'ils

viennent en contact avec le composant. Afin de se prémunir de ces décharges le composant est fabriqué et assemblé dans des zones protégées appelées EPA (ESD Protected Areas) cependant une fois le composant sorti de cette zone, il est exposé aux décharges pouvant entraîner des dégâts non réversibles dans les composants, on parle alors de défaillance matérielle ou « Hard failure » en anglais. Ces défaillances sont dues aux densités de courants très importantes et/ou aux tensions très élevées, appliquées par le stress ESD sur les composants durant une très courte période. Une concentration de courant sur une partie de silicium peut l'échauffer jusqu'à la fusion, ce qui se traduit par les trous observés sur l'image Figure 1.1 (a). Les tensions très élevées peuvent atteindre le potentiel disruptif des isolants utilisés dans le composant et entraîner le claquage de l'oxyde de grille Figure 1.1 (b).

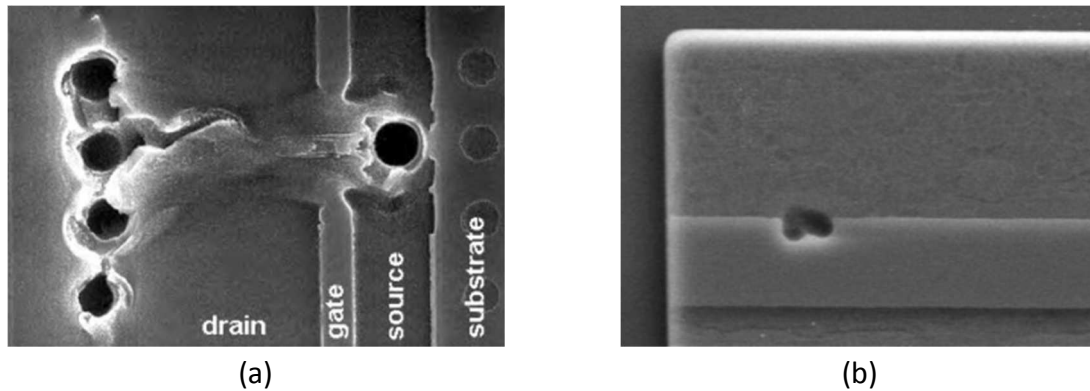


Figure 1.1: Deux exemples de défaillance de composant dues à un ESD. (a) Fusion du silicium, (b) Claquage d'un oxyde de grille [19]

L'intégration croissante du nombre de transistors dans un circuit intégré a été permise par la réalisation de structures de plus en plus petites, et de ce fait beaucoup plus sensibles aux ESD. Les composants qui survivent aux phases d'assemblage sont ensuite utilisés dans les systèmes électroniques.

1.2.2. Dans les systèmes électroniques

Au niveau système, généralement les ports de communication et les broches d'alimentations sont les portes d'entrée des agressions extérieures. Il existe deux types de défaillances pour un système : la défaillance matérielle comme expliqué précédemment ou alors le dysfonctionnement. Les dysfonctionnements tels que des Resets, pertes d'horloge ou de bits, sont appelés défaillances fonctionnelles ou en anglais « Soft Failure ». Ce sont des défaillances réversibles, soit dans le temps ou par un opérateur qui doit faire manuellement un Reset du système. Elles sont classées en différents niveaux suivant leur sévérité dans la norme IEC61000-4-2 [11] et dans le rapport du conseil de l'industrie [20].

La recherche sur les défaillances fonctionnelles est récente et commence à prendre de l'ampleur dans les sujets de discussion des comités et des conférences. À ce jour, il est très difficile de décrire et de définir précisément ce qu'est une défaillance fonctionnelle. Cependant ces défaillances sont tout aussi catastrophiques que les défaillances matérielles, pour cause :

Reprenons le cas du véhicule autonome qui dans une circonstance exceptionnelle doit agir sur le système de frein d'urgence. Si un dysfonctionnement intervient pendant la commande et fait perdre la trame d'information alors le système doit renouveler l'envoi d'information jusqu'à ce que le freinage soit exécuté. L'inconvénient c'est que le véhicule a continué d'avancer et ce délai supplémentaire dû à l'ESD peut être critique pour les usagers. Ces dysfonctionnements sont d'autant plus importants s'ils peuvent mettre le système dans un état indéterminé suite à un RESET non contrôlé.

1.3. Les moyens mis en œuvre pour y remédier (Protection ESD)

Le rôle d'une protection ESD comme son nom l'indique, c'est de protéger un élément d'une agression. Elle peut être considérée comme un filtre à ESD ou comme présentée sur la Figure 1.2 un interrupteur qui se déclenche dès qu'un stress arrive pour le détourner afin qu'il n'atteigne pas l'élément à protéger. L'élément peut, par exemple, être un circuit intégré ou une zone sensible dans un circuit intégré.

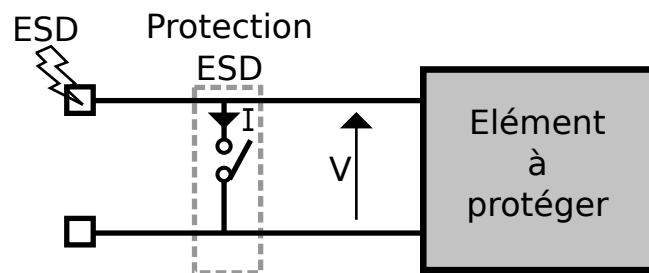


Figure 1.2: Schéma illustrant le principe d'une protection ESD représentée par un interrupteur.

Il existe de multiples façons de réaliser ces protections [21], les principales structures sont présentées Figure 1.3, il s'agit d'une diode, d'un thyristor et d'un circuit RC MOS qui se déclenchent sur une détection d'un changement rapide de tension dV / dT .

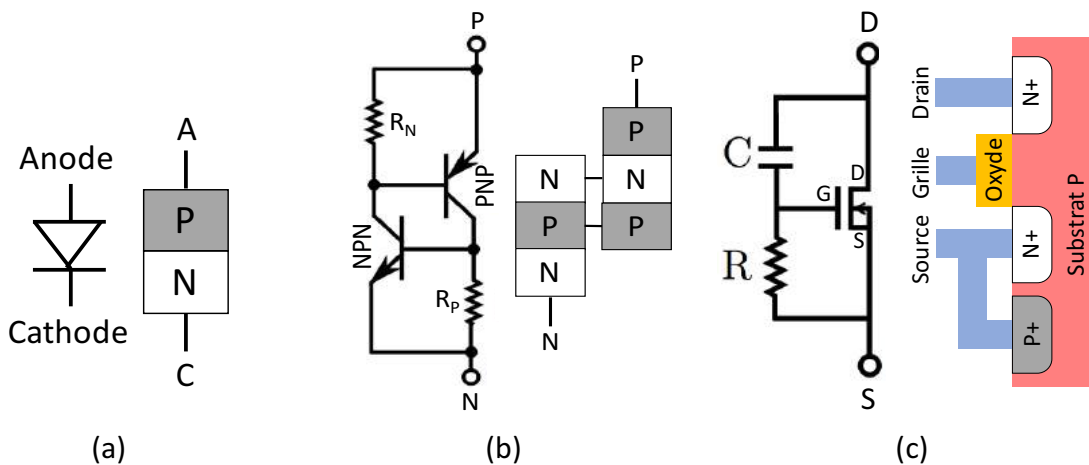


Figure 1.3: Protections ESD les plus utilisées. (a) Diode, (b) Thyristor, (c) RC-MOS

Ces structures de protections peuvent être répertoriées en deux catégories en fonction de leur caractéristique $I(V)$. Toutes intègrent une non-linéarité définissant le niveau de déclenchement des protections. Par exemple, pour une diode Figure 1.4 (a), la tension V_1 représente la tension à partir de laquelle la diode va s'activer et ainsi jouer son rôle de protection en offrant un chemin de très faible résistivité au passage du courant (ESD). Dans le cas présenté Figure 1.4 (b), Cas d'un thyristor, une très forte discontinuité est observée. Les protections qui possèdent une telle discontinuité sont dites à retournement et sont appelées en anglais « snapback ». Sur ces courbes, certains points IV sont utilisés pour décrire la protection. Le point de tension, V_1 décrit le seuil de tension pour lequel la protection se déclenche. Le courant associé I_1 est le courant absorbé par la protection au déclenchement. Le couple V_{th} et I_{th} correspond à la tension et au courant de maintien, visible uniquement pour les structures à retournement. Ce point correspond au point de fonctionnement le plus bas avant que la protection se coupe. Pour finir, V_2 et I_2 correspondent au point de fonctionnement maximum avant de détériorer la structure de protection. Cette détérioration est déterminée en mesurant le courant de fuite qui augmente de manière significative.

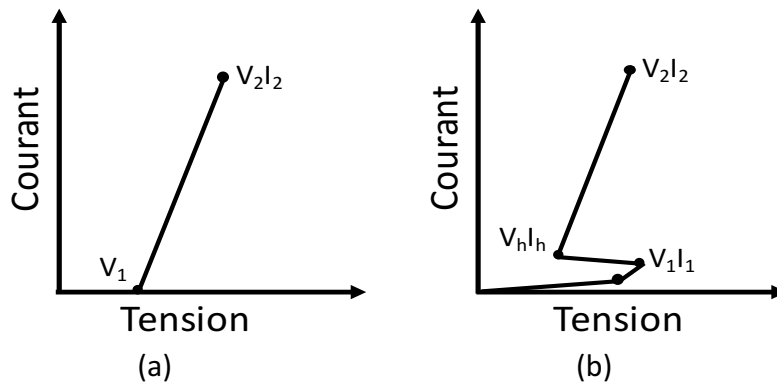


Figure 1.4: Courbes IV d'une diode (a) et d'un thyristor (b)

Selon leurs usages, ces protections devront respecter un cahier des charges défini par la fenêtre de conception, représentée Figure 1.5. Cette fenêtre permet de définir les caractéristiques de la courbe IV la mieux adaptée. Pour cela les critères à respecter sont : la plage de fonctionnement du circuit intégré, le niveau de robustesse et la tension de claquage des oxydes de grilles des MOS nommées BV_{ox} . Les différents cas qui peuvent se présenter hors cahier des charges et leurs conséquences sont décrits :

Cas 1 : Si la protection a une tension de déclenchement supérieur à BV_{ox} alors la décharge électrostatique détruit l'oxyde de grille [19].

Cas 2 : Si la résistance R_{on} de la protection ESD est trop grande et que l'on atteint BV_{ox} avant V_2 et I_2 alors nous avons le même problème que le cas précédent, il y a claquage de l'oxyde de grille.

Cas 3 : Si la tension de repliement est inférieure à V_{DD} et que le composant est alimenté, il y a un risque de « Latchup » [22] [23], c'est-à-dire que la tension d'alimentation maintient la protection enclenchée et fait passer du courant dans celle-ci jusqu'à sa destruction ou l'arrêt de l'alimentation. Il est possible de trouver des protections qui replient en dessous de V_{DD} mais elles sont accompagnées d'une structure de coupure permettant d'arrêter la protection avant sa destruction.

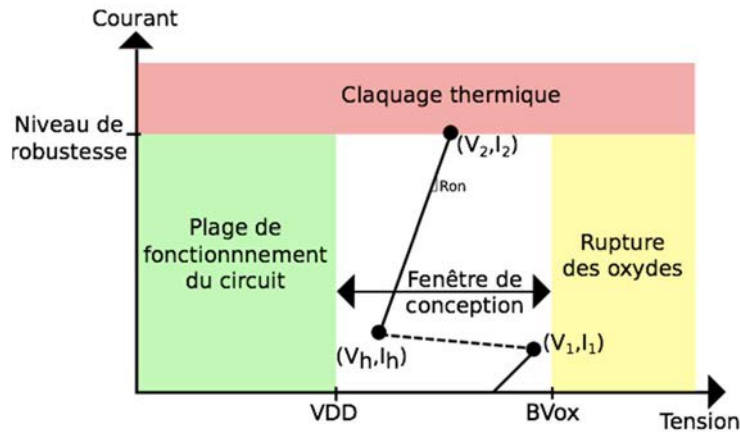


Figure 1.5: Fenêtre de conception d'une protection ESD

Ces protections peuvent être « internes » c'est-à-dire directement dans le circuit intégré et/ou « externes » par l'implantation de ces structures sur le PCB en parallèle des broches du composant à protéger. Il est évident que le choix des protections et leur emplacement nécessite des études précises menant à ce que l'on appelle la stratégie de protection. Dans les paragraphes qui suivent, nous aborderons séparément toutes les notions nécessaires pour mettre en place une telle stratégie. Les protections internes et externes seront détaillées ainsi que les contraintes que les unes imposent aux autres.

1.3.1. Réseaux de protections internes

Le réseau de protections internes est implémenté sur la puce de sorte à protéger le CI des agressions tout au long de ses phases d'assemblage. L'explosion des systèmes embarqués et la demande des équipementiers sur la robustesse des circuits intégrés, obligent les fondeurs à réétudier les protections pour qu'elles soient également utiles tout au long de la durée de vie du composant, tout en prenant en compte des contraintes environnementales extrêmement sévères. Afin de parer les décharges électrostatiques, ce réseau de protection doit être capable de détourner l'énergie contenue dans les ESD vers la masse ou les rails d'alimentations. Les protections ESD doivent répondre à des critères bien précis. Leur temps de déclenchement doit être rapide, de l'ordre de la nanoseconde, voire en dessous. Elles doivent supporter de très forts courants de quelques dizaines d'ampères et de très fortes tensions de quelques dizaines de kilos volts. Leurs impédances vers la masse doivent être faibles, en général autour de 1Ω voire moins.

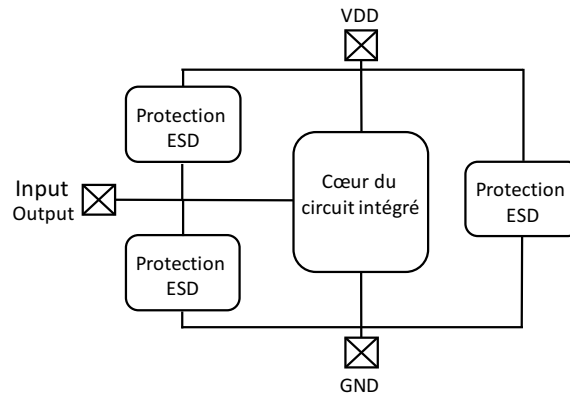


Figure 1.6: Réseau de protection d'un circuit intégré

1.3.2. Protections externes

Il existe également des protections au niveau système. Ces protections dites externes, car non intégrées dans les CI, sont également utilisées afin de détourner les ESD qui pourraient arriver sur une carte électronique. Elles peuvent se placer au plus proches du composant à protéger ou bien derrière les connecteurs exposés aux ESD tels que les ports USB. Elles sont généralement plus robustes que les protections internes et sont souvent utilisées pour protéger les circuits intégrés. Cependant elles prennent de la place sur les cartes électroniques et introduisent un coût et du poids supplémentaire pour la conception d'un système. Il est donc indispensable de bien connaître le CI à protéger afin de respecter la fenêtre de conception présentée Figure 1.5. Dans le cas où le CI possède des protections internes, les protections externes doivent être choisies de sorte à se déclencher et absorber une partie voire la totalité de l'ESD. La Figure 1.7 illustre en (a) les possibilités des protections externes à utiliser pour protéger un CI possédant une protection interne représentée en gris. Les niveaux I_{t2} et V_{t2} sont respectivement le niveau du courant et de tension à ne pas dépasser aux bornes du CI pour éviter les défaillances. En effet, tous ces cas montrent que les protections externes A, B et C se déclenchent avant que la protection interne n'atteigne le niveau de défaillance V_{t2} .

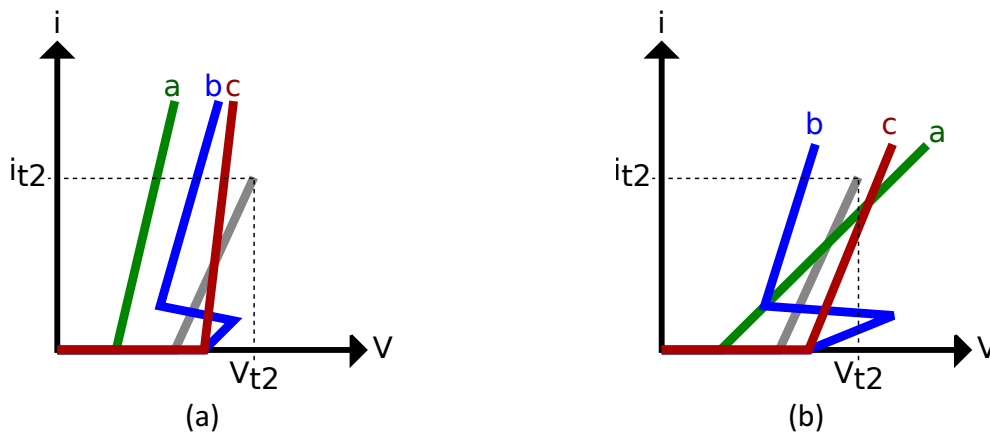


Figure 1.7: (a) Choix des protections externes correctes et en (b) choix des protections externes incorrectes vis-à-vis de la courbe IV de la protection interne en gris.

Dans la Figure 1.7 (b) les trois protections externes nommées A, B et C ne sont pas bien choisies. La protection externe A se déclenche en premier et absorbe une partie de l'ESD, cependant sa résistance est trop importante. La tension à ses bornes peut augmenter et déclencher la protection interne. Les deux protections sont alors activées. L'association des deux protections en parallèles crée une nouvelle pente résistive non représentée dans la Figure 1.7 (b). Le courant de l'ESD va se distribuer entre les deux protections ce qui accroît la robustesse de l'ensemble face aux ESD. Cependant la protection interne possède une résistance R_{on} plus faible que la protection externe A. Pour une même tension aux bornes des deux protections actives, plus de courant va traverser la protection interne et atteindre I_{t2} . En utilisant la protection B, qui a son seuil de déclenchement trop haut, la protection interne se déclenche en premier et peut atteindre son seuil de robustesse en courant ou en tension. Quant à l'utilisation de la protection C, la protection interne va se déclencher en premier. La tension à ses bornes va croître et déclencher la protection C. Les deux protections sont déclenchées, ce qui forme une nouvelle pente résistive plus raide qui traduit la mise en parallèle des deux protections. Comme pour le premier cas, le courant de l'ESD va se distribuer entre les deux protections, ce qui accroît la robustesse de l'ensemble face aux ESD mais la tension V_{t2} ou le courant I_{t2} de la protection interne peut être atteint.

Quelle stratégie de protection est la mieux adaptée ? Utiliser des protections internes certes moins robustes mais qui ne prennent pas de place sur un système ? Utiliser des protections externes robustes, mais encombrantes ? Utiliser les deux pour bien s'assurer que toute la décharge ESD soit redirigée vers la masse ou les rails d'alimentations.

Il n'y a pas de réponse bien définie d'autant plus que toute cette approche est uniquement basée sur l'analyse des courbes quasi-statiques obtenues grâce au TLP. Il faudrait bien entendu, pour assurer la protection du système, prendre en compte les phénomènes de déclenchement des protections. En effet certaines protections se déclenchent plus rapidement que d'autres et l'étude des courbes quasi-statiques ne permet pas de déterminer quelle protection se déclenche réellement. Cela signifie que le déclenchement de la protection dépend également de la forme de l'onde de stress appliquée. C'est l'un des points cruciaux développé dans cette thèse. Nous démontrons aux cours du second chapitre que les modèles comportementaux basés uniquement sur les courbes IV quasi-statiques introduisent des erreurs importantes en simulation.

1.4. Les formes d'ondes des ESD, normes et testeurs associés

A ce jour des formes d'ondes spécifiques de décharges électrostatiques ont été définies par différents comités de standardisation. Ces formes sont maintenant reproductibles par des appareils de test et sont utilisées par les industriels pour qualifier leurs produits. Ces outils permettent de reproduire différents types de décharges provenant de l'humain, la machine ou un objet métallique entrant en contact avec le composant. Les niveaux de robustesse du circuit face à ces différents standards, sont spécifiés dans les documentations techniques (Datasheet). L'objectif de ces testeurs est de vérifier que les protections ESD au niveau

composant et système sont suffisamment efficaces pour protéger le cœur du CI durant toutes les phases d'assemblage, mais aussi de garantir que le composant survivra dans son application finale.

1.4.1. Testeurs de décharges pour les composants (HBM, MM, CDM)

Les standards les plus utilisés pour tester les composants sont les modèles de décharges nommées HBM, MM et CDM. Ces modèles sont définis comme étant la représentation d'une décharge qui pourrait intervenir :

- Pendant le contact entre le corps d'un humain chargé et le composant (Human Body Model) [24][25].
- Pendant le contact entre une machine métallique chargée et le composant (Machine Model) [26].
- Pendant le contact entre le composant chargé et un matériau conducteur (Charged Device Model) [27][28].

Les deux premiers modèles, HBM et MM, représentent le phénomène de décharge électrostatique provenant d'une source extérieure sur le composant tandis que pour le modèle CDM, le composant est chargé et devient la source de la décharge qui se produit vers un autre élément. Dans la Figure 1.8, une représentation temporelle des formes d'onde obtenues suite à une décharge des modèles HBM, MM et CDM est donnée. Ces courbes sont obtenues pour une décharge sur un court-circuit. Pour ce faire la capacité C_{ESD} a été préchargée à 5kV pour le modèle HBM et à 500V pour les modèles MM et CDM.

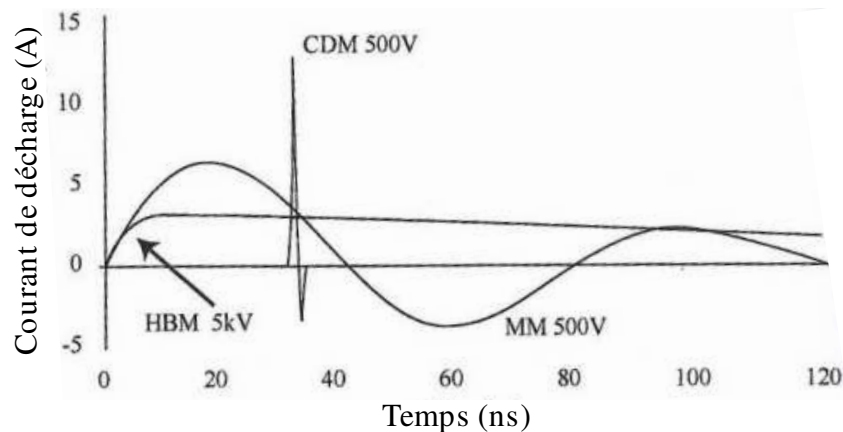


Figure 1.8: Représentations temporelles des formes d'onde obtenues suite à une décharge sur un court-circuit des modèles HBM, MM et CDM.

Ces trois modèles de décharges peuvent être représentés Figure 1.9 par des schémas électriques équivalents principalement constitués d'éléments RLC. L'élément chargé qui génère le stress ESD est représenté par la capacité C_{ESD} . La décharge de cette capacité se fait au travers d'éléments RLC (L_S , C_S , R_S et C_T) qui permettent de générer la forme d'onde souhaitée sur un court-circuit. C'est ce modèle électrique qui est utilisé par la suite pour

caractériser les protections représentées par une charge nommée R_L sur la Figure 1.9. Les valeurs de tous ces éléments constituant chaque modèle sont répertoriées dans le Tableau 1.1.

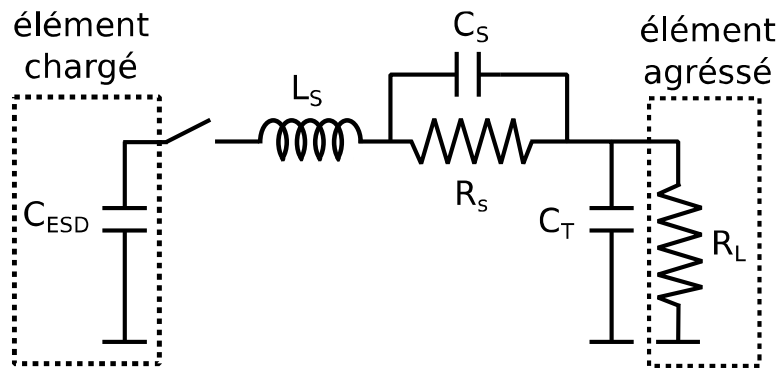


Figure 1.9: Schéma électrique équivalent utilisé pour les décharges HBM, MM et CDM.

| Model | CESD (pF) | RS (Ω) | LS (μ H) | CS (pF) | CT (pf) |
|-------|-----------|-----------------|---------------|---------|---------|
| HBM | 100 | 1500 | 5 | <5 | <30 |
| MM | 200 | 0 | 0,5/2,5 | 0 | <30 |
| CDM | 10 | 10 | 0,01 | 0 | 0 |

Tableau 1.1: Valeurs des éléments constituant le modèle de décharge HBM, MM et CDM

1.4.2. Testeurs de décharges pour les systèmes

1.4.2.1. Standards IEC 61000-4-2 / HMM / ISO 10605.

Pour les systèmes électroniques, il existe un testeur appelé « pistolet ESD » ou « Gun ESD » en anglais, utilisé par la norme IEC61000-4-2 [29]. Il permet de simuler la décharge d'un humain sur la carte électronique par exemple au travers d'un objet métallique. Le modèle de ce générateur est donné Figure 1.10 où le condensateur C de 150pF est initialement chargé et se décharge au travers de la résistance R de 330 Ω dans le système.

Deux autres normes sont utilisées, la norme HMM [18] (Humain Metal Model) et la norme ISO 10605 [12] pour tester respectivement les composants dans une configuration système et les applications automobiles. La différence entre ces trois normes porte essentiellement sur la connexion du retour de masse du pistolet. Dans la norme ISO, la masse du pistolet est reliée par un câble de 2m soit au châssis du véhicule ou à la batterie du véhicule. Dans la norme IEC le câble de retour de masse est connecté à la terre tandis que dans la norme HMM il est directement branché à la masse de la carte électronique sous test dans le but de faire une décharge dans le composant.

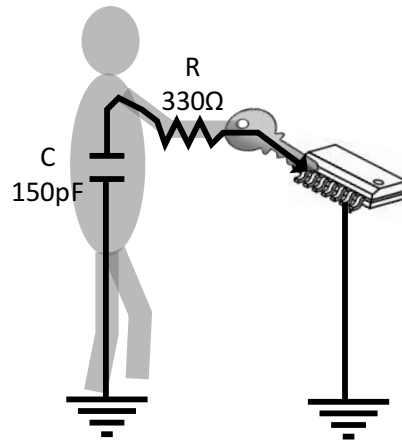


Figure 1.10: Modèle du corps humain qui se décharge au travers d'un objet métallique

Le testeur IEC 61000-4-2 représenté Figure 1.11 est constitué d'un module de charge utilisé pour charger le pistolet ESD. Le pistolet dispose d'une gâchette pour déclencher la décharge qui s'effectue au travers d'une pointe métallique directement en contact sur un point conducteur, ou un connecteur de l'équipement sous test. Il existe deux profils de pointes de décharge pour le pistolet ESD, la première installée sur le pistolet de la photo, est très pointue, elle permet de se placer en contact sur l'endroit où la décharge doit avoir lieu. La seconde posée à côté du pistolet a un profil plus arrondi. Cette deuxième pointe est utilisée pour faire des décharges dans l'air au-dessus de la carte.

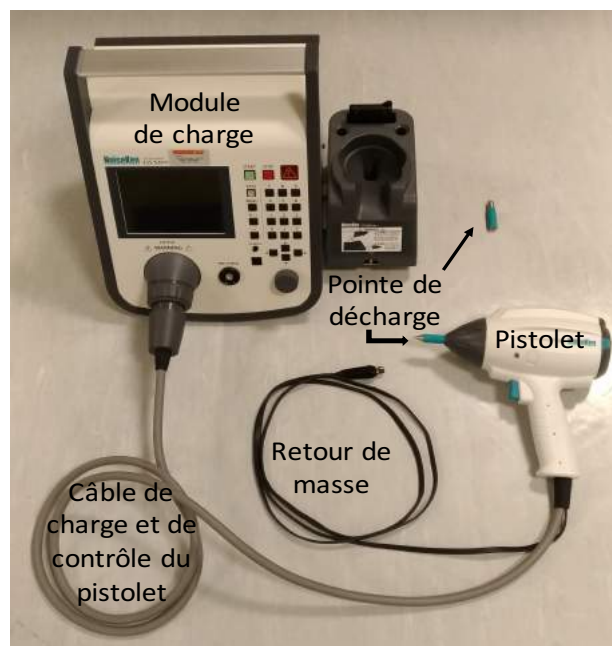


Figure 1.11: Photo d'un pistolet ESD

Le protocole et la configuration à suivre pour le respect des normes IEC, ISO et HMM sont stipulés dans les documents des standards. Suite au respect des règles de configuration, la norme IEC61000-4-2 spécifie trois valeurs de courant, une pour le pic, une à 30ns et une autre à 60ns , qui sont fonction de la tension de précharge du pistolet. Ces valeurs sont données afin de respecter la forme d'onde donnée Figure 1.12. Cette forme d'onde est obtenue

uniquement lors du calibrage du pistolet ESD. La configuration de calibrage de la norme IEC 61000-4-2 précise que la décharge doit être effectuée sur une résistance de 2Ω . La pointe de contact et le retour de masse sont exceptionnellement placés de part et d'autre de la résistance. Ce qui équivaut à la configuration de test HMM. C'est pour cette raison que les deux normes partagent la même forme d'onde et le même générateur. La décharge Figure 1.12 présente un premier pic de courant très rapide, d'un temps de montée compris entre 700ps et 1ns, pouvant atteindre une amplitude de 30A si le pistolet est préchargé à 8kV. Ce premier pic est suivi par un lobe qui met 200ns à se dissiper.

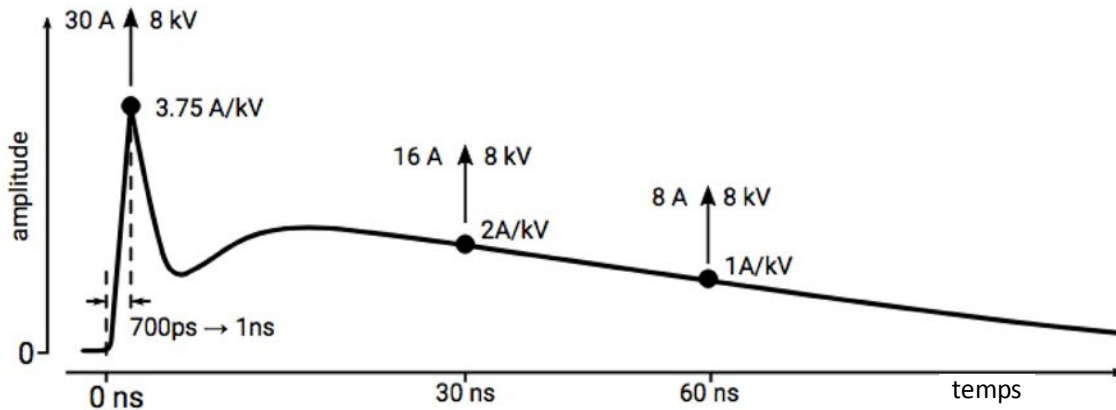


Figure 1.12: Forme d'onde du courant de décharge généré par le pistolet ESD sur une résistance de 2Ω [30].

Du fait que la norme ne spécifie seulement que trois points de courant, les testeurs commerciaux présentent de grandes disparités tout en respectant la norme. Une révision de la norme en 2008 [11] a permis de réduire ces disparités en imposant plus de contraintes notamment sur le rayonnement du pistolet. Ceci a permis d'avoir des outils assez reproductibles chez un même constructeur, mais de l'un à l'autre les allures sont encore peu identiques.

Plusieurs modèles de pistolet ESD ont été développés pour faire des simulations prédictives au niveau système [31][32][33][34]. Une étude détaillée des modèles [32][33][34] est présentée dans la thèse de S. Giraldo Torres [35]. Au regard des précédents travaux, le modèle qui permet de reproduire au mieux la forme présentée précédemment est donné Figure 1.13. Ce modèle est développé par Chiu [33]. La décharge électrostatique est représentée par la décharge de la capacité C_{gun} de 150pF au travers d'une résistance R_{gun} de 330Ω . Le câble de 1m qui relie la masse du pistolet à la masse de la carte ou la terre, est modélisé par le réseau RLC (R_{cable} , L_{cable} , C_{cable}). L'avantage principal de ce modèle est de pouvoir adapter le modèle de retour de masse pour le faire correspondre au mieux aux essais. En effet l'expérience montre que l'environnement influence l'allure du stress injecté. La pointe métallique impacte également sur la forme de l'onde elle est donc modélisée par une inductance L_p de 75nH.

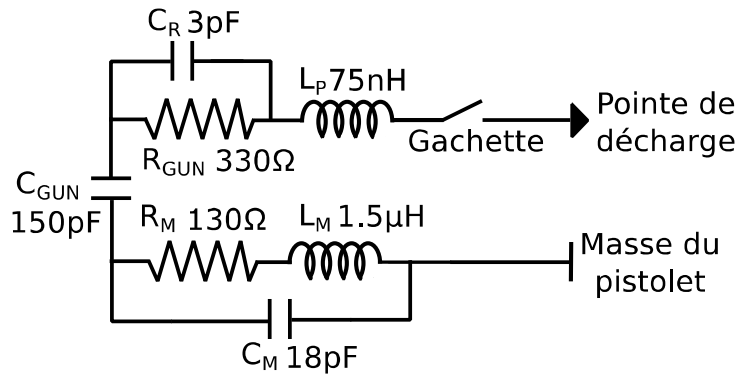


Figure 1.13: Modèle électrique équivalent du pistolet ESD proposé par Chui [33]

Dans la norme ISO 10605, le réseau principal R_{gun} et C_{gun} peut prendre différentes valeurs. En combinant toutes les possibilités des valeurs de résistances 330Ω et $2K\Omega$ avec les valeurs de capacités $150pF$ et $330pF$, d'autres formes d'onde sont générées afin de reproduire une large gamme de stress ESD.

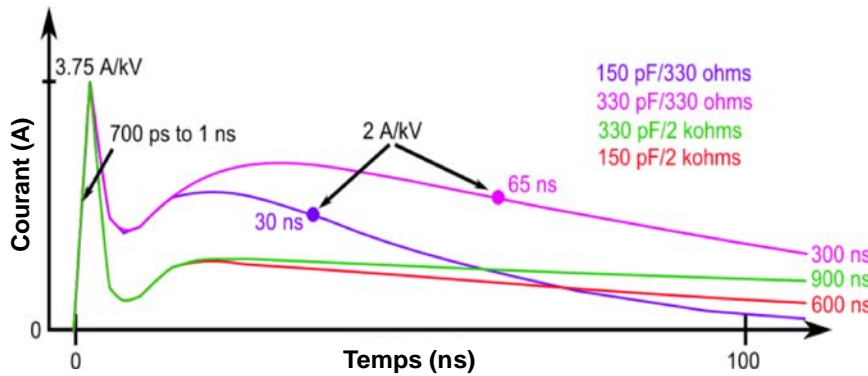


Figure 1.14: Image de l'allure des ondes ISO 10605

Le Tableau 1.2 permet de mettre en évidence les différences entre la norme IEC 61000-4-2 et la norme ISO 10605 qui utilisent le pistolet ESD.

| | ISO 10605 | IEC 61000-4-2 |
|--|-------------------------|--------------------|
| Tension de charge (Mode Air) | 2-25 kV | 2-15 kV |
| Tension de charge (Mode Contact) | 1-15 kV | 2-8 kV |
| Intervalle de temps entre les décharges | 1 s | 1 s |
| Polarité | Positif et négatif | Positif et négatif |
| Capacité du pistolet ESD | 150pF & 330pF | 150pF |
| Résistance du pistolet ESD | 330Ω & 2KΩ | 330Ω |
| Nombre de décharges minimales | 3 | 10 |
| Branchement de la masse du pistolet | Batterie du véhicule | Terre |
| Condition de test | Alimenté & non alimenté | Alimenté |

Tableau 1.2: Comparaison de la norme ISO 10605 et de la norme IEC 61000-4-2 [13]

Le principal inconvénient de l'utilisation du pistolet ESD est le fort champ électrique et magnétique [36][37][38][34] qu'il génère lors de la décharge. Ces champs électromagnétiques

peuvent se coupler n'importe où sur la carte électronique [39] ou sur les appareils de mesure, ce qui peut rendre la mesure bruitée et difficile à interpréter, et d'autre part non reproductible due aux couplages non maîtrisés.

1.4.2.2. Cable Discharge Event (CDE)

La majorité de l'électronique embarquée dans un véhicule ou un avion est connectée par des câbles. Que ce soit pour l'alimentation ou le transfert de signaux. Dans l'Airbus A380, si l'on met tous les câbles bout à bout, il y a plus de 500km de câbles. L'inconvénient de ces câbles c'est qu'ils peuvent se charger électriquement lors de leur manipulation par triboélectricité. De ce fait dès que l'opérateur les connecte à la carte électronique, le câble se décharge et crée un événement appelé CDE (Cable Discharge Event).

Ces décharges dépendent énormément de leur environnement (humidité et température ambiante) et peuvent être plus ou moins importantes en fonction de la précharge du câble et de sa longueur. C'est un phénomène bien connu aussi sur les connecteurs USB des systèmes électroniques où les manipulations sont très fréquentes. Le fait de brancher un câble USB initialement chargé sur un connecteur USB peut engendrer une décharge de +- 7kV dans les systèmes présents derrière le connecteur [40]. Une telle décharge peut être la cause d'une défaillance matérielle (destruction) [41] [42]. Les véhicules équipés de matériels électriques ont une prise appelée « diagnostic » ou OBDII, de par le protocole de communication utilisé, qui permet d'interroger les calculateurs afin d'informer les garagistes des éventuelles erreurs ou problèmes dans le véhicule. En interrogeant directement le calculateur avec cette prise, y aurait-il un risque de détériorer le véhicule ? Effectivement, le risque d'un événement CDE est bien présent à chaque diagnostic pour cette prise et toutes les autres prises du véhicule, USB, Jack, sont également sujettes aux mêmes problèmes. Ces événements sont connus et sont pris en compte lors de la conception des systèmes. Les systèmes exposés aux agressions extérieures sont donc protégés mais, jusqu'à quel niveau ? C'est un des paramètres que permettent d'observer les outils de caractérisations présentés dans la section suivante.

1.5. Outils de caractérisation des protections ESD

Les outils présentés dans cette section permettent de caractériser et de tester les protections ESD. Ils sont utilisés pour extraire des informations sur le comportement des protections. Le principal outil est le TLP (Transmission Line Pulse). Il est principalement utilisé pour extraire la caractéristique I(V) quasi statique de la protection. Cet outil s'est vu décliné sous plusieurs formes afin de réaliser différentes caractérisations sur les composants mais aussi sur les systèmes.

1.5.1. Impulsion par Ligne de transmission : Transmission Line Pulse (TLP)

Le générateur TLP développé par T. Maloney et N. Namkamura en 1985 [43] est très utilisé dans le domaine des ESD. Il permet d'observer le comportement d'une protection ESD face à une impulsion en courant très bien contrôlée, et de relever ses caractéristiques I(V). Il permet aussi de déterminer la robustesse des protections

La mesure I(V) des protections ESD ne peut être réalisée en statique au risque de détruire le composant. En effet, les protections sont faites pour évacuer des phénomènes de fortes énergies, mais qui ont des durées très courtes. Leurs caractérisations doivent donc être faites avec des impulsions de faibles durées pour éviter la destruction par effet thermique.

La méthode communément appelée TLP, permet à l'aide d'une impulsion courte de 100ns de placer la protection dans un état dit « quasi-statique ». Cette impulsion est suffisamment longue pour pallier les effets transitoires mais suffisamment courte pour éviter les effets thermiques (modification des paramètres électriques de la protection). Tous les paramètres du générateur sont contrôlés, durée d'impulsion, niveau d'injection et temps de montée, ce qui permet d'avoir un générateur avec des décharges bien reproductibles.

Le schéma de principe est donné Figure 1.15 (a). Le fonctionnement consiste à charger un câble coaxial de longueur fixe et d'impédance caractéristique Z_c de 50Ω , puis de le décharger dans le composant au travers d'un relais. La charge du câble coaxial qui constitue le générateur se fait à l'aide d'une alimentation continue haute tension (HT) connectée au câble au travers d'une résistance très élevée. Cette résistance permet de charger la ligne coaxiale lentement sur toute sa longueur tout en évitant des oscillations. La longueur du câble coaxial détermine la longueur de l'impulsion représentée Figure 1.15 (b). Dans le standard ANSI/ESD STM 5.5.1-2016 développé par l'association ESD (ESDA) [44], il préconise une longueur de 10m pour obtenir une impulsion de 100ns. La norme préconise aussi un temps de montée de 1ns qui est obtenu en rajoutant un filtre.

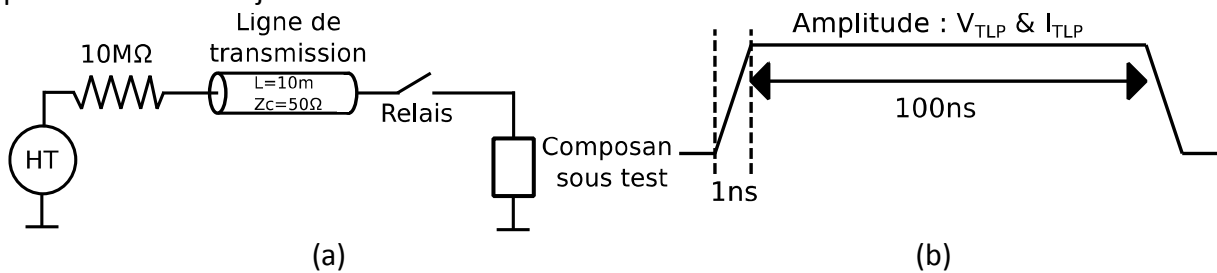


Figure 1.15: (a) Représentation schématique du générateur TLP, (b) forme d'onde obtenue sur une résistance de 50Ω .

La longueur de l'impulsion est calculée à partir de la relation Equ 1.1 et est fonction de la longueur du câble L_{cable} et de la vitesse de propagation v de l'onde dans celui-ci.

$$T_{PULSE}(s) = \frac{2L_{cable}}{v} \quad \text{Equ 1.1}$$

La vitesse de propagation dans le câble est d'environ de 20cm/ns pour un câble coaxial de type RG58. Pour le calcul de cette vitesse de propagation Equ 1.2 nous utilisons les paramètres suivants: $\epsilon_0 = 1,256. 10^{-6}$ et $\mu_0 = 1,768. 10^{-11}$ obtenus pour ce type de câble.

$$v(m/s) = \frac{1}{\sqrt{\mu_0 * \epsilon_0}} = 2,12. 10^8 \quad \text{Equ 1.2}$$

La vitesse de propagation dans une ligne sans perte est calculée à partir de l'équation Equ 1.3 [45].

$$v(m/s) = \frac{1}{\sqrt{(L.C)}} \quad \text{Equ 1.3}$$

Les valeurs de l'inductance linéique L et de la capacité linéique C du câble sont obtenues à partir des relations Equ 1.4 et Equ 1.5 [46] qui sont fonction de la géométrie du câble visible sur la Figure 1.16. Dans ces relations, ϵ_r est la permittivité de l'isolant entre l'âme centrale et le blindage autour du câble.

$$C(pF/m) = \frac{2\pi\epsilon_0\epsilon_r}{\ln\left(\frac{r_2}{r_1}\right)} \quad \text{Equ 1.4}$$

$$L(\mu H/m) = \frac{\mu_0}{2\pi} \ln\left(\frac{r_2}{r_1}\right) \quad \text{Equ 1.5}$$

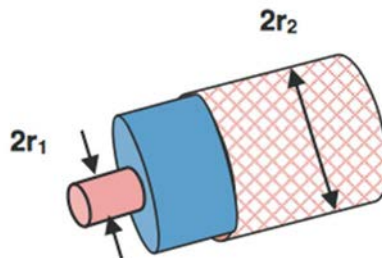


Figure 1.16: Tronçons de câble coaxial.

Une fois le câble chargé, le relais est activé pour décharger le câble dans le composant sous test. Le câble d'impédance caractéristique 50Ω peut être représenté par son modèle de Thévenin équivalent, nous obtenons donc la configuration représentée Figure 1.17. La tension et le courant aux bornes du composant sous test (Device Under Tests - DUT) s'obtiennent alors avec les lois de Kirchhoff et la loi d'Ohm.

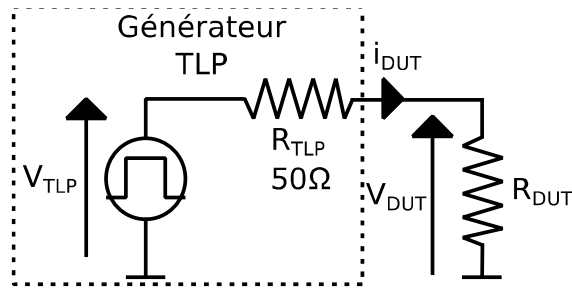


Figure 1.17: Modèle équivalent de Thévenin du générateur TLP

L'amplitude de la tension de précharge de la ligne de transmission qui constitue le TLP (V_{TLP}) permet d'obtenir un courant I_{DUT} qui traverse notre composant sous test. La tension aux bornes du composant et le courant qui le traverse dépendent de l'impédance de la charge comme l'illustre le Tableau 1.3. Pour la communauté qui utilise le TLP, on parle alors d'une impulsion TLP pour une tension sur un circuit ouvert et un courant sur un court-circuit V_{CO}/I_{CC} pour décrire l'injection TLP. Par exemple si la ligne est préchargée à 100V, le terme à utiliser est Injection TLP de 100V/2A.

| V_{TLP} | R_{DUT} | V_{DUT} | I_{DUT} |
|-----------|-----------|-----------|-----------|
| 100V | OPEN | 100V | 0A |
| 100V | CC | 0V | 2A |
| 100V | 50 | 50V | 1A |

Tableau 1.3: Correspondance entre la tension de précharge, la tension V_{DUT} et le courant I_{DUT} obtenus aux bornes de la charge nommée DUT, en fonction de la valeur de son impédance R_{DUT} .

A chaque niveau d'injection TLP la mesure des points $I(V)$ est effectuée sur la fin de l'impulsion car le composant met parfois un certain temps à se stabiliser à son niveau quasi-statique. Une moyenne de points est réalisée sur une fenêtre définie par l'opérateur afin d'obtenir une valeur V et I plus précise. En répétant la mesure à différents niveaux de précharge du câble, nous sommes capables d'extraire la courbe $I(V)$ quasi-statique du composant comme illustré Figure 1.18. Cet outil est également utilisé pour déterminer les niveaux de robustesse de la protection (I_2 et V_2 Figure 1.5).

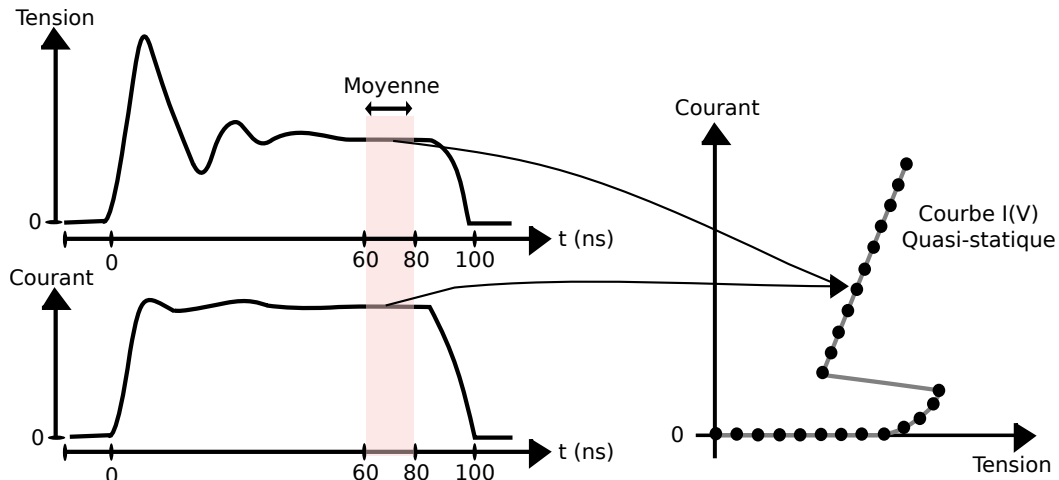


Figure 1.18: Construction point par point de la courbe IV quasi-statique.

Il existe deux techniques différentes de mesure pour extraire la courbe I(V) quasi-statique à partir du générateur TLP. Ces techniques sont nommées TDR (Time Domain Reflectometry) [47] et TDT (Time Domain Transmission). La section suivante fait part de la technique de mesure utilisée au LAAS-CNRS appelé TDR. La seconde méthode TDT n'est pas présentée, car elle est peu utilisée. Des informations sur cette technique sont données dans l'article de E. Grund [48].

1.5.1.1. Réflectométrie temporelle : Time Domain Reflectometry (TDR)

Cette méthode utilise le principe de la réflectométrie. Comme l'illustre la Figure 1.19, la mesure ne s'effectue pas aux bornes du composant mais à une certaine distance due à la longueur du câble coaxial nommée « Ligne 1 » d'impédance caractéristique Z_C 50Ω. Cette ligne est terminée par notre composant qui est représenté par une charge Z_L .

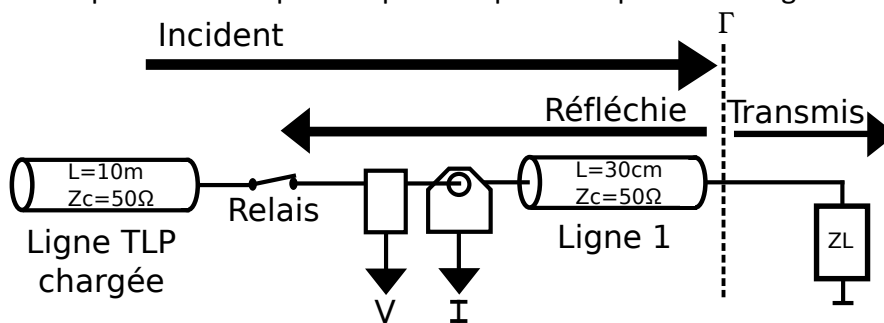


Figure 1.19: Principe de la mesure du courant et de la tension par réflectométrie

Le coefficient de réflexion Γ dépend de l'impédance du composant Z_L et de l'impédance caractéristique de la ligne. Il est calculé en utilisant la relation Equ 1.6 [45].

$$\Gamma = \frac{V_{réflechi}}{V_{incident}} = \frac{Z_L - Z_C}{Z_L + Z_C} \quad \text{Equ 1.6}$$

Si Z_L est égal à Z_C alors le composant absorbe toute l'onde incidente, et $V_{\text{reflechi}} = 0V$.
 Si Z_L est différent de Z_C , alors la charge est désadaptée par rapport à l'impédance caractéristique des câbles. De ce fait une partie de l'onde incidente (V_{incident}) sera réfléchie ($V_{\text{reflechie}}$) vers le générateur.

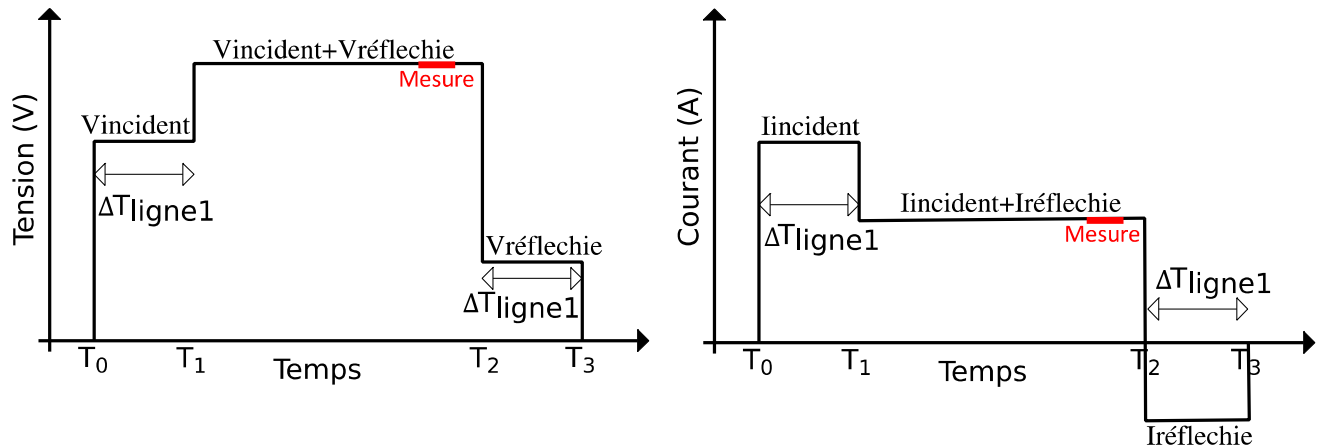


Figure 1.20: Allure de la tension et du courant mesurés sur une charge Z_L désadaptée

La Figure 1.20 ci-dessus représente l'allure du courant et de la tension pour une charge différente de 50Ω . Ces courbes peuvent être décomposées en trois parties :

De T_0 à T_1 : A $t=T_0$, le relais se ferme pour décharger le TLP dans le composant, les sondes de tension et de courant placées juste derrière le relais perçoivent alors la tension et le courant incident (V_{incident} et I_{incident}). C'est-à-dire qui se déplace du générateur vers la charge.

De T_1 à T_2 : Les ondes incidentes ont été absorbées et réfléchies par la charge qui est désadaptée, car sa valeur n'est pas égale à l'impédance caractéristique du montage ici 50Ω . Les ondes réfléchies sont alors superposées aux ondes incidentes au point de mesure après un temps de ΔT_{Ligne1} correspondant à deux fois le délai introduit par la Ligne 1. Une première fois pour que l'onde incidente traverse le câble et atteigne le composant, une seconde fois pour que l'onde réfléchi traverse le câble et atteigne le point de mesure.

$$V_{\text{mesuré}} = V_{\text{incident}} + V_{\text{reflechie}} = V_{\text{transmis}}$$

La tension et le courant mesurés sur cette période correspondent donc au courant et à la tension transmis à la charge.

De T_2 à T_3 : Le câble est entièrement déchargé, il n'y a plus d'onde incidente il reste seulement l'onde réfléchi sur une durée de ΔT_{Ligne1} pour la même raison qu'expliquée précédemment.

La mesure des points $I(V)$ s'effectue entre T_1 et T_2 . Comme pour le TLP le composant met un certain temps à se stabiliser. La mesure est donc effectuée sur son niveau stable qui se situe sur la fin de cette période. Comme la mesure TLP, une moyenne de point est réalisée sur une fenêtre de quelques nanosecondes afin d'obtenir une valeur V et I plus précise.

1.5.2. Le VF-TLP : Very Fast Transmission Line Pulse

Le générateur TLP a été décliné en plusieurs versions, cette version appelée Very Fast-TLP reprend le même procédé que le TLP de base. Le terme Very-Fast est utilisé pour désigner une impulsion plus courte avec des temps de montée plus rapide. Pour ce faire, le câble initialement chargé est plus court. De ce fait, la capacité totale du câble est plus faible et nous obtenons une décharge plus rapide. Il peut être utilisé pour caractériser des composants qui ne pourraient être caractérisés avec un TLP classique dû à l'énergie contenue dans l'impulsion. A robustesse du composant égale, ce générateur est utilisé pour obtenir des caractéristiques I(V) à des niveaux d'injection bien plus importante que le TLP de base comme l'illustre la Figure 1.21. La courbe IV obtenue par le TLP de base se déforme due à l'effet thermique. Il permet également d'observer le comportement transitoire du composant à des injections rapides de courte durée. Il a été principalement développé pour pouvoir caractériser les protections ESD lorsqu'elles sont soumises à des stress CDM, stress rapides.

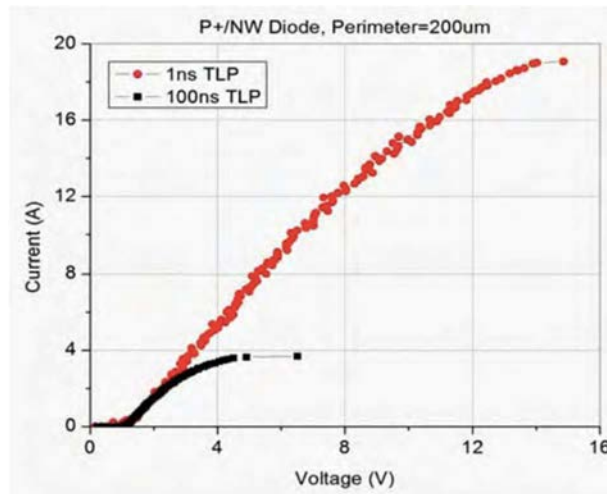


Figure 1.21: Courbe I(V) obtenue par une mesure avec un VF-TLP et un TLP standard sur une diode ESD [48].

1.5.3. Le MR-TLP (Multi Réflexions TLP)

Le MR-TLP est une déclinaison du TLP développé par F. Farbiz [49]. Il est réalisé avec des lignes de transmission de différentes longueurs. Ces lignes sont terminées d'un côté par un absorbeur constitué d'une diode et d'une résistance 50Ω et sont connectées ensemble par l'autre extrémité vers un relai. Le relai permet soit de basculer vers une alimentation haute tension pour charger les lignes soit de les décharger dans le composant.

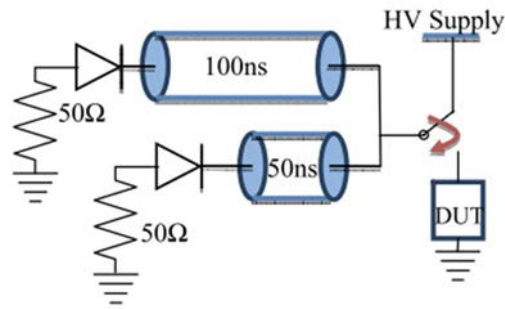


Figure 1.22 : Schéma électrique du générateur MR-TLP

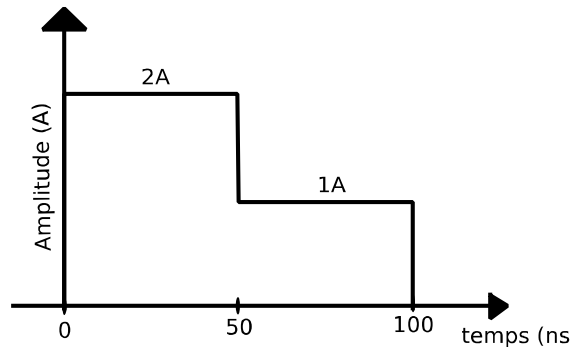


Figure 1.23 : Courbe théorique du MR-TLP préchargé à 100V sur une charge de 50Ω.

1.5.4. Le TLP comme standard HMM

De nombreuses recherches ont démontré qu'il était possible de réaliser l'allure attendue par le standard IEC61000-4-2 avec le TLP. Certains de ces générateurs ont été utilisés au cours de mes travaux. Le TLP2P et le TLP-HMM sont détaillés dans cette section. Le TLP2P et le TLP-HMM ont été développés par les thèses précédentes de N. Monnereau [15] et de R. Bèges [30] tous deux inspirés du TLP doubles impulsions de E. Grund [50].

1.5.4.1. Le générateur TLP2P

Le principe du TLP2P de N. Monnereau Figure 1.24 consiste en la décharge de deux câbles en série, nommés « Ligne de charge 1 » et « Ligne de charge 2 » qui sont séparés par une résistance R_1 de 90Ω . La seconde ligne de charge permet de générer le premier pic de la norme HMM dès que le relais se ferme. La première ligne quant à elle, crée la seconde partie de l'onde standardisée, c'est-à-dire le lobe qui met une centaine de nanosecondes à se dissiper. Les lignes sont chargées avec une alimentation haute tension « HT » à travers une résistance de $10M\Omega$. Les diodes D_1 à D_3 ainsi que la résistance R_3 de 50Ω sont utilisées pour absorber l'onde réfléchiée par la charge vers le générateur. Si l'absorbeur n'est pas présent l'onde réfléchiée par la charge serait à son tour réfléchiée par le générateur qui est terminé par une très forte impédance à son extrémité et ne cesserait pas de faire des aller-retours. Dans la Figure 1.25, l'onde générée en mesure et en simulation par le TLP2P préchargé à 750V est confrontée à la simulation du modèle de pistolet ESD de Chiu [33] préchargé à 2kV. Ces trois courbes sont obtenues pour une décharge dans une charge de 50Ω .

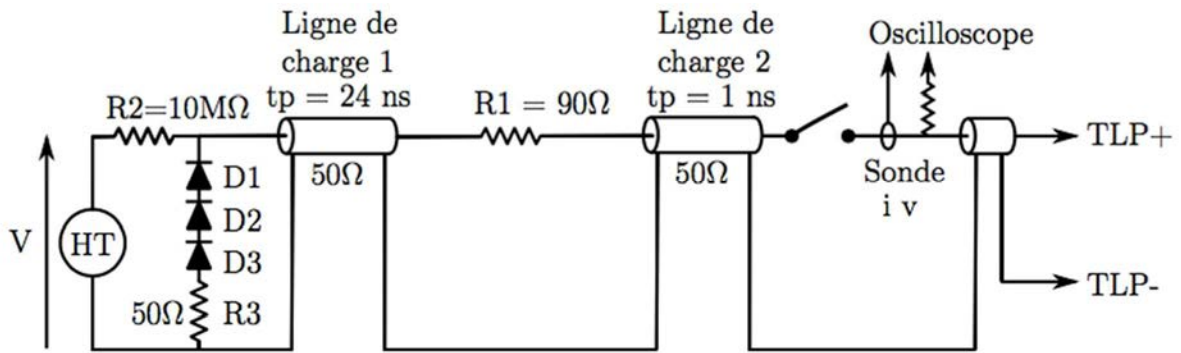


Figure 1.24: Schéma électrique du générateur TLP2P de N. Monnereau [15]

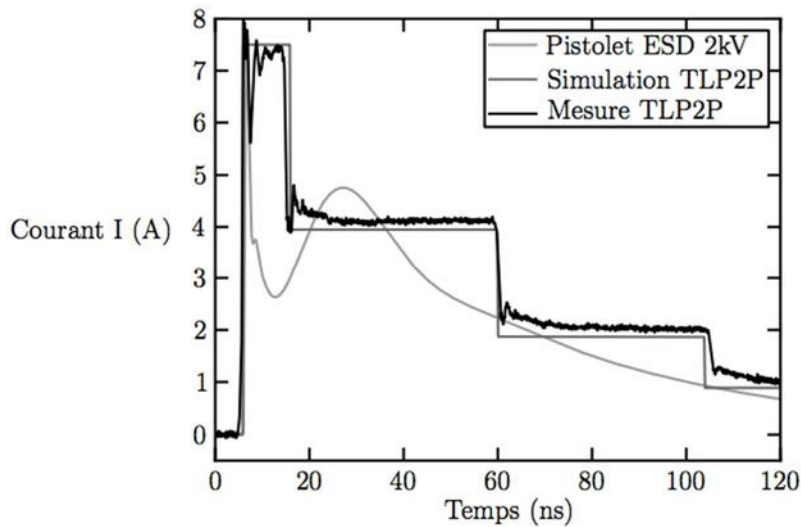


Figure 1.25: Confrontation des résultats de mesure et de simulation du générateur TLP2P au résultat de la simulation du pistolet ESD [15]

1.5.4.2. Le générateur TLP-HMM

Le TLP-HMM est un outil de caractérisation disponible dans le commerce [51][52][53]. Il permet de générer l'allure du standard HMM à partir du générateur TLP. La principale propriété de ce générateur est sa reproductibilité comparée aux pistolets ESD habituellement utilisés. Le TLP-HMM représenté dans cette partie est celui développé par R. Bèges [54] dont le schéma électrique est donné Figure 1.26.

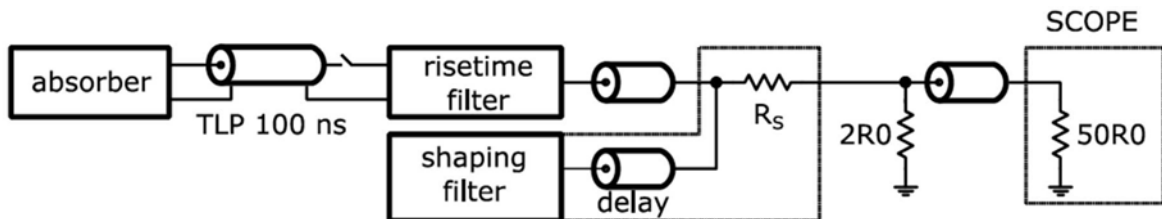


Figure 1.26: Schéma électrique du TLP-HMM de R. Bèges [54]

Ce générateur est constitué de quatre éléments principaux :

- L'absorber : son rôle est d'éliminer les réflexions dues à la désadaptation d'impédance de la charge. Ces réflexions sont éliminées à l'extrémité du générateur TLP. Cela permet d'une part de les prendre en compte dans la mesure de type TDR pour évaluer le courant et la tension aux bornes du composant et d'autre part, d'éviter que l'extrémité du générateur TLP, normalement connecté à une alimentation haute tension au travers d'une forte impédance, renvoie ces réflexions vers la charge. Cet absorber est constitué d'une capacité de 6,6nF en série avec une impédance de 50Ω.
- Le « Risetime filter », est le filtre de temps de montée. Il est choisi entre 700ps et 1ns pour respecter le temps de montée du premier pic du standard.
- Le « shaping filter », ce module fait chuter la tension aux bornes de la charge après un temps égal au retard de temps introduit par la ligne nommée « delay ». C'est de cette façon que le premier pic imposé par le standard est réalisé. Ce module permet ensuite de générer l'allure du lobe tout en respectant les niveaux préconisés par la norme HMM.
- Le TLP 100ns, qui est le générateur TLP d'impulsion de 100ns de durée.

Le tableau comparatif Tableau 1.4 des résultats obtenus en simulation et en mesure avec ce TLP-HMM par rapport aux spécifications attendues par le standard prouve qu'il est correct. La Figure 1.27 compare les mesures du TLP HMM et du pistolet ESD en suivant les directives de la norme HMM (la masse du pistolet est directement connectée à la masse de la carte électronique sous test). Le pistolet ESD a été préchargé à une tension de 2kV. Le TLP-HMM à une tension de 500V. Pour une même valeur d'injection de courant, le TLP-HMM présente moins d'oscillation que le pistolet ESD. Ces oscillations sont principalement dues à la désadaptation d'impédance entre le pistolet et les lignes PCB d'où l'intérêt d'avoir un système de caractérisation adapté 50Ω jusqu'au composant sous test.

| | Standard (A) | Mesuré (A) | Simulé (A) |
|------|--------------|------------|------------|
| Peak | 3,75 ±0,375 | 3,26 | 3,52 |
| 30ns | 2 ±0,6 | 1,54 | 1,8 |
| 60ns | 1 ±0,3 | 1,18 | 1,32 |

Tableau 1.4: Mesure et simulation du courant obtenue avec le TLP-HMM préchargé à 250V comparé aux recommandations de la norme HMM pour une injection HMM de 1kV sur 2Ω [30].

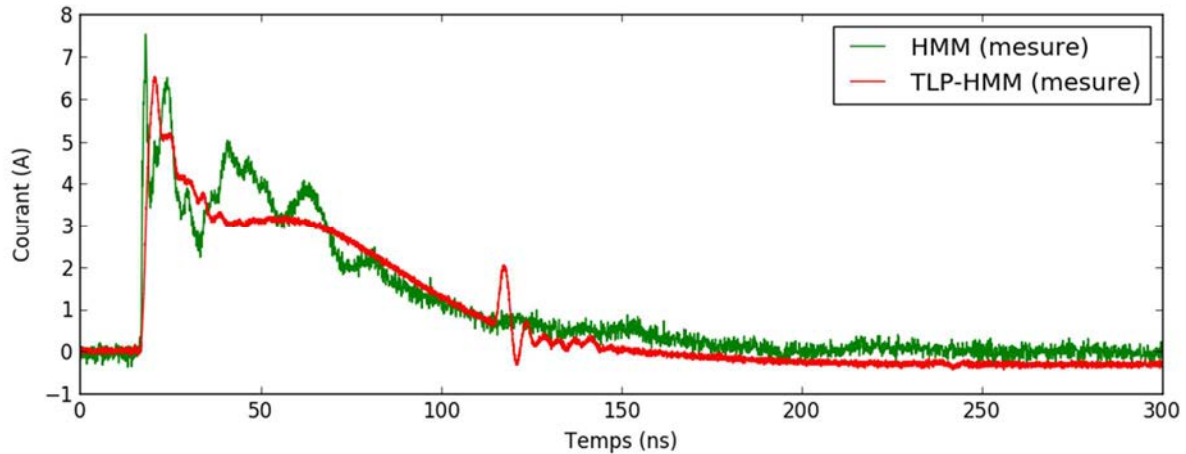


Figure 1.27: Mesure du courant pour 2kV HMM comparé à la mesure du courant pour 500V TLP-HMM les deux se font sur une résistances de 2Ω [30].

1.6. Conclusion

Dans ce chapitre nous avons introduit les procédés de génération de décharges électrostatiques. Nous avons décrit les différentes défaillances que ces décharges pouvaient engendrer aux niveaux composants et systèmes. Ces décharges sont bien connues et maîtrisées dans les zones EPA où le composant est assemblé. En dehors de cette zone, les décharges peuvent être induites de manière non contrôlée et détériorer le composant.

Nous avons décrit par la suite le rôle des protections ESD ainsi que les structures les plus communément utilisées pour les réaliser. Ces protections sont intégrées dans les circuits intégrés de manières stratégiques. Ce réseau de protection interne aux CI ainsi que les protections externes montées sur la carte électronique, permettent de dévier les décharges des zones sensibles. L'élément testé est donc robuste vis-à-vis des ESD, son niveau de robustesse doit respecter les spécifications inscrites dans les normes.

Une grande majorité des normes pour tester les composants et les systèmes a été donnée. Elles décrivent des formes d'ondes de décharges électrostatiques connues telle que la décharge d'un corps humain, d'une machine ou d'un composant chargé. Pour chaque standard, les formes d'ondes et les schémas électriques des testeurs sont fournis.

A la fin du chapitre nous avons abordé le générateur d'impulsion nommé TLP capable d'extraire les caractéristiques $I(V)$ des protections ESD. Nous verrons dans le chapitre suivant comment ces caractéristiques sont utilisées pour reproduire en simulation le comportement du composant face à un ESD.

Enfin, des déclinaisons du générateur TLP présentées dans ce chapitre tel-que le TLP2P, le MR-TLP et le TLP-HMM seront utilisés dans les chapitres 3 et 4.

- [1] "http://lyceehugobesancon.org/btssn/IMG/pdf/Syst2_emba_VictorHugo.pdf."
- [2] "https://www.francetvinfo.fr/replay-radio/le-vrai-du-faux/accidents-de-la-route-90-lies-a-l-usager-40-a-cause-de-la-route_1790637.html."
- [3] "<http://www.senat.fr/rap/101-029/101-0293.html#toc26>."
- [4] C. D. Harper, C. T. Hendrickson, and C. Samaras, "Cost and benefit estimates of partially-automated vehicle collision avoidance technologies," *Accid. Anal. Prev.*, vol. 95, pp. 104–115, Oct. 2016.
- [5] F. Falcini and G. Lami, "Challenges in certification of autonomous driving systems," *Proc. - 2017 IEEE 28th Int. Symp. Softw. Reliab. Eng. Work. ISSREW 2017*, pp. 286–293, 2017.
- [6] C. Pozna and C. Antonya, "Issues about autonomous cars," *SACI 2016 - 11th IEEE Int. Symp. Appl. Comput. Intell. Informatics, Proc.*, pp. 13–18, 2016.
- [7] G. Lugano, "Virtual Assistants and Self-Driving Cars : To what extent is Artificial Intelligence needed in Next-Generation Autonomous Vehicles ?," *15th Int. Conf. ITS Telecommun.*, pp. 1–5, 2017.
- [8] M. Traub, H.-J. Vogel, E. Sax, T. Streichert, and J. Harri, "Digitalization in automotive and industrial systems," in *2018 Design, Automation & Test in Europe Conference & Exhibition (DATE)*, 2018, pp. 1203–1204.
- [9] Ulrich Abelein, "http://semieurope.omnibooksonline.com/2015/semicon_europa/SEMICON_TechARENA_presentations/Tech%20Arena%201/Automotive/04_Ulrich%20Abelein_Audi.pdf", AUDI AG, presentation made at the IEW workshop 2017.
- [10] Jean Rivenc, J. Vazquez-Garcia, P. Matossian, B. el Banani, and A. Agneray, "An overview of the technical policy developed by renault to manage ESD risks in airbags," in *Conference Record of the 2004 IEEE Industry Applications Conference, 2004. 39th IAS Annual Meeting.*, vol. 2, pp. 1294–1301.
- [11] "IEC 61000-4-2," Electromagnetic compatibility (EMC), Part 4-2 : testing and measurement techniques, electrostatic discharge immunity test. Ed 2.0, 2008-12. ISBN: 2-8318-1019-7." 2008.
- [12] "International Organization for Standardization Technical Committee ISO/TC 22, Road vehicles and electronic equipment." "Road vehicles - test methods for electrical disturbances from electrostatic discharge", *tech. rep. ISO*, 2008.
- [13] "Industry Council on ESD Target Level ESDA Working Group, White Paper 3: System Level ESD Part 1: Common Misconceptions and Recommended Basic Approaches.", 2010.
- [14] N. Lacrampe, "Méthodologie de modélisation et de caractérisation de l'immunité des cartes électroniques vis à vis des décharges électrostatiques (ESD)," 2008, Ph.D.

dissertation

- [15] N. Monnereau, “Développement d’une méthodologie de caractérisation et de modélisation de l’impact des décharges électrostatiques sur les systèmes électroniques.” , 2011, Ph.D. dissertation
- [16] D. E. Root, “X-parameters: The new paradigm for measurement, modeling, and design of nonlinear RF and microwave components,” *Microw. Eng. Eur.*, pp. 16–21.
- [17] “<https://www.keysight.com/en/pc-1297113/advanced-design-system-ads?cc=US&lc=eng>.”.
- [18] “ANSI/ESD SP5.6-2009, ESD Association Standard Practice for Electrostatic Discharge Sensitivity Testing-Human Metal Model (HMM)-Component Level.”, 2009.
- [19] W. Stadler *et al.*, “From the ESD robustness of products to the system ESD robustness,” in *2004 Electrical Overstress/Electrostatic Discharge Symposium*, 2004, pp. 1–8.
- [20] “Industry Council on ESD Target Levels, White Paper 1: A Case for Lowering Component Level HBM/MM ESD Specifications and Requirements,” 2011.
- [21] S. H. Voldman, “The State of the Art of Electrostatic Discharge Protection: Physics, Technology, Circuits, Design, Simulation, and Scaling,” *IEEE J. Solid-State Circuits*, vol. 34, no. 9, pp. 1272–1282, 1999.
- [22] M. J. Hargrove, S. Voldman, R. Gauthier, J. Brown, K. Duncan, and W. Craig, “Latchup in CMOS technology,” *1998 IEEE Int. Reliab. Phys. Symp. Proceedings. 36th Annu. (Cat. No.98CH36173)*, pp. 269–278, 1998.
- [23] R. Ye *et al.*, “Influence of Latch-up Immunity Structure on ESD Robustness of SOI-LIGBT Used as Output Device,” *IEEE Trans. Device Mater. Reliab.*, vol. 4388, no. c, pp. 1–7, 2018.
- [24] “ESD Association WG 5.1, ESD STM5.1-2001: Standard Test Method for Electrostatic Discharge Sensitivity Testing - Human Body Model (HBM) Component Level,” 2001.
- [25] “ANSI/ESDA/JEDEC JS-001-2014, Joint Standard for Electrostatic Discharge Sensitivity Testing - Human Body Model (HBM) - Component Level,” 2014.
- [26] “ANSI/ESD STM5.2-1999, Electrostatic Discharge Sensitivity Testing - Machine Model (MM) - Component Level,” 1999.
- [27] “ESD Association, ESD STM5.3.1-1999: Standard Test Method for Electrostatic Discharge Sensitivity Testing - Charge Device Model (CDM) Component Level,” 1999.
- [28] “ANSI/ESDA/JEDEC JS-002-2014, Joint Standard for Electrostatic Discharge Sensitivity Testing - Charge Device Model (CDM) - Device Level,” 2015.

- [29] "IEC 61000-4-2:1995, "Electromagnetic compatibility (EMC), Part 4-2 : Testing and measurement techniques, Electrostatic discharge immunity test", 1995."
- [30] R. Bèges, "Analysis and modeling methods for predicting functional robustness of integrated circuits during fast transient events," 2017.
- [31] Y. P. Zhou and J. J. Hajjar, "A circuit model of electrostatic discharge generators for ESD and EMC SPICE simulation," *2014 IEEE Int. Conf. Electron Devices Solid-State Circuits, EDSSC 2014*, pp. 5–6, 2014.
- [32] S. Caniggia and F. Maradei, "Circuit and numerical modeling of electrostatic discharge generators," *IEEE Trans. Ind. Appl.*, vol. 42, no. 6, pp. 1350–1357, 2006.
- [33] K. M. Chui, "simulation and measurement of ESD test for electrostatics devices," 2003. PhD
- [34] K. Wang, D. Pommerenke, R. Chundru, T. Van Doren, J. L. Drewniak, and A. Shashindranath, "Numerical modeling of electrostatic discharge generators," *IEEE Trans. Electromagn. Compat.*, vol. 45, no. 2, pp. 258–271, 2003.
- [35] S. GIRALDO TORRES, "Etude de la robustesse d'amplificateursembarqués dans des applications portables soumis à des décharges électrostatiques (ESD) au niveau système," 2013. PhD
- [36] Ruan Xiaofen, Zhang Xijun, Wu Zhancheng, and Wang Shuping, "Study on two types of commercial ESD simulators," in *Asia-Pacific Conference on Environmental Electromagnetics, 2003. CEEM 2003. Proceedings.*, 2003, pp. 233–236.
- [37] R. Chundru, D. Pommerenke, K. Wang, T. VanDoren, F. P. Centola, and J. S. Huang, "Characterization of Human MetalESDReference Discharge Event and CorrelationofGenerator Parameters to Failure Levels—Part I: Reference Event," *IEEE Trans. Electromagn. Compat.*, vol. 46, no. 4, pp. 498–504, Nov. 2004.
- [38] K. Wang, D. Pommerenke, R. Chundru, T. Van Doren, F. Pio Centola, and J. S. Huang, "Characterization of human metal ESD reference discharge event and correlation of generator parameters to failure levels - Part II: Correlation of generator parameters to failure levels," *IEEE Trans. Electromagn. Compat.*, vol. 46, no. 4, pp. 505–511, 2004.
- [39] M. Honda, "Measurement of ESD-gun radiated fields," *Electr. Overstress/Electrostatic Disch. Symp. Proc.*, pp. 323–327, 2007.
- [40] H. Rezaei, L. Guan, A. Talebzadeh, S. Marathe, P. Wei, and D. Pommerenke, "Effect of relative humidity and materials on triboelectric charging of USB cables," *IEEE Int. Symp. Electromagn. Compat.*, pp. 634–639, 2017.
- [41] V. Pilla, "Cable discharge events (CDE) -- A modeling and simulation perspective," Missouri S&T, 2014.
- [42] W. Stadler, J. Niemesheim, A. Stadler, S. Koch, and H. Gossner, "Risk assessment of cable discharge events," in *2017 39th Electrical Overstress/Electrostatic Discharge*

- Symposium (EOS/ESD)*, 2017, vol. 49, no. 160, pp. 1–9.
- [43] T. Maloney and N. Namkamura, “Transmission line pulsing techniques for circuit modeling of ESD phenomena,” *Electr. Overstress-Electrostatic Disch. Symp.*, 1985.
- [44] “ANSI ESD STM 5.5.1-2016. <https://www.esda.org/standards/device-design/transmission-line-pulse/>.”
- [45] H. . Bakoglu, “Circuits, interconnexions and packaging for VLSI, Addison-Wesley,” 1990.
- [46] E. O. Hammerstad, “Equations for Microstrip Circuit Design,” *1975 5th Eur. Microw. Conf.*, vol. 0, no. 1, pp. 268–272, 1975.
- [47] D. . Dascher, “Measuring parasitic capacitance and inductance using TDR,” *Hewlett-Packard J.*, vol. 47, pp. 83–96, 1996.
- [48] E. Grund and R. Gauthier, “VF-TLP systems using TDT and TDRT for Kelvin wafer measurements and package level testing,” *Electr. Overstress/Electrostatic Disch. Symp. Proc.*, no. 1, 2004.
- [49] F. Farbiz and A. A. Salman, “Multi-reflection TLP: A new measurement technique for system-level automotive ESD/EMC characterization,” in *Electrical Overstress/Electrostatic Discharge Symposium Proceedings*, 2014, no. November.
- [50] E. Grund, K. Muhonen, and N. Peachey, “Delivering IEC 61000-4-2 Current Pulses through Transmission Lines at 100 and 330 ohm System Impedances,” no. 1, pp. 1–10, 2008.
- [51] “<https://www.grundtech.com/purepulse/>.” .
- [52] “https://www.hppi.de/?page_id=309.” .
- [53] “<https://barthelectronics.com/iec-50/>.” .
- [54] R. Beges *et al.*, “TLP-based Human Metal Model stress generator and analysis method of ESD generators,” *2015 37th Electr. Overstress/Electrostatic Disch. Symp.*, vol. 2, no. 1, pp. 1–10, 2015.

2 Méthodologie de modélisation des systèmes

Pour pouvoir simuler les systèmes électroniques (au niveau carte), et prédire les possibilités de défaillances matérielles ou fonctionnelles, une méthodologie rigoureuse doit être mise en œuvre. Ceci est essentiellement lié à la complexité des cartes électroniques, et au grand nombre d'éléments qui la compose. Cette méthodologie, en premier publiée dans les travaux de N. Monnereau [1], propose de décrire sous la forme d'une boîte noire tous les différents éléments qui composent le système. Les composants électroniques sont par exemple décrits sous une forme comportementale ce qui permet d'éviter un schéma électrique complexe. Cette méthodologie est depuis utilisée dans les différents travaux du groupe [1][2][3][4], mais aussi dans un grand nombre de publications qui adressent la problématique de l'impact des ESD sur les systèmes dès lors [5][6][7][8]. Un certain nombre de ces modèles ont été développés lors de précédents travaux de thèse [1][4]. Au travers de ce chapitre nous analysons sur différents cas d'étude la validité des modèles proposés. L'objectif ici, est de voir leurs limites et comment ils peuvent être utilisés pour la prédiction de défauts fonctionnels. Nous visons en particulier les simulations transitoires. En effet, un grand nombre d'erreurs de simulation peut être dû à une mauvaise prédiction des chemins des courants dans les systèmes, ou aux surtensions aux bornes des composants.

La première partie de ce chapitre porte sur les modèles des composants passifs utilisés en simulation. Dans cette partie, nous avons développé une méthode pour réaliser des modèles comportementaux de capacités MLCC (Multi Couche en Céramique) qui montrent un comportement différent de celui attendu. Toute la démarche mise en place, de la caractérisation TLP aux modèles, est détaillée.

La deuxième partie porte sur la modélisation des protections ESD. La méthodologie de modélisation comportementale de protection ESD a été présentée pour la première fois par Monnereau en 2011 [1]. Nous avons repris cette méthodologie pour l'appliquer sur différents composants. Les circuits intégrés utilisés dans notre étude touchent différents domaines d'applications. Le premier est dédié à des applications de communications automobiles, le second est une simple bascule D et pour finir nous avons utilisé cette méthodologie sur un composant USB3. La performance des modèles quasi-statiques pour reproduire le comportement du circuit intégré face à une perturbation ESD est observée. Dans cette partie, nous avons identifié les différentes difficultés que présentent ce type de modèle pour reproduire les comportements transitoires des composants. Les stress déclenchent des protections ESD avec des temps de réponse qui sont en dessous de la nanoseconde. Afin de simuler de tels comportements, nous nous sommes intéressés aux transitoires et aux dynamiques de déclenchement de la protection. Ces déclenchements engendrent des phénomènes transitoires rapides qui ne sont pas pris en compte dans les modèles quasi-statiques. C'est notamment le cas des surtensions qui ne peuvent être prévues, quand elles sont liées aux vitesses de déclenchement des protections. Nous verrons que cette dynamique est très importante pour comprendre comment deux protections mises en parallèle peuvent interagir.

La dernière partie porte sur le développement d'un nouveau modèle comportemental de CI. Le modèle développé au cours de ces travaux de recherche doit être capable de donner la réponse du composant lorsque ce dernier est soumis à des stress ESD. Ces modèles sont utilisés dans le chapitre 4 pour prédire précisément les défaillances engendrées, aussi bien matérielles que fonctionnelles.

2.1. Modèles de composants passifs

Les systèmes électroniques sont constitués en outre, d'éléments passifs, comme des résistances, des inductances et des capacités. Ces éléments passifs peuvent se situer sur le chemin d'un ESD entre le connecteur et le circuit intégré. Afin de prédire correctement l'impact du stress sur le CI, il est indispensable de modéliser ces éléments passifs dans les simulations car l'impédance introduite par les passifs définit les chemins de courant lors des décharges. Il est bien connu que ces éléments ont un comportement différent selon la fréquence de travail. En effet, un condensateur peut se comporter comme une inductance au-delà d'une fréquence appelée fréquence de résonance et inversement. Au vu des fréquences mises en jeu dans les simulations de décharges électrostatiques, le modèle idéal d'un composant passif ne convient plus. N. Monnereau et R. Bèges utilisent dans leurs travaux [1] et [4], des modèles, dit « Hyper Fréquences » de composants passifs reportés en Figure 2.1. Chaque composant passif est représenté avec ces éléments parasites en gris qui peuvent être extraits à l'aide d'un analyseur d'impédance 4294A ou d'un analyseur de réseau vectoriel (VNA - Vector Network Analyzer) N5247A. La prise en compte d'éléments parasites dans les modèles pour les simulations ESD et CEM est devenue systématique. Ces modèles permettent d'obtenir de meilleurs résultats comparés à un modèle idéal, cependant, il faut prendre en considération que ces modèles sont extraits à partir de signaux de faibles amplitudes. Le comportement de certains éléments passifs soumis à des signaux de fortes puissances peut être totalement différent. Certaines capacités à Multi Couche en Céramique (MLCC) sont concernées par ce phénomène.

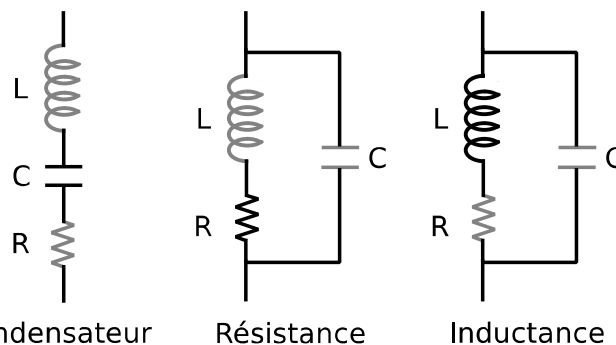


Figure 2.1: Modèles des composants passifs incluant leurs éléments parasites.

2.1.1. Problématique des condensateurs Multi-Couches en Céramique (MLCC)

Des mesures ont été faites sur différentes capacités seules pour évaluer leur comportement lors de stress de très fortes injections. La configuration de test est décrite dans la Figure 2.5. La figure suivante, donne le résultat de mesure pour une capacité de 10nF, de type X7R, soumise à une impulsion TLP de 700V pendant 100ns. L'allure de la courbe ne ressemble pas à la charge théorique d'une capacité de telle valeur et un calcul rapide ($\Delta I = C \cdot \Delta V / \Delta t$) peut rapidement le démontrer. Une impulsion de 700V TLP correspond à un courant constant de 14A, sur une durée de 100ns, ce qui nous donne une tension maximale atteinte de 140V (un modèle hyperfréquence change très peu cette valeur étant donnée la durée de l'impulsion). La droite de charge correspondante est reportée dans la Figure 2.2 et permet de se rendre compte de l'écart entre la théorie et la mesure (tension atteinte

supérieure à 500V dans ce cas). Une telle variation peut avoir des conséquences importantes sur la prédiction des répartitions de courant dans les systèmes. Il est donc nécessaire de connaître comment se comporte une capacité lors de stress ESD, et de lui associer un modèle qui permet de rendre compte de la variation réelle à ses bornes. La partie qui suit présente les travaux que nous avons menés pour développer un tel modèle. Différents types de capacités ont été étudiés afin de vérifier si elles avaient toutes le même comportement.

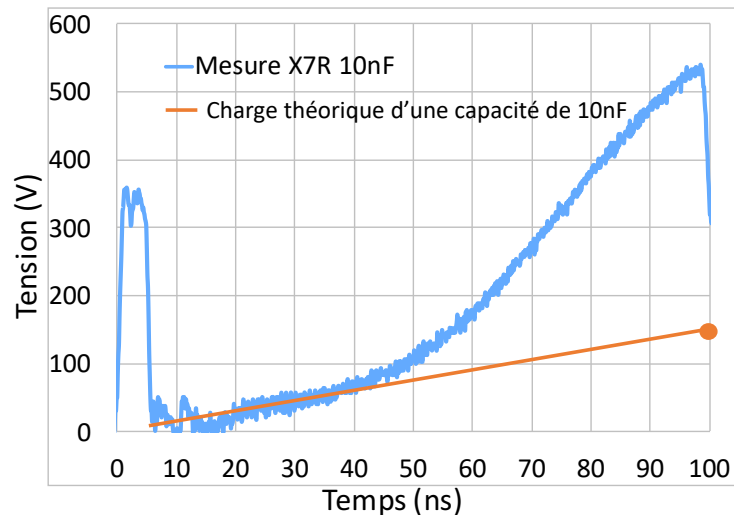


Figure 2.2: Mesure de la charge d'une capacité soumise à une impulsion TLP de 700V et charge théorique calculée.

2.1.1.1. Les différentes classes de condensateurs MLCC

Les capacités CMS (Composant Monté en Surface) sont essentiellement sous forme de Multi Couche en Céramique dont le diélectrique entre chaque couche varie selon le type de condensateur (X7R, Y5V, C0G...). Elles sont répertoriées dans des classes allant de 1 à 4 en fonction des propriétés liées à leurs diélectriques.

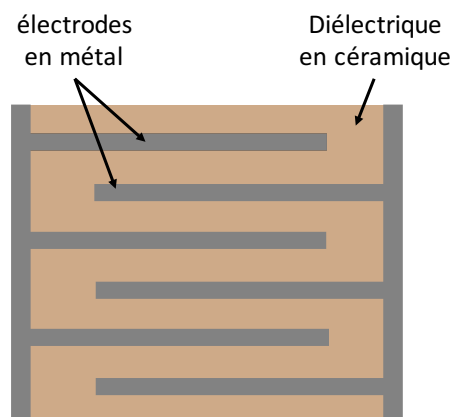


Figure 2.3: Vue en coupe d'une capacité MLCC

Les capacités de classe 1 sont codées par trois caractères alphanumériques comme décrits dans le Tableau 2.1 qui sont respectivement le coefficient en fonction de la température, le coefficient multiplicateur du coefficient de température et la tolérance du coefficient de température.

| Coefficient de température (10 ⁻⁶ /K) | Multiplieur du coefficient de température | Tolérance du coefficient de température |
|--|---|---|
| C : 0.0 | 0 : -1 | G : ±30 |
| B : 0.3 | 1 : -10 | H : ±60 |
| L : 0.8 | 2 : -100 | J : ±120 |
| À : 0.9 | 3 : -1000 | K : ±250 |
| M : 1.0 | 4 : +1 | L : ±500 |
| P : 1.5 | 6 : +10 | M : ±1000 |
| R : 2.2 | 7 : +100 | N : ±2500 |
| S : 3.3 | 8 : +1000 | |
| T : 4.7 | | |
| V : 5.6 | | |
| U : 7.5 | | |

Tableau 2.1: Code alphanumérique d'un condensateur de classe 1 [9]

Les capacités de classe 2 sont également codées par trois caractères alphanumériques comme décrits dans le Tableau 2.2 qui sont respectivement la température basse de fonctionnement, la température haute de fonctionnement et la tolérance de la valeur de la capacité dans la plage de température spécifiée.

| Température de fonctionnement la plus basse | Température de fonctionnement la plus haute | Variation de la valeur du condensateur sur la plage de température |
|---|---|--|
| X : -55°C | 4 : +56°C | P : ±10% |
| Y : -30°C | 5 : +85°C | R : ±15% |
| Z : +10°C | 6 : +105°C | S : ±22% |
| | 7 : +125°C | T : +22% -33% |
| | 8 : +150°C | U : +22% -56% |
| | 9 : +200°C | V : +22% -82% |

Tableau 2.2: Code alphanumérique d'un condensateur de classe 2 [9]

Les condensateurs de classe 3 et 4 sont peu communs et ne seront donc pas abordés dans cette étude.

2.1.1.2. Modèle comportemental d'une capacité MLCC

Le modèle proposé Figure 2.4 reprend le modèle fréquentiel d'un condensateur avec les éléments parasites obtenus avec l'analyseur d'impédance. La capacité principale n'est plus une capacité à valeur fixe. S. Scheier [10] et L. Hongyu [11] démontrent que la valeur de la capacité de certains condensateurs MLCC dépende de la tension à leurs bornes lorsqu'ils sont soumis à des impulsions TLP.

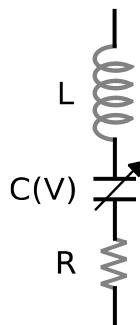


Figure 2.4: Modèle d'une capacité de deuxième classe

Selon leurs études, la charge Q en coulomb d'un condensateur « non linéaire » indépendant du temps suit l'équation Equ 2.1.

$$Q = C(V).dV \quad \text{Equ 2.1}$$

$$C(V) = \frac{I(t)}{\frac{dV(t)}{dt}} \quad \text{Equ 2.2}$$

$$C(V) = \frac{dQ(t)}{dV(t)} \quad \text{Equ 2.3}$$

A partir du courant et de la tension mesurés aux bornes du condensateur soumis à une seule impulsion TLP de forte amplitude, L. Hongyu [11] extrait une courbe $C(V)$ avec la relation Equ2.2.

Tandis que [10] construit la courbe $C(V)$ à partir de la mesure quasi-statique du TLP qui fait une moyenne de la tension et du courant entre 70ns et 90ns de l'impulsion sur plusieurs niveaux d'injection. A la fin de chaque injection le condensateur est totalement chargé. Pour extraire la courbe $C(V)$, la relation Equ 2.3 est utilisée avec $dQ(t)$ et $dV(t)$ prélevés sur le niveau quasi-statique. $Q(t)$ la charge du condensateur est calculée en réalisant l'intégrale du courant.

Nous avons testé deux méthodes pour modéliser le comportement des capacités MLCC basées sur celles présentées précédemment.

2.1.1.3. Première méthode pour extraire la caractéristique $C(V)$

La première méthodologie utilisée pour extraire un modèle comportemental est basée sur une courbe $I(V)$ quasi-statique. Cette courbe est obtenue en réalisant des injections TLP sur le condensateur.

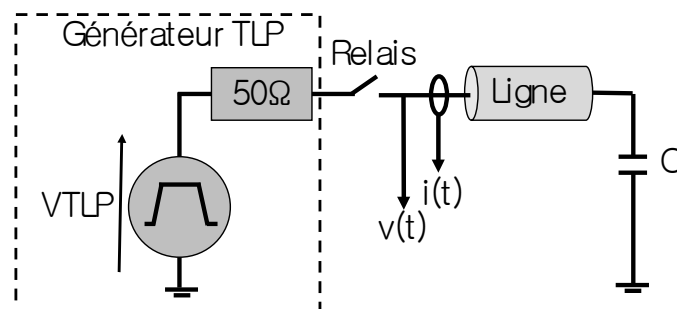


Figure 2.5: Configuration de test de la mesure TLP sur les condensateurs MLCC.

Les condensateurs testés sont brasés sur la carte Figure 2.6 dont les accès sont pris en compte dans la mesure TLP grâce au motif de calibration OPEN, SHORT et LOAD. Les pistes sont conçues pour avoir une impédance de 50Ω.

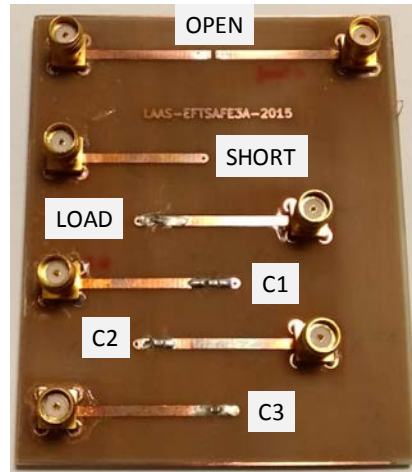


Figure 2.6: Carte de test pour les condensateurs MLCC.

Les caractéristiques $I(V)$ quasi-statiques Figure 2.7 ont été obtenues en utilisant le TLP-TDR sur un condensateur de 1nF provenant de chaque classe : une capacité de type COG pour la première classe et une capacité de type X7R pour la seconde. Les capacités X7R sont particulièrement intéressantes dans notre étude, car elles sont très largement utilisées dans les systèmes automobiles de par leur faible coût. L'axe des abscisses représente la tension de précharge du TLP et l'axe des ordonnées la valeur moyenne du courant mesurée entre 75ns et 85ns de l'impulsion. D'après la Figure 2.7, la courbe du condensateur COG est une droite et respecte la loi de charge d'une capacité de 1nF. Le condensateur X7R a un courant plus important que la COG de 0V à 200V TLP, et par la suite cette tendance s'inverse pour chuter. Pour une injection de 700V, le courant qui traverse le condensateur est de l'ordre de 0,7A alors qu'il devrait être cinq fois supérieur. Ceci traduit une modification importante de la valeur de la capacité pendant l'impulsion. Le comportement de la courbe $I(V)$ du condensateur X7R n'est pas celui d'un condensateur de valeur fixe.

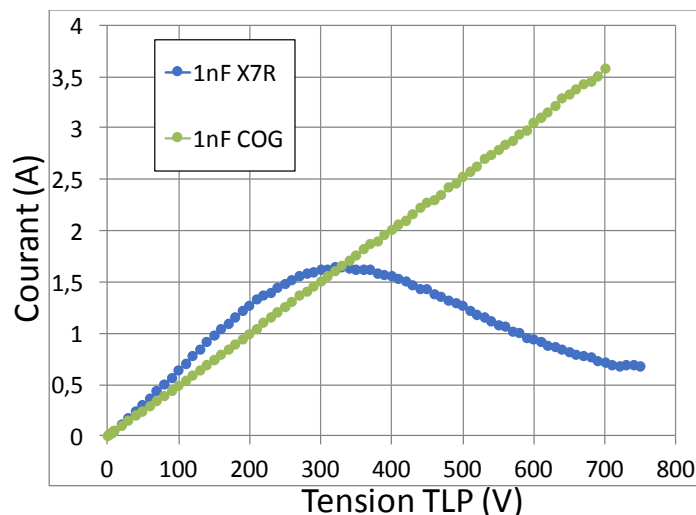


Figure 2.7: Courbes $I(V)$ quasi-statiques de capacités de 1nF de type COG (classe 1) et de type X7R (classe 2)

En utilisant la formule de la charge d'un condensateur soumis à un échelon de tension avec les données fournies par la caractéristique $I(V)$ obtenue par le TLP, il est possible d'extraire une courbe $C(V)$ pour chaque condensateurs MLCC testés.

$$I_{capa}(t) = \frac{V_{TLP}}{R} e^{-\frac{t}{\tau}} \quad \text{Equ 2.4}$$

$$\tau = -\frac{t}{\ln\left(\frac{I_{capa}(t) * R}{V_{TLP}}\right)} \quad \text{Equ 2.5}$$

$$C = \frac{\tau}{R} \quad \text{Equ 2.6}$$

$I_{capa}(t)$ est la valeur du courant à un instant t . V_{TLP} , la tension de charge du générateur TLP et τ la constante de temps du réseau RC. Toute la configuration de mesure étant 50Ω , l'impédance R est donc de 50Ω .

La Figure 2.8 reporte l'évolution transitoire de la tension et du courant mesurés à l'aide du TLP TDR sur une capacité de $1nF$. La capacité commence à se charger à partir de $10ns$ dû au retard Δt introduit par la ligne entre le point de mesure et la capacité Figure 2.5. Le temps t (des équations 2.4 et 2.5) est le temps où la mesure $I(V)$ est effectuée moins le temps Δt dû à la ligne.

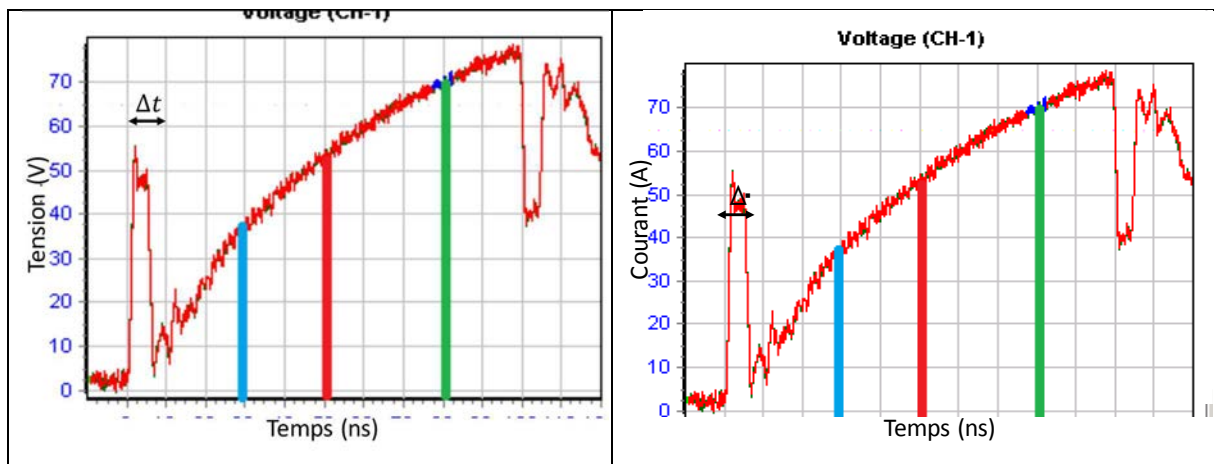


Figure 2.8: Courbe transitoire de la tension et du courant pour une injection de $100V$ TLP dans une capacité de $1nF$.

La Figure 2.9, représente l'évolution de la valeur de la capacité X7R de $1nF$ en fonction de la tension à ses bornes. Les trois courbes bleu, rouge et verte sont respectivement la valeur de la capacité calculée à $20ns$, $40ns$ et $70ns$ durant le stress TLP.

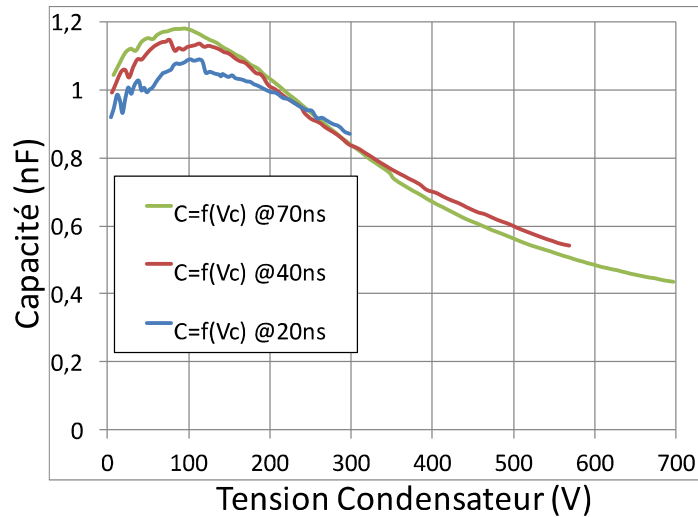


Figure 2.9: Valeur de la capacité X7R de 1nF en fonction de la tension à ses bornes, vue à $t=20ns$, $40ns$ et $70ns$

Lorsque le TLP est préchargé à sa tension maximale de 1000V, les tensions atteintes aux bornes du condensateur à 20, 40 et 70ns sont approximativement de 300V, 570V et 700V. Les courbes $C(V)$ sont donc tracées entre 0V et les tensions maximales à leurs bornes aux instants précédemment cités. Cette étude démontre que la valeur de la capacité d'un condensateur de type X7R dépend fortement de la tension à ces bornes (même si les 3 courbes ne sont pas superposées). Cette méthode a été appliquée à des condensateurs X7R et COG de différentes valeurs, 1nF et 10nF. Ces résultats sont reportés Figure 2.10 où la variation de la valeur de la capacité exprimée en %, est tracée en fonction de la tension aux bornes du condensateur (pour la courbe extraite à $t=70ns$). Nous pouvons rapidement noter que les tensions de charge atteintes par les capacités de type X7R sont bien au-dessus de celles atteintes par les capacités de type COG pour une même injection TLP (valeurs maximales atteintes).

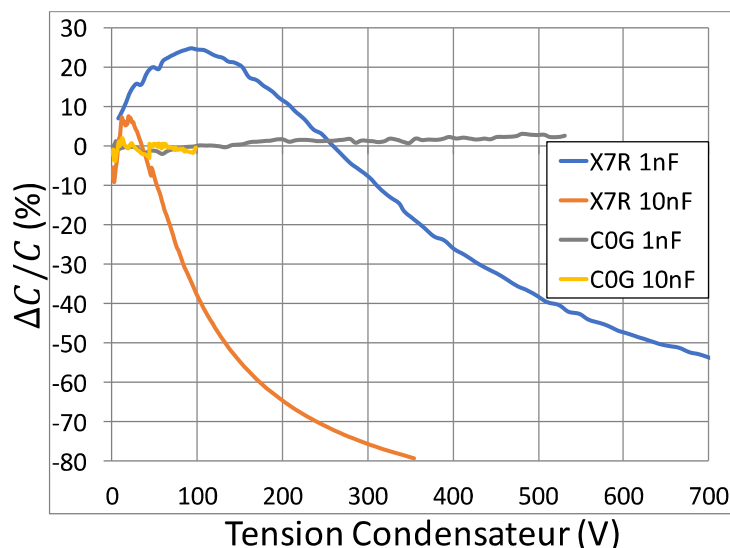


Figure 2.10: Variation de la capacité en % en fonction de la tension à ces bornes pour des condensateurs de 1nF et 10nF de type COG et X7R.

La valeur des capacités de type COG de 1nF et 10nF reste stable en fonction de la tension. Les capacités COG ainsi que celles constituant la classe 1 ont un diélectrique qui ne varie pas, et

donc, la valeur de la capacité en fonction de la tension appliquée reste stable. De ce fait, ces capacités peuvent tout simplement être représentées par leur modèle équivalent simple, voir fréquentiel (Chapitre 2 sous-section 2.1.1.2) si cela est nécessaire. A contrario, les capacités de type X7R voient leur valeur augmenter dans un premier temps puis diminuer jusqu'à perdre 80% de leur valeur nominale pour la capacité de 10nF. Dans la documentation constructeur la valeur de ces capacités est dite stable jusqu'à 50V. Or en utilisant une impulsion TLP, nous avons observé une variation de sa valeur intrinsèque dans cette plage de tension. Dans notre étude, les courbes C(V) sont obtenues en régime impulsionnel avec des impulsions très rapides imposant des contraintes électriques sur les diélectriques ferroélectriques de ces condensateurs [12].

Afin de vérifier que la variation C(V) des condensateurs X7R dépend principalement de la tension, une étude complémentaire est menée. L'objectif de cette étude consiste à observer l'allure de ces courbes C(V) pour différents temps de montée de TLP. Comme le démontre la Figure 2.11 le temps de montée impacte peu les courbes C(V) réalisées suivant la méthode précédemment décrite. On note que les trois courbes sont légèrement décalées, le temps de montée ne jouant que pour quelques pourcents de variations. Cependant, toutes les courbes suivent la même évolution et confirment la variation importante de la valeur intrinsèque de la capacité.

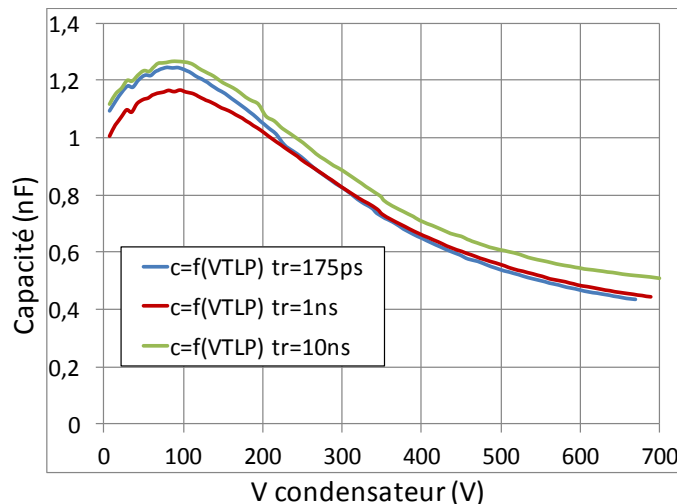


Figure 2.11: Valeur de la capacité fonction de la tension aux bornes du condensateur de 1nF de type X7R testé avec différents temps de montée, 175ps, 1ns et 10ns.

2.1.1.4. Simulation d'une capacité de deuxième classe

Le modèle proposé Figure 2.4 s'applique uniquement au condensateur de deuxième classe. Il permet de prendre en compte le comportement de la capacité en fonction de la fréquence et en fonction de la tension. Pour intégrer cette capacité variable en simulation, nous reprenons l'équation liant le courant et la tension d'un condensateur Equ 2.7 et l'intégrons directement dans le modèle VHDL-AMS.

$$i = C \frac{dv}{dt} \quad \text{Equ 2.7}$$

Dans cette équation, la valeur de C est remplacée par une expression polynomiale prenant en compte la tension aux bornes du condensateur. Cette expression est obtenue en réalisant la

courbe de tendance sur la courbe C(V) du condensateur, comme dans l'exemple Figure 2.12 sur une X7R de 1nF.

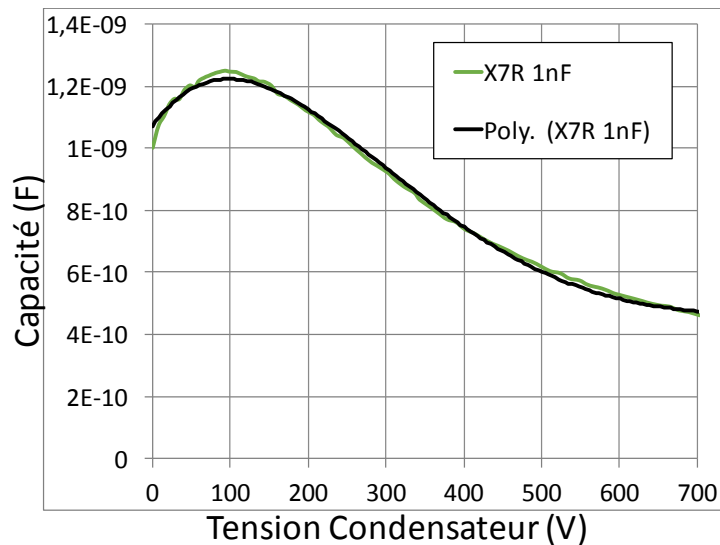


Figure 2.12: Valeur de la capacité fonction de la tension aux bornes du condensateur de 1nF de type X7R confronté à la courbe de tendance polynomiale implémenté dans le modèle.

Équation codée dans le modèle pour un condensateur X7R de 1nF en boîtier CMS 0805 :

$$i = ((-3E^{-18} \times V^6 + 2E^{-14} \times V^5 - 5E^{-11} \times V^4 + 5E^{-8} \times V^3 - 2E^{-5} \times V^2 + 4E^{-3} \times V + 1) \times 1E^{-9}) \times \frac{dV}{dt} \quad \text{Equ 2.8}$$

Les valeurs de l'inductance, L, et de la résistance parasite, R, du condensateur extraites au VNA respectivement de 549pH et 223mΩ sont placées en série du modèle polynomial de la capacité.

En simulation le condensateur est testé seul avec une injection TLP de 700V, de temps de montée de 1ns. Le modèle du TLP utilisé est le modèle réel prenant en compte tous les éléments parasites.

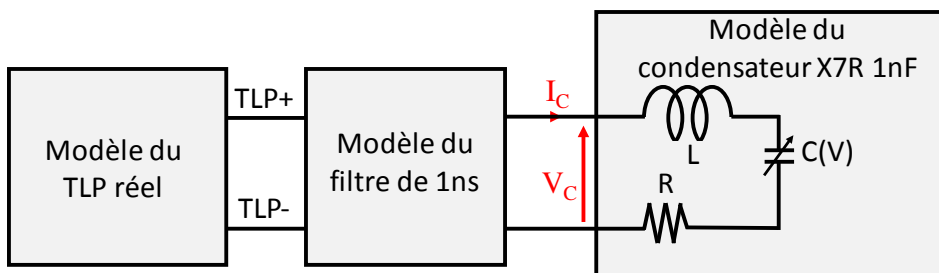


Figure 2.13: Schéma de la simulation d'une injection TLP sur un condensateur X7R

Le résultat de simulation obtenu avec le modèle de la capacité X7R de 1nF intégrant l'équation polynomiale est comparé à la mesure dans la Figure 2.14. L'allure de la tension et du courant simulée ne correspond pas à la mesure comme nous l'aurions espéré. Le modèle de capacité, C(V), met plus de temps à se charger que ce que l'on observe en mesure. De ce fait la capacité extraite avec la méthode présentée est plus importante que la réalité.

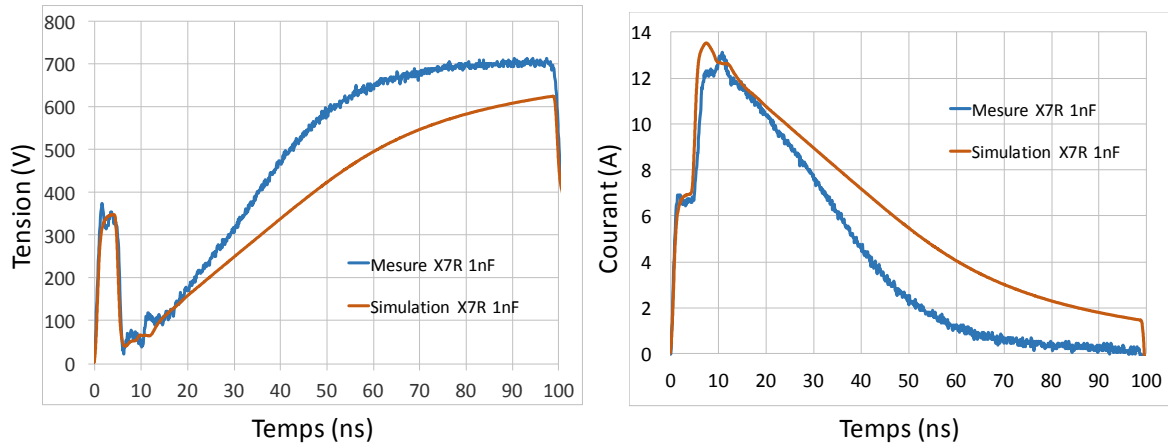


Figure 2.14: Comparaison mesure et simulation des allures transitoires de la tension et du courant de la capacité X7R de 1nF soumise à une injection TLP de 700V.

D’après l’allure de la tension aux bornes de la capacité X7R de 1nF lorsqu’une injection TLP de 700V y est appliquée Figure 2.14, la tension extraite par la mesure TLP entre 75ns et 85ns est de 680V. La formule Equ 2.6 appliquée sur chaque injection TLP pour construire la courbe C(V) donne une valeur de capacité de 470pF. Cette valeur est visible sur la courbe C(V) Figure 2.9.

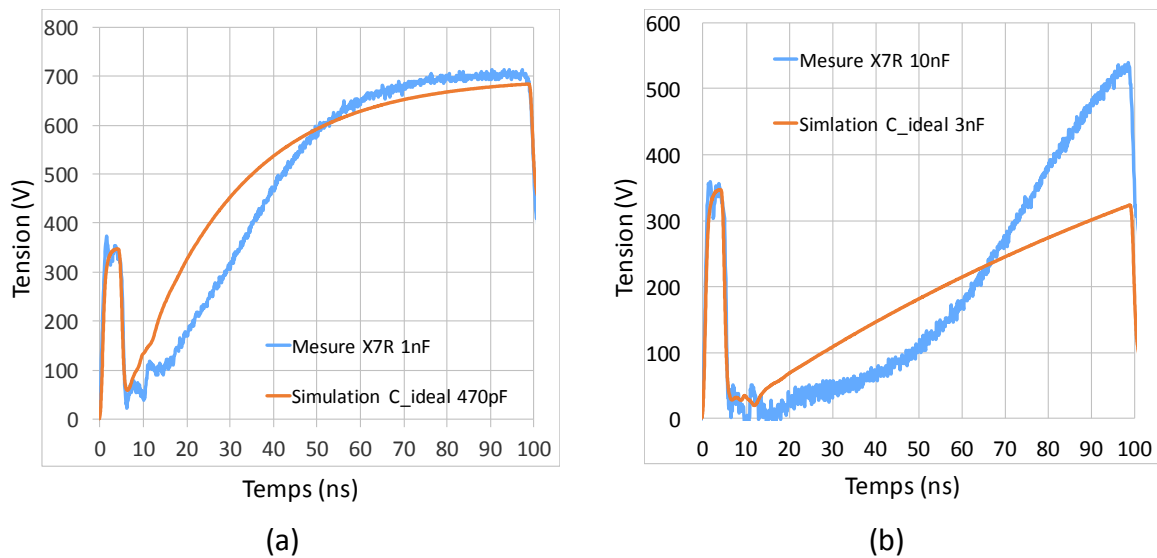


Figure 2.15: (a) Comparaison entre la tension mesurée aux bornes d’une X7R de 1nF et la simulation de la tension aux bornes d’un condensateur idéal de 470pF tous deux soumis à une injection de 700V TLP. (b) Comparaison entre la tension mesurée aux bornes d’une X7R de 10nF et la simulation de la tension aux bornes d’un condensateur idéal de 3nF tous deux soumis à une injection de 700V TLP

Figure 2.15 (a), la simulation d’un condensateur de 470pF soumis à une injection TLP de 700V est confrontée à la mesure TLP. La tendance $\frac{dV}{dt}$ de ces deux courbes autour de 80ns doit être similaire pour valider le modèle ce qui semble être le cas sur la figure. Afin de comprendre pour quelle raison notre modèle est erroné nous réalisons la même comparaison sur un condensateur X7R de 10nF.

Sur la Figure 2.15 (b), une injection de 700V TLP est appliquée sur un condensateur X7R de 10nF. La tension extraite par la mesure TLP entre 75ns et 85ns est de environ 300V ce qui

correspond à 3nF sur la courbe C(V) Figure 2.10. Sur cette deuxième courbe, nous observons que le $\frac{dV}{dt}$ autour du point de mesure 80ns n'est pas le même. Le $\frac{dV}{dt}$ simulé est moins important que le $\frac{dV}{dt}$ mesuré autour de 80ns. Cela signifie que la valeur de la capacité extraite avec cette méthode est surestimée. Cet écart est moins significatif sur le condensateur de 1nF mais il est suffisant pour fausser les résultats de la simulation comme démontré Figure 2.14.

La méthode présentée, qui consiste à utiliser une mesure I(V) quasi-statique pour extraire une courbe C(V) ne convient pas pour réaliser des modèles de capacité MLCC de deuxième classe. Comme nous avons pu le voir sur les courbes Figure 2.14 les modèles ne reproduisent pas le comportement transitoire du condensateur. Dans un système, il ne serait pas possible de prédire l'allure de la tension aux bornes des autres composants placés en parallèle de ces condensateurs lorsqu'ils sont soumis à un stress ESD. Il est indispensable de trouver une autre solution pour pouvoir réaliser ces modèles comportementaux.

2.1.1.5. Deuxième méthode : caractéristique C(V) temporelle

La deuxième méthode utilisée pour extraire la courbe C(V) est basée sur l'allure temporelle de la tension aux bornes du condensateur. Cette méthode est appliquée sur le condensateur de 10nF de type X7R. La courbe V(t) pour une injection de 700V TLP sur un condensateur de 10nF de type X7R est reportée Figure 2.16 (a).

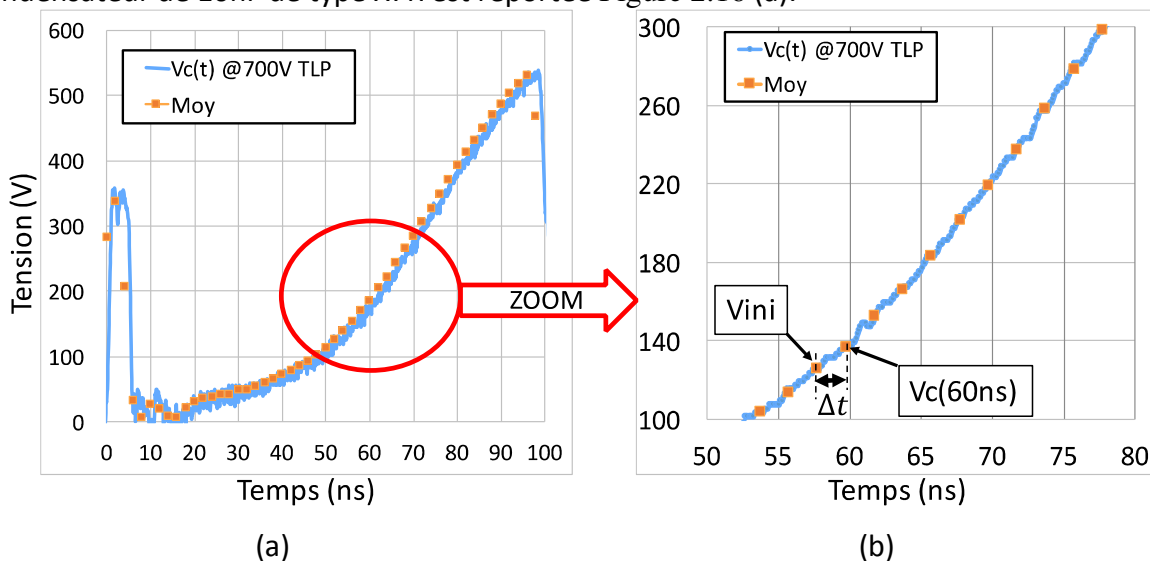


Figure 2.16: (a) Tension aux bornes du condensateur X7R de 10nF soumis à une injection de 700V TLP obtenue par la méthode TLP-TDR. (b) Zoom sur une portion du signal.

La première étape consiste à réaliser une moyenne glissante sur la courbe afin de réduire le nombre de points de mesure (par 20 dans notre cas). La nouvelle courbe nommée « Moy » est représentée par les points oranges. Une nouvelle courbe C(V) est construite à partir des segments obtenus entre chaque point sur la courbe Moy(t). À chaque point la formule Equ 2.9 est appliquée.

$$C(V_c) = - \frac{\Delta t}{R * \ln\left(\frac{V_c - E}{V_{ini} - E}\right)} \quad \text{Equ 2.9}$$

La valeur de Δt est la différence de temps entre le point de tension initial V_{ini} et le temps du prochain point nommé V_c Figure 2.16 (b). La différence de temps Δt est égale au pas d'échantillonnage obtenu après la moyenne glissante. Dans l'exemple Figure 2.16 (b) ce temps est d'environ de 2ns.

V_{ini} est la valeur de la tension initiale du condensateur. V_c est la tension aux bornes du condensateur lorsqu'une tension E est appliquée pendant une durée de Δt sur un condensateur initialement chargé à V_{ini} . Avec E la valeur de l'injection TLP qui a permis d'obtenir la courbe $V(t)$ Figure 2.16, soit 700V.

Après chaque calcul V_{ini} prend la valeur de V_c et V_c prend la valeur du prochain point sur la courbe temporelle $Moy(t)$.

Une valeur de capacité C est alors calculée pour une tension V qui vaut V_c pour chaque point de la courbe $Moy(t)$. Cette méthode a été appliquée sur la courbe $Moy(t)$ pour une injection de 700V TLP et de 500V TLP qui ont donnée respectivement les courbes « $C(V)$ TLP 700V » et la courbe « $C(V)$ TLP 500V » de la Figure 2.17. Une nouvelle courbe $C(V)$ est représentée en vert sur la Figure 2.17 « $C(V)$ méthode 2 ». Cette courbe est tracée manuellement pour représenter la tendance des points $C(V)$ TLP 700V et $C(V)$ TLP 500V. Elle est comparée à la courbe $C(V)$ obtenue par la première méthode « $C(V)$ méthode 1 » issue du calcul présenté dans le chapitre 2 sous-section 2.1.1.4.

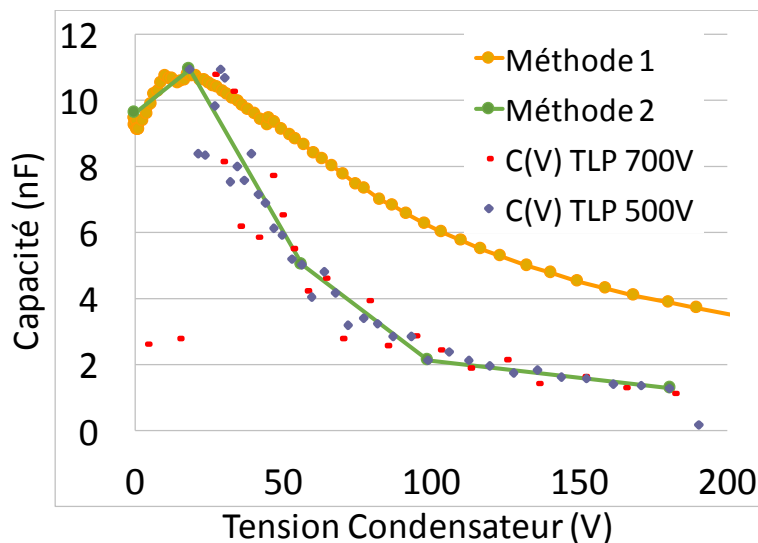


Figure 2.17: Comparaison des courbes $C(V)$ obtenues par les différentes méthodes

Il n'est pas possible d'extraire une courbe de tendance avec EXCEL sur les courbes « $C(V)$ TLP ». Nous avons décidé d'insérer la courbe « méthode 2 » dans la simulation sous forme de machine à état. La courbe $C(V)$ est décomposée en quatre états, Figure 2.18. Dans chaque état, la valeur de C est fonction de la tension aux bornes du condensateur, elle suit les droites définies par les points (V_i, C_i) avec $0 \leq i \leq 4$.

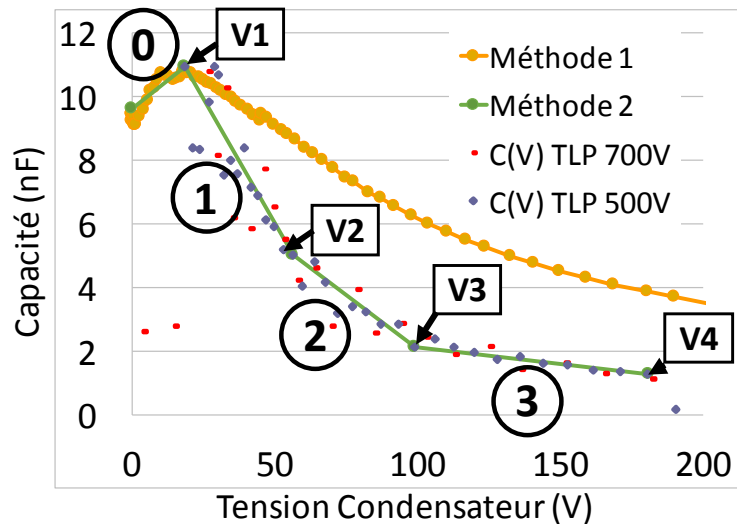


Figure 2.18: Machine à état utilisé pour représenter la courbe C(V)

Les allures de tension et de courant simulées pour ce nouveau modèle sont comparées à la mesure Figure 2.19. La simulation suit la tendance de la mesure. Malgré la divergence pour les fortes injections ce modèle est satisfaisant pour l'intégrer dans nos simulations de système. Ces modèles de capacité sont utilisés en parallèle des broches de circuit intégré. Ces CI sont dotés de protections internes qui se déclenchent pour des niveaux de tension de l'ordre de 70V. De ce fait, nous estimons que la tension aux bornes de ces condensateur n'atteint pas de forts niveaux dans nos configurations de test.

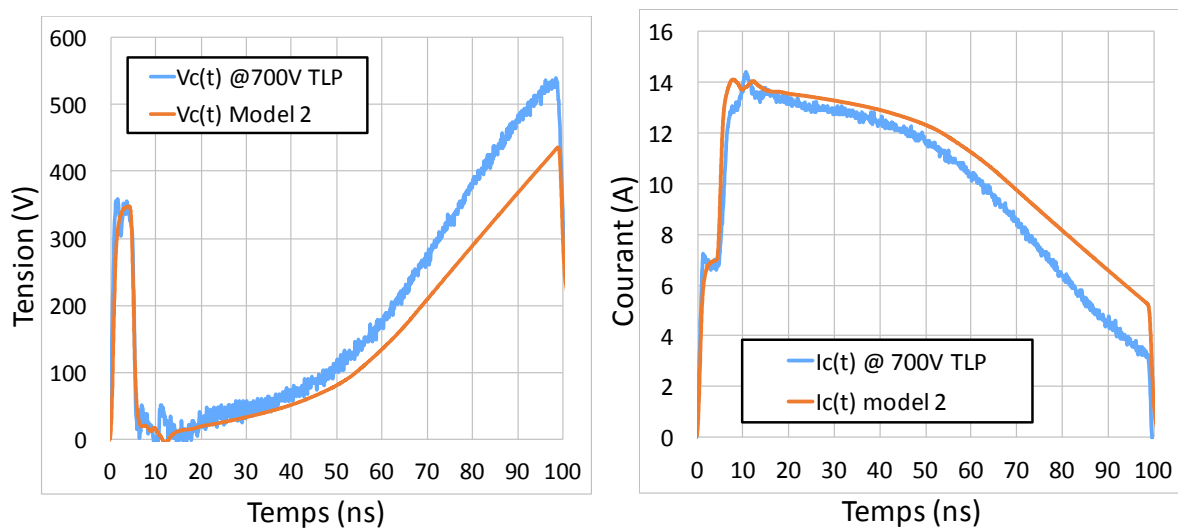


Figure 2.19: Comparaison de la tension et du courant obtenue par la mesure et par la simulation du nouveau modèle du condensateur X7R de 10nF.

2.1.1.6. Impact des condensateurs MLCC de 2^{ème} classe dans les systèmes

Les capacités sont utilisées pour filtrer les fluctuations rapides dues à des parasites sur les alimentations ou les communications. Elles peuvent aussi être utilisées pour absorber un stress ESD et limiter les variations de tension. Pour étudier le comportement des capacités MLCC de type COG et X7R dans un système soumis à des stress ESD, un PCB spécifique a été

réalisé pour pouvoir mettre en parallèle une capacité et un composant. Sur ce PCB Figure 2.20 il y a une empreinte S01C8, prévue pour tester les circuits intégrés et un motif d'injection.

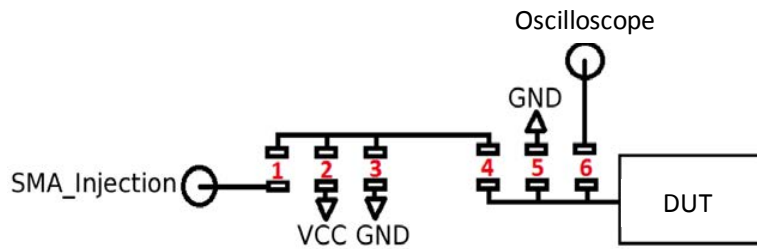


Figure 2.20: Motif d'injection utilisé sur le PCB.

Ce motif constitué de 6 empreintes CMS en 0805 permet de rajouter des composants sur le chemin de l'injection entre le connecteur SMA nommé « SMA-injection » et le composant testé « DUT ». Il permet également de réaliser la mesure de la tension aux bornes du DUT. Le principe de mesure utilisé pour la mesure de tension est appelé Pick-of Tee (PoT). En plaçant une résistance de 500Ω sur l'empreinte 6 une portion du signal injecté aux DUT est prélevée et renvoyée sur le connecteur SMA relié à l'oscilloscope. La sonde de tension ainsi constituée a une bande passante de 3GHz comme le montre la Figure 2.21.

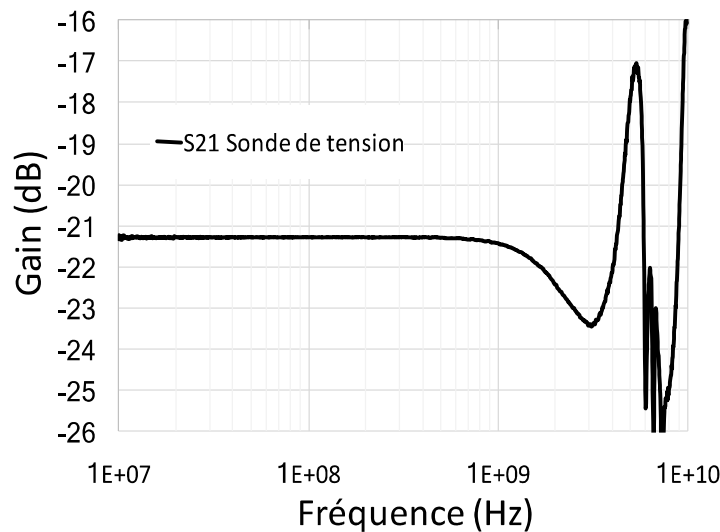


Figure 2.21: Caractérisation VNA de la sonde de tension disponible sur la carte LIN

Pour l'étude, nous plaçons des résistances 0Ω sur les empreintes 1 et 4 et les capacités MLCC sont placées en parallèle du circuit intégré sur l'empreinte 5 de la Figure 2.20. L'injection est réalisée par le TLP directement connecté au connecteur SMA_injection de la carte. Le circuit intégré utilisé est un composant LIN (Local Interconnect Network). L'injection est réalisée sur sa broche de communication LIN. La caractéristique I(V) de la protection LIN-GND du circuit intégré seul est représentée Figure 2.22. La protection se déclenche à 70V et se replie à 16V, la résistance à l'état passant R_{on} est de $0,9\Omega$.

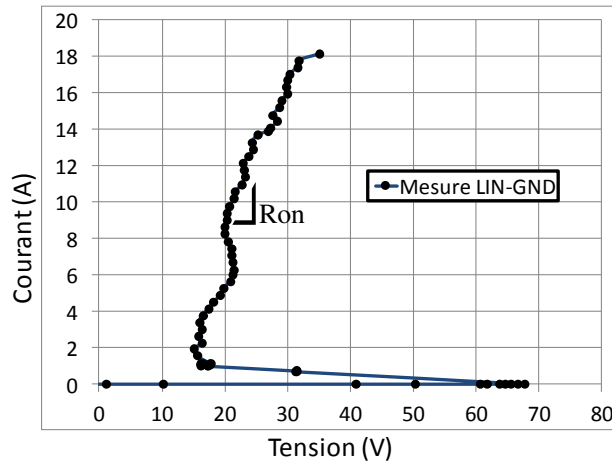


Figure 2.22: Courbe I(V) quasi-statique de la protection LIN-GND

La configuration de test est représentée Figure 2.23. La capacité nommée C est placée en parallèle du circuit intégré. Deux types de capacité, une COG ou une X7R et pour deux valeurs de condensateur 1nF et 10nF sont testées. Les résultats de mesures sont reportés dans la Figure 2.24.

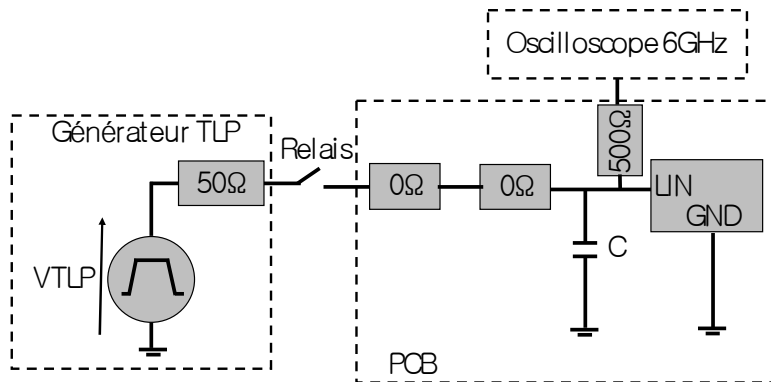
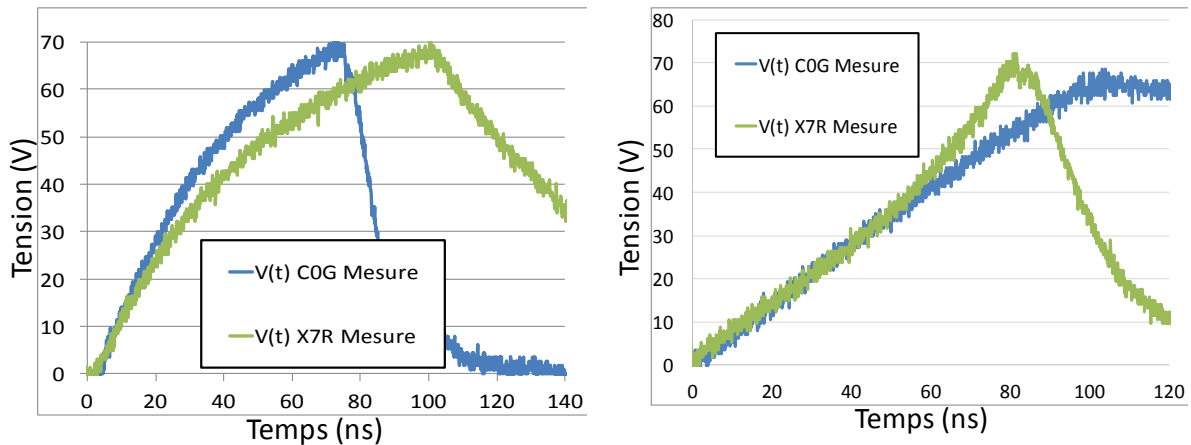


Figure 2.23: Schéma électrique équivalent de la configuration de test.

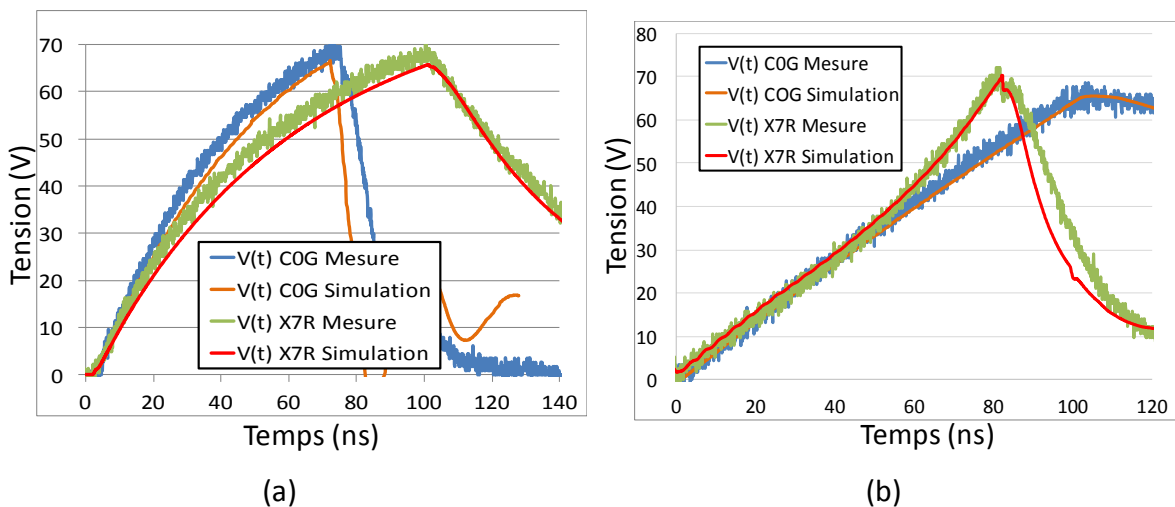
Pour une injection TLP de 100V Figure 2.24 (a), sur le condensateur de 1nF COG en parallèle du CI, la tension augmente jusqu'à atteindre le seuil de déclenchement (70V) de la protection LIN-GND. Une fois la protection déclenchée la tension descend brutalement à un niveau plus faible (point de fonctionnement) jusqu'à la fin de l'injection. Si une capacité X7R de 1nF est utilisée à la place de la COG, la tension aux bornes de la protection n'atteint pas 70V avant la fin de l'injection. La protection LIN-GND ne se déclenche pas dans cette configuration et nous observons la charge et la décharge de la capacité X7R. Figure 2.24 (b) la même étude est effectuée avec des capacités de 10nF et une injection de 400V TLP. Dans cette configuration, contrairement aux résultats obtenus pour un condensateur de 1nF, un condensateur COG placé en parallèle du CI absorbe toute l'ESD tandis qu'avec la capacité X7R la tension atteint le point de déclenchement de la protection qui se déclenche avant la fin du stress.

Ce comportement peut être expliqué en observant les courbes C(V) des condensateurs X7R Figure 2.10. Sur la courbe C(V) d'un condensateur X7R de 1nF, pour une tension de 70V à ces bornes, la valeur de capacité a augmenté de +20%. La X7R est donc perçue comme un condensateur de 1,2nF ce qui a pour conséquence de réduire le temps de charge comparé à la COG de 1nF. En ce qui concerne la capacité de 10nF X7R, pour une même tension à ces bornes, sa valeur de capacité a diminué de 60% ce qui explique une charge plus rapide que la COG de 10nF.



(a) Condensateur de 1nF, stress 100V TLP (b) Condensateur de 10nF, stress 400V TLP
Figure 2.24: Comparaison de la tension lorsqu'un condensateur COG ou X7R est placé en parallèle d'un circuit intégré.

À partir de ce cas simple, il est possible de comprendre l'utilité de bien modéliser les comportements des capacités ainsi que tous les éléments pouvant rentrer en jeu dans la simulation, sans quoi la simulation comportementale serait incohérente. Pour le résultat de simulation Figure 2.25, seule la charge de la capacité nous intéresse. Tout ce qui se passe après le déclenchement de la protection ESD dépend essentiellement du modèle de protections utilisé. La méthodologie pour réaliser le modèle comportemental d'un composant est détaillée dans la section suivante, Chapitre 2 section 2.3.2.



(a) Mesure et simulation de la tension aux bornes du composant LIN en parallèle d'un condensateur de 1nF COG ou X7R pour une injection TLP de 400V. (b) Mesure et simulation de la tension aux bornes du composant LIN en parallèle d'un condensateur de 10nF COG ou X7R pour une injection TLP de 400V.

La simulation suit parfaitement la mesure dans chaque cas. Le modèle des condensateurs MLCC de la seconde classe développé à partir de la seconde méthode permet d'obtenir dans cette configuration de test de très bons résultats.

2.2. Modélisation de protections ESD

2.2.1. Modèle quasi-statique

La méthodologie comportementale développée par N. Monnereau [1], consiste à créer un modèle purement comportemental à partir d'une caractéristique $I(V)$ quasi-statique. Cette méthodologie est réalisée en trois étapes. La première étape utilise le générateur TLP pour extraire la caractéristique $I(V)$ quasi-statique. Les caractéristiques $I(V)$ sont intégrées dans la simulation sous forme de machine à état en VHDL-AMS [13]. Ces courbes sont décomposées en fonctions affines par morceaux définies aux extrémités par des points (I, V) . Il y a autant d'états que de segments décrivant la caractéristique $I(V)$. Dans chaque état le courant est calculé en fonction de la tension aux bornes de la protection en utilisant la formule d'une droite affine $y=ax+b$ où le coefficient directeur représente la résistance équivalente de chaque état.

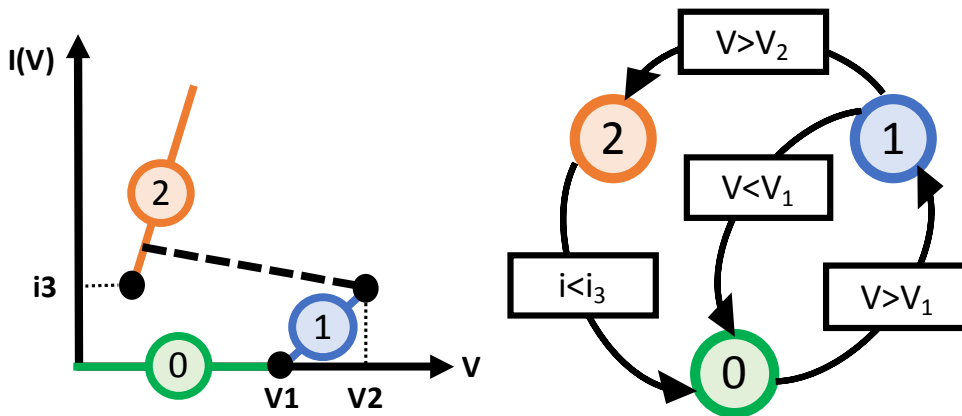


Figure 2.26: Linéarisation d'une courbe $I(V)$ et machine à état associé

Cette méthode de modélisation est facilement applicable sur toutes les protections ESD qui sont généralement sous forme de dipôle. Dans l'exemple d'une diode, la mesure TLP est réalisée de l'anode vers la cathode puis de la cathode vers l'anode pour obtenir une courbe IV couvrant les deux polarités. Le modèle sera ainsi en mesure de fonctionner pour des décharges positives et négatives.

Le schéma électrique équivalent de la protection Figure 2.27 (a) est donné Figure 2.27 (b). Ce modèle équivalent est celui de la protection une fois déclenchée. Dès que la tension aux bornes de la protection atteint V_1 (tension de déclenchement), l'interrupteur se ferme. Le courant traverse la protection qui possède une résistance R_{on} en série avec une source de tension continue V_p . Ces deux éléments représentent la pente résistive à l'état ON de la protection. La valeur de V_p correspond à l'intersection entre le prolongement de la droite $I(V)$ à l'état ON et l'axe des ordonnées.

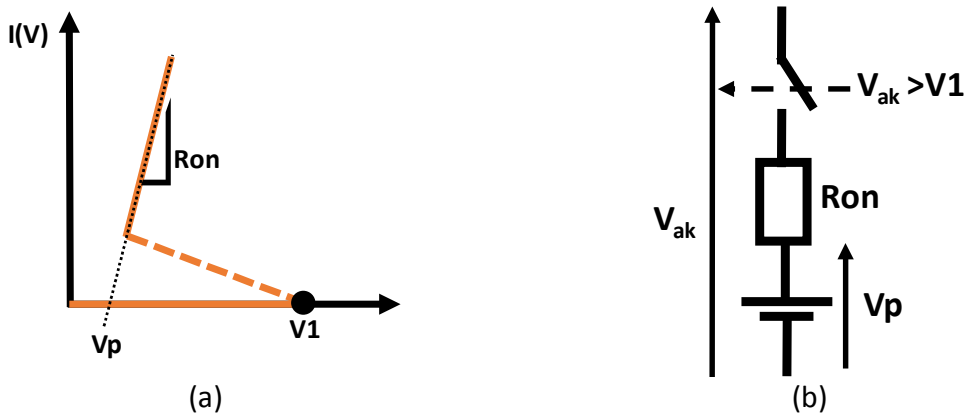


Figure 2.27: (a) Courbe I(V) d'une protection ESD. (b) Modèle électrique équivalent de la protection ESD déclenchée.

2.2.2. Modèle de circuit intégré (CI)

Pour les circuits intégrés, il n'est pas nécessaire de tester et de modéliser toutes les broches. Seulement les broches susceptibles d'être agressées sont prises en compte. En général ce sont les broches d'alimentation et de communication. Ces broches sont testées par paire, par exemple VCC-GND, et dans les deux sens, de VCC vers GND puis inversement. Le modèle de CI est présenté Figure 2.28. Il est constitué des blocs « IV » qui sont les caractéristiques IV quasi-statiques des protections internes et des blocs « RLC » qui représentent les éléments parasites introduits par le boîtier et les connexions entre la puce et le boîtier. Ces éléments parasites peuvent être extraits du fichier IBIS (input output Buffer Information Specification) généralement fourni par le fabricant du CI.

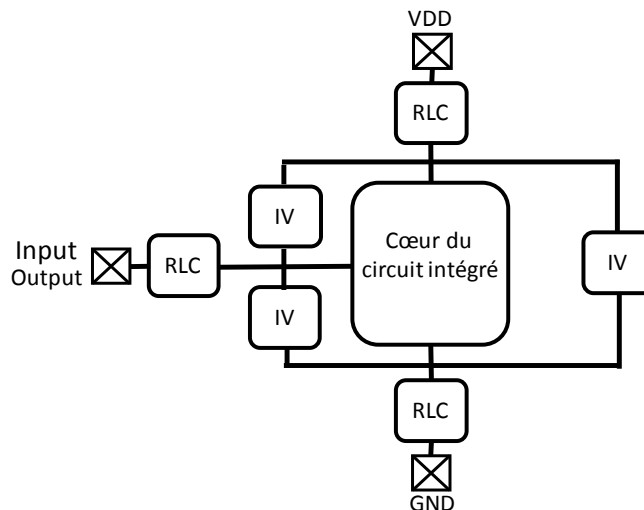


Figure 2.28: Stratégie de protection d'un circuit intégré

2.2.3. Mise en œuvre sur un circuit intégré dédié à une application automobile

Afin de réaliser des simulations comportementales de système, dans le cadre du projet EFT-SAFE3A, Valeo et NXP souhaitent un modèle comportemental de CI. Ce modèle doit être

sous forme de boîte noire afin de le transmettre librement sans compromettre la propriété intellectuelle du fondeur. Nous avons repris la méthodologie de modélisation développée par N. Monnereau pour l'appliquer sur un circuit intégré utilisé pour les applications de communication dans l'automobile. L'objectif de cette étude est de valider le modèle sur des protections qui déclenchent pour de forts niveaux d'injection et qui présentent dans certains cas une forte non linéarité.

Ces travaux se sont aussi faits en collaboration avec six laboratoires internationaux dans le groupe de travail WG26 qui porte sur l'aspect « Models for system level simulation » de l'ESD Association (ESDA) dans le but de produire une norme de description comportementale.

Les résultats obtenus sur différents cartes (LIN, Diactch et USB3) ont montré des lacunes pour simuler les comportements transitoires des protections. L'ensemble de ce paragraphe présente les résultats obtenus uniquement sur les composants LIN (Local Interconnect Network) et montre les problèmes rencontrés. A l'issue de cette étude nous avons défini les limites des modèles proposés par N. Monnereau et élaboré un nouveau modèle dynamique comportemental des protections ESD prenant en compte le phénomène de déclenchement.

2.2.3.1. Description du circuit intégré étudié : le LIN

Le LIN est un composant dédié aux communications séries dans les réseaux automobiles. Ce réseau de communication est très apprécié par sa simplicité de mise en œuvre, il utilise un seul fil de communication ce qui réduit considérablement le poids et le coût du produit final. Le composant (driver LIN) utilisé dans cette étude, permet de mettre en forme les signaux, c'est-à-dire qu'il communique en 0-5V avec le microcontrôleur (MCU) et en 0V à VSUP (12-14V) sur le bus LIN.

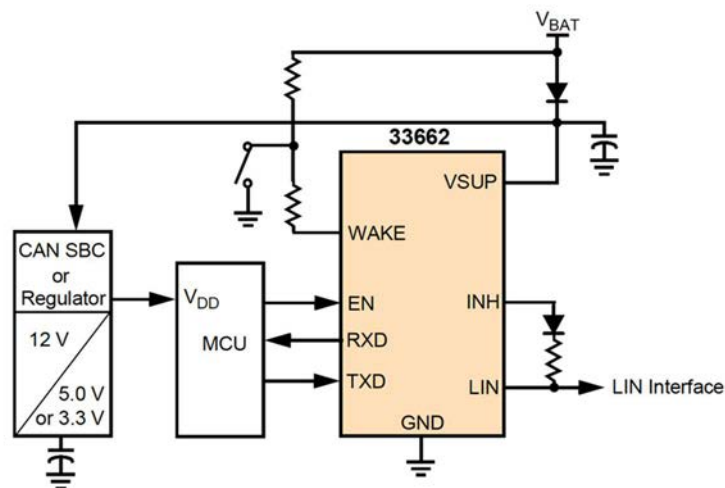
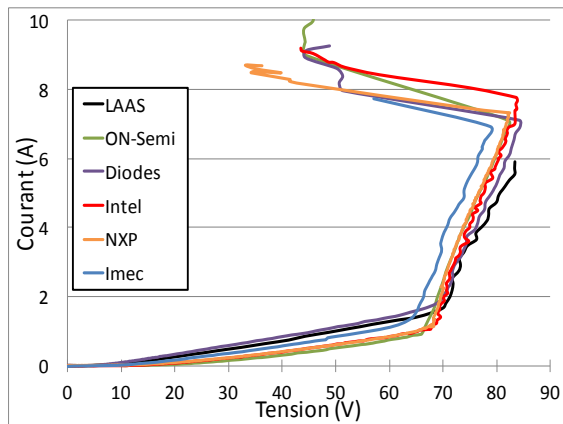


Figure 2.29: Diagramme d'application simplifié du LIN en mode maître. (Documentation technique du LIN MC33662)

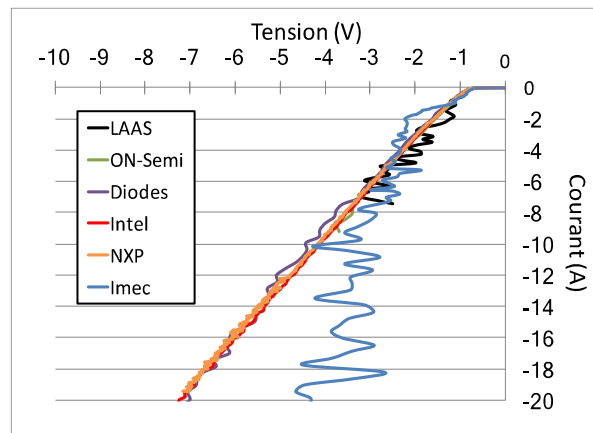
La broche VSUP est la broche d'alimentation du circuit. TXD et RXD sont les broches de communication avec le MCU, respectivement de transmission et de réception. La broche EN permet l'activation du circuit. Le composant peut être en mode sommeil pour réduire la consommation électrique du circuit lorsqu'il n'est pas utilisé. Lorsque le LIN est en mode maître, une diode et une résistance sont utilisées pour connecter la broche INH à la broche LIN, dans cette configuration, la broche INH est utilisée pour piloter le Bus LIN.

2.2.3.2. De la caractérisation TLP au modèle comportemental

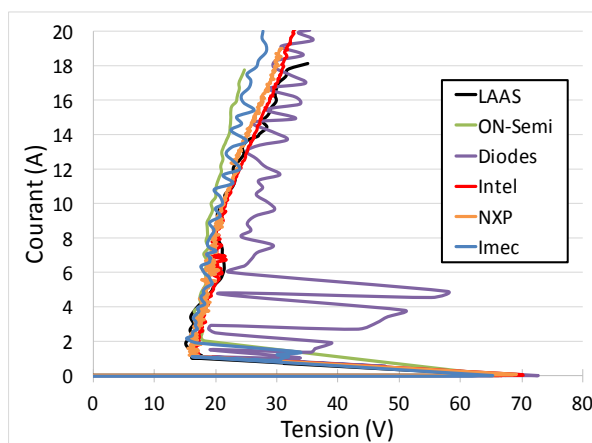
Afin de vérifier que la caractérisation TLP est identique selon le modèle de TLP utilisé, nous avons soumis au groupe de travail 26 de l'ESDA (ESD Association) qui porte sur les aspects de modélisation de système pour la prédiction de défaillances, une référence d'un composant LIN à tester. Selon la méthodologie de modélisation, les broches à tester sur le composant LIN seraient la broche d'alimentation VSUP, GND ainsi que ces broches de communication TXD, RXD et LIN. Nous cherchons à modéliser les ports d'entrées et de sorties du système qui sont uniquement susceptibles d'être agressés depuis l'extérieur. D'un point de vue système, les broches TXD et RXD reliées au MCU ne présentent aucun risque puisque le MCU est généralement brasé sur le même PCB au plus proche du LIN. Nous décidons de prendre en compte uniquement la broche LIN qui est le bus de communication relié par un fil aux autres cartes. La configuration de test est identique pour tous, le composant LIN est testé sous pointe en impulsion positive et négative. Les résultats de six laboratoires internationaux sont reportés dans les Figure 2.30. Pour chaque protection si le niveau de robustesse est atteint, il est relevé et comparé.



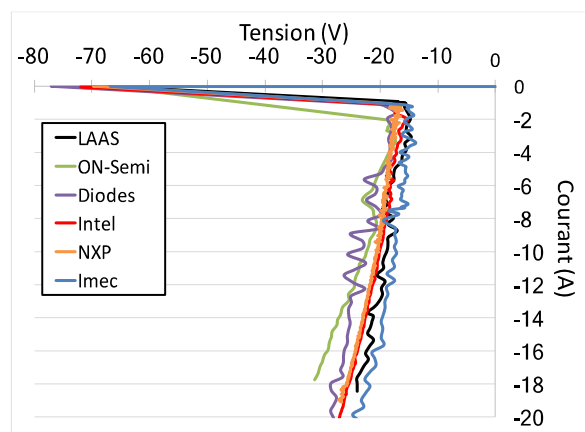
(a) VSUP-GND (POSITIF)



(b) VSUP-GND (NEGATIF)



(c) LIN-GND (POSITIF)



(d) LIN-GND (NEGATIF)

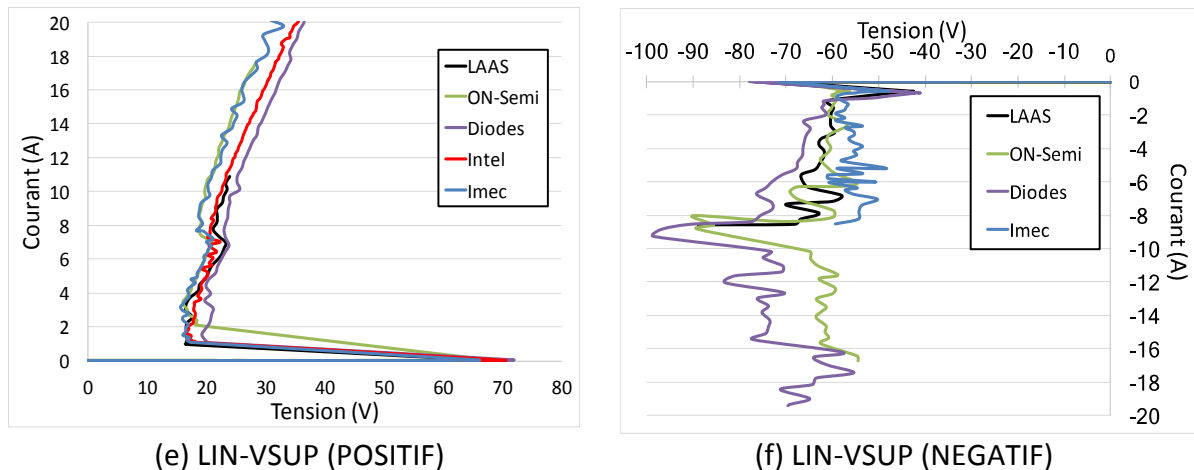


Figure 2.30: Comparaison des caractéristiques IV sur un LIN du fabricant A testé dans six laboratoires.

- (a) La protection VSUP-GND est testée avec des impulsions positives. La protection possède deux différentes pentes résistives à l'état passant. Sa résistance R_{ON} est de $50,43\Omega$ de 0V à 68V puis de $1,6\Omega$ au-delà. Le niveau de robustesse de cette protection est compris entre 7A et 8A.
- (b) La protection VSUP-GND - impulsions négatives : Cette protection se comporte comme une diode dont le seuil de déclenchement est à -0.7V. La résistance à l'état passant est de $0,78\Omega$. La mesure du laboratoire IMEC diverge par rapport aux autres mesures.
- (c) La protection LIN-GND - impulsions positives. Cette protection est de type « snapback », car elle présente une discontinuité de tension. Les laboratoires LAAS, NXP et Intel trouvent une pente résistive à l'état « ON » de $1,05\Omega$ tandis que le laboratoire On-Semi obtient une résistance de $0,5\Omega$. Pour cette mesure le résultat de Diode est très variable. Le seuil de retournement est compris entre 68V et 73V et le point le plus bas de la droite à l'état ON est (16V,1A).
- (d) La protection LIN-GND est testée avec des impulsions négatives. Cette protection est de type « snapback ». Tous les laboratoires trouvent une résistance à l'état ON de $0,5\Omega$ excepté la mesure de On-Semiconductor qui a une résistance de $0,9\Omega$. Le seuil de déclenchement pour cette protection est compris entre 68V et 77V. Le point le plus bas de la droite à l'état ON est (-16V, -1A).
- (e) La protection LIN-VSUP est testée avec des impulsions positives. Cette protection est de type « snapback ». Tous les laboratoires trouvent une résistance de $0,7\Omega$ pour cette protection. Le seuil de retournement se situe entre 68V et 72V. Le point le plus bas après le retournement est (16V,1A).
- (f) La protection LIN-VSUP est testée avec des impulsions négatives. Cette dernière protection est également de type « snapback ». Le seuil de déclenchement est compris entre 68V et 78V. Après le déclenchement la tension se replie entre -40V et -60V selon le laboratoire. Sa caractéristique $I(V)$ à l'état passant a un comportement assez variable.

Comme le démontrent ces figures pour une simple mesure TLP sur un même composant, aucun laboratoire ne trouve un résultat parfaitement identique. Certaines mesures sont mêmes incohérentes comme la mesure de IMEC en (b) la mesure de DIODE en (c) voire la mesure de tous les laboratoires en (f). Dans la mesure quasi-statique, plusieurs paramètres peuvent induire ces écarts de mesure. Cette étude fait apparaître les premiers défauts. Les mesures quasi-statiques doivent être réalisées avec une certaine rigueur pour éviter trop de divergence. Premièrement le générateur TLP utilisé doit bien être calibré en tension et en courant au risque de voir des écarts importants pour les fortes injections. Plus les points de mesures seront proches, plus la courbe sera précise notamment autour du seuil de déclenchement. Enfin, le principal inconvénient d'une mesure quasi-statique est la moyenne de quelques points effectuée sur une courbe temporelle pour extraire un point de mesure I et V. En effet, si on s'intéresse au transitoire de la protection VSUP-GND Figure 2.31, la mesure du niveau quasi-statique se fait sur une pente et non sur un plateau. La valeur du point mesurée dépendra dans ce cas de l'endroit où se fera la mesure de I et V à 70ns, 80ns ou 90ns.

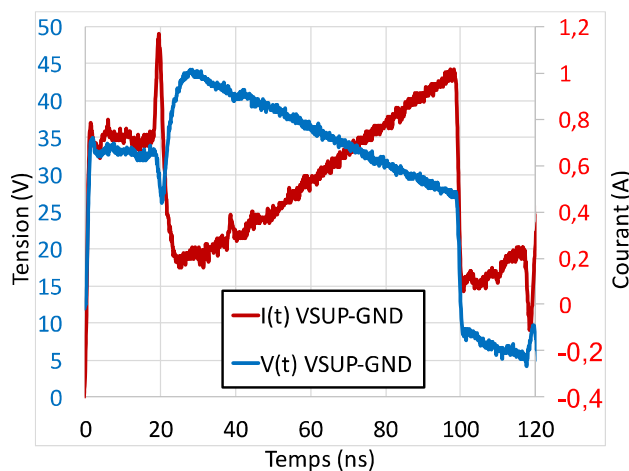


Figure 2.31: Allure de la tension et du courant transitoires de la protection VSUP-GND.

Appliquons la méthodologie de Monnereau [1] sur quatre LIN de fabricant différents nommés A, B, C et D pour élaborer les modèles des composants. La première étape consiste à obtenir les courbes I(V) à l'aide du générateur TLP. La courbe I(V) de la protection LIN-GND de chaque LIN est reportée Figure 2.32. L'allure des courbes des composants A, B et D possède toutes les trois un retournement de tension. Pour la suite de l'étude nous conservons les composants A, B et C. Ces LIN ont été sélectionnés, car ils disposent chacun d'une stratégie de protection totalement différente. Pour la « B », la tension se replie à 5V ce qui est largement en dessous de la tension d'alimentation V_{batterie} qui vaut généralement entre 12V et 14V. Le composant A quant à lui se replie à 16V juste au-dessus de la tension d'alimentation. Le composant C a été retenu, car c'est le seul à se comporter comme une diode. Les courbes I(V) des protections VSUP-GND, LIN-VSUP sont en Annexe A.

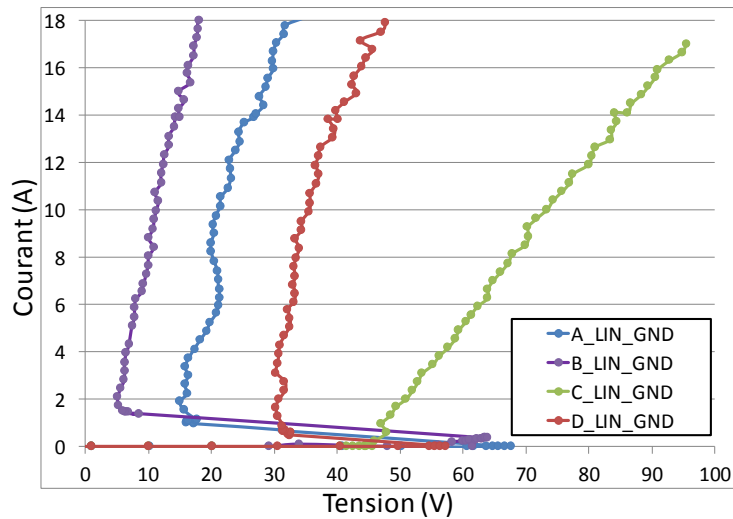


Figure 2.32: Comparaison des caractéristiques IV des protections LIN-GND de quatre LIN de différents fabricants

La seconde étape de la méthodologie consiste à réaliser une approximation affine par morceau de ces courbes I(V). Le résultat de cette approximation sur la protection LIN-GND du LIN « A » est donné Figure 2.33. La première approximation de 0V à 70V suit parfaitement la courbe de mesure. Il n’y a aucun courant qui traverse la protection et la tension continue de croître, la protection est donc inactive. Une fois 70V atteints la protection se déclenche et retourne au point 16V,1A pour suivre une pente résistive de $1,05\Omega$ jusqu’au point de mesure le plus haut 34V,18A. La deuxième approximation est donc entre les points (16V,1A) et (34V,18A).

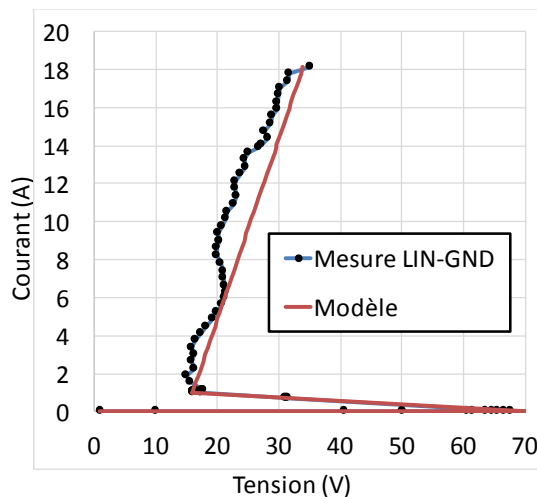


Figure 2.33: Approximation affine par morceau appliquée sur la courbe IV de la protection LIN-GND du composant A.

Sur cette figure, il est également possible de définir le taux d’erreur du résultat de simulation. En effet lors de cette étape le taux d’erreur du niveau quasi-statique de la simulation est d’ores et déjà quantifiable par la relation Equ 2.10. Cette relation s’applique sur la tension puisque l’objectif final du modèle, est d’obtenir la bonne tension aux bornes du composant en fonction du courant qui le traverse. Le taux d’erreur représente l’écart entre l’approximation affine et la mesure.

$$\text{Taux Erreur relatif} = \frac{V_{\text{modèle}} - V_{\text{mesuré}}}{V_{\text{mesuré}}} * 100$$

Equ 2.10

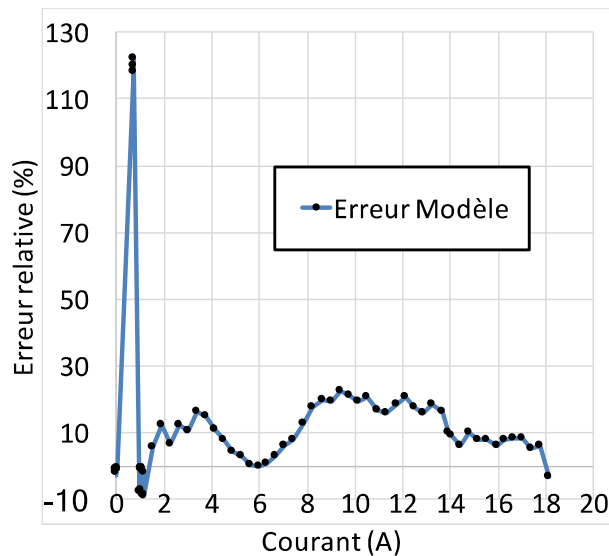


Figure 2.34: Taux d'erreur relatif appliqué entre la tension de la courbe IV de la protection LIN-GND du composant A et la tension de la courbe IV obtenue par l'approximation affine.

Les trois points de mesure qui donne 120% d'erreur sont dus aux points de mesure qui se situent sur le retournement à 31V/1A Figure 2.33. Entre le seuil de déclenchement et la droite à l'état « ON », aucun point n'est pris en compte dans le modèle. Selon la méthodologie de modélisation proposée par Monnereau, la protection passe d'un état « OFF » à un état « ON » instantanément. Hormis ces points de mesure incorrects, l'ensemble de la courbe ne donne pas plus de 23% d'erreur. En modifiant la pente de la droite et/ou en fractionnant la droite de l'état « ON », il est possible de réduire cette erreur. Pour simplifier l'étude, nous poursuivons avec cette modélisation constituée de deux droites.

La prochaine étape consiste à intégrer la machine à état qui décrit la courbe I(V) dans la simulation. La machine à état est écrite en VHDL-AMS et le code pour la protection ESD LIN-GND du composant A est donné en Annexe B.

2.2.3.3. Configuration de mesure et d'injection sur la carte LIN

L'objectif de cette carte électronique est de pouvoir tester sous plusieurs configurations le comportement des composants LIN, afin de déterminer les limites des simulations quasi-statiques. Une fois les composants caractérisés sous pointes, les transceivers LIN sont brasés sur une carte électronique (PCB- Printed Circuit Board) que nous avons développée. Le schéma électrique est donné Figure 2.35. Sur ce PCB il y a une empreinte SOIC 8 pour le composant LIN, un motif d'injection placé sur chaque broche susceptible d'être agressée, soit VSUP et LIN. Il y a également une partie alimentation qui sera utilisée plus tard pour mettre le composant LIN en état de marche. Le motif d'injection a déjà été détaillé dans le Chapitre 2 sous-section 2.1.1.6.

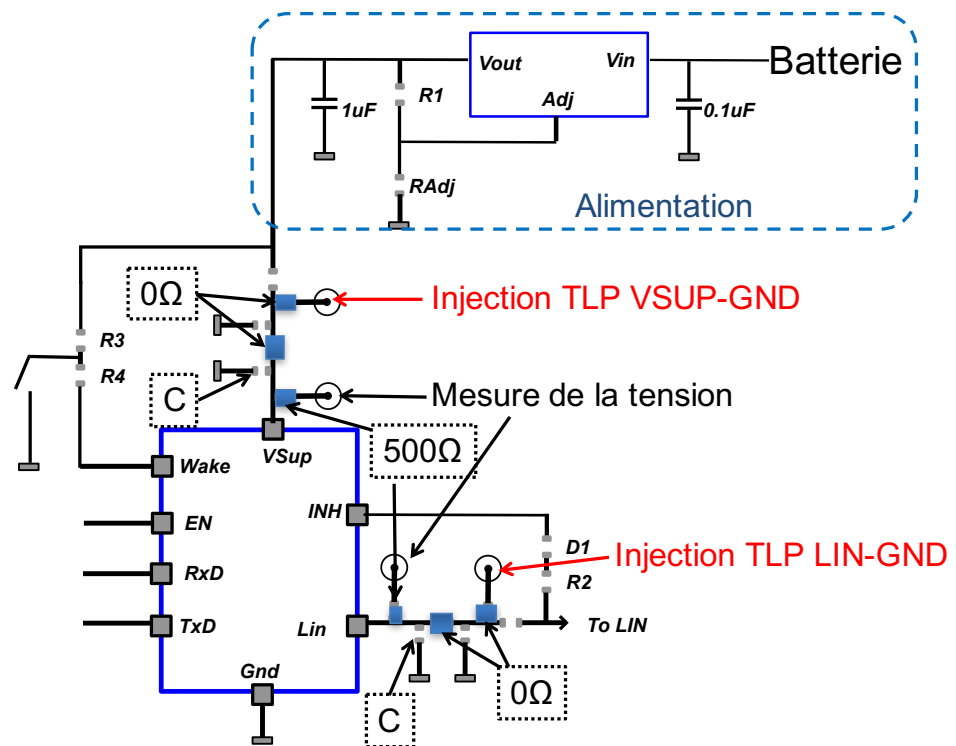
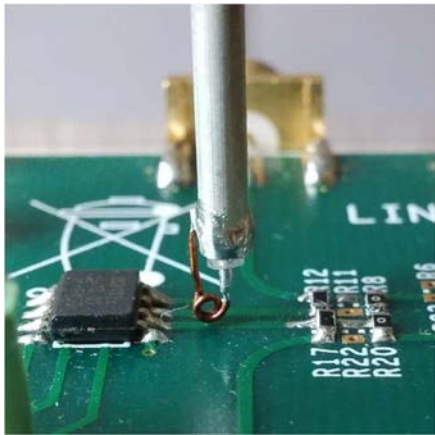


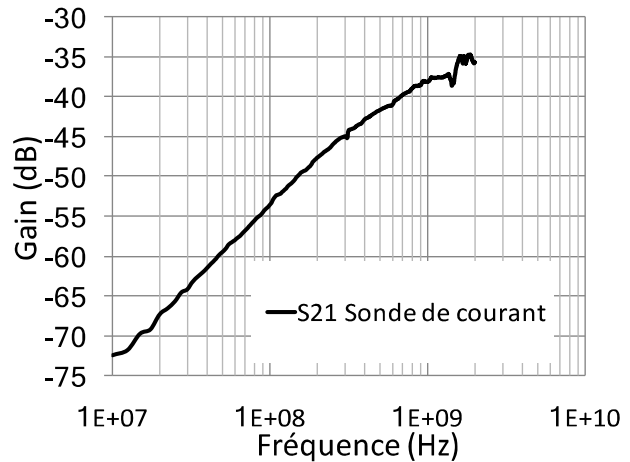
Figure 2.35: Schéma électrique de la carte PCB développée pour tester le LIN.

Le LIN est dans un premier temps testé seul en injection directe c'est-à-dire que des résistances 0Ω sont brasées sur l'empreinte 1 et 4 du motif d'injection Figure 2.20 placé sur la broche LIN et sur la broche VSUP. Puis les protections VSUP-GND et LIN-GND sont testées avec un condensateur en parallèle placé sur l'empreinte 5 du motif d'injection. Le condensateur choisi est de type COG de 1nF, ce condensateur a fait l'objet d'une étude approfondie reportée dans le Chapitre 2 sous-section 2.1.1 et qui a prouvé que ce type de condensateur est bien stable en fonction de la tension à ces bornes. Cette configuration est particulièrement intéressante pour nous car elle met en évidence les limites du modèle notamment la mise en conduction des protections qui engendre des phénomènes non prévus. Les autres configurations testées dans le cadre de l'étude faite avec l'ESDA ne sont pas présentées.

La mesure de la tension est effectuée à l'aide d'une résistance 500Ω placée sur l'empreinte du motif d'injection la plus proche du composant afin d'obtenir la tension aux bornes du composant. Le courant quant à lui est mesuré à l'aide d'une sonde de champ proche positionnée au-dessus de la piste LIN ou VSUP et au plus proche du composant comme illustré Figure 2.36 (a). La caractérisation VNA de cette sonde est reportée Figure 2.36 (b). Elle permet de vérifier que la sonde a bien un couplage inductif jusqu'à 1GHz. La théorie et la pratique sur la reconstruction du courant via la mesure champ proche sont expliquées dans [1][4]. Le code développé en collaboration avec R. Béges est en libre-accès [14].



(a)



(b)

Figure 2.36: (a) Mesure du courant qui traverse la protection LIN-GND sur la carte LIN. (b) Caractérisation VNA de la sonde de courant.

2.2.3.4. Analyse des résultats de simulations et de mesures

Au cours de cette analyse nous avons regroupé les divergences entre mesures et simulations dues à différents phénomènes transitoires de la protection qui ne sont pas pris en compte dans le modèle comportemental quasi-statique.

A) Problèmes liés à la mise en conduction de la protection

Dans cette partie nous présentons les divergences entre la mesure et la simulation de la protection LIN-GND du composant LIN A pour une injection TLP de 800V, représentées Figure 2.37. Sur ces figures, le modèle colle bien à la mesure en courant et en tension. La différence de tension observée sur le plateau de 26V pour la mesure et de 29V pour la simulation était prédite par la Figure 2.34. La seule différence porte sur le pic de tension qui est fortement inférieur en simulation 100V au lieu de 150V en mesure. Cette erreur relative de 33% est due au manque d'information sur les éléments que traverse l'impulsion lorsque la protection se déclenche. En effet les seuls paramètres connus sont ceux du modèle quasi-statique et les paramètres parasites du modèles IBIS qui décrivent uniquement les effets parasites du boîtier.

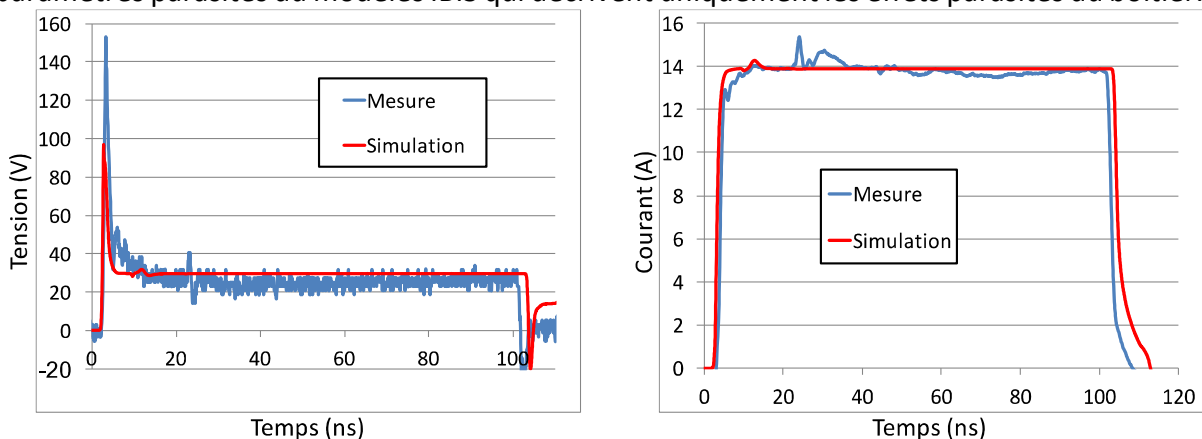


Figure 2.37: Comparaison mesure et simulation du courant et de la tension pour une injection de 800V TLP sur la protection LIN-GND du LIN A.

La protection LIN-GND est ensuite testée avec un niveau d'injection faible 100V TLP Figure 2.38. Sur cette figure il est possible de voir que dès que la tension de seuil est atteinte, la tension aux bornes du composant chute instantanément et au contraire le courant injecté dans le composant croît immédiatement. Contrairement à la mesure qui met quelques nanosecondes avant de se stabiliser. Ce temps de mise en conduction n'est pas pris en compte dans le modèle quasi-statique.

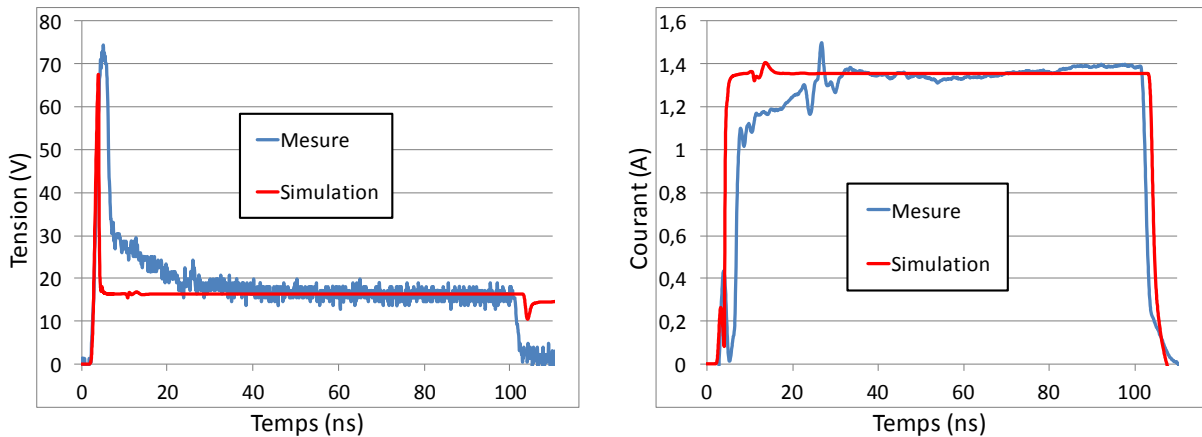


Figure 2.38: Comparaison mesure et simulation du courant et de la tension pour une injection de 100V TLP sur la protection LIN-GND du LIN A.

Cet écart entre le modèle et la mesure peut paraître dérisoire. Cependant, en utilisant une configuration où un condensateur de 1nF est placé en parallèle du composant, le modèle qui ne prend pas en compte la mise en conduction ne parvient plus à prédire correctement le courant qui le traverse comme le montre la Figure 2.39. Nous avons une erreur relative de 166% sur la valeur du courant maximum qui traverse la protection.

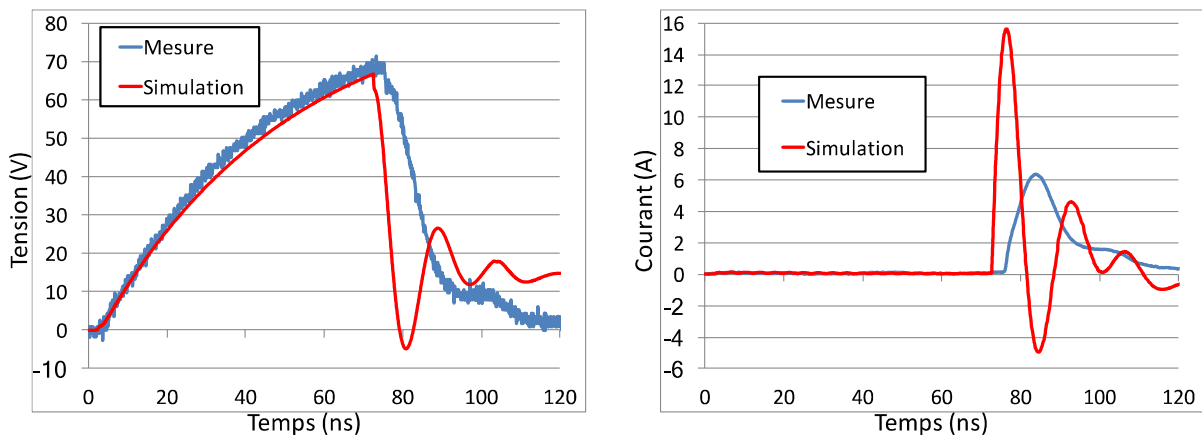


Figure 2.39: Comparaison entre la mesure et la simulation de la tension et du courant pour une injection de 100V TLP sur la protection LIN-GND du LIN A avec une capacité de 1nF COG en parallèle.

Le comportement de la mesure et du modèle est détaillé pas à pas. Dès que l'impulsion TLP est envoyée, le condensateur se charge, il emmagasine de l'énergie jusqu'à ce que la tension aux bornes du composant atteigne la tension de seuil 70V. Dès que la protection se déclenche, le condensateur se décharge dans la protection. La décharge suit une constante de temps qui est fonction de la valeur de la capacité (incluant les éléments parasites haute fréquence) et

fonction de la résistance à l'état passant de la protection. La résistance de la protection simulée passe instantanément de l'infini (protection OFF) à 1.05Ω (protection ON). Comme la résistance de la protection est instantanément très faible, la capacité se décharge rapidement dans la protection ce qui engendre un pic de courant dans le circuit intégré de 16A. Sur la mesure le temps de la mise en conduction de la protection est relativement lent, ce qui a pour conséquence de réduire ce pic de courant à seulement 6A.

B) Problèmes liés à la charge de la protection

Dans cette partie nous présentons les divergences entre la mesure et la simulation de la protection LIN-GND du composant LIN B. La configuration de test reste la même que précédemment décrit, le LIN est testé en injection directe. Le LIN utilisé est le LIN du fabricant « B ». Le modèle développé et testé dans cette partie pour le LIN B est basé sur la méthodologie du modèle comportemental quasi-statique. En forte injection, 800V TLP, la simulation corrèle avec le résultat de la mesure Figure 2.40. L'écart de tension entre la mesure et la simulation sur le niveau quasi-statique est dû à l'approximation des droites affines. Comme pour le LIN A, le pic de tension est sous-estimé en simulation (50% d'erreur)

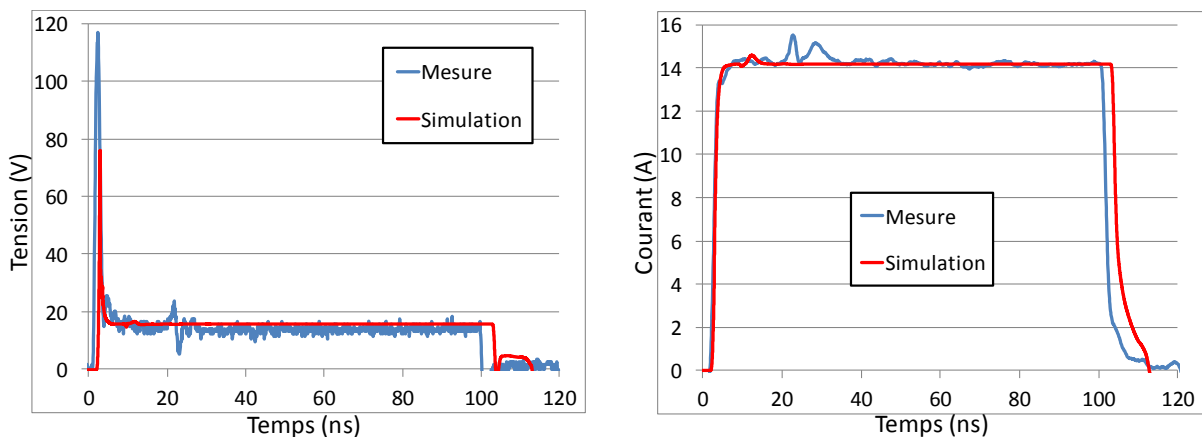


Figure 2.40: Comparaison entre la mesure et la simulation du courant et de la tension pour une injection de 800V TLP sur la protection LIN-GND du composant LIN B.

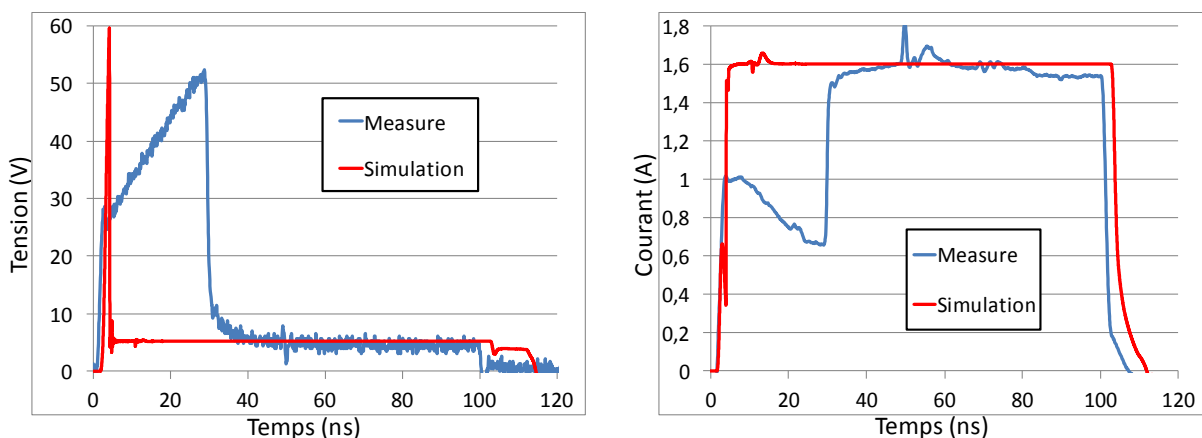


Figure 2.41: Comparaison entre la mesure et la simulation du courant et de la tension pour une injection de 100V TLP sur la protection LIN-GND du composant LIN B.

En faible injection, 100V TLP, la tension mesurée aux bornes du composant croit rapidement jusqu'à 28V puis suit une pente lente jusqu'au seuil de déclenchement. Ce phénomène qui apparaît avant le seuil de déclenchement fait partie de la charge de la protection. Il n'est pas visible sur la mesure quasi-statique qui est effectuée entre 70ns et 80ns. Le modèle quant à lui voit la tension à ses bornes croître rapidement jusqu'au seuil de déclenchement, puis elle se replie au niveau quasi-statique instantanément. La tension de déclenchement de 60V visible sur la Figure 2.32 est obtenue par la mesure quasi-statique. L'allure transitoire montre que la protection se déclenche à 50V cette différence est due à un phénomène de vieillissement de la protection. Lorsque la protection LIN-GND de ce composant est caractérisée avec le TLP pour la première fois « LIN_GND_1 » Figure 2.42, le seuil de déclenchement de la courbe I(V) se situe autour de 60V. Plus le composant est caractérisé de « LIN-GND_1 » à « LIN_GND_4 », plus le seuil de déclenchement diminue jusqu'à se stabiliser autour de 48V. Le niveau maximum de l'injection à chaque caractérisation est bien en-dessous du niveau de robustesse de la protection.

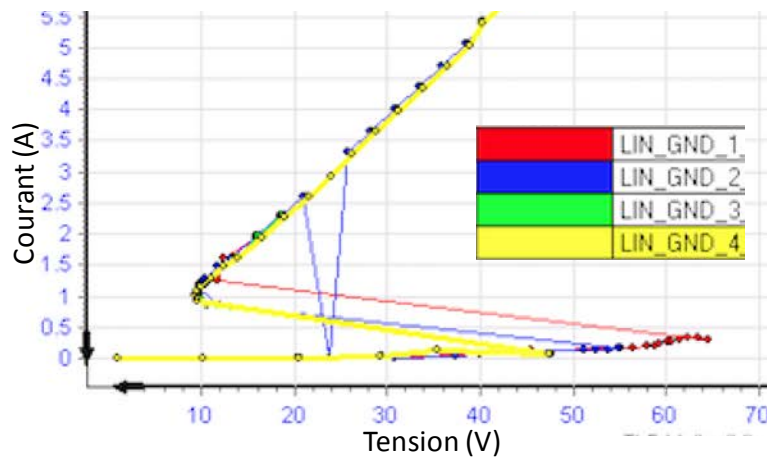


Figure 2.42: Courbes I(V) de la protection LIN-GND du composant LIN B testée quatre fois de suite.

2.2.3.5. Conclusion sur le modèle comportemental quasi-statique

L'ensemble des études qui ont été menées avec l'ESDA montre que les modèles quasi-statiques conviennent parfaitement pour simuler le composant seul soumis à de fortes injections TLP dans la plupart des cas. Le comportement de la simulation en courant et en tension est quasiment identique pour de fortes injections. Ceci permet de prédire correctement la plupart des défaillances matérielles car elles sont souvent liées aux effets thermiques. Les études ont montré leurs limites pour la prédiction des pics de tension, mal reproduits pouvant induire des erreurs lorsque les protections sont sensibles aux surtensions. Des divergences entre la mesure et la simulation sont importantes pour les faibles niveaux d'injection. Les phénomènes de charge et de mise en conduction de la protection ne sont pas pris en compte dans le modèle quasi-statique. Ce manque d'information sur le comportement transitoire de la protection se révèle être crucial dès que le composant est testé avec une simple capacité en parallèle. En effet nous avons vu que la valeur du courant qui traverse la protection en simulation pouvait être 2 à 3 fois supérieure par rapport à la mesure. Dans un système, une décharge électrostatique peut traverser plusieurs composants passifs ou actifs avant d'atteindre le circuit intégré. La forme d'onde aux bornes du CI dépend alors des

modèles utilisés pour les composants passifs ainsi que des modèles des protections externes et internes. Afin de comprendre le comportement du système face aux ESD il est important de prendre en compte tous ces phénomènes transitoires de charge et de mise en conduction des protections dans les modèles.

2.3. Modèle dynamique développé

Un modèle dynamique est développé dans le but de répondre aux manques du modèle quasi-statique, c'est-à-dire qu'il doit prendre en compte tous les phénomènes transitoires de la protection afin de reproduire le comportement réel des composants. Ces phénomènes transitoires sont visibles sous la nanoseconde comme le déclenchement d'un transistor ggNMOS ou le temps de recouvrement d'une diode [15][16][17]. D'autres phénomènes dynamiques peuvent intervenir au-delà comme l'échauffement de la protection qui est modélisé dans le modèle SPICE de M. Ammer [18]. Les effets thermiques ne sont pas inclus dans le modèle dynamique que nous étudierons ici. L'ensemble des phénomènes dynamiques doivent être pris en compte dans les modèles comportementaux pour envisager une prédiction correcte des défaillances liées à la rapidité de déclenchement des protections. C'est d'autant plus vrai lorsque deux protections sont mises en parallèle. La question : « Quelles est la protection qui déclenche en premier ? » devient importante pour estimer la robustesse. L'objectif à terme serait de fournir des modèles compacts qui peuvent être utilisés pour tout type de simulation, ESD, DC, RF [19].

2.3.1. Principe du modèle dynamique

Le modèle dynamique développé au LAAS Figure 2.43 est une amélioration du modèle quasi-statique. Son principe repose sur le modèle quasi-statique sur lequel nous venons greffer des éléments passifs RLC traduisant le passage de l'état bloqué à l'état quasi-statique de la protection ESD.

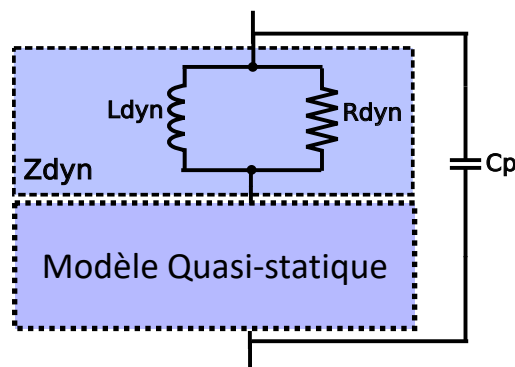


Figure 2.43: Schéma électrique équivalent du modèle dynamique proposé.

La réponse temporelle d'une protection ESD Figure 2.44 peut être décomposée en trois phases distinctes. Chaque élément du modèle dynamique permet de reproduire le comportement d'une de ces phases.

La capacité « Cp » représente la charge de la protection jusqu'au niveau de déclenchement V1.

L'élément Zdyn constitué de « Ldyn » en parallèle de « Rdyn » reproduit le comportement de la mise en conduction de la protection, c'est-à-dire du déclenchement au niveau quasi-statique. La mise en conduction peut se faire lentement ou rapidement avec des oscillations. Une fois le niveau quasi-statique atteint les éléments qui reproduisent l'effet de la mise en conduction ne doivent plus intervenir. La mise en parallèle de Ldyn et Rdyn permet de définir la rapidité de la mise en conduction. En régime permanent un tel filtre LR est représenté par un court-circuit.

Enfin le niveau quasi-statique reste représenté par le modèle quasi-statique défini par la méthodologie de Monnereau.

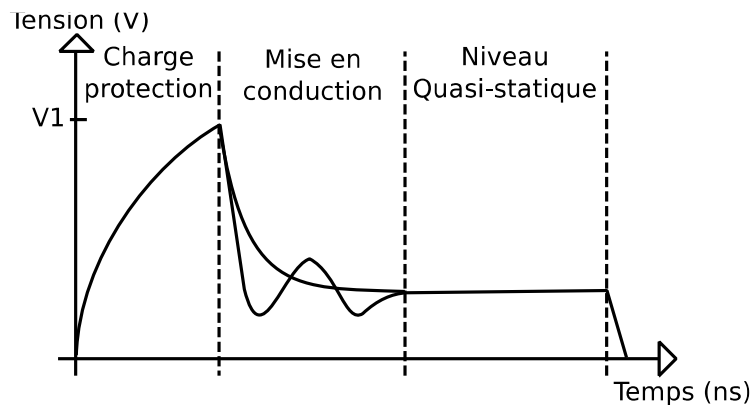


Figure 2.44: Identification temporelle des différents éléments du modèle dynamique sur une protection ESD.

2.3.2. Extraction des paramètres dynamiques

L'extraction des paramètres dynamiques est réalisée uniquement avec le générateur TLP. Cet outil est le seul disponible pour caractériser les protections ESD. Nous avons vu qu'il était capable de donner la réponse temporelle en tension et en courant d'une protection ESD à un échelon de courant. C'est à partir de ces allures temporelles obtenues à différents niveaux d'injections que nous essayons d'extraire les informations utiles sur le comportement transitoire de la protection.

2.3.2.1. Extraction du modèle comportemental de la charge de la protection

Comment extraire la capacité C_p de la protection ? Nous avons vu dans la section modélisation de MLCC comment extraire une courbe $C(V)$ à partir de la caractérisation TLP. Cependant cette méthode ne peut pas s'appliquer directement sur la protection ESD. La protection se charge très rapidement et la bande passante des sondes de mesure (notamment de tension) n'est souvent pas suffisante pour visualiser le temps de charge des protections. Prenons l'exemple des mesures TLP effectuées sur la protection LIN-GND du LIN A testée seule Figure 2.38. La protection ESD se charge très rapidement en moins d'une nanoseconde puis se déclenche. Pour extraire la capacité C_p traduisant le phénomène de charge jusqu'au déclenchement, nous devons ralentir la charge de la protection. Il est bien connu que deux

condensateurs placés en parallèle ont pour conséquence d'additionner la valeur de leur capacité. Pour la protection LIN-GND ou VSUP-GND il est possible à l'aide du motif d'injection disponible sur la carte de test LIN Figure 2.45 (b) de placer un condensateur en parallèle de ces broches. Le condensateur est brasé sur l'empreinte 3 et des résistances 0Ω sont brasées sur les empreintes 1 et 4. La résistance de 500Ω montée en 6 permet de réaliser la mesure de la tension au plus proche du composant. La tension utilisée dans cette étude, est celle capturée par la sonde de tension gérée par le TLP qui se situe dans la boîte appelée « Measurement POD ».

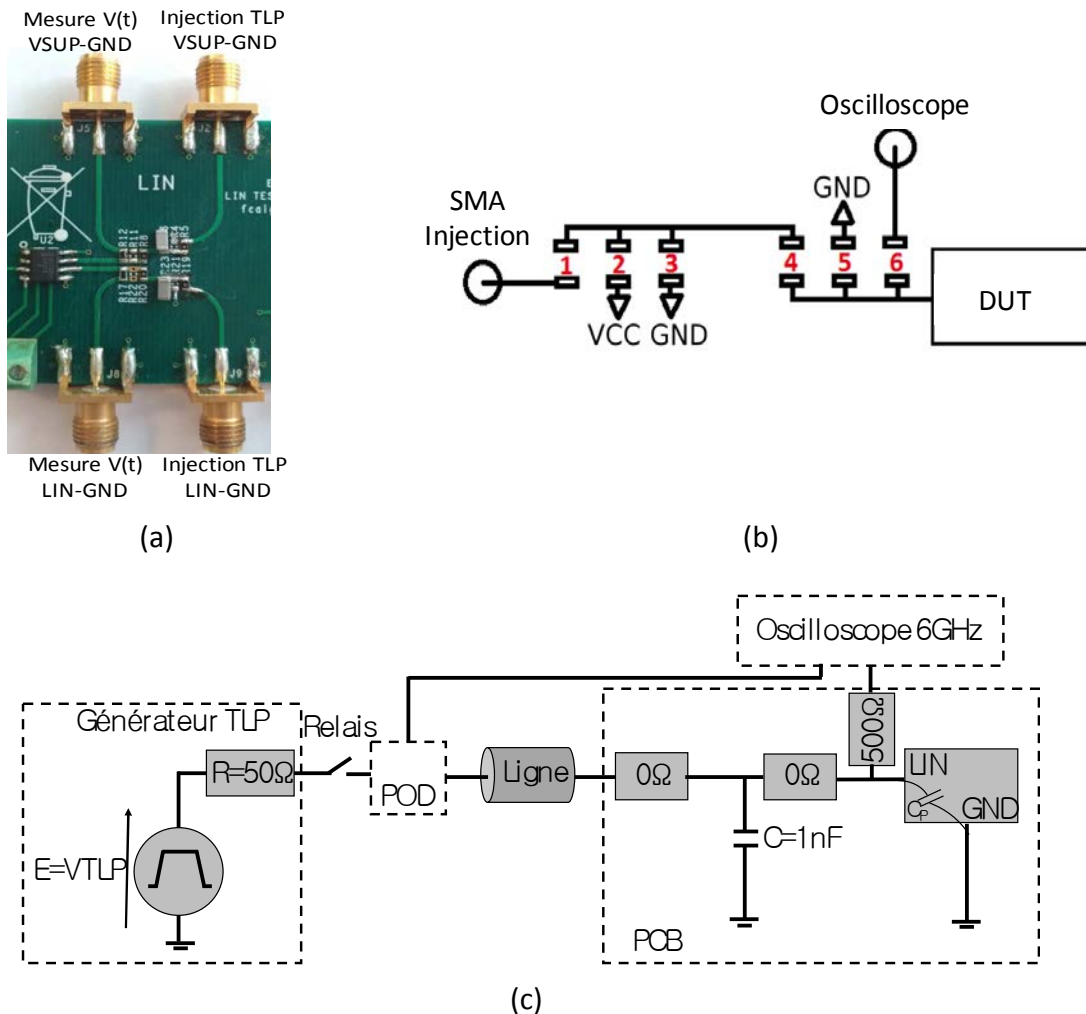


Figure 2.45: (a) Carte de test montée avec un LIN et les condensateurs COG de 1nF en parallèle des protections VSUP-GND et LIN-GND. (c) Schéma électrique équivalent.

Le condensateur ajouté en parallèle a pour effet de ralentir le signal aux bornes de la protection. En utilisant une capacité de type COG, une caractérisation TLP jusqu'au seuil de déclenchement des protections LIN-GND des fabricants A, B et C est réalisée. La Figure 2.46 représente les courbes $I(V)$ quasi-statique obtenues sur les protections LIN-GND en parallèle du condensateur COG de 1nF. Il est possible de remarquer l'impact de la capacité interne de la protection ESD, car toutes ces courbes sont au-dessus de la courbe $I(V)$ du condensateur COG de 1nF testé seul.

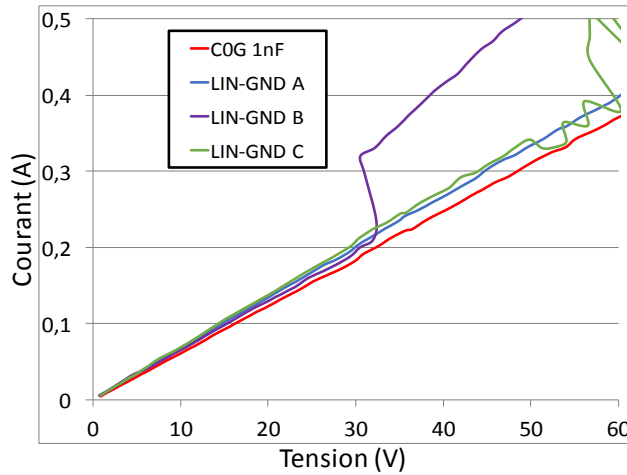


Figure 2.46: La caractéristique I(V) du condensateur COG de 1nF seul est confrontée aux courbes I(V) obtenues pour la protection LIN-GND des fabricants nommés A, B et C en parallèle du condensateur.

La courbe I(V) obtenue pour cette configuration sur les composants A et C sont linéaires tandis que la B présente un saut de courant autour d'une valeur de tension de 30V. Pour extraire la courbe C(V) des composants à partir de la courbe I(V), nous appliquons la formule de charge d'un condensateur Equ 2.12 au montage équivalent représenté Figure 2.45 (c).

$$u_c(t) = E \times \left(1 - e^{-\frac{t}{\tau}}\right) + Vini \times e^{-\frac{t}{\tau}}$$

Equ 2.11

$$C = -\frac{t}{R \times \ln\left(\frac{u_c(t) - E}{Vini - E}\right)}$$

Equ 2.12

Avec $u_c(t)$ la tension capturée aux bornes de l'ensemble condensateur en parallèle du LIN. E est l'amplitude de l'injection TLP, Vini est la tension de précharge du condensateur, et τ la constante de temps du réseau RC. La capacité C est calculée en considérant R l'impédance caractéristique du TLP égal à 50Ω.

Le résultat obtenu est une capacité équivalente vue aux bornes de l'ensemble du condensateur de 1nF en parallèle de la protection. Une simple soustraction de la valeur de la capacité COG permet d'obtenir la courbe C(V) de la protection ESD. Toutes les courbes C(V) sont reportées Figure 2.47. Ces courbes représentent la valeur de la capacité Cp de la protection dans le modèle présenté Figure 2.43.

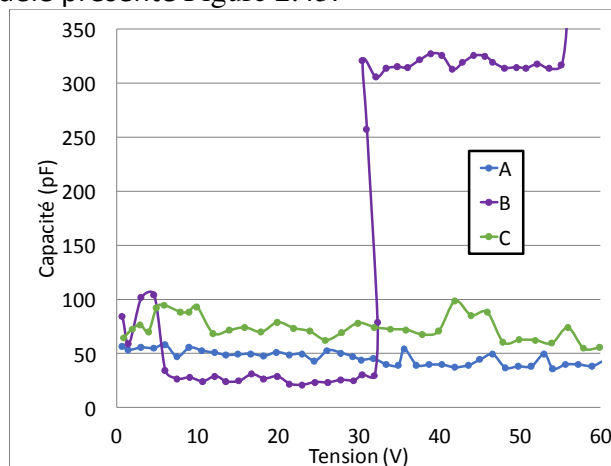


Figure 2.47: Courbe C(V) de la capacité équivalente de la protection LIN-GND de différents fabricants.

Les courbes $C(V)$ des capacités des protections des composants A et C restent constantes sur toute la durée de la charge avant le seuil de déclenchement de la protection. Dans le modèle dynamique, la capacité C_p de la protection LIN-GND du composant A et C est simplement représentée par une capacité idéale. La valeur de cette capacité est de 50pF pour le composant A et de 70pF pour le composant C.

La courbe $C(V)$ du composant B présente un saut de valeur de capacité à 30V. En observant la courbe de la tension transitoire $v(t)$ Figure 2.48 obtenue au POD pour une injection TLP de 80V, il est possible de voir un changement de pente dû au changement de la capacité à 30V.

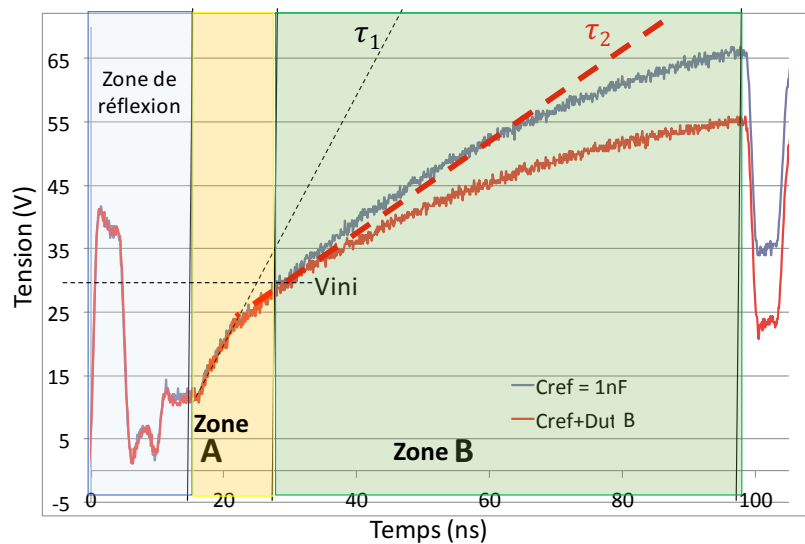


Figure 2.48: Courbe $V(t)$ de la protection LIN-GND du composant B testé à 80V TLP avec une capacité COG de 1nF en parallèle « Cref+Dut B ». Courbe $V(t)$ du condensateur COG de 1nF testé seul à 80V TLP « Cref = 1nF ».

La capacité correspondant au τ_1 calculé dans la zone A est de 30pF. Dans la zone B une capacité équivalente de 300pF est obtenue en considérant dans Equ 2.12 que la tension initiale du condensateur est zéro ce qui n'est pas correct. Afin de calculer la capacité dans la zone B nous avons besoin d'ajuster V_{ini} à 30V et le temps t qui est le temps entre la mesure et le début de la zone B. En prenant en compte ces valeurs dans l'équation Equ 2.12 nous trouvons 600pF pour la capacité de la protection LIN-GND du composant B au-delà de 30V. Malgré le saut à 30V, la valeur de la capacité reste bien stable avant et après 30V.

Les valeurs extraites par mesure des capacités de charge C_p sont intégrées dans les modèles de protection. Dans le cas du composant B, nous intégrons en simulation une capacité C_p « non linéaire ». Ce condensateur a pour valeur 30pF lorsque la tension aux bornes de la protection est inférieure à 30V et 600pF dès que la tension est au-dessus de 30V.

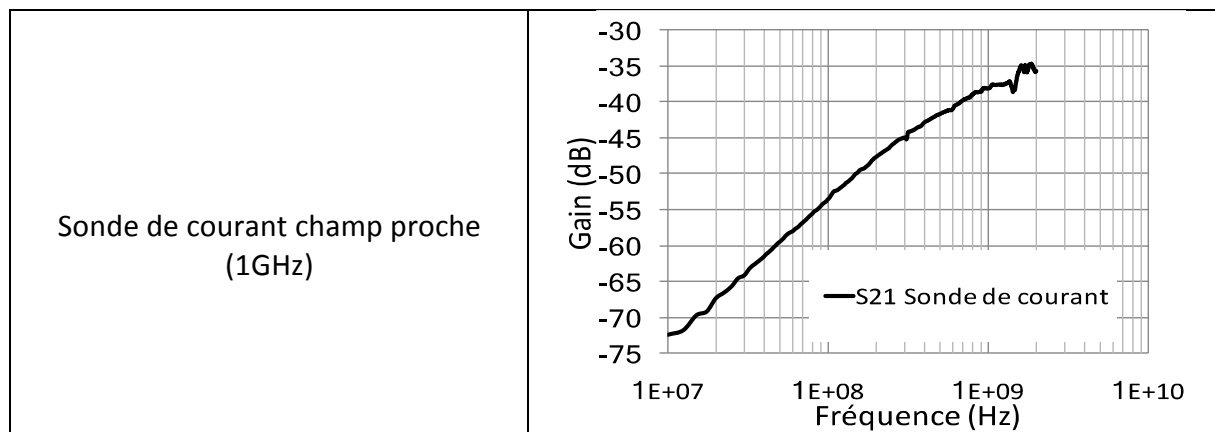
Dans la documentation technique de chaque LIN il y a une ligne correspondant au condensateur équivalent interne de la broches LIN qui a pour valeur 20pF à 30pF. D'après le document cette valeur est donnée suivant la topologie de conception et non testé au cours de la production. La méthode proposée dans cette section permet d'extraire la valeur réelle du condensateur interne qui est de 50pF, 70pF et 30pF pour les LIN A, B et C testés avec des injection TLP qui restent sous les niveaux de déclenchement.

2.3.2.2. Extraction du modèle comportemental de la mise en conduction de la protection

La mise en conduction de la protection est représentée par une résistance R_{dyn} et une inductance L_{dyn} en parallèle. Ces deux composants forment l'élément Z_{dyn} de la Figure 2.43. L'objectif de ce bloc est de ralentir le passage du courant dans le modèle quasi-statique dès que la protection se déclenche, sans intervenir sur le niveau quasi-statique.

Le choix de la résistance et de l'inductance en parallèle s'est donc fait sur ces remarques. Dès que la protection se déclenche, le courant qui traverse la protection croît rapidement. Il ne peut pas y avoir de discontinuité de courant dans une inductance, elle va donc se comporter comme une impédance qui tend vers l'infini. Le courant va chercher le chemin le moins résistif c'est-à-dire au travers de la résistance R_{dyn} . Pour un échelon de courant, l'impédance de l'inductance décroît relativement rapidement dans le temps. Elle laisse passer de plus en plus de courant au fur et à mesure que son impédance diminue jusqu'à laisser passer la totalité du courant et court-circuiter R_{dyn} . L'élément Z_{dyn} est vu comme une impédance qui vaut R_{dyn} dès que la protection se déclenche et qui décroît au fur et à mesure que le courant traverse la protection jusqu'à ne plus avoir d'impact.

Pour observer le comportement transitoire de la protection, nous utilisons le TLP en injection directe sur le composant. Le filtre de 1ns du temps de montée du TLP est retiré afin d'avoir une impulsion de courant la plus rapide possible (100ps). Les mesures du courant et de la tension sont réalisées au plus proche du composant. La mesure du courant est réalisée à l'aide de la sonde champ proche présentée Figure 2.36 et la mesure de la tension est effectuée à l'aide de la résistance 500Ω sur la carte LIN (Figure 2.21). Les sondes de tension et de courant sont reliées à un oscilloscope de bande passante de 12.5GHz. Tous les éléments qui constituent la configuration de mesure sont caractérisés au VNA. Ces caractérisations reportées dans le Tableau 2.3 permettent de s'assurer que les bandes passantes des sondes de courant, de tension, des pistes PCB, sont suffisamment grandes pour observer le comportement de la protection qui est sous la nanoseconde.



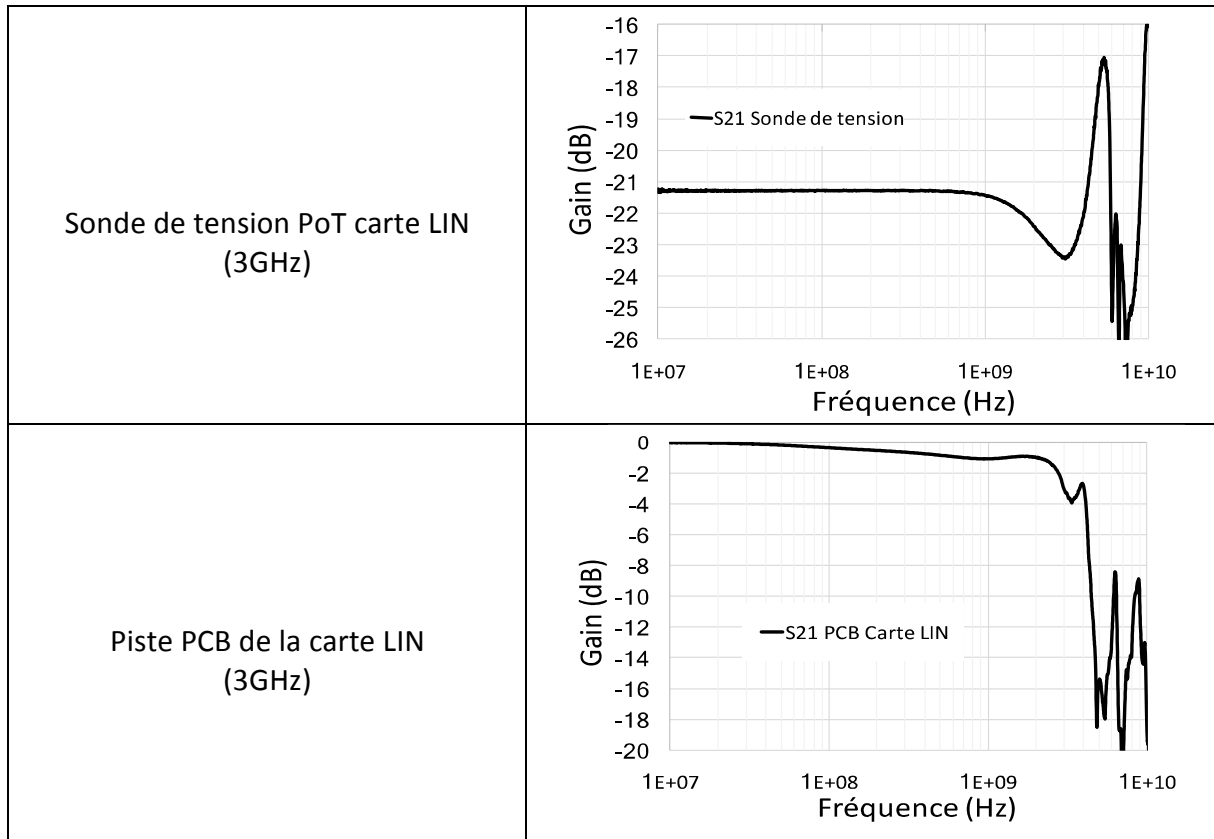


Tableau 2.3: Caractérisation au VNA de tous les éléments utilisés dans la mesure TLP des composants LIN.

La courbe présentée sur la Figure 2.49 représente l’allure de la courbe I(V) de la protection LIN-GND tracée dans le temps pour une injection TLP de 400V. La courbe IV transitoire est tracée à partir des courbes I(t) et V(t) obtenues pour cette injection TLP (courbe bleu). La courbe quasi-statique est également reportée sur cette figure (en rouge).

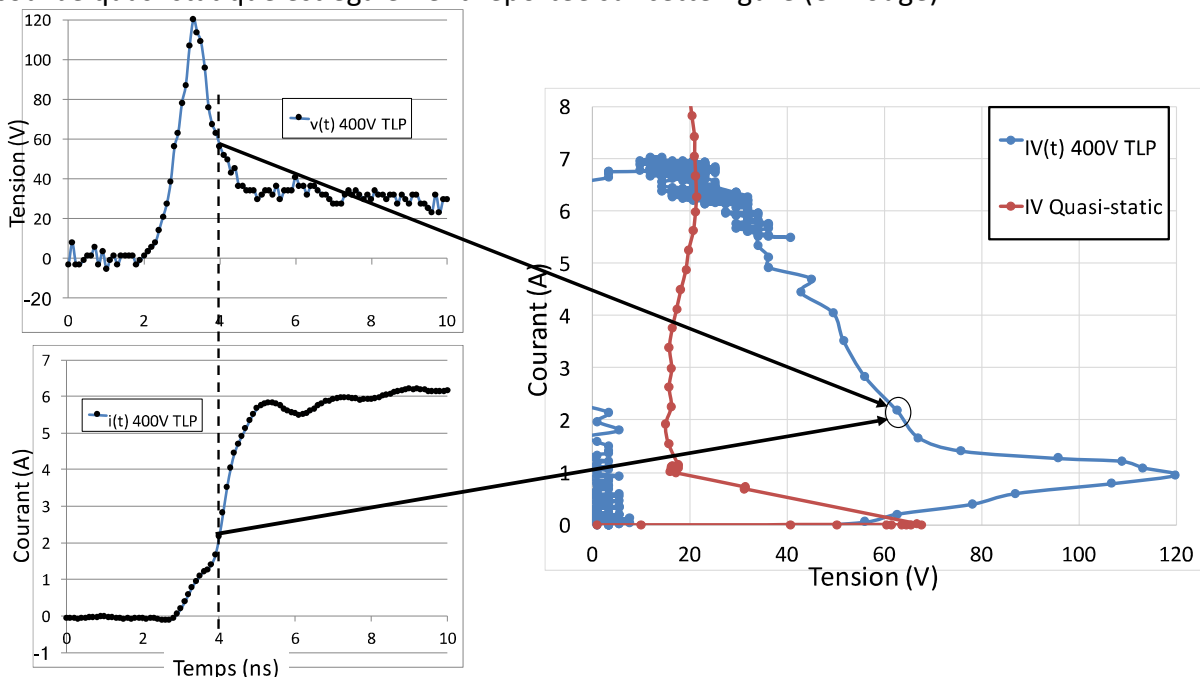


Figure 2.49: Exemple de la construction de la courbe IV(t) pour une injection de 400V TLP sur la protection LIN-GND du composant A.

La principale difficulté pour générer cette courbe IV(t) est la synchronisation entre la courbe de tension v(t) et celle du courant i(t). Le moindre décalage modifie l'allure de la courbe IV(t). Les courbes présentes sur la Figure 2.50 représentent l'allure de la courbe I(V) de la protection LIN-GND tracée dans le temps pour des injections TLP de 100V, 400V et 800V. Ces courbes IV transitoires sont tracées à partir des courbes I(t) et V(t) comme expliqué précédemment. La caractéristique I(V) quasi-statique de la protection testée est également reportée dans la figure.

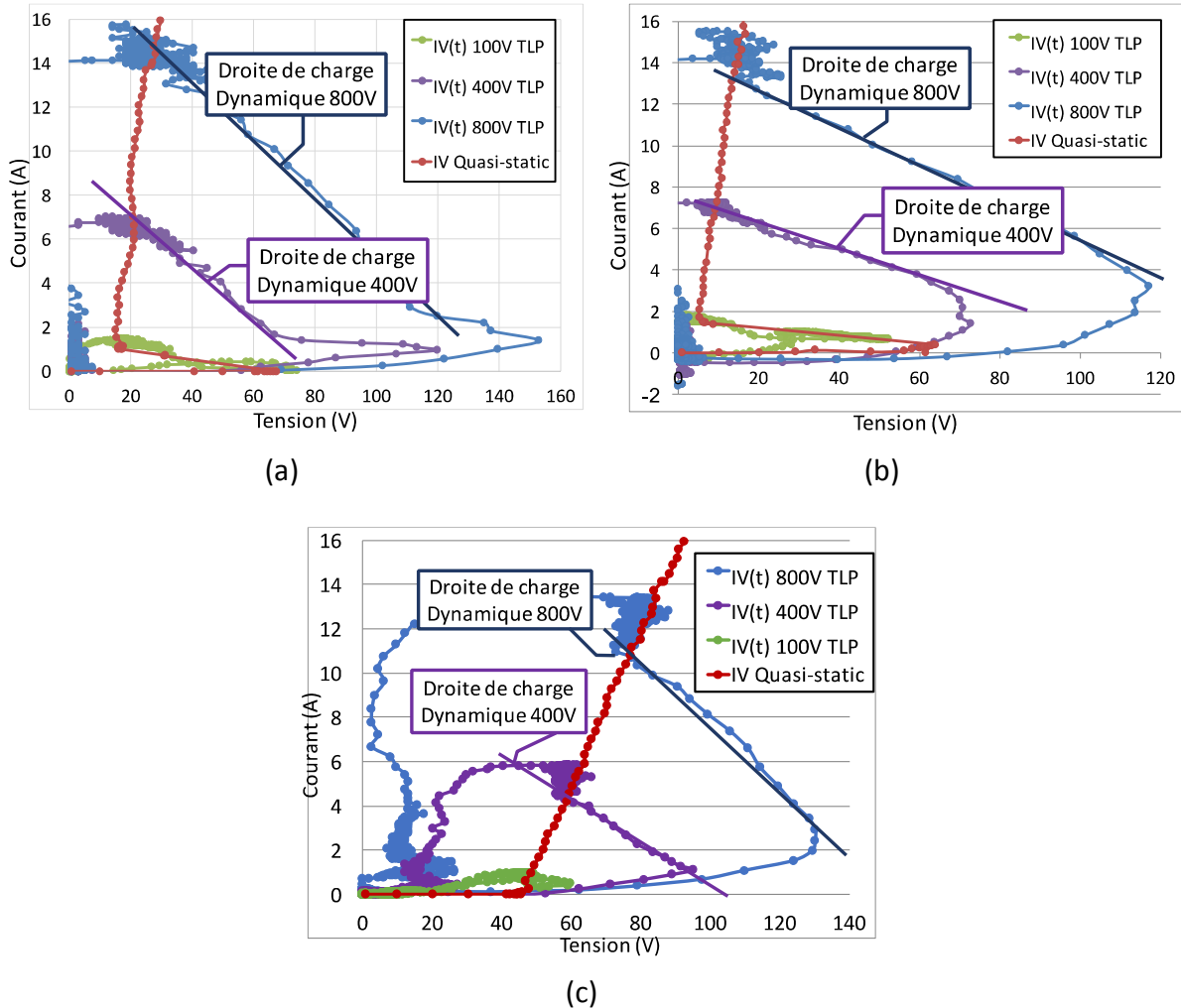


Figure 2.50: Courbes IV(t) tracées dans le temps, obtenues pour différente injection TLP 100V, 400V et 800V, sur la protection LIN-GND du composant LIN des fabricants A en (a), B en (b) et C en (c).

En ne regardant que la Figure 2.50 (a) on observe pour les valeurs d'injection de 400V et 800V l'évolution du point de fonctionnement dans le temps jusqu'à la valeur quasi-statique. Le pic de tension observé correspond, d'après notre raisonnement à l'effet inductif. Cependant celui-ci semble durer un temps très court, et rapidement, l'évolution suit une droite appelée droite de charge dynamique. Cette droite possède quasiment la même pente pour une injection de 400V et 800V TLP sur le LIN A Figure 2.50 (a). Elle est induite par l'impédance dynamique de la protection Z_{Dyn} .

L'accès à la protection se fait au travers d'une résistance R_{TLP} de 50Ω (résistance du générateur). Vu du point de mesure, la résistance équivalente de la protection ($R_{Dyn}+R_{Qs}$) se

trouve en parallèle de la résistance R_{TLP} . La valeur de la pente de la droite de charge dynamique correspond alors à l'Equ 2.13.

$$R_{pente} = \frac{R_{TLP} \times (R_{Dyn} + R_{QS})}{R_{TLP} + R_{Dyn} + R_{QS}} \quad \text{Equ 2.13}$$

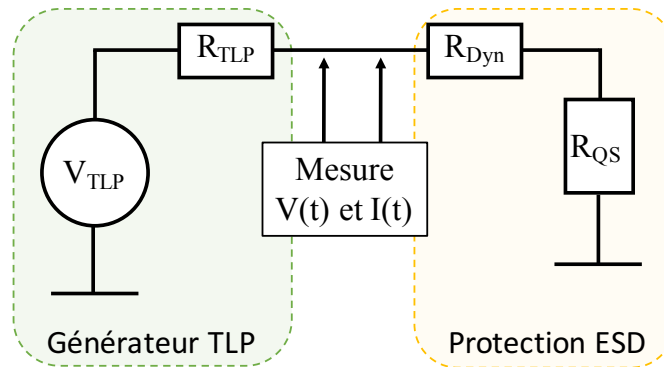


Figure 2.51: Schéma électrique du générateur TLP et de la protection ESD.

Les points I et V (15A, 30V et 3A, 120V), qui définissent la pente de la droite de charge dynamique du composant LIN A pour une injection TLP de 800V, nous donne environ $7,5\Omega$. A partir de la formule Equ 2.13 nous trouvons une résistance équivalente de la protection de 9Ω . La dernière étape consiste à soustraire la résistance quasi-statique de $1,05\Omega$ à cette valeur pour obtenir R_{dyn} . Nous obtenons une valeur de R_{dyn} de l'ordre de 8Ω .

Contrairement au LIN A, le LIN B et le LIN C n'ont pas les mêmes pentes pour les différentes droites de charge dynamique. Cela signifie que ces deux LIN possèdent une résistance dynamique qui dépend de la tension de charge. Pour le LIN B, nous trouvons $R_{dyn} = 8,6\Omega$ pour 800V d'injection et $R_{dyn} = 11,6\Omega$ pour 400V d'injection. Pour le LIN C, nous trouvons $R_{dyn} = 8\Omega$ pour 800V d'injection et $R_{dyn} = 15\Omega$ pour 400V d'injection.

Pour le paramètre L_{dyn} , nous l'avons choisi de sorte à faire correspondre le temps de mise en conduction mesuré et simulé. La valeur de $10nH$ nous a paru correspondre aux trois composants testés.

Le Tableau 2.4 regroupe toutes les valeurs des paramètres R, L et C, utilisées dans le modèle dynamique des protections ESD des composants LIN étudiés. Nous avons également reporté la valeur de la résistance quasi-statique utilisée dans le calcul du paramètre R_{Dyn} .

| | LIN A | LIN B | LIN C |
|-----------|--------------|---|-------------|
| C_p | 50pF | $\begin{cases} 30pF \text{ pour } V(t) < 30V \\ 600pF \text{ pour } V(t) > 30V \end{cases}$ | 70pF |
| R_{Dyn} | 8Ω | 10Ω | 11Ω |
| L_{Dyn} | 10nH | 10nH | 10nH |
| R_{QS} | $1,05\Omega$ | $0,9\Omega$ | $2,5\Omega$ |

Tableau 2.4 : Valeurs des éléments utilisés pour les modèles dynamiques des protections LIN-GND des composants LIN des fabricants A, B et C.

2.3.3. Validation du modèle dynamique

Pour valider le modèle dynamique développé, nous reprenons en simulation les configurations de test qui ont donné de grandes erreurs sur le transitoire. Pour le fabricant A, la configuration de test la plus défavorable était celle avec la capacité en parallèle de la protection LIN-GND. Le modèle comportemental quasi-statique n'était pas capable de reproduire la mise en conduction lente de cette protection.

Dans la Figure 2.52 les résultats de simulation du modèle dynamique et du modèle quasi-statique sont comparés à la mesure pour cette configuration.

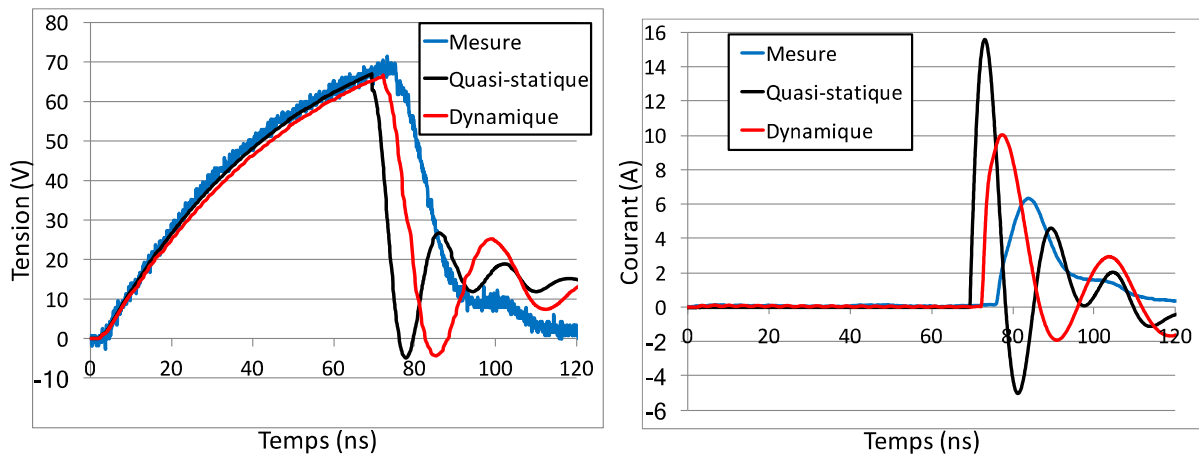


Figure 2.52: Comparaison de la tension et du courant mesuré sur la protection LIN-GND avec une capacité de 1nF en parallèle aux résultats de simulation du modèle quasi-statique et dynamique pour une injection 100V TLP. (LIN A)

Pour une injection TLP de 100V, le pic de courant surestimé par le modèle quasi-statique (16A) est diminué avec le modèle dynamique (10A). Cependant, le modèle reste assez loin de la mesure qui affiche un courant de 6A. Cette mauvaise précision du modèle dynamique est due au fait que nous sommes en faible injection, proche du niveau de déclenchement (70V). A 100V TLP, il est difficile d'extraire sur la courbe IV(t) des informations pour le modèle. La courbe suivante est la courbe IV(t) pour une injection de 100V sur le LIN A. Cette courbe montre une boucle, correspondant à une baisse du courant alors que la tension continue à monter avant le déclenchement. Ce phénomène peut être expliqué par la charge de la capacité qui entraîne la baisse du courant. Il serait possible d'extraire la valeur de la résistance dynamique d'après la courbe en regardant la partie en bleu. On trouve alors une résistance dynamique de l'ordre de 33Ω . Nous n'avons pu conduire cette simulation, mais en augmentant la résistance, nous pouvons envisager que le courant dans la structure serait sensiblement diminué (nous passerions de 8Ω à 33Ω).

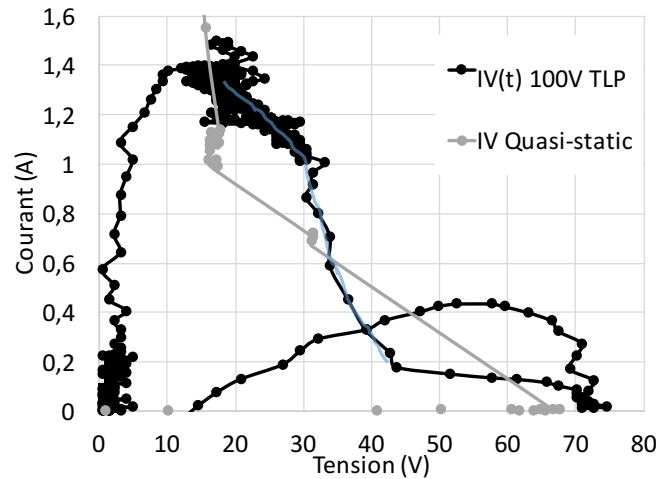


Figure 2.53: Courbe quasi-statique du composant LIN du fabricant A et courbe IV(t) pour une injection de 100V TLP.

Dans la Figure 2.54 les résultats de simulation du modèle quasi-statique et dynamique sont comparés à la mesure pour une injection de 800V TLP. Comme les courbes de tension et de courant le prouvent, le modèle dynamique suit mieux que le modèle quasi-statique le comportement transitoire de la protection pour ces forts niveaux d'injection. La rapidité du déclenchement de la protection est bien représentée. Le courant et le pic de tension sont correctement reproduits.

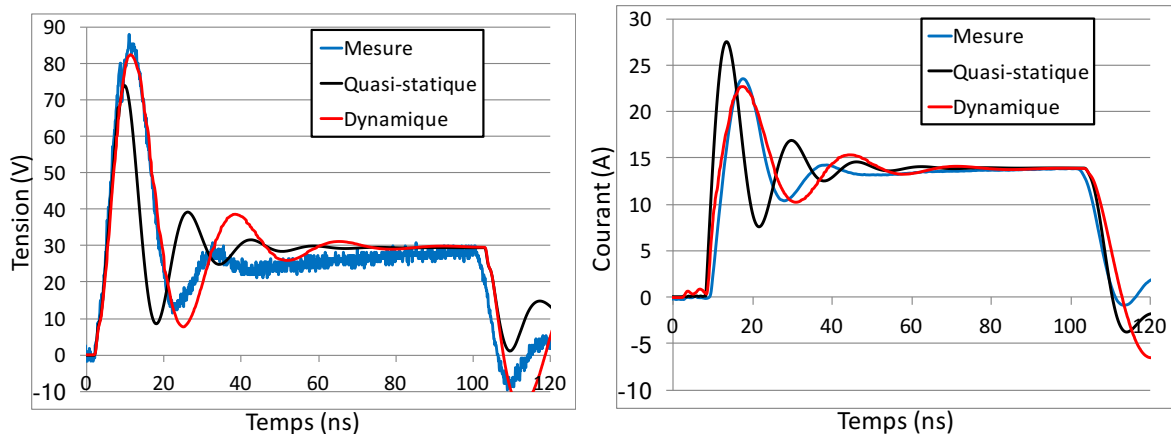


Figure 2.54: Comparaison de la tension et du courant mesuré sur la protection LIN-GND avec une capacité de 1nF en parallèle aux résultats de simulation du modèle quasi-statique et dynamique pour une injection 800V TLP. (LIN A)

Pour le fabricant B, le modèle quasi-statique n'était pas capable de reproduire la charge de la protection ESD pour une injection de 100V TLP sur le LIN testé tout seul. Figure 2.55 le résultat de la simulation du modèle dynamique pour ce composant soumis à une injection TLP de 100V est comparé aux résultats de simulation du modèle quasi-statique et à la mesure.

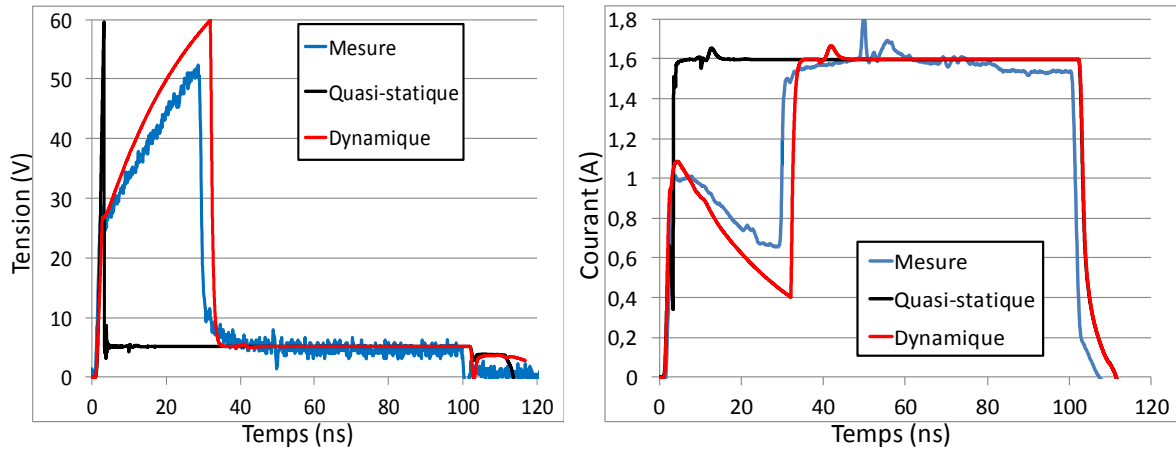


Figure 2.55: Comparaison de la tension et du courant mesurés sur la protection LIN-GND avec les résultats de simulation du modèle quasi-statique et dynamique pour une injection 100V TLP. (LIN B)

Pour ce composant, la capacité C_p qui représente la charge de la protection est une capacité non linéaire. Le changement de la valeur de la capacité est visible par le changement de la pente de charge au-delà de 30V. Elle permet de reproduire le comportement de la protection obtenue en mesure.

Enfin nous avons fait la comparaison entre la mesure et la simulation du composant C testé avec un condensateur de 1nF en parallèle pour des injections de 400V et 800V TLP.

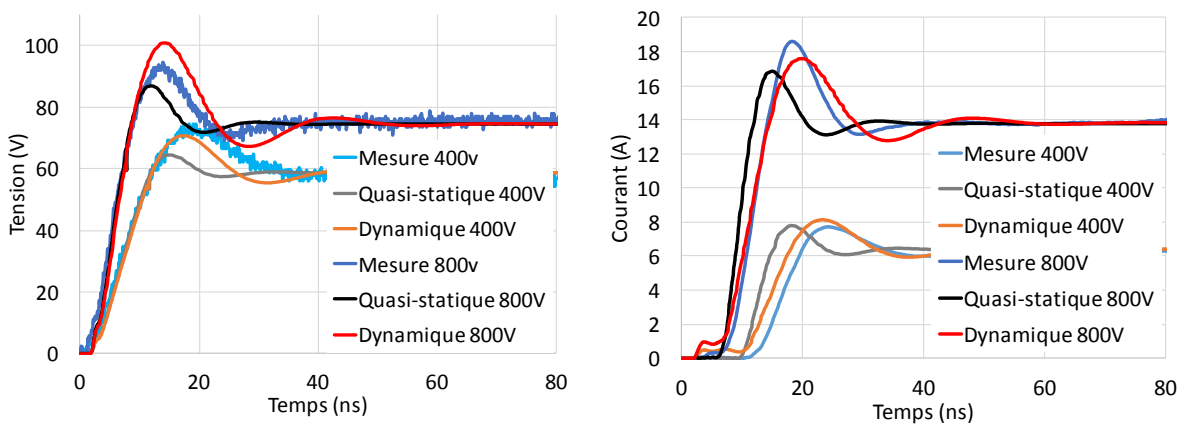


Figure 2.56: Comparaison de la tension et du courant mesuré sur la protection LIN-GND avec une capacité de 1nF en parallèle aux résultats de simulation du modèle quasi-statique et dynamique pour une injection de 400V TLP et 800V TLP. (LIN C)

Les courbes du modèle dynamique reproduisent mieux l'allure du courant qui traverse la protection que le modèle quasi-statique. Il est possible de voir que le courant maximum atteint pour une injection de 400V TLP est plus élevé en simulation avec le modèle dynamique que la mesure. Au contraire pour une injection de 800V TLP le courant maximum atteint avec le modèle dynamique est inférieur à celui de la mesure. Cette erreur d'amplitude maximum est due à la valeur de la résistance dynamique qui a été choisie. Nous avons choisi de prendre une même résistance de 11Ω pour simuler les deux amplitudes de stress or nous avons trouvé une résistance de 8Ω pour 400V TLP et 15Ω pour 800V TLP. Afin d'éviter ces écarts la résistance dynamique de ce modèle doit être une résistance de valeur variable en fonction de la tension pour faire correspondre parfaitement mesure et simulation.

2.3.4. Communication LIN soumise à un stress ESD

Jusqu'à présent nous avons validé le modèle comportemental dynamique du circuit intégré LIN testé seul ou avec un condensateur en parallèle. Dans cette partie nous étudions le comportement de deux LIN reliés par le bus de communication LIN lorsqu'une perturbation arrive sur celui-ci. L'objectif ici est de vérifier si les modèles dynamiques sont capables de reproduire le comportement d'un système sous stress ESD.

2.3.4.1. Configuration de mesure et de simulation

Pour ce test nous utilisons deux LIN de fabricants différents, un LIN du fabricant C et un LIN du fabricant A. Chaque LIN est brasé sur une carte de test LIN sans composant externe et la carte est non alimentée Figure 2.57 (b). Les deux cartes LIN sont reliées ensemble par un câble coaxial de 30cm qui représente le bus de communication Figure 2.57 (a). Une partie de l'isolant est enlevée sur ce câble à 10cm d'une extrémité soit 20cm de l'autre pour y souder un connecteur SMA comme présenté sur la Figure 2.57 (c). Le stress ESD est réalisé par le générateur TLP de 1ns de temps de montée qui est injecté directement sur le bus LIN via le connecteur SMA brasé sur le câble coaxial. Cette dissymétrie est volontaire, en connectant le LIN C à 10cm du point d'injection nous nous attendons à voir le LIN C se déclencher en premier, avant que le stress atteigne le LIN A. Afin d'observer la tension et le courant de chaque protection LIN-GND nous plaçons une sonde de champ proche sur chaque carte proche du composant LIN et la tension est obtenue grâce aux PoT disponible sur les cartes LIN. Le tout est connecté sur un oscilloscope 6GHz.

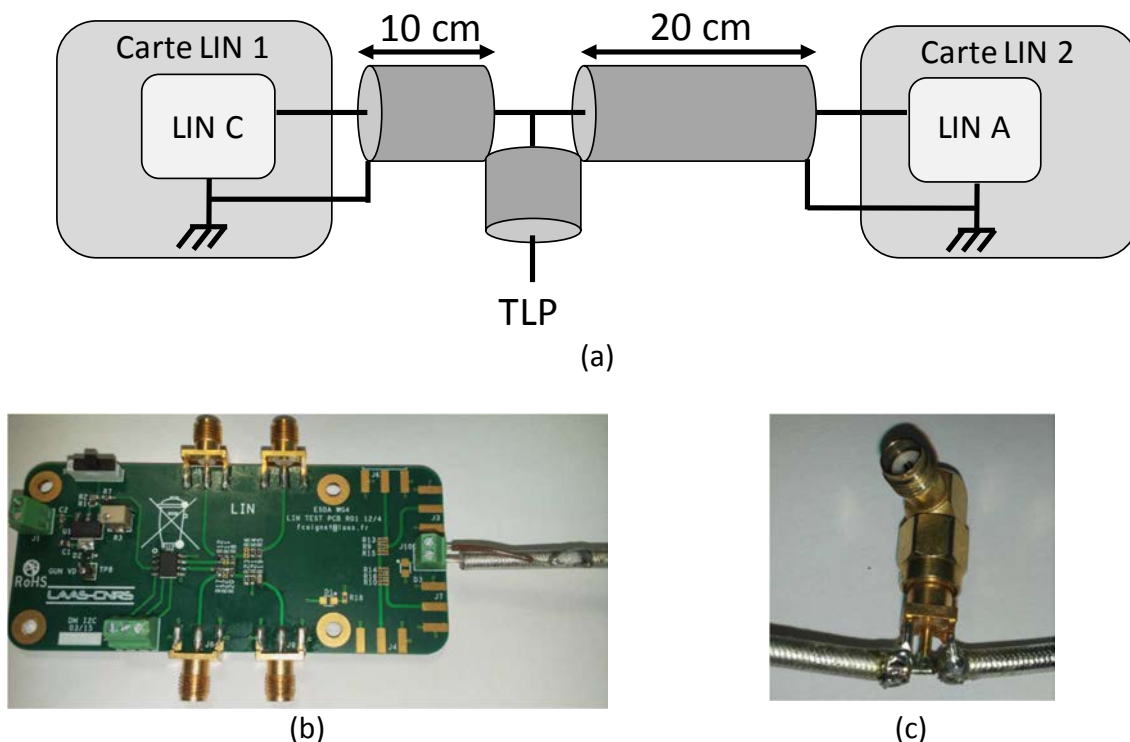


Figure 2.57: Injection TLP sur la communication LIN entre deux cartes (a). Photo des connexions des cartes LIN au câble coaxiale (b), et du connecteur d'injection(c).

Dans cette configuration nous avons observé le comportement des LIN pour trois niveaux d'injection, 100V et 200V et 800V TLP. Leurs courbes IV quasi-statiques sont rappelées Figure 2.58. L'évolution théorique du point de fonctionnement pour chaque niveau d'injection est tracée en pointillé. Au regard des niveaux de déclenchement des protections, pour une injection de 100V et 200V TLP seul le composant C doit être passant. Si le niveau d'injection est de 800V alors le composant C va se déclencher en premier et le point de fonctionnement va évoluer en suivant sa courbe IV quasi-statique jusqu'à atteindre 70V qui est la tension de déclenchement de la protection LIN-GND du LIN A. Une fois cette tension atteinte, le LIN A se déclenche ce qui va faire chuter la tension LIN-GND et bloquer la protection du composant C.

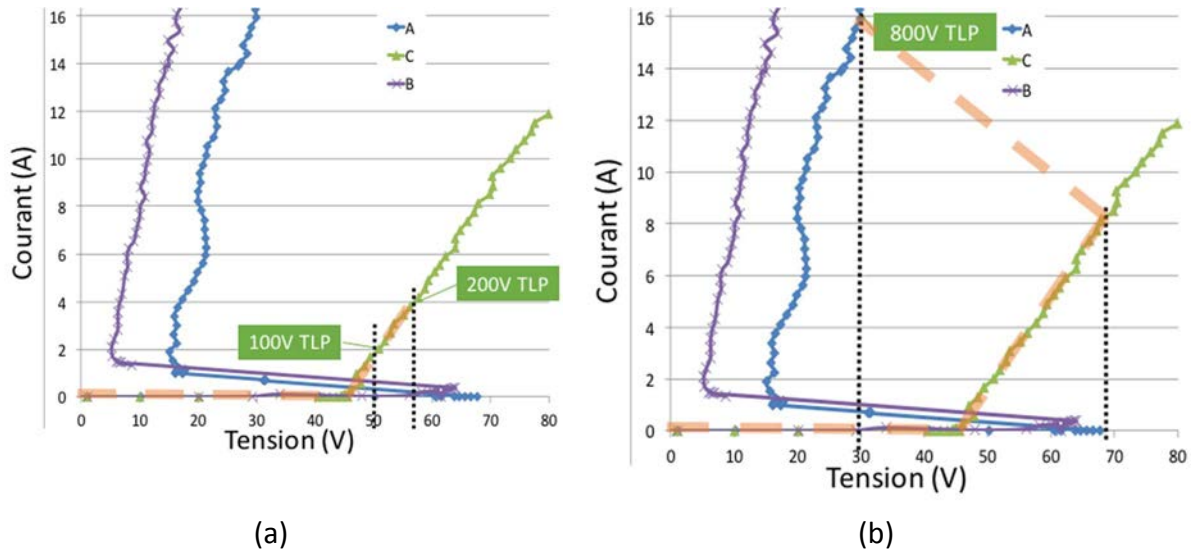


Figure 2.58: Rappel des courbes IV quasi-statiques obtenues pour la protection LIN-GND des LIN A, B, C. La courbe théorique de l'évolution du point de fonctionnement pour une injection de 100V, 200V (a) et 800V (b) est représentée en pointillés.

En simulation nous utilisons le générateur TLP avec tous ses éléments parasites ainsi que le filtre de 1ns en sortie du TLP. Les lignes de 10cm et 20cm sont représentées par des lignes de transmission et les pistes PCB par des éléments LC distribués.

2.3.4.2. Analyse des résultats de mesure et de simulation des modèles dynamiques

L'ensemble de la configuration Figure 2.57 (a) a été réalisée en simulation en utilisant les modèles dynamiques pour représenter les protections ESD des circuits intégrés. Les résultats obtenus en simulation pour les injections de 100V, 200V et 800V TLP sont confrontés aux résultats de mesures dans cette section.

Dans la Figure 2.59, la tension et le courant mesurés sont comparés aux courants et aux tensions simulés pour une injection de 100V TLP.

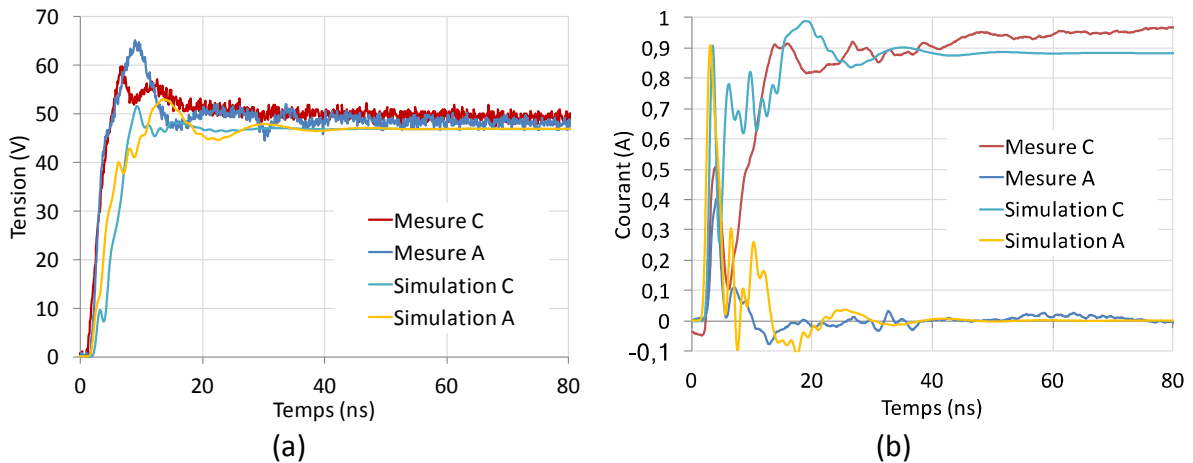


Figure 2.59: (a) Tensions mesurées et simulées obtenues pour la protection LIN-GND du LIN C et du LIN A soumis à une injection TLP de 100V. (b) courants mesurés et simulés obtenus pour la protection LIN-GND du LIN C et du LIN A soumis à une injection TLP de 100V.

Comme prédit, tout le courant traverse le composant C en mesure et la simulation reproduit correctement les allures transitoires des niveaux de tension et de courant mesurés.

Pour une injection de 200V TLP, le comportement des composants devait être similaire mais d'après les résultats de mesure Figure 2.60, tout le courant du générateur TLP traverse le composant A. L'ensemble du système met environ 20ns à se stabiliser tandis que la simulation se stabilise au bout de 10ns. Cependant en simulation le modèle dynamique prédit parfaitement ce comportement inattendu.

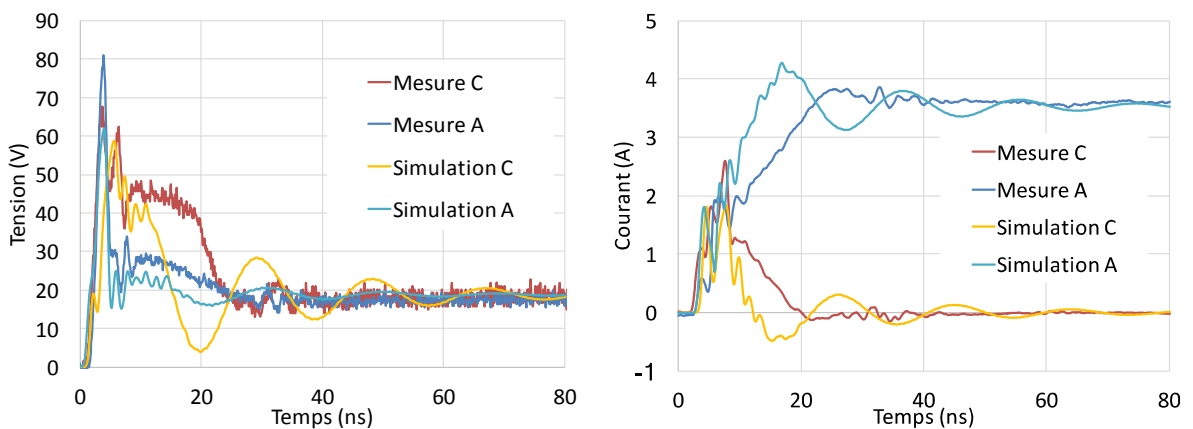


Figure 2.60: Mesure et simulation obtenues pour la protection LIN-GND du LIN C et du LIN A soumis à une injection TLP de 200V.

Enfin Figure 2.61 une injection de 800V TLP vient agresser le bus LIN. Le système met environ 50 à 60ns à se stabiliser pour ce fort niveau d'injection. Le modèle dynamique reproduit se comportement de distribution de charge très lente entre ces deux composants avant que le composant A conduise la totalité du courant injecté. La seule différence porte sur la durée du phénomène, en simulation le système met moins de temps pour se stabiliser malgré la pente en tension et en courant bien reproduite, car cela vient de l'amplitude du point de départ simulé. A ce jour il est difficile de dire si cette différence d'amplitude est due au niveau de déclenchement de la protection introduit dans les modèles ou au modèle de ligne de transmission qui propage le stress plus rapidement au composant que prévue.

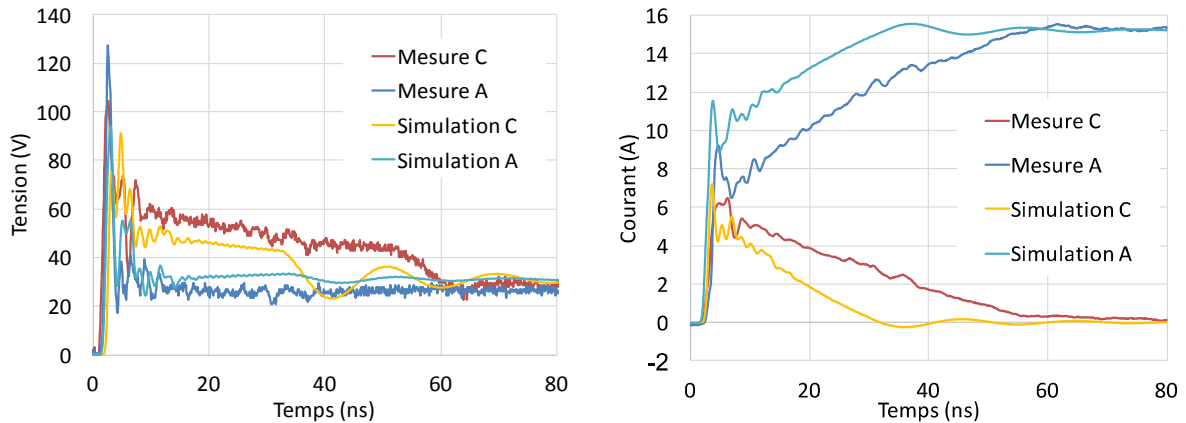


Figure 2.61: Mesure et simulation obtenue pour la protection LIN-GND du LIN C et du LIN A soumis à une injection TLP de 800V.

2.4. Conclusion

Dans ce chapitre nous avons commencé par décrire les modèles des éléments passifs. Nous nous sommes attardés sur les condensateurs MLCC. Différentes études ont été menées pour décrire le comportement des MLCC de la seconde classe. Nous avons vu que ces condensateurs ont une valeur de capacité qui évolue en fonction de la tension à leurs bornes. Afin de prendre en compte en simulation ce phénomène, nous avons décrit une méthodologie de modélisation de condensateur. Des comparaisons entre mesures et simulations ont permis de valider le modèle comportemental développé.

Ensuite, nous avons rappelé la méthodologie de modélisation comportementale de N. Monnereau. Ces modèles sont écrits en VHDL-AMS sous forme de machine à état. Ils décrivent l'évolution de la courbe I(V) quasi-statique de la protection ESD. Cette méthodologie a été reprise par les différents laboratoires du groupe de travail WG26 de l'ESDA. Dans ce groupe, nous avons appliqué cette méthode de modélisation sur un composant LIN. Nous avons regroupé toutes les courbes I(V) quasi-statiques extraites sur ce composant dans chaque laboratoire. L'analyse des courbes a montré qu'il était difficile d'obtenir des résultats parfaitement identiques. Dès l'extraction de la courbe IV de la protection, des pourcentages d'erreurs sont introduits sur les futurs résultats de simulation obtenus entre les laboratoires. En parallèle du travail effectué à l'ESDA, nous avons appliqué la méthodologie de N. Monnereau sur quatre LIN de fabricants différents. Les comparaisons entre la mesure et la simulation d'une protection ESD de ces circuits intégrés ont dévoilé les difficultés du modèle quasi-statique à reproduire les transitoires des protections. Les travaux qui ont suivi cette analyse portent sur le développement d'un nouveau modèle permettant d'améliorer le modèle quasi-statique en un modèle dynamique. Toutes les démarches effectuées pour la réalisation du modèle dynamique sont détaillées dans ce chapitre. Il reprend le modèle quasi-statique sur lequel nous avons rajouté des éléments RLC. Ces éléments extraits à partir de différentes méthodes permettent de reproduire le passage de la protection de son état bloqué à son état passant. La validation du modèle a été effectuée en réalisant une comparaison des résultats de simulations des deux modèles « quasi-statique », « dynamique » avec une mesure.

Enfin, nous avons étendu la configuration de test en mesure et en simulation au niveau système en connectant deux LIN (Maitre et Esclave) ensembles. La perturbation a été injectée

entre les deux LIN. La comparaison des résultats de mesure aux résultats de simulation dans cette configuration avec des modèles comportementaux dynamiques des LIN, a permis de démontrer que nous étions parfaitement capables de prédire la répartition en courant de la décharge dans chaque composant.

La principale difficulté du modèle dynamique porte sur l'extraction des paramètres R, L et C. Nous avons vu dans ce chapitre une méthode pour extraire la valeur du condensateur équivalent de la protection C ainsi qu'une méthode pour extraire la résistance dynamique R_{dyn} . Il nous manque encore une méthode pour extraire la valeur de l'inductance dynamique L_{dyn} . Le prochain chapitre porte sur la recherche d'une méthode pour extraire ce paramètre. D'autres méthodes seront présentées dans le chapitre suivant. Elles ne visent pas à extraire un paramètre en particulier mais des informations sur le comportement transitoire de la protection.

- [1] N. Monnereau, "Développement d'une méthodologie de caractérisation et de modélisation de l'impact des décharges électrostatiques sur les systèmes électroniques." 2011, Ph.D. dissertation.
- [2] S. GIRALDO TORRES, "Etude de la robustesse d'amplificateurs embarqués dans des applications portables soumis à des décharges électrostatiques (ESD) au niveau système," 2013, Ph.D. dissertation.
- [3] N. Lacrampe, "Méthodologie de modélisation et de caractérisation de l'immunité des cartes électroniques vis à vis des décharges électrostatiques (ESD)," 2008, Ph.D. dissertation
- [4] R. Bèges, "Analysis and modeling methods for predicting functional robustness of integrated circuits during fast transient events," 2017, Ph.D. dissertation
- [5] R. Mertens, H. Kunz, A. Salman, G. Boselli, and E. Rosenbaum, "A flexible simulation model for system level ESD stresses with application to ESD design and troubleshooting," *Electr. Overstress/Electrostatic Disch. Symp. Proc.*, no. 1, pp. 2–7, 2012.
- [6] M. Scholz *et al.*, "Mixed-mode simulations for power-on ESD analysis," *RCJ Symp.*, no. 1, 2013.
- [7] S. Bertonnaud, C. Duvvury, and A. Jahanzeb, "IEC system level ESD challenges and effective protection strategy for USB2 interface," *Electr. Overstress/Electrostatic Disch. Symp. Proc.*, no. 1, pp. 1–8, 2012.
- [8] A. Gallerano *et al.*, "A Design Strategy for 8 kV / contact 15 kV / air gap IEC 61000-4-2 Robustness Without on Board Suppressors," no. 2, 2012.
- [9] "[http://www.raviyp.com/embedded/217-difference-between-x7r-x5r-x8r-z5u-y5v-x7s-c0g-capacitor-dielectrics.](http://www.raviyp.com/embedded/217-difference-between-x7r-x5r-x8r-z5u-y5v-x7s-c0g-capacitor-dielectrics)"
- [10] S. Scheier and S. Frei, "Characterization and Modeling of ESD-Behavior of Multi Layer Ceramic Capacitors," *Electromagn. Compat. (EMC Eur. 2013 Int. Symp.)*, pp. 1–6, 2013.
- [11] L. Hongyu, V. Khilkevich, L. Tianqi, D. Pommerenke, K. Seongtae, and H. Wesley, "Nonlinear Capacitors for ESD Protection," *IEEE Electromagn. Compat. Mag.*, vol. 3, no. 3, pp. 43–43, 2014.
- [12] F. Benabdallah, "Evolution des propriétés diélectriques, ferroélectriques et électromécaniques dans le système pseudo-binaire (1-x) BaTi0.8Zr0.2o3-xBa0.7Ca3TiO3 / Corrélations structures et propriétés," 2013.
- [13] "IEEE 1076.1, 'VHDL analog and mixed-signal,'" 1999.
- [14] "Github - '[https://github.com/Overdrivr/near-field-current-processing.](https://github.com/Overdrivr/near-field-current-processing)'"

- [15] H. Wolf, H. Gieser, W. Stadler, W. Wilkening, P. Rose, and N. Qu, "Transient analysis of ESD protection elements by time domain transmission using repetitive pulses," *Electr. Overstress/Electrostatic Disch. Symp. Proc.*, no. 1, pp. 304–310, 2006.
- [16] M. P. J. Mergens *et al.*, "ESD-level circuit simulation impact of interconnect RC-delay on HBM and CDM behavior," *J. Electrostat.*, vol. 54, no. 1, pp. 105–125, 2002.
- [17] J. Willemen *et al.*, "Characterization and modeling of transient device behavior under CDM ESD stress," *J. Electrostat.*, vol. 62, no. 2–3 SPEC. ISS., pp. 133–153, 2004.
- [18] M. Ammer *et al.*, "How to build a Generic Model of complete ICs for System ESD and Electrical Stress Simulation ?," *Electr. Overstress/Electrostatic Disch. Symp (EOS/ESD)*, no. 1, 2017.
- [19] G. Langguth, W. Soldner, A. Ille, A. Cristofoli, and M. Wendel, "Thyristor compact model for ESD, DC and RF simulation," *Electr. Overstress/Electrostatic Disch. Symp. (EOS/ESD), 2013 35th*, 2013.

3 Recherche de méthodes pour extraire un modèle dynamique

Le modèle dynamique obtenu dans le chapitre deux permet de réaliser des simulations comportementales des protections ESD qui sont assez proches de la mesure. La méthodologie pour extraire les paramètres de ce modèle a été décrite, mais il manque une méthode pour extraire l'inductance. Dans ce chapitre nous explorons différentes méthodes afin d'essayer d'extraire les paramètres décrivant le phénomène de déclenchement de la structure de protection. La première méthode porte sur l'évolution de l'impédance dans le temps du composant lorsqu'il est soumis à une injection TLP. Cette méthode est nommée $Z(t)$, elle vise principalement à extraire la valeur du paramètre L_{dyn} pour reproduire le comportement de la mise en conduction de la protection. La seconde méthode consiste à extraire un modèle SPICE à partir de la mesure TLP. Cette méthode implique l'utilisation de trois outils différents. Le premier est le générateur TLP pour réaliser la mesure sur le composant dont seulement sa réponse en tension est capturée. Le second est le logiciel Matlab qui permet d'extraire les paramètres $[S]$ du composant à partir d'un code spécifiquement développé. Enfin nous utilisons le logiciel ADS pour extraire un modèle SPICE à partir des paramètres $[S]$. L'ensemble des manipulations à effectuer est détaillé et une comparaison entre la mesure et le modèle SPICE est réalisée pour valider la méthodologie. La dernière méthode utilise un outil dédié à la caractérisation fréquentielle de composants non linéaires appelée paramètres $[X]$. Ces différentes approches ont été testées en mesure et en simulation sur différents composants. Pour chacune de ces méthodes, nous verrons les étapes à suivre pour leur mise en place et les difficultés rencontrées. La dernière partie porte sur les futurs travaux de recherche qui sont en cours de développement. Ces travaux sont focalisés sur l'extraction de modèles via l'utilisation d'un générateur TLP à double impulsion (TLP2P). Dans cette partie nous verrons pour quelles raisons nous nous sommes orientés vers ce type de générateurs ainsi que les générateurs TLP2P en cours de développement.

3.1. Modéliser le composant à partir d'une courbe $Z(t)$

Dans le modèle dynamique, la mise en conduction de la protection c'est-à-dire le comportement qui traduit le passage de l'état bloqué à l'état passant est réalisée par l'élément Z_{dyn} (Figure 2.43 – Chapitre 2) (bloc composé de R_{dyn} et L_{dyn}). Nous souhaitons visualiser et modéliser ce comportement qui est visible durant quelques nanosecondes entre le déclenchement et le niveau quasi-statique. La structure du modèle dynamique est rappelée Figure 3.1. Le modèle quasi-statique est constitué d'un générateur DC de tension VTH en série avec une résistance RQS représentant la pente résistive de la courbe IV quasi-statique Figure 3.2. Les valeurs indiquées sont celles de la protection LIN-GND du composant nommé LIN A.

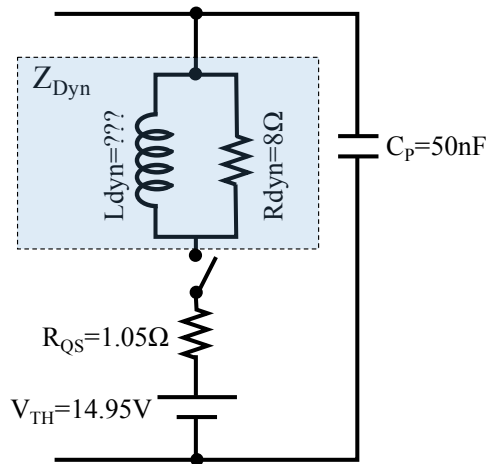


Figure 3.1: Modèle dynamique de la protection LIN-GND du composant LINA.

La courbe « IV(t) 800v mesure » reportée dans la Figure 3.2 représente l'évolution du point de fonctionnement dans le temps, obtenue pour une injection de 800V TLP et 1ns de temps de montée. Sur cette courbe, nous effectuons la démarche de retirer l'impact des éléments connus. La courbe IV(t)-V_{TH} représente le comportement de la protection sans l'alimentation DC présente dans la partie quasi-statique du modèle dynamique Figure 3.1. Il est possible de voir que cette courbe est identique à la courbe IV(t) obtenue en mesure qui a seulement subi un offset de tension. La courbe IV(t)-V_{TH}-R_{QS} est le résultat de la courbe IV(t) mesurée moins l'impact des éléments constituant le modèle quasi-statique. De ce fait cette dernière courbe représente le comportement dynamique de la protection lors d'une impulsion TLP dont le temps de montée est de 1ns. C'est l'évolution de la tension et du courant dans le temps aux bornes de l'impédance constituée de Z_{dyn} en parallèle de C_p. En régime quasi-statique Z_{dyn} n'a plus d'impact et est vu comme un court-circuit d'où le retour à V = 0V et I = I_{max} = 14A.

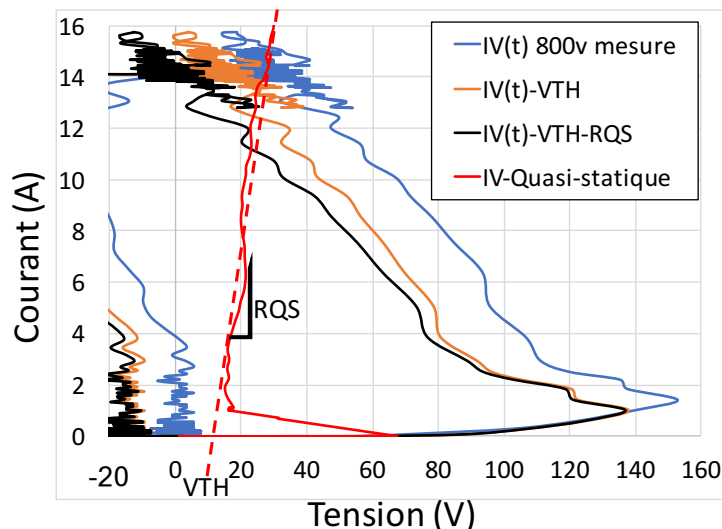


Figure 3.2: Courbe IV(t) pour 800V d'injection TLP sur le LINA en bleu, courbe IV(t) moins la tension V_{TH} introduite par le modèle quasi-statique en orange, courbe IV(t) aux bornes de l'ensemble Z_{dyn} et C_p en noir et courbe IV quasi-statique en rouge.

La tension aux bornes de l'ensemble Z_{dyn} et C_p doit être calculée afin de tracer la courbe $V(t)-V_{TH}-R_{QS}.I_{mesure}(t)$. Pour ce faire nous utilisons la formule Equ 3.1.

$$v(t) = V_{mesure}(t) - V_{TH} - R_{QS}.I_{mesure}(t) \quad \text{Equ 3.1}$$

En négligeant l'impact de la capacité C_p , nous considérons que le courant mesuré $i(t)$ qui rentre dans le composant traverse Z_{dyn} . De ce fait, à partir de la mesure du courant $i(t)$ et de la tension calculée aux bornes de Z_{dyn} , il est possible de tracer la courbe $Z(t)$ en utilisant la loi d'Ohm. Les courbes $Z(t)$ obtenues pour des injections TLP de 100V, 400V et 800V sur la protection LIN-GND du fabricant A sont données Figure 3.3. La courbe $Z(t)$ représente l'évolution de l'impédance Z_{dyn} dans le temps.

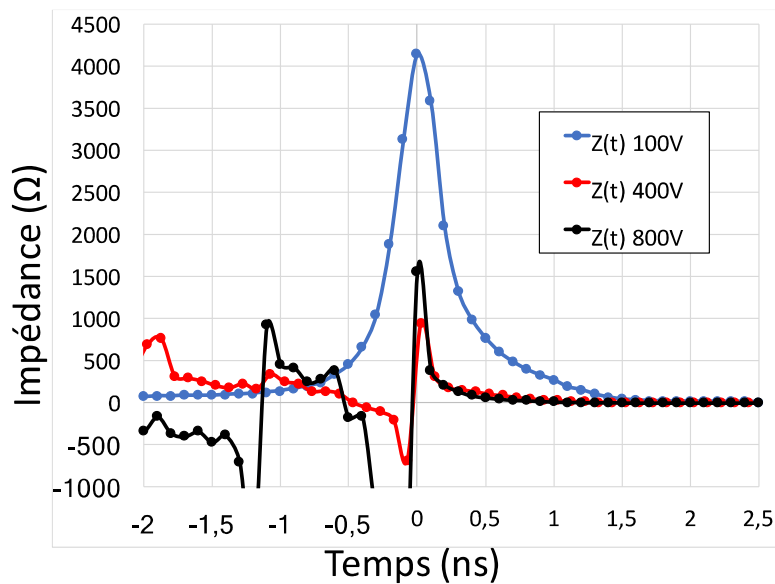


Figure 3.3: Courbes $Z(t)$ obtenues pour différentes injections TLP, 100V, 400V et 800V.

Nous considérons le point ayant l'impédance la plus élevée, comme le point de déclenchement de la protection. Ce point est placé à $t=0s$. En effet tant que la protection n'est pas déclenchée aucun courant ne traverse la protection, et donc Z_{dyn} a, en théorie, sa valeur qui tend vers l'infini. Ce n'est pas le cas sur la Figure 3.3, avant le déclenchement c'est-à-dire pour tous les points calculés à $t < 0s$, l'impédance obtenue est due au courant absorbé par la charge de la protection représenté par C_p . Dès que la protection se déclenche, son impédance décroît jusqu'à la valeur de sa résistance quasi-statique. Les courbes $Z(t)$ Figure 3.3 décrivent uniquement le comportement de Z_{dyn} . L'impédance de cet élément décroît jusqu'à 0Ω . À partir de $t=0s$, nous supposons que le comportement $Z(t)$ représente la réponse à un échelon de courant d'un circuit constitué d'une inductance en parallèle d'une résistance.

L'expression de Z peut s'écrire Equ 3.2 dans le domaine de Laplace.

$$Z = \frac{R_{dyn} \cdot L_{dyn} \cdot p}{R_{dyn} + L_{dyn} \cdot p} \quad \text{Equ 3.2}$$

La source de courant, qui génère l'échelon est représentée dans le domaine de Laplace par :

$$i(p) = \frac{I}{p} \quad \text{Equ 3.3}$$

Avec I l'amplitude de l'échelon appliqué au circuit RL. La tension obtenue aux bornes de l'ensemble est définie par Equ 3.4. En appliquant la transformée inverse de Laplace sur cette équation nous obtenons Equ 3.5 qui est la réponse temporelle en tension du circuit RL soumis à l'échelon de courant.

$$V(p) = \frac{I \cdot R_{dyn}}{\frac{R_{dyn}}{L_{dyn}} + p} \quad \text{Equ 3.4}$$

$$V(t) = I \cdot R_{dyn} e^{-\frac{R_{dyn}t}{L_{dyn}}} \quad \text{Equ 3.5}$$

Suite à toutes les hypothèses et aux approximations effectuées sur le comportement de la protection, d'après l'expression Equ 3.5, la tension aux bornes de Z_{dyn} décroît de manière exponentielle. Sur chaque courbe $Z(t)$ précédemment obtenue nous essayons de trouver une courbe de tendance de la forme $Z(t) = Ae^{-\frac{t}{\tau}}$. Les courbes de tendance Figure 3.4 sont nommées « Approx EXP ».

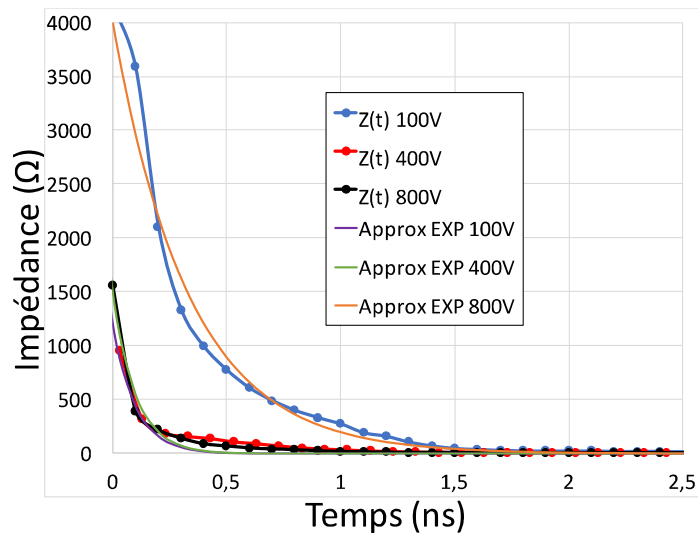


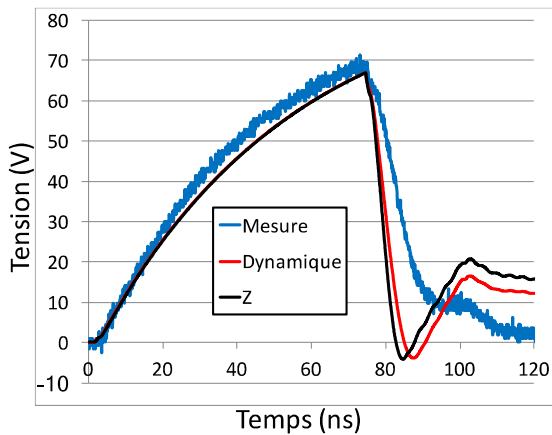
Figure 3.4: Courbes $Z(t)$ obtenues pour différentes injections TLP, 100V, 400V et 800V avec leurs courbes de tendance sous forme exponentielle nommées Approx EXP.

Les expressions mathématiques des courbes de tendances sont données dans le Tableau 3.1. La valeur de l'inductance L_{dyn} est extraite à partir des expressions mathématiques et en utilisant $R_{dyn} = 10\Omega$.

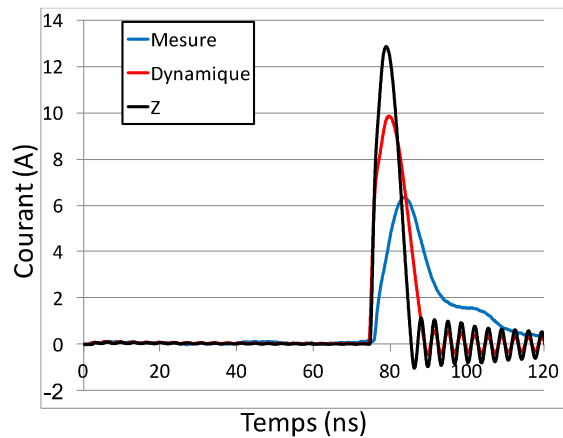
| Tension d'injection | Expression mathématique | Valeur de $L_{dyn}(nH)$ |
|---------------------|--------------------------|-------------------------|
| 100V | $4000e^{-\frac{t}{0,3}}$ | 3 |
| 400V | $1500e^{-\frac{t}{0,1}}$ | 1 |
| 800V | $1200e^{-\frac{t}{0,1}}$ | 1 |

Tableau 3.1: Expressions mathématiques des courbes de tendance de la Figure 3.4, utilisées pour calculer la valeur de L_{dyn} à chaque niveau d'injection TLP.

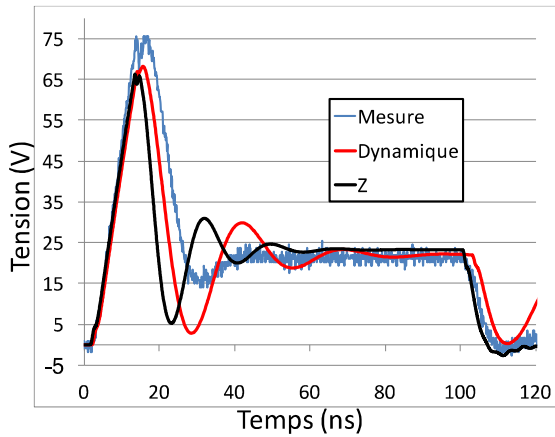
La valeur de l'inductance L_{dyn} trouvée est utilisée en simulation dans le modèle dynamique. Les courbes de tension et de courant obtenues avec la valeur d'inductance extraite par cette méthode sont nommées « Z » (en noir) dans la Figure 3.5. Elles sont comparées aux résultats de simulations du modèle dynamique du chapitre 2 (en rouge) et de mesure (en bleu). La configuration de simulation et de mesure pour rappel est celle avec le condensateur COG de 1nF en parallèle des broches LIN-GND du composant LIN du fabricant A. Nous utilisons cette configuration de sorte à ralentir le signal aux bornes du composant. De cette manière il nous est possible de bien visualiser tous les aspects transitoires de la protection c'est-à-dire, la charge de la protection, le déclenchement et la mise en conduction de la protection. Les courbes dynamiques sont tracées pour la valeur de l'inductance obtenue au chapitre 2 tandis que les courbes Z sont tracées pour la valeur de l'inductance extraite à partir de la méthode Z(t). Ces comparaisons sont effectuées à différentes injections TLP 100V, 400V et 800V.



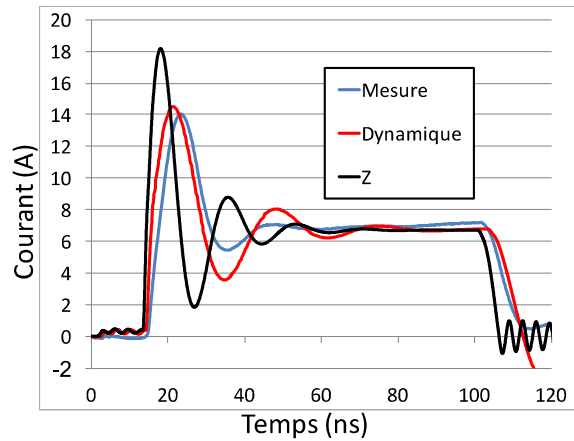
(a) Tension obtenues pour une injection de 100V TLP



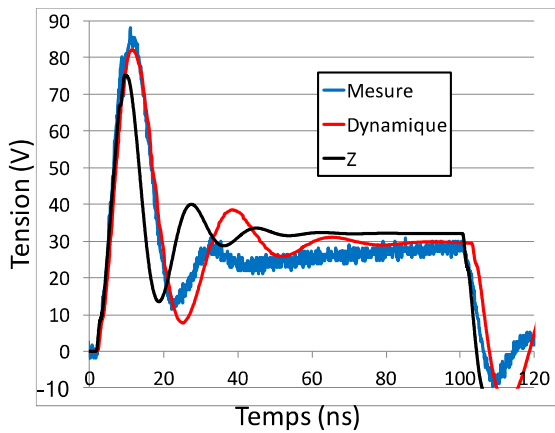
(b) Courant obtenues pour une injection de 100V TLP



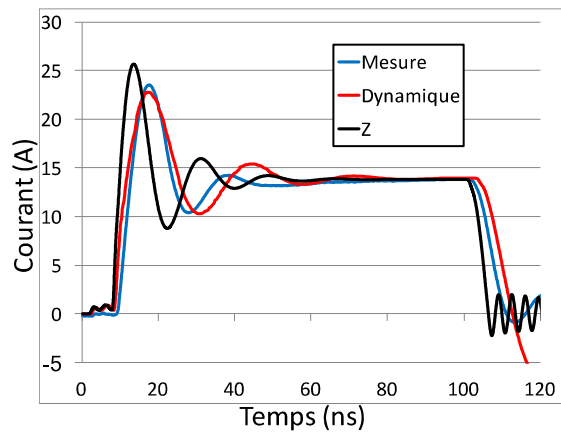
(c) Tension obtenues pour une injection de 400V TLP



(d) Courant obtenues pour une injection de 400V TLP



(e) Tension obtenues pour une injection de 800V TLP



(f) Courant obtenues pour une injection de 800V TLP

Figure 3.5: Comparaison de la tension et du courant obtenus lors de la mesure et durant les simulations du modèle dynamique pour différentes valeurs de l'inductance L_{dyn} .

Les simulations du modèle dynamique avec la valeur de l'inductance extraite à partir de la méthode $Z(t)$ reproduisent moins bien le comportement mesuré comparé aux courbes obtenues dans le chapitre 2 nommé « Dynamique ». Cela signifie que la valeur de l'inductance extraite avec notre méthode $Z(t)$ n'est pas correcte.

Il est difficile d'extraire les paramètres à partir de la courbe $Z(t)$, son allure dépend du déphasage entre la mesure de la tension et la mesure du courant. Le moindre écart de quelques centaines de picosecondes modifie la courbe $Z(t)$ obtenue comme le montre la Figure 3.6. Ceci suffit à modifier l'expression de la courbe de tendance, et introduire une erreur sur l'extrapolation de Z_{dyn} .

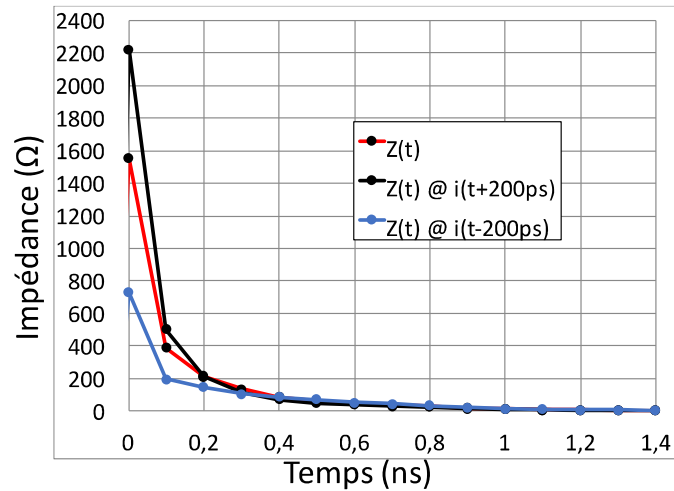


Figure 3.6: La courbe $Z(t)$ est comparée aux courbes $Z(t)$ calculées pour un décalage du courant dans le temps par rapport à la tension de $\pm 200ps$ (pour $V_{TLP} = 800V$)

Toutes les approximations sur le comportement de la protection et du générateur ont mené à des résultats incorrects. En effet l'échelon en courant aux bornes de Z_{dyn} n'est pas parfait, le calcul du $Z(t)$ néglige l'impact du condensateur de charge et des éléments parasites du boîtier. De plus nous ne pouvons déterminer avec certitude l'instant exact du déclenchement de la protection. Il peut avoir lieu pendant le temps de montée du pulse de courant. Ceci rend les équations Equ 3.4 et Equ 3.5 incorrectes.

La simulation de l'extraction du $Z(t)$ sur le modèle dynamique a été réalisée pour différents modèles TLP et à différents temps de montée Figure 3.7 pour une injection de 800V. Sur la Figure 3.7, la courbe tracée pour le générateur TLP réel correspond au modèle du TLP avec tous ses éléments parasites. Les courbes qui portent le nom de TLP Thèvenin sont obtenues pour un générateur TLP représenté par son modèle de Thèvenin équivalent (un générateur de crèneaux et une résistance de 50Ω en série). Les valeurs obtenues en simulation de l'évolution de l'impédance dans le temps de Z_{dyn} sont très éloignées de celles obtenues en mesure Figure 3.4. Ici quelques dizaines d'ohms comparé à plusieurs centaines en mesure. Selon ces simulations, l'évolution de $Z(t)$ montre bien l'impact du temps de montée de l'impulsion en courant. En simulation, le $Z(t)$ dépend également du modèle du générateur TLP utilisé. Ces simulations démontrent que pour une configuration de test, les résultats de simulations dépendent de nombreux paramètres. En mesure aucun filtre de temps de montée n'est utilisé, il est donc limité par la bande passante de la configuration de mesure soit 1GHz ce qui correspond à la bande passante de la sonde de courant.

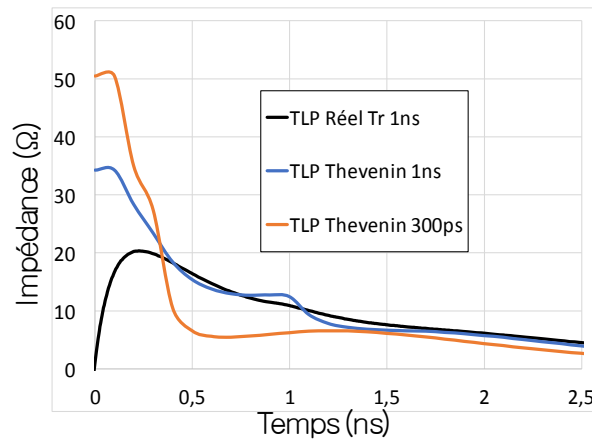


Figure 3.7: Impact du temps de montée et du modèle de générateur TLP sur la courbe $Z(t)$ pour une injection de 800V.

En résumé, il apparaît que plusieurs paramètres influent sur le résultat de mesure.

L'instant de déclenchement n'est pas connu. On ne peut donc pas connaître le moment où l'impédance Z_{dyn} est mise en parallèle sur la capacité (moment où le courant commence à traverser Z_{dyn}).

De plus dans l'analyse que nous avons menée, nous avons négligé l'impact de cette capacité et surtout son impact dans la valeur instantanée de Z_{dyn} . Il faudrait donc refaire les calculs (déterminer de nouvelles équations de $V(t)$ – Equ 3.5) en prenant en compte la capacité intrinsèque de la protection.

L'ensemble de la problématique de cette technique est résumé dans la Figure 3.8. Cette figure reprend les différentes impédances intervenantes dans la mesure, et les paramètres à calibrer (sondes de mesure I et V) afin d'extraire l'évolution dans le temps de l'impédance Z_{dyn} .

L'impédance Z_{ibis} représente tous les éléments parasites intrinsèques du circuit intégré. Les éléments parasites du boîtier ainsi que la capacité équivalente de la protection. Généralement cette impédance est extraite à partir d'une mesure de paramètre S. Les paramètres sont la représentation du comportement des éléments intrinsèques sous un régime sinusoïdal de faible puissance. Comment ces éléments réagissent-ils en forte puissance ?

Enfin, la Figure 3.7 montre l'impact du modèle du générateur TLP, et par conséquent l'influence de tous les éléments de l'ensemble de la mesure. A savoir les éléments parasites de la configuration de mesure, présents dans Z_g .

Par conséquent, Il faut prendre en compte tout le schéma équivalent du montage pour pouvoir extraire L_{dyn} , et donc trouver l'équation totale du circuit. L'ordre de l'équation $V(t)$ devient très important rendant difficile l'approche analytique.

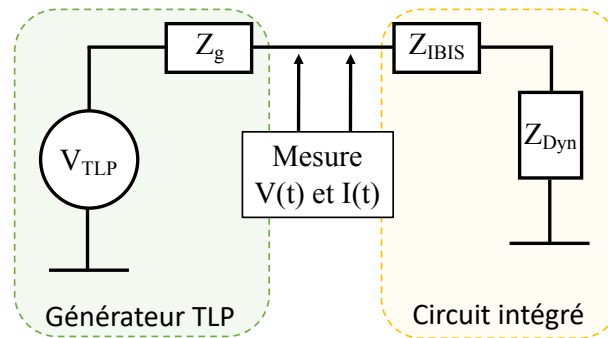


Figure 3.8: Répartition des différentes impédances lors de la mesure de $Z(t)$

A cela se rajoute le problème de phase entre le courant et la tension lors de la mesure. La difficulté principale réside dans la maîtrise des délais introduit lors de la mesure par champ proche. Il faut pour les prendre en compte développer une méthode de calibration très précise et respecter lors de la mesure toutes les distances (câble, positionnement de la sonde). La mesure du courant et de la tension doit parfaitement être calibrée au point de mesure pour éviter le déphasage entre $V(t)$ et $I(t)$.

L'extraction par la mesure de $Z(t)$ s'avère difficile au regard des problèmes énoncés. Nous avons donc envisagé d'autres méthodes comme l'utilisation directe des paramètres S.

3.2. Mise en place d'un modèle équivalent par l'utilisation des paramètres [S]

Toute la méthode pour obtenir un modèle SPICE à partir de la mesure TLP est développée dans cette section. Le modèle SPICE est obtenu sur le logiciel ADS en utilisant l'outil « BroadBand model ». Cet outil permet à partir d'un fichier de paramètres S de créer un modèle SPICE.

Les paramètres S sont généralement extraits à l'aide d'un Vector Network Analyzer (VNA). L'inconvénient de ces paramètres c'est qu'ils sont dits petits signaux, c'est-à-dire de faible amplitude. Les protections ESD se déclenchent pour des niveaux de tension de l'ordre de la dizaine de volts et quelques centaines de milliampères. Il est possible de faire du large signal avec le VNA, mais il n'est pas possible d'appliquer le large signal seulement quelques centaines de nanosecondes pour réaliser la mesure. Ce qui peut endommager le composant. L'intérêt d'utiliser le TLP pour extraire ces paramètres S en régime impulsionnel sur ces structures apparaît donc comme une évidence. Les protections ESD sont des composants dits non linéaires. Il passe d'un état dit « OFF » à un état « ON » brutalement. Ce comportement est traduit dans le modèle comportemental par un interrupteur qui permet de recréer la discontinuité observée dans les courbes IV quasi-statiques. Les paramètres S ne sont pas conçus pour extraire des informations utiles sur des composants non-linéaires. En effet les non-linéarités créent des harmoniques qui faussent la mesure et les paramètres sont inutilisables. Pour pouvoir les utiliser sur nos protections ESD nous devons les considérer comme étant « linéaires ». Nous allons voir la limite de cette notion de non-linéarité en fonction des caractéristiques de l'impulsion TLP utilisée.

3.2.1. La « linéarité » d'une protection ESD

Dans notre exemple nous considérons en simulation le modèle de protection représenté Figure 3.9. Ce modèle est le modèle dynamique de protection ESD. L'interrupteur, se ferme dès que le niveau de tension qui déclenche la protection est atteint.

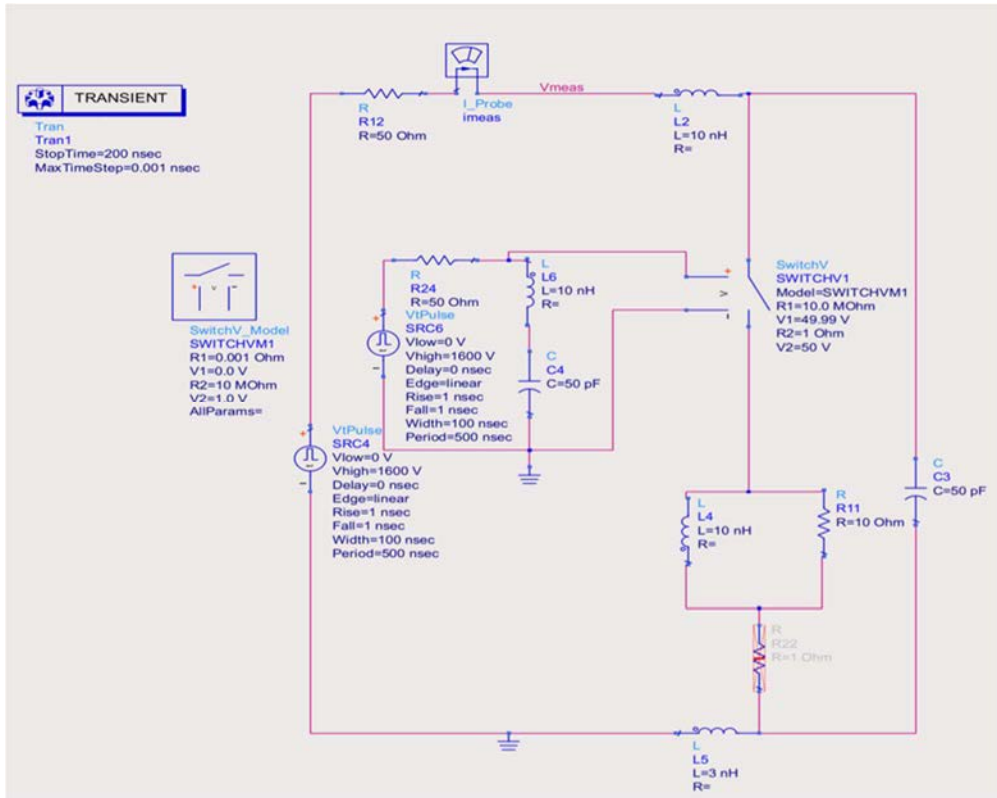


Figure 3.9: Simulation sur le logiciel ADS d'une injection TLP sur le modèle comportemental dynamique de la protection LIN-GND.

Le générateur TLP est modélisé par une source de tension rectangulaire en série avec une résistance de 50Ω. Dans les paramètres de la source de tension, la longueur d'impulsion reste fixe à 100ns, le temps de montée et le niveau de tension sont modifiés à chaque simulation. Les simulations sont réalisées sur le logiciel ADS en mode « transient » jusqu'à 20ns par pas de 1ps. L'objectif est de voir l'impact de l'interrupteur dans les simulations, pour ce faire, le modèle est simulé avec et sans interrupteur dans chaque condition de simulation.

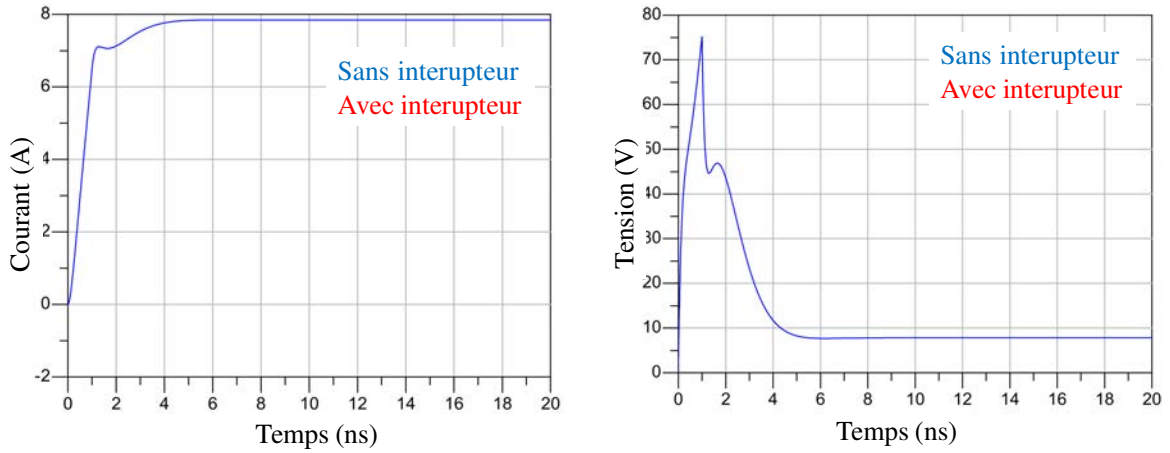


Figure 3.10: Comparaison de la simulation du modèle dynamique avec et sans interrupteur pour une injection TLP de temps de montée de 1ns préchargé à 400V.

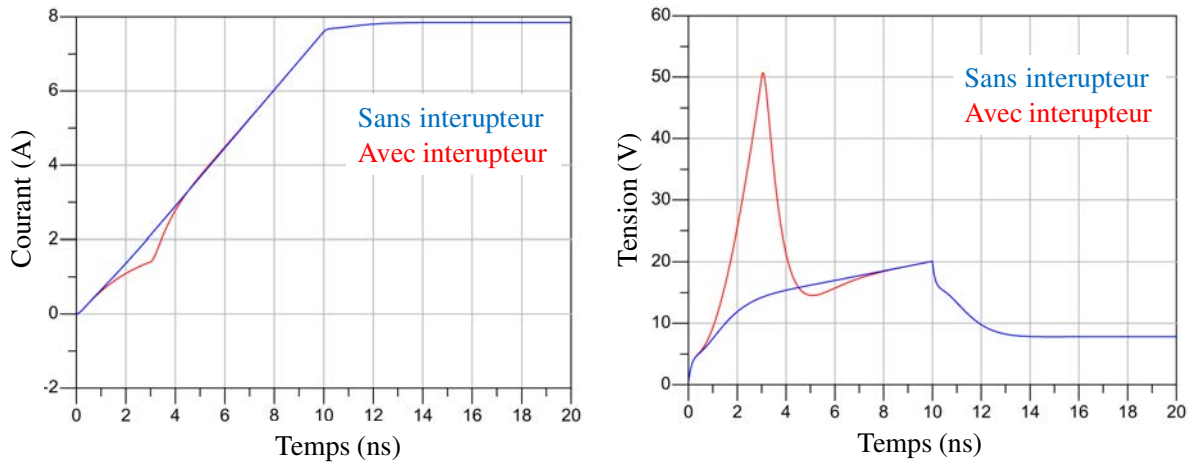


Figure 3.11: Comparaison de la simulation du modèle dynamique avec et sans interrupteur pour une injection TLP de temps de montée de 10ns préchargé à 400V.

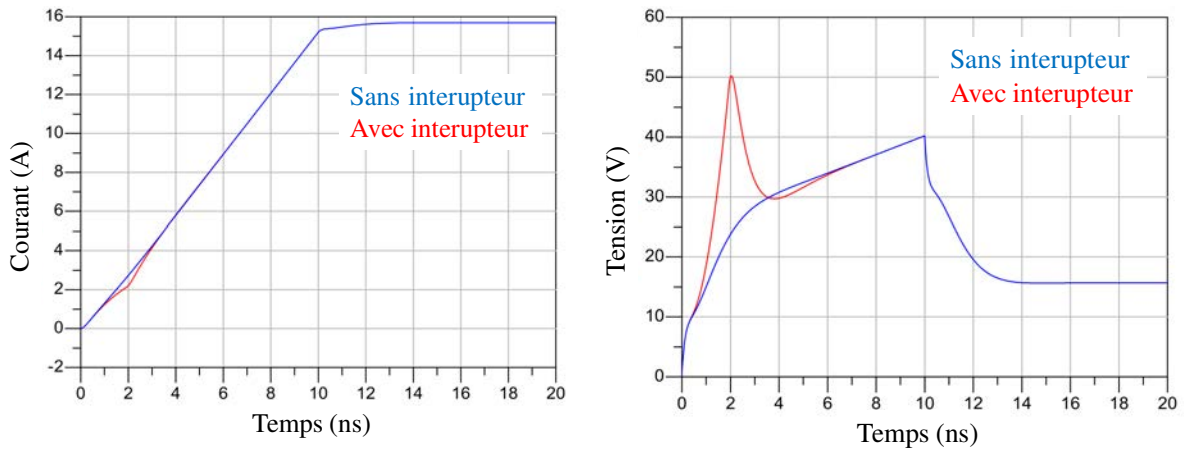


Figure 3.12: Comparaison de la simulation du modèle dynamique avec et sans interrupteur pour une injection TLP de temps de montée de 10ns préchargé à 800V.

Lorsque le temps de montée est lent comme sur la Figure 3.11 et Figure 3.12 où le temps de montée est de 10ns, l'impact de l'interrupteur est bien visible. Entre ces deux figures, il est possible de remarquer que le pic de tension à 50V dû à l'interrupteur est plus éloigné du pic de tension de la courbe obtenue sans l'interrupteur pour l'injection la plus faible (400V TLP). Cela signifie que plus l'injection est élevée et moins l'impact de l'interrupteur est visible. Pour les temps de montée rapides, de l'ordre de la nanoseconde Figure 3.10, l'impact de l'interrupteur n'est plus visible. La variation de la tension dv/dt est tellement rapide que la protection est immédiatement déclenchée. Dans ces conditions la protection peut être considérée comme un élément linéaire. Il est vrai qu'en réalité les phénomènes de déclenchement sont des phénomènes physiques bien plus complexes qu'un interrupteur. Nous faisons cette supposition pour pouvoir considérer la protection comme un élément linéaire afin d'en extraire les paramètres S.

3.2.2. Principe et théorie

Dans cette section une méthode pour extraire les paramètres S à partir de la mesure TLP est détaillée, elle reprend une partie du travail publié par S. Pannala [1] en 1999. Dans un premier temps il est essentiel de faire un rappel sur les paramètres S afin de comprendre comment ils sont générés.

Pour extraire les paramètres S, le générateur envoie une puissance sinusoïdale de faible amplitude sur chaque accès du composant à tester. Cette puissance est en partie absorbée, transmise et réfléchiée par le composant en fonction de son impédance et relativement à l'impédance caractéristique Z_c sur laquelle la mesure est réalisée. Dans le cas du quadripôle Figure 3.13, l'onde incidente au port i est nommée a_i et l'onde réfléchiée b_i et sont définies par Equ 3.6 [2].

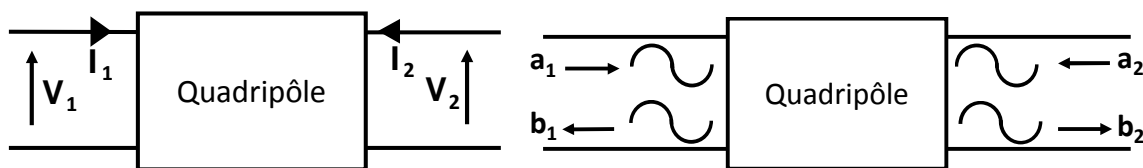


Figure 3.13: Représentation de composants sous forme de quadripôles

$$a_i = \frac{V_i + Z_c I_i}{2\sqrt{|Re\{Z_c\}|}} \quad b_i = \frac{V_i - Z_c^* I_i}{2\sqrt{|Re\{Z_c\}|}} \quad \text{Equ 3.6}$$

L'impédance Z_i est égale à l'impédance caractéristique des lignes de transmission connectées aux accès, en général ces lignes ont une impédance $Z_c=50\Omega$. Sachant que V_i la tension et I_i le courant au point d'accès du composant s'écrivent :

$$V_i = V_{incident} + V_{réfléchiée} \quad I_i = \frac{V_{incident} - V_{réfléchiée}}{Z_c} \quad \text{Equ 3.7}$$

Les relations de a_i et b_i peuvent s'écrire sous la forme :

$$a_i = \frac{V_{incident}}{\sqrt{Z_c}} \qquad b_i = \frac{V_{réfléchie}}{\sqrt{Z_c}} \qquad \text{Equ 3.8}$$

La relation Equ 3.9, permet de créer une matrice S_{ij} où i est le numéro de l'accès par lequel l'onde rentre et j , le numéro de l'accès par lequel l'onde sort.

$$S_{ij} = \frac{b_j}{a_i} \qquad \text{Equ 3.9}$$

Les paramètres S_{ij} qui possèdent les indices i et j identiques sont les coefficients de réflexion, car ils sont mesurés au même accès (dans le cas du quadripôle S_{11} et S_{22}). Tous les autres paramètres où les indices i et j sont différents, sont les coefficients de transmission.

L'opération est répétée à différente fréquence afin d'obtenir les paramètres $S_{ij}(f)$ du composant.

Si nous considérons qu'une protection ESD est un composant à 1 accès comme l'illustre la Figure 3.14, cela limite les paramètres S à l'indice 1 et revient à chercher le paramètre S_{11} .

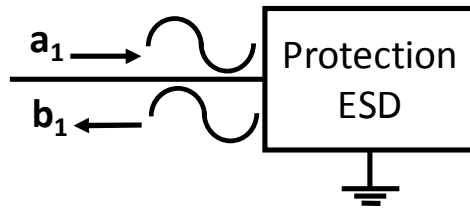


Figure 3.14: Représentation dipôles d'une protection ESD.

Suivant les relations Equ 3.8 et Equ 3.9, le paramètre S_{11} est uniquement lié à la tension incidente et à la tension réfléchie.

$$S_{11}(f) = \frac{V_{réfléchie}(f)}{V_{incident}(f)} \qquad \text{Equ 3.10}$$

Dans le premier chapitre, nous avons introduit dans la sous-section 1.5.1.1 la théorie sur la mesure TDR avec le générateur TLP. Nous avons vu que le coefficient de réflexion Γ Equ 1.6 s'obtient de la même manière que le coefficient S_{11} Equ 3.10. La différence porte sur le domaine de traitement du calcul, avec le TLP, Γ est calculé dans le domaine temporel tandis que $S_{11}(f)$ est calculé dans le domaine fréquentiel. L'utilisation de la transformée de Fourier [3] (FFT : Fast Fourier Transform) sur les tensions obtenues par la mesure TLP, $V_{réfléchie}(t)$ et $V_{incident}(t)$ est nécessaire. Nous verrons comment extraire ces tensions à partir de la méthode TLP-TDR dans la section suivante.

Une autre différence porte sur la forme d'onde utilisée. Un simple signal sinusoïdal à une fréquence donnée est utilisé pour la mesure de paramètre S . La mesure TLP quant à elle utilise

une impulsion rectangulaire. Un signal rectangulaire peut être représenté par la somme de signaux sinusoïdaux. Ce qui signifie qu'en utilisant la FFT sur $V_{réfléchie}(t)$ et $V_{incident}(t)$ extrait par la mesure TLP comme indiqué précédemment, nous obtenons un tableau pour $V_{réfléchie}(f)$ et $V_{incident}(f)$ défini par les fréquences mises en jeu dans l'impulsion TLP. Dans notre étude nous nous limitons aux paramètres de réflexion extraits à partir de la mesure TLP-TDR. Pour aller plus loin et réaliser des paramètres S qui prennent en compte les paramètres de transmission, une mesure TLP-TDT doit être effectuée comme le démontre S.Pannala [1].

3.2.3. Mise en œuvre

Toute la démarche de génération du modèle SPICE est représentée Figure 3.15. La génération du modèle se déroule en trois étapes. La première étape consiste à réaliser la mesure TLP. Dans la seconde étape, nous avons besoin de deux mesures TLP, une sur le composant et une autre sur une terminaison 50Ω . C'est à partir de ces deux mesures que notre code Matlab génère le fichier de paramètre S. Dans un premier temps, nous avons appliqué ces deux premières étapes sur un simple circuit RLC. La génération de paramètres S du circuit RLC est effectuée à partir de la simulation TLP puis à partir de la mesure. Enfin la troisième étape qui se déroule sur le logiciel ADS est appliquée sur les paramètres S extraits sur le circuit RLC. Une fois le modèle validé toutes ces étapes sont répétées sur des protections ESD. Toutes les étapes sont détaillées dans les sections suivantes.

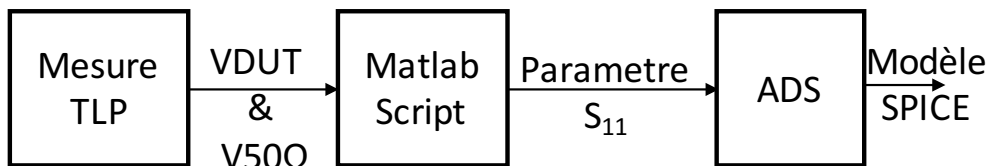


Figure 3.15: Schéma bloc des étapes à suivre pour la réalisation du modèle SPICE.

3.2.3.1. Extraction de $V_{réfléchie}$ et $V_{incident}$ à partir de la mesure TLP-TDR

Le schéma Figure 3.16 rappelle la méthode de mesure TLP-TDR appliquée sur un DUT (Device Under Test). Dans ce montage, la tension est mesurée avec une résistance de Pick off Tee de 500Ω . Un calibrage fréquentiel de la sonde de mesure de tension a permis de montrer que sa bande passante était de 3GHz (voir chap 2).

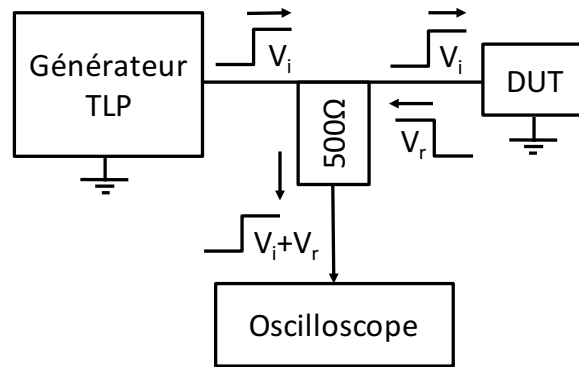


Figure 3.16: Schéma simplifié de la mesure TLP-TDR sur un composant

En mesurant la tension au plus proche du composant, la tension incidente V_i et la tension réfléchie V_r sont immédiatement superposées et capturées par l'oscilloscope. Dans cette configuration, d'après l'équation Equ 3.11, la tension capturée à l'oscilloscope est la tension transmise au composant.

$$V_{transmit}(t) = V_{incident}(t) + V_{réfléchie}(t) \quad \text{Equ 3.11}$$

Dans un premier temps le DUT est remplacé par une résistance de 50Ω. Cette résistance est adaptée à l'impédance caractéristique des lignes et du générateur TLP. Il n'y a pas de tension réfléchie soit $V_{réfléchie}(t)=0V$ dans Equ 3.11. À l'oscilloscope la tension capturée $V_{transmit}(t)$ est directement égale à la tension incidente $V_{incident}(t)$.

La mesure est ensuite réalisée sur le composant à caractériser. A l'oscilloscope nous obtenons la tension transmise au composant $V_{transmit}(t)$.

Une fois que la méthodologie de mesure est appliquée, tout le traitement mathématique est effectué sur le logiciel MATLAB. Le programme MATLAB est donné en Annexe C .

En utilisant Equ 3.11 et les deux tensions précédemment obtenues, $V_{transmit}(t)$ et $V_{incident}(t)$, nous pouvons calculer la tension réfléchie par le composant $V_{réfléchie}(t)$.

Nous sommes désormais en possession des deux tensions nécessaires pour le calcul du coefficient de réflexion. Le calcul du coefficient de réflexion $S_{11}(f)$ s'obtient en réalisant le calcul Equ 3.10 des tensions incidentes et réfléchies dans le domaine fréquentiel. Pour transformer $V_{incident}(t)$ et $V_{réfléchie}(t)$ représentées dans le domaine temporel en $V_{incident}(f)$ et $V_{réfléchie}(f)$ représentées dans le domaine fréquentiel nous utilisons la transformée de Fourier discrète (DFT : Discret Fourier Transform). Ces signaux sont des signaux impulsionnels or, l'algorithme de la FFT s'applique uniquement sur des signaux périodiques. Dans Matlab la FFT traite le signal impulsionnel comme un signal période seulement si celui-ci commence et fini par la même valeur. Dans notre cas l'acquisition à l'oscilloscope de l'impulsion TLP commence bien à zéro et retourne bien à zéro à la fin des 200ns d'acquisition.

Nous verrons dans la section suivante les paramètres et la configuration des appareils choisis pour optimiser la plage de fréquence des paramètres S.

3.2.3.2. Choix et configuration des appareils de mesure et de caractérisation

Le choix de la bande passante des appareils de mesures et de caractérisations va déterminer la fenêtre de fréquence pour laquelle nos paramètres S extraits sont considérés valides.

L'oscilloscope utilisé est un Tektronix 12,5GHz (DPO 71254C) réglé avec un pas d'échantillonnage de 1ps. L'acquisition du signal est effectuée sur une fenêtre de 200ns. Le pas en fréquence est déterminé par la durée du signal temporel. Si l'acquisition temporelle a une durée de 200ns, son pas fréquentiel sera de 5MHz. Afin de réduire ce pas, nous utilisons du zeropading. Cela consiste à rajouter des zéros à la fin du signal pour augmenter la durée sans modifier le contenu spectral du signal. Dans notre cas, nous étendons la durée d'acquisition avec le zeropading jusqu'à 2µs. Le pas fréquentiel est désormais de 0,5MHz.

$$T(s) = \frac{1}{F(\text{Hz})} \quad \text{Equ 3.12}$$

La fréquence maximale est déterminée par le pas de l'échantillonnage temporel suivant la relation Equ 3.12. La fréquence maximale théorique est de 1000GHz. Nous sommes bien au-dessus de la bande passante de l'oscilloscope.

Le générateur TLP utilisé délivre une impulsion rectangulaire de 100ns. Le temps de montée de 1ns est réalisé par un filtre placé en sortie du TLP. Dans les calculs de paramètres S nous utilisons une mesure TLP sur une impédance de 50Ω. Cette mesure est représentée Figure 3.17 pour un TLP préchargé à 400V. Cette forme d'onde peut être décomposée sous la forme d'un produit de convolution des deux ondes rectangulaires Figure 3.18.

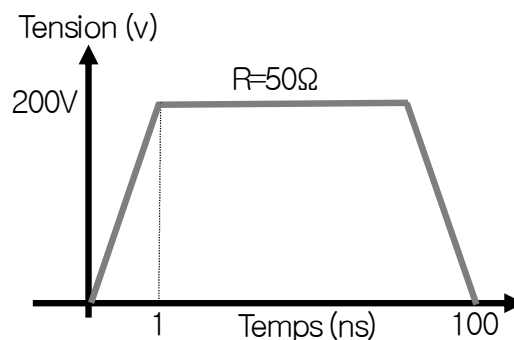


Figure 3.17 : Représentation de la tension aux bornes d'une charge 50Ω soumise à une injection TLP de 400V.

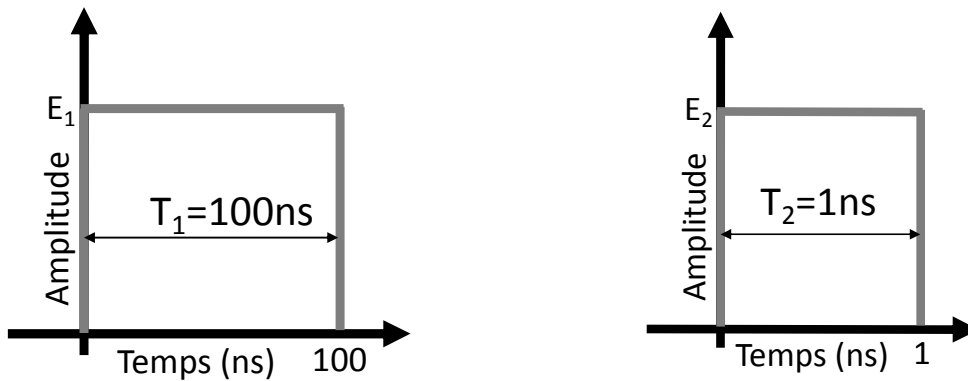


Figure 3.18 : Représentation des fonctions portes utilisées pour réaliser l’allure du TLP aux bornes d’une charge 50Ω .

La tension aux bornes de la charge 50Ω est utilisée dans le code Matlab. Elle est transformée dans le domaine fréquentiel à l’aide d’une FFT puis utilisée en tant que dénominateur dans le calcul des paramètres S. Deux caractéristiques sont à retenir :

- Le produit de convolution dans le domaine temporel est une multiplication dans le domaine fréquentiel.
- La transformé de Fourier d’une fonction porte dans le domaine temporel est un sinus cardinal dans le domaine fréquentiel.

Cela signifie que la représentation fréquentielle de la tension aux bornes de la charge 50Ω est le produit des deux sinus cardinaux issus des fonctions portes Figure 3.18. Leurs passages à zéro se font à intervalle régulier dont le pas en fréquence est déterminé par $F_{zero} = \frac{1}{T}$.

A partir de cette équation, les passages à zéro du sinus cardinal de la fonction porte d’une durée de 100ns se font toutes les 10MHz. Les passages à zéro du sinus cardinal de la fonction porte d’une durée de 1ns se font toutes les 1GHz. Dès que l’un des deux sinus cardinaux passe par zéro nous observons des erreurs de calculs. Le cas le plus critique est lorsque les deux sinus cardinaux tendent vers zéro c’est à dire à 1GHz, les « erreurs » de calculs sont très importantes. Ces erreurs sont reportées dans les paramètres S calculés et se traduisent par des sauts de la valeur du Module et de la Phase pour les fréquences multiples entières de 1GHz Figure 3.19. Il est possible de repousser ces erreurs de calculs vers les hautes fréquences en réduisant le temps de montée. Dans l’exemple Figure 3.20, le temps de montée est de 100ps ce qui a pour conséquence de repousser les artefacts de calculs à 10GHz.

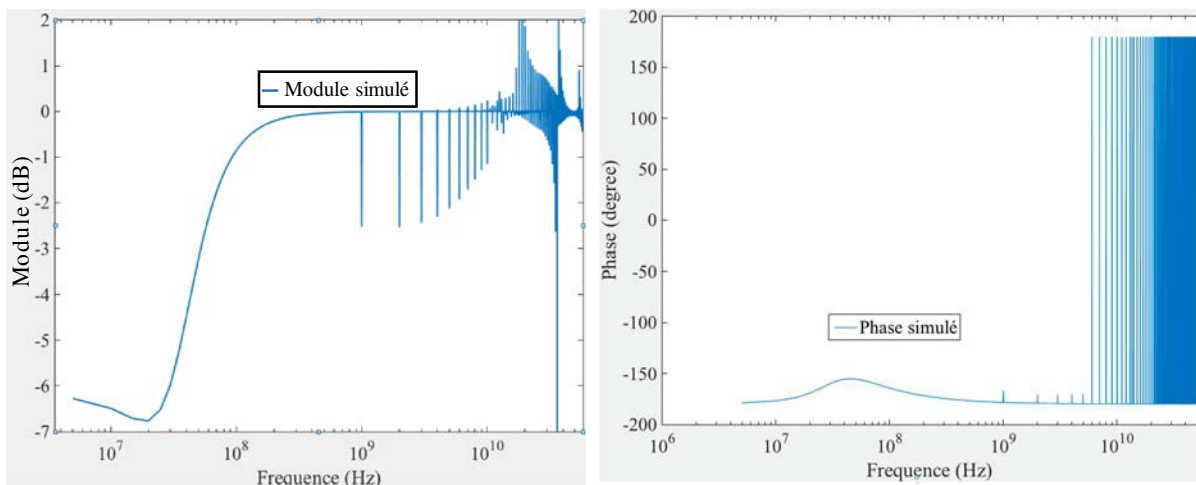


Figure 3.19 : Paramètres S du circuit RLC Figure 2.17 obtenus pour 1ns de temps de montée

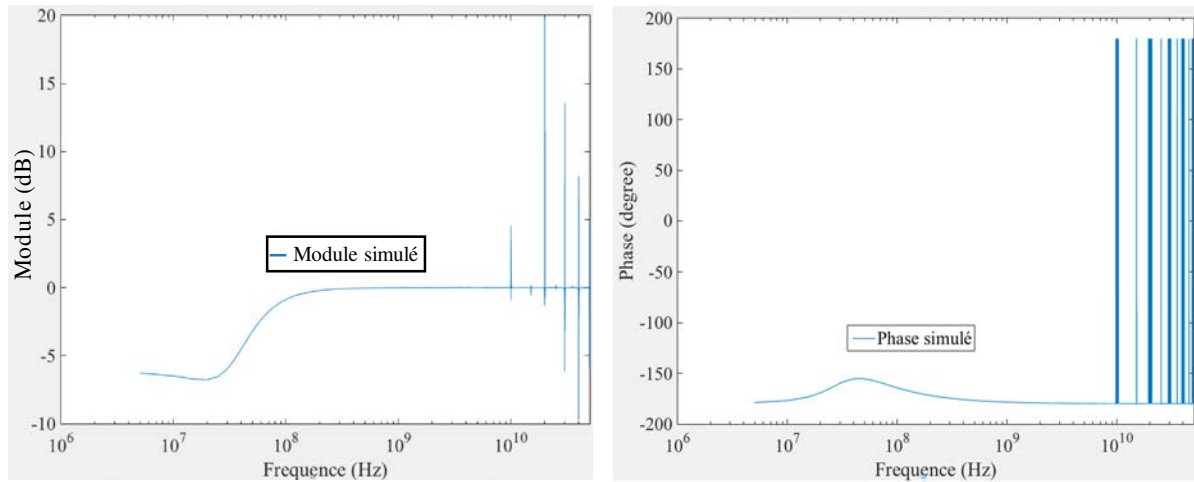


Figure 3.20 : Paramètres [S] du circuit RLC obtenus pour un temps de montée de 100ps

La mesure de la tension est effectuée avec un Pick off Tee de bande passante de 3GHz. Sa bande passante étant la plus faible dans toute la configuration de test, La fréquence haute de validité des paramètres S est donc de 3GHz.

3.2.4. Validation sur un circuit RLC

Afin de valider notre démarche pour extraire les paramètres S à partir de la mesure TLP nous décidons de commencer sur un simple circuit constitué d'éléments passifs RLC. Ce circuit est représenté Figure 3.21.

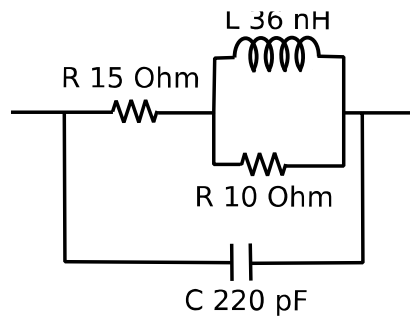


Figure 3.21: Schéma électrique du circuit RLC testé

Quatre différentes études vont être effectuées sur ce circuit, réparties en deux études théoriques et deux expérimentales. La validation théorique se fera uniquement en simulation en confrontant les paramètres S extraits du modèle SPICE avec des paramètres [S] calculés, grâce aux méthodes TDR, par l'injection d'une impulsion TLP. La seconde validation sera expérimentale en utilisant le même circuit RLC. Une comparaison entre les paramètres S extraits via le VNA et ceux extraits en utilisant notre méthode TDR sur la mesure TLP du circuit est effectuée.

3.2.4.1. Validation sur la simulation du circuit RLC

Dans un premier temps nous essayons de valider notre méthodologie d'extraction de paramètres S via la simulation TLP sur un circuit passif constitué d'éléments RLC. Le schéma utilisé pour la simulation TLP est représenté Figure 3.22.

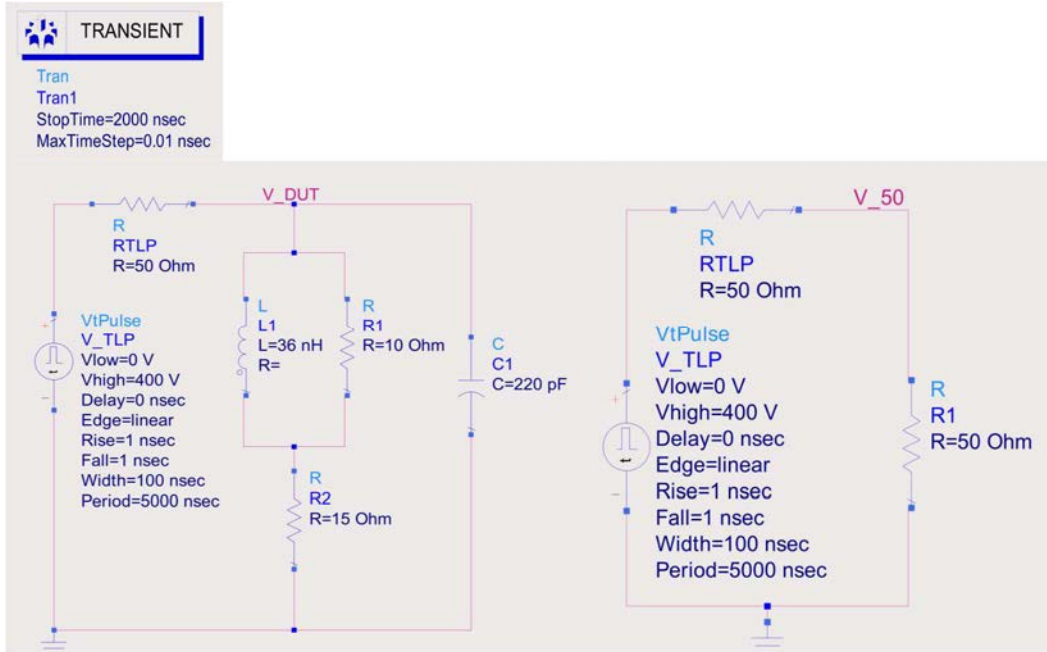


Figure 3.22: Simulation sur le logiciel ADS d'une injection TLP de 400V sur le circuit RLC à gauche et sur une terminaison 50Ω à droite.

La simulation est effectuée sur le logiciel ADS en mode « transient » d'une durée de 2us avec un pas de 1ps. Le générateur TLP est modélisé par son schéma électrique de Thévenin équivalent. La source de tension rectangulaire est réglée de sorte à réaliser une impulsion TLP de 400V TLP sur 100ns avec un temps de montée de 1ns. La tension est mesurée aux bornes du circuit RLC afin d'obtenir $V_{transmit}(t)$ (courbe nommée VDUT dans la Figure 3.23). Puis le circuit RLC est remplacé par une simple résistance 50Ω pour obtenir $V_{incident}(t)$ (courbe nommée V 50 Ohm dans la Figure 3.23).

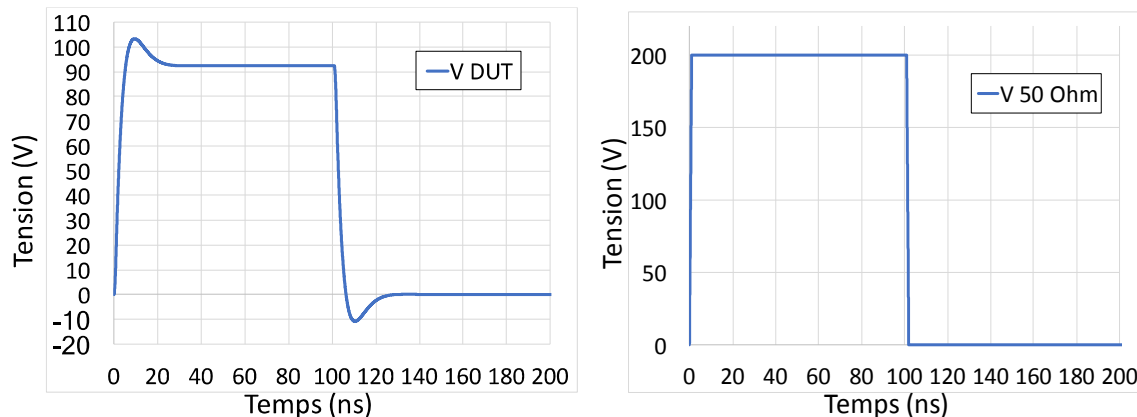


Figure 3.23: Tension obtenue pour une injection TLP de 400V en simulation aux bornes du circuit RLC « V DUT » et aux bornes de la terminaison 50Ω « V 50 Ohm ».

Elles sont ensuite utilisées dans notre script Matlab qui prend ces deux tensions en entrée et nous retourne le paramètre $S_{11}(f)$ du circuit testé.

La seconde simulation est effectuée dans le domaine fréquentiel en utilisant la boîte « S-parameters ». Le schéma Figure 3.24 permet de simuler l'extraction de paramètres S du circuit RLC. Le port est représenté par le module nommé Term1, il représente la connexion du circuit au VNA. Les paramètres S sont extraits de 0,5MHz à 5GHz par pas de 0,5MHz.

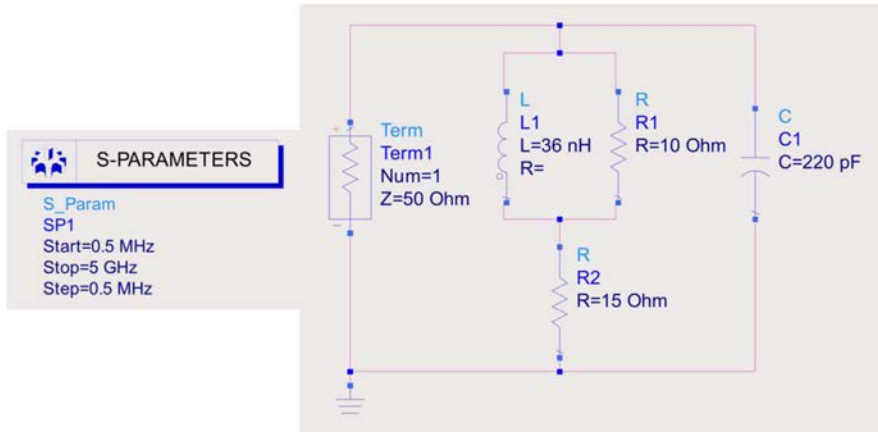


Figure 3.24: Simulation dans ADS de l'extraction de paramètres [S] sur le circuit RLC.

Les paramètres S obtenus par notre méthodologie « S TLP simulé » Figure 3.25, sont comparés aux paramètres $S_{11}(f)$ « S simulé » directement extraits par la simulation sur le logiciel ADS des paramètres S du circuit RLC.

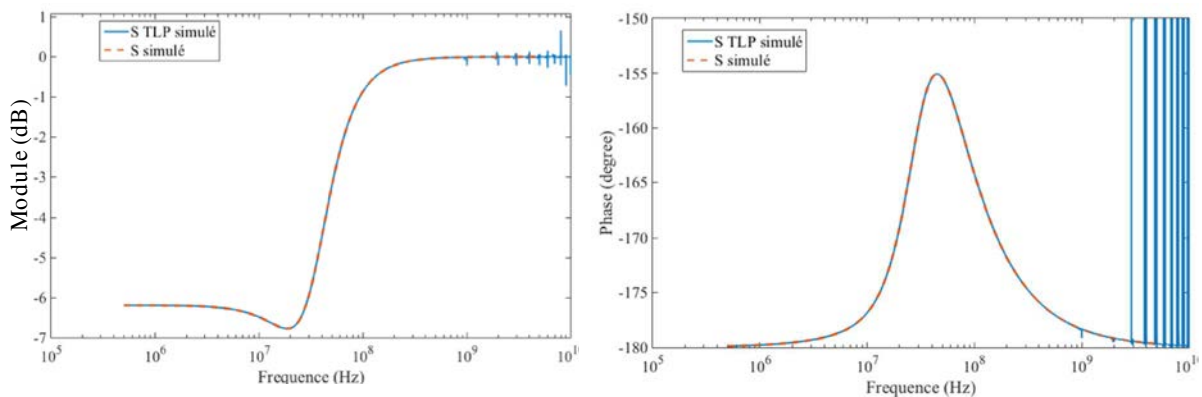


Figure 3.25: Comparaison des paramètres [S] obtenus en simulation sur le circuit RLC « S simulé » aux paramètres [S] obtenus via le code Matlab à partir des simulations TLP « S TLP simulé ».

Les deux paramètres S sont parfaitement superposés de 0,5MHz à quelques GHz. Au-delà de 3GHz des sauts de phase sont visibles pour les paramètres S extraits via notre méthodologie « S TLP simulé ». Cette démarche permet de valider la possibilité d'extraire les paramètres $S_{11}(f)$ à partir de la mesure TLP en suivant toute la méthodologie décrite précédemment.

3.2.4.2. Validation sur la mesure du circuit RLC

Le circuit précédemment simulé est réalisé sur un morceau de PCB dédié aux prototypages. Sur ce PCB les résistances de 10Ω et 15Ω ainsi que la capacité de 220pF proviennent du commerce. Uniquement l'inductance de 36nH est réalisée à partir d'un fil de cuivre bobiné sur 5 tours. La valeur de l'inductance a été mesurée à l'aide de l'impédance-mètre 4294A.

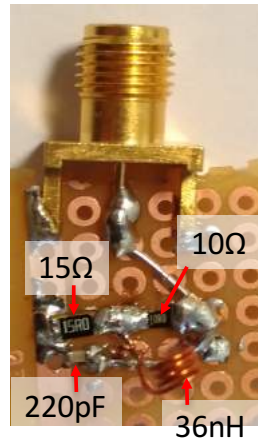


Figure 3.26: Photo du circuit RLC réalisé

La mesure TLP sur le circuit RLC et sur une résistance 50Ω est effectuée à l'aide du générateur « HC-TLP ». La ligne qui permet de générer l'impulsion de 100ns est préchargée à 400V . Un filtre de temps de montée de 1ns est placé en sortie du relais. La tension est mesurée à l'aide d'un Pick-Off Tee constitué d'une résistance de 500Ω connecté à un atténuateur de 20dB sur l'entrée de l'oscilloscope 12GHz .

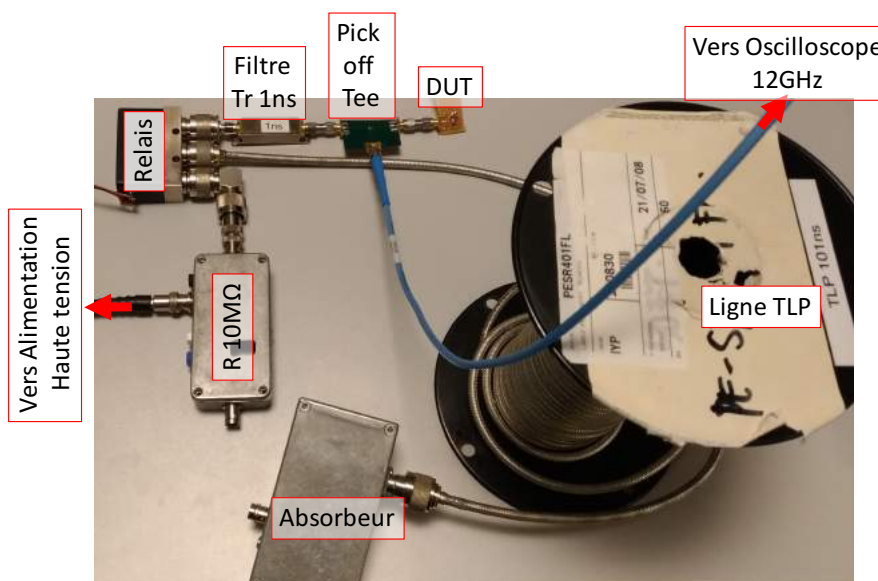


Figure 3.27: Photo de la configuration de mesure TLP effectuée sur le circuit RLC

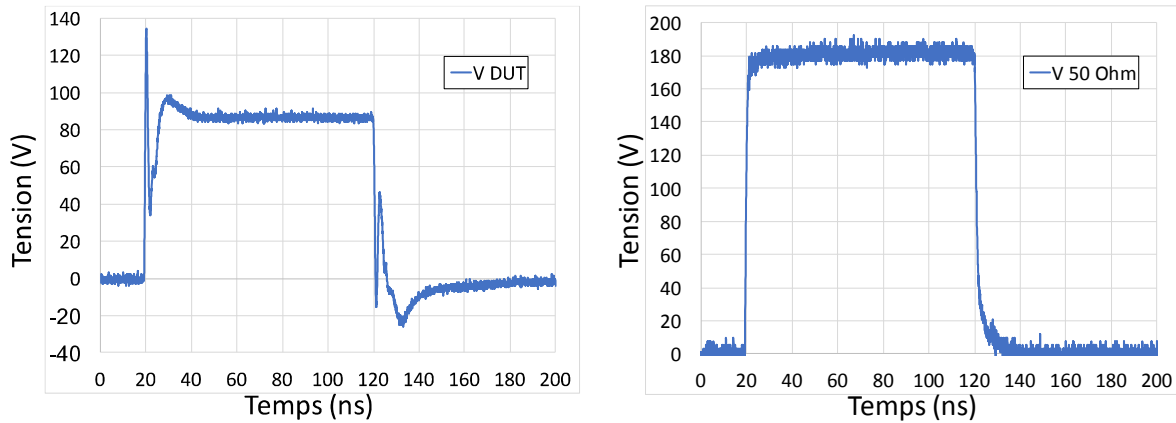


Figure 3.28: Tensions mesurées pour une injection TLP de 400V sur le circuit RLC « V DUT » et sur une terminaison 50Ω « V 50 Ohm ».

Sur ces mesures nous pouvons constater plusieurs anomalies. La première est due aux pertes dans la ligne du TLP. Ces pertes nous génèrent un niveau quasi-statique de 180V au lieu de 200V comme attendu pour une décharge de 400V TLP sur une résistance de 50Ω. Les paramètres S sont calculés à partir d'un rapport de tension. Tant que le même générateur est utilisé pour réaliser les mesures, cette différence de tension n'est pas gênante et n'a pas besoin d'être rectifiée.

La seconde anomalie est visible sur le front descendant de la mesure TLP sur la résistance 50Ω. Le front descendant est plus lent que le front montant dû au temps de décharge de la ligne TLP. L'étude de l'impact du front descendant sur le résultat des paramètres S est démontré plus loin dans la sous-section 3.2.5.2. Pour pallier d'éventuels problèmes nous préférons rendre notre signal mesuré sur la résistance 50Ω et sur le composant parfaitement symétrique. Sachant que nous nous intéressons principalement au déclenchement de la protection qui est uniquement présente dans le front montant du TLP. Supprimer les informations contenues dans le front descendant ne fausse pas notre étude. Pour rendre le signal parfaitement symétrique il suffit d'appliquer la méthode définie ci-dessous :

$$V_{mesure}(t) = \begin{cases} V_{mesure}(t) & \text{pour } 0 < t < 99ns \\ V_{mesure}(99ns) - V_{mesure}(t - 99ns) & \text{pour } t > 99ns \end{cases}$$

En considérant que l'impulsion TLP commence à 0ns et que le niveau quasi-statique se termine à 99ns.

La troisième anomalie est le pic de tension visible sur la courbe de la mesure TLP sur le composant « V DUT ». Ce pic de tension est dû au fait que la mesure de la tension n'est pas effectuée aux bornes du circuit RLC. En effet le point de mesure qui est au PoT est légèrement éloigné du connecteur SMA du circuit RLC. Cette distance est suffisante pour introduire un délai entre la mesure de la tension incidente et réfléchi. Le pic de tension est dû à la tension incidente qui est visible pendant quelques nanosecondes.

Un calibrage de la mesure de la tension est nécessaire pour résoudre ce problème. Afin de corriger la mesure obtenue sur le circuit RLC, il faut effectuer une mesure TLP sur un bouchon d'impédance nulle. Sur un court-circuit, la tension mesurée doit être de 0V. La mesure sur le court-circuit est ensuite soustraite à la mesure TLP effectuée sur le circuit RLC.

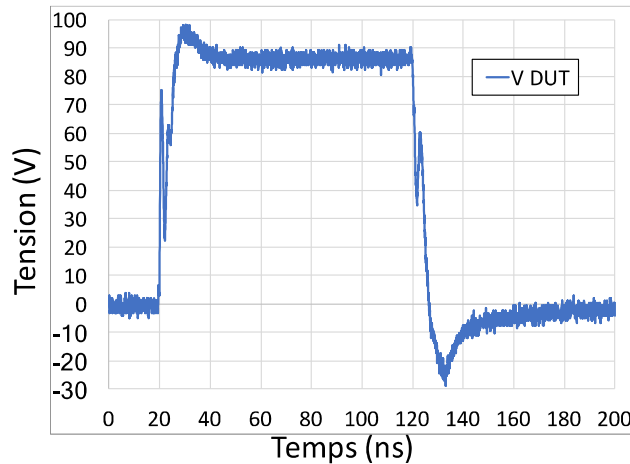


Figure 3.29: Tension obtenue aux bornes du circuit RLC après l’application de la calibration sur la mesure.

Dans la Figure 3.30 et Figure 3.31 nous avons confronté trois courbes de paramètres S en Module et en Phase obtenues sur le circuit RLC à partir de différentes méthodes. La première nommée « S simulé » correspond aux paramètres S obtenus lors de la simulation d’extraction de paramètres S sur le circuit RLC dans le logiciel ADS. Ce sont idéalement ces valeurs en Module et en Phase que nous devons retrouver.

La seconde courbe nommée « S mesuré » correspond aux paramètres S mesurés à l’aide d’un VNA (PNA-X N5247A) directement connecté au circuit RLC de la Figure 3.26.

La troisième courbe correspond aux paramètres S obtenus en appliquant notre méthodologie sur les tensions TLP mesurées sur une résistance 50Ω et sur le circuit RLC. Les courbes qui correspondent à ces paramètres S sont notées « S TLP mesuré » dans les figures. Les résultats obtenus sont très bruités dus aux problèmes de calculs énoncés dans la sous-section 3.2.3.2. Une erreur de calcul est visible toute les 10MHz ce qui correspond aux passages à zéro du sinus cardinal obtenu pour le rectangle d’une largeur de 100ns.

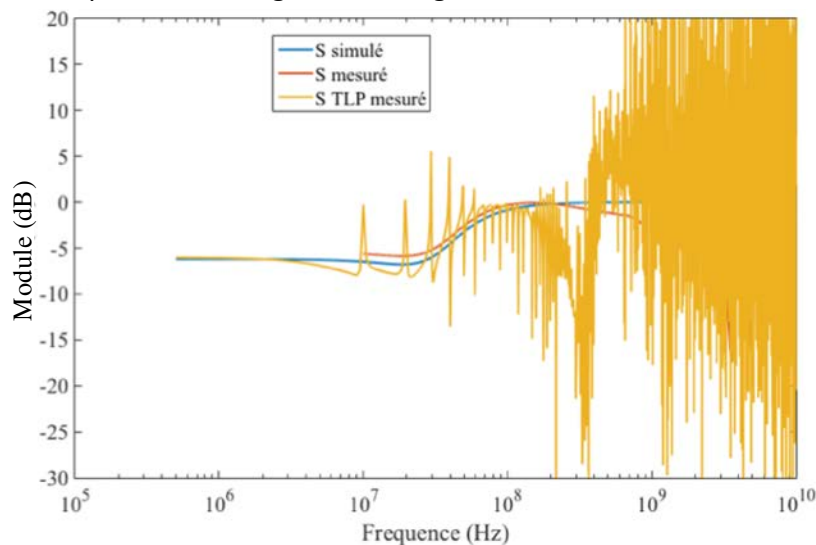


Figure 3.30: Comparaison des paramètres [S] obtenus en simulation sur le circuit RLC « S simulé », aux paramètres [S] obtenus à partir d’un VNA « S mesuré », ainsi qu’aux paramètres [S] extraits via le code Matlab à partir des mesures TLP « S TLP mesuré ».

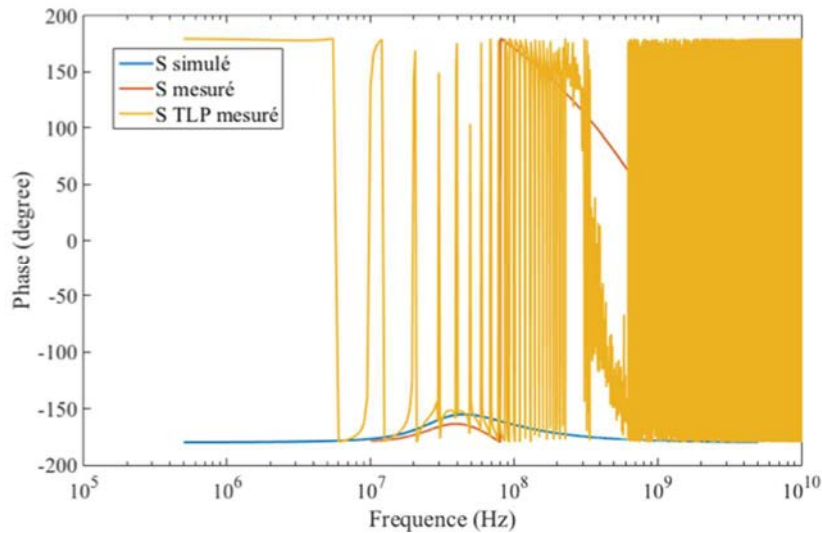


Figure 3.31: Comparaison des paramètres [S] obtenus en simulation sur le circuit RLC « S simulé », aux paramètres [S] obtenus à partir d'un VNA « S mesuré », ainsi qu'aux paramètres [S] extraits via le code Matlab à partir des mesures TLP « S TLP mesuré ».

3.2.4.3. Extraction du modèle SPICE sur ADS du circuit RLC mesuré

Les paramètres obtenus à partir de la mesure TLP sur le circuit RLC sont utilisés dans le logiciel ADS pour générer le modèle SPICE. La génération du modèle SPICE se fait à partir de l'outil Broad Band SPICE Model Generator disponible sur ADS.

Dans la fenêtre qui s'ouvre il est possible de charger un fichier de type « Touchstone » dans notre cas ce sera le fichier de type « S1P ». Ce fichier contient les paramètres S extraits en utilisant le programme développé sur Matlab sur des mesures TLP.

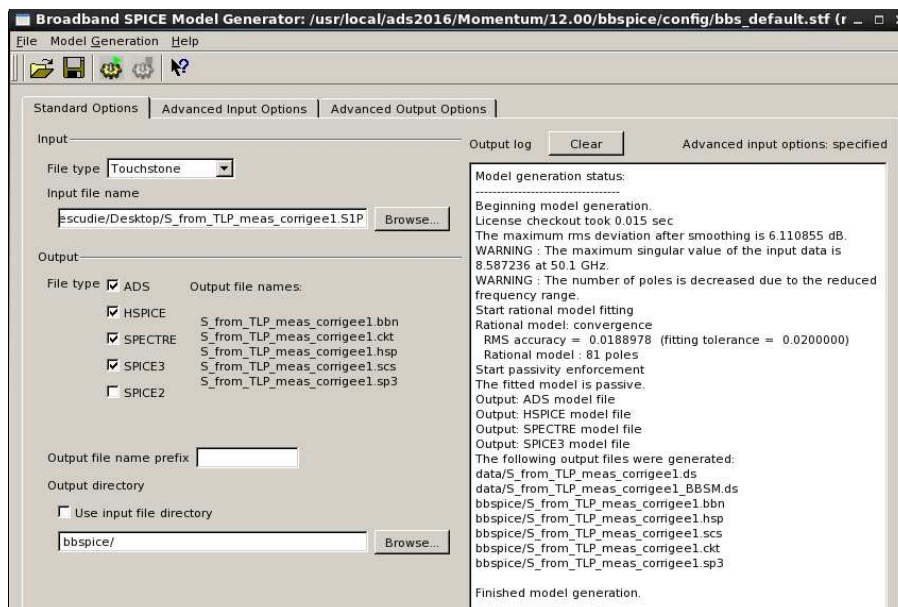


Figure 3.32: Image de l'outil de génération de modèle SPICE « Broadband SPICE ModelGenerator » disponible dans ADS.

Dans l'onglet « Advanced Input Options » de cette fenêtre, tous les paramètres du modèle SPICE à générer sont à définir. Le nombre de pôles, la plage de fréquence sur laquelle le modèle doit converger ainsi que sa tolérance. Dans cet onglet il est possible de choisir le type de modèle SPICE, c'est-à-dire actif ou passif, dans notre cas nous choisissons de forcer la passivité du modèle.

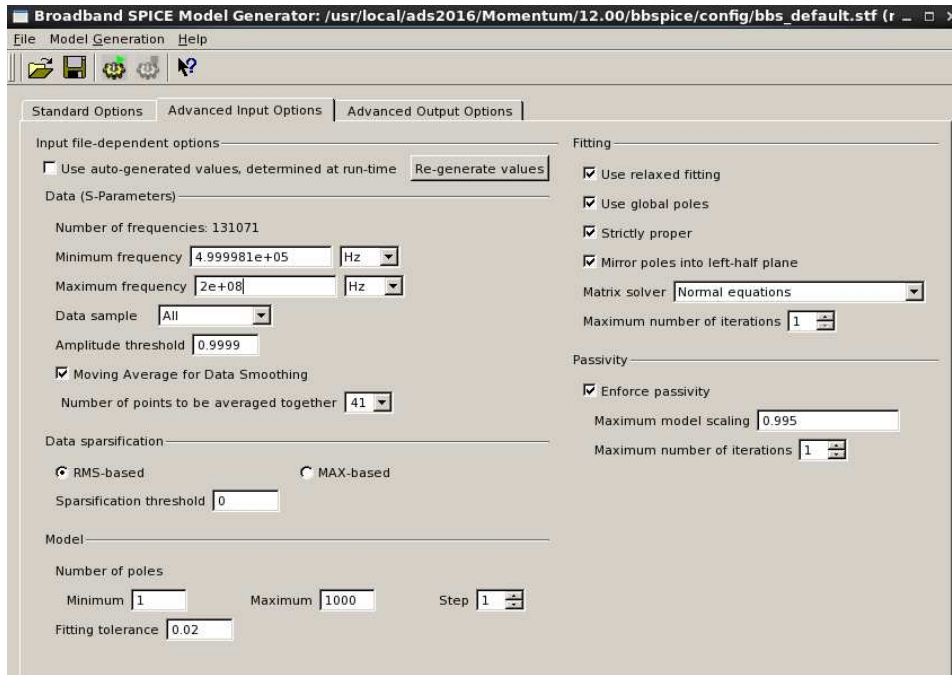


Figure 3.33: Configuration de l'outil de génération de modèle SPICE.

Avec les contraintes données le générateur de modèle SPICE a réussi à faire correspondre un modèle passif entre 0.5MHz et 200MHz qui possède 81 pôles. La convergence du modèle peut être observée sur les courbes Figure 3.34. Sur cette figure, le module en dB et la phase en degré des paramètres S à retrouver sont en rouge et sont comparés au modèle SPICE trouvé en bleu.

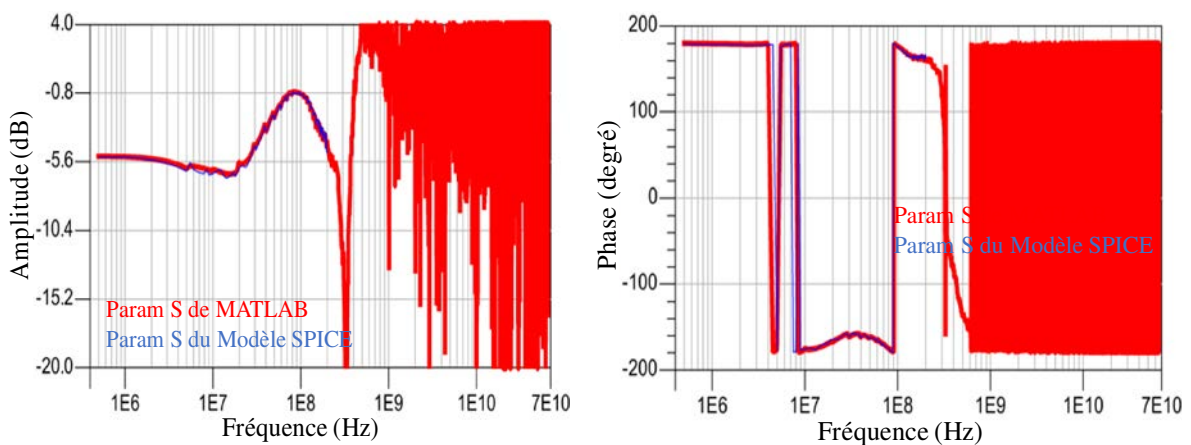


Figure 3.34: En rouge les paramètres S que le logiciel ADS doit essayer de retrouver avec un modèle SPICE, en bleu se sont les paramètres S du modèle généré.

Le modèle SPICE généré est sous forme de dipôle. Sur le logiciel ADS, le modèle est testé en simulation « transient » avec le générateur TLP. Cette simulation permet de vérifier si le modèle est capable de reproduire le comportement du circuit RLC caractérisé avec le TLP. Sachant que le niveau d'injection obtenu en mesure n'était pas de 400V TLP dû aux pertes énoncées dans les lignes, nous appliquons en simulation une tension TLP de 360V. Ce niveau de tension est choisi suite au niveau de tension obtenu en mesure pour une injection de 400V TLP sur la résistance de 50Ω Figure 3.28. Le résultat de la simulation TLP sur le modèle SPICE généré est confronté à la mesure du circuit RLC sur la Figure 3.35.

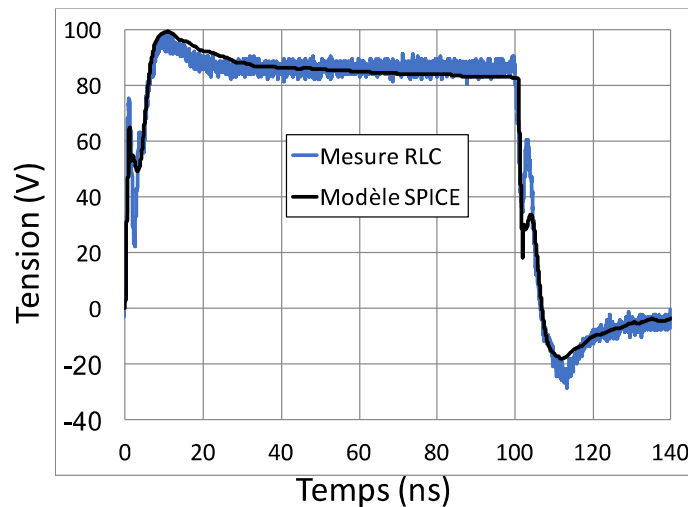


Figure 3.35: Comparaison de la mesure TLP du circuit RLC et de la simulation TLP du circuit SPICE généré

Nous avons vu que les paramètres S extraits avec notre méthodologie étaient très bruités et inexploitable au-delà de 300MHz Figure 3.34. De ce fait, le générateur de modèle SPICE disponible sur ADS n'a pas réussi à nous fournir un modèle SPICE qui correspond aux paramètres S au-delà de 200MHz. Cependant, nous constatons sur la Figure 3.35 que le modèle SPICE généré reproduit assez fidèlement l'allure de la tension TLP mesurée aux bornes du circuit RLC. Une bande passante de 200MHz est donc suffisante dans ce cas. Nous venons de valider notre méthodologie sur un circuit RLC. La prochaine étape consiste à l'appliquer et à la valider sur des protections ESD.

3.2.5. Application de la méthodologie sur une protection ESD de circuit intégré

Dans cette partie, nous appliquons la méthodologie d'extraction de modèle SPICE précédemment décrite sur des circuits intégrés. L'objectif de la manipulation sera d'extraire un modèle SPICE capable de reproduire le comportement du CI soumis à de fortes impulsions TLP. Les composants sont brasés sur la carte de test LIN et la mesure de la tension est effectuée à l'aide du PoT disponible sur la carte. La Figure 3.36 représente le montage utilisé.

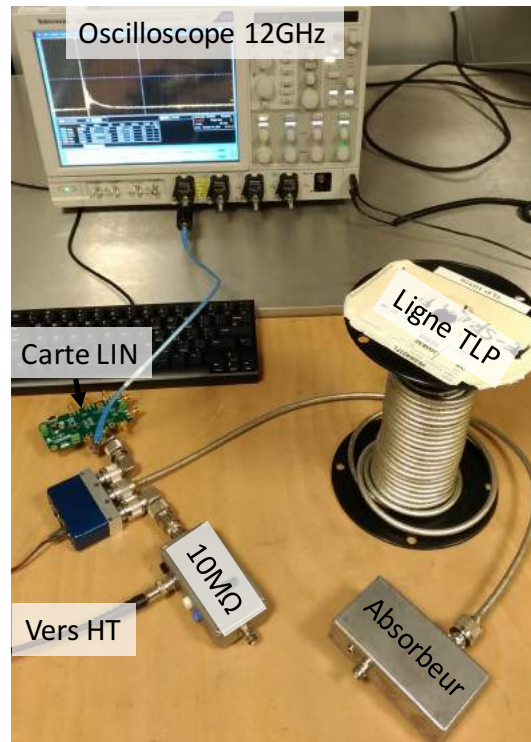


Figure 3.36: Configuration de mesure avec le TLP sans filtre connecté à la carte LIN

Dans la configuration de test Figure 3.36, le TLP, préchargé à 800V, est utilisé sans filtre de temps de montée. Cela permet d'augmenter la bande passante du modèle comme démontré dans ce chapitre sous-section 3.2.3.2. L'injection est tout d'abord faite sur le composant puis sur une résistance 50Ω brasée sur la carte à l'emplacement des broches testées. La Figure 3.37 reporte les mesures de tension obtenues sur les trois composants et sur la résistance.

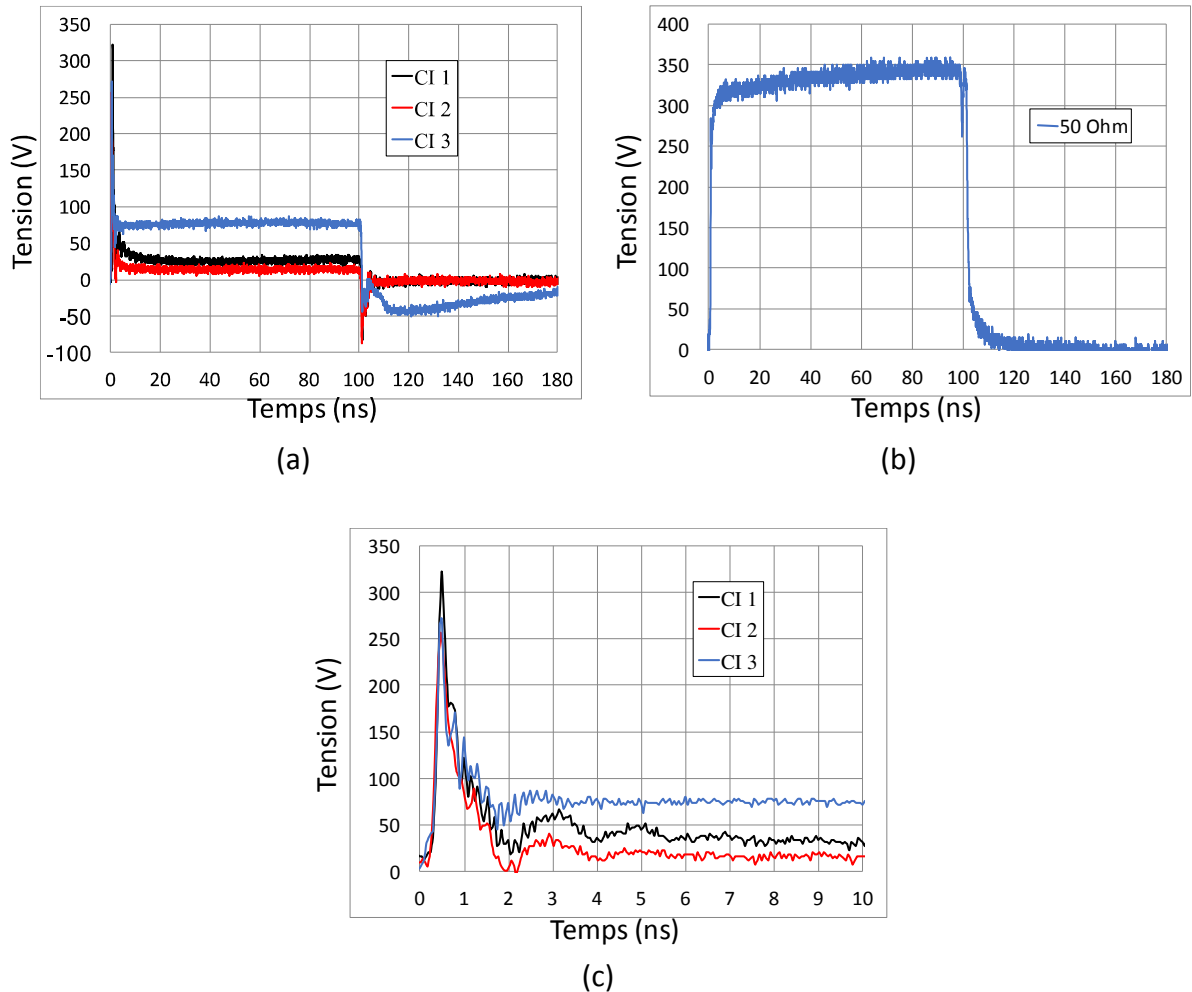


Figure 3.37: (a) Mesure TLP sur trois circuits intégrés différents. (b) Mesure TLP sur la résistance 50Ω. (c) Zoom sur le comportement transitoire de ces trois circuits intégrés. Ces mesures sont obtenues pour une injection TLP de 800V.

Ce sont ces courbes présentées Figure 3.37 qui sont utilisées dans notre programme MATLAB pour extraire les paramètres S des protections ESD de chaque CI. Ces paramètres sont ensuite utilisés sur ADS afin de réaliser le modèle SPICE. Chaque modèle est extrait jusqu'à 200MHz, fréquence pour laquelle nous avons eu de bons résultats avec le circuit RLC. Comme décrit dans la méthodologie, ce modèle SPICE est ensuite placé dans la simulation transitoire avec un TLP représenté par une source de tension rectangulaire de 100ns de durée en série avec une résistance de 50Ω. Il n'y a pas de filtre pour gérer le temps de montée dans la configuration de mesure Figure 3.36. Cependant, si nous réalisons un zoom sur la mesure effectuée sur le bouchon 50Ω Figure 3.37 (b) nous remarquons que le temps de montée est de 300ps. C'est ce temps de montée qui est utilisé en simulation. Le niveau d'injection quant à lui est également extrait à partir de la Figure 3.37 (b). Le niveau de tension du plateau obtenu sur le bouchon 50Ω correspond à la moitié de la valeur de tension de précharge du TLP. Sur cette figure nous constatons que l'allure de la tension n'est pas parfaitement rectangulaire comme attendu. Le niveau de tension choisit en simulation est de 700V TLP.

3.2.5.1. Résultats sur les circuits intégrés numéro 1 et 2

En suivant la méthodologie précédente, de façon identique au circuit RLC, les paramètres S obtenus pour les CI1 et le CI2 sont reportés Figure 3.38 et Figure 3.39. Pour chaque composant nous avons reporté l'amplitude et la phase, en comparant les paramètres S extraits par Matlab à partir des mesures TLP (« Param S de MATLAB »), et les paramètres S que ADS a obtenus pour générer un modèle SPICE.

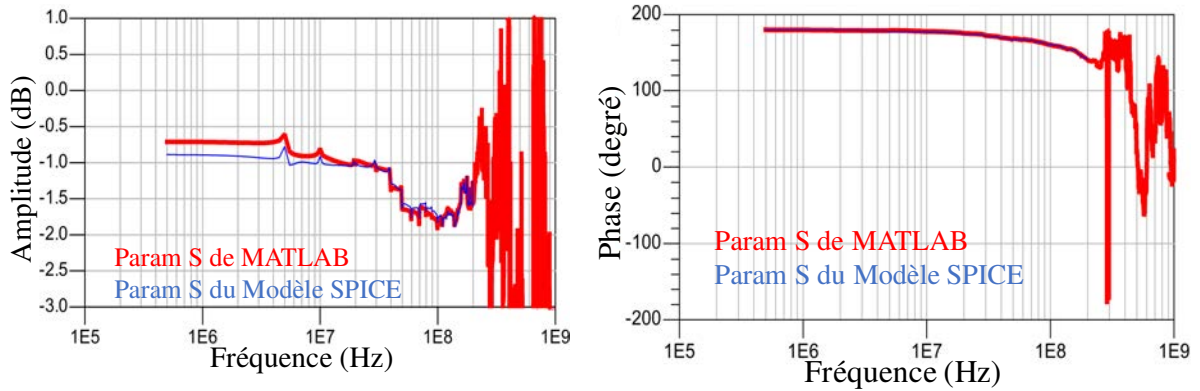


Figure 3.38: Amplitude et phase du paramètre S11 du composant CI1

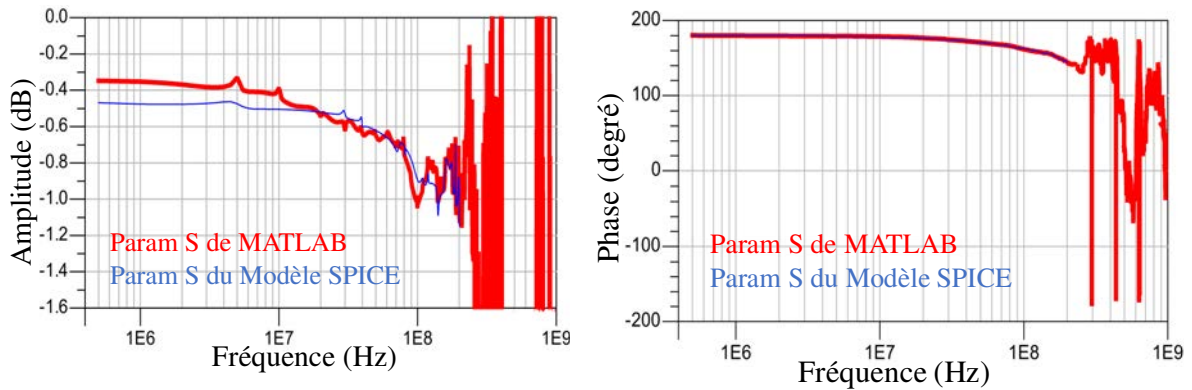


Figure 3.39: Amplitude et phase du paramètre S11 du composant CI2

Nous avons confronté la mesure de la tension aux bornes des CI 1 et 2 soumis à un stress TLP de 800V, à la tension simulée aux bornes du modèle SPICE généré par notre méthodologie. Les résultats du CI 1 sont présentés Figure 3.40 et Figure 3.41 pour le CI 2.

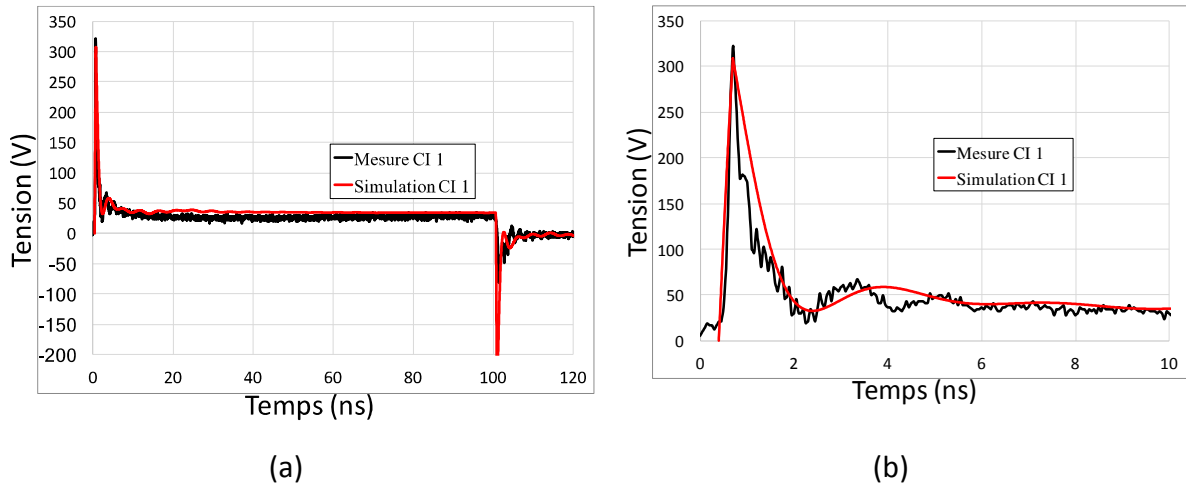


Figure 3.40: (a) Comparaison de la tension mesurée sur le CI 1 à la tension simulée sur le modèle SPICE du CI 1. (b) Zoom sur le comportement transitoire de la mesure sur le CI 1 et du modèle SPICE généré.

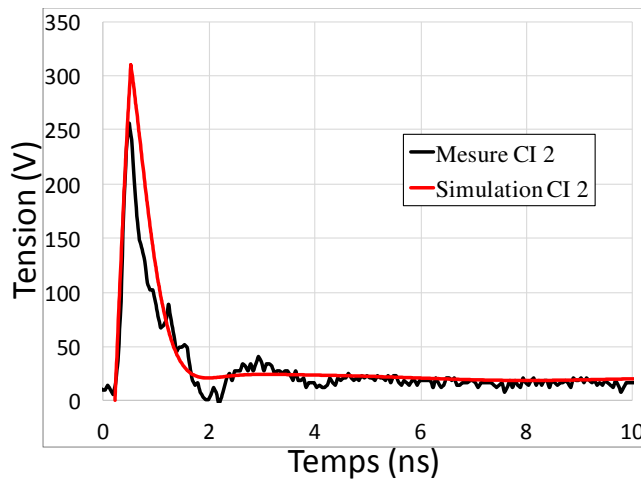


Figure 3.41: Zoom sur le comportement transitoire de la mesure sur le CI 2 et du modèle SPICE généré.

Les effets très hautes fréquences ne sont pas reproduits comme le montre notre courbe de simulation qui est bien lisse comparée à la mesure. La limite en fréquence de notre modèle est de 200MHz. Cependant, tout ce qui se trouve plus bas en fréquence est parfaitement pris en compte dans le modèle. Comme le niveau quasi-statique trouvé en simulation qui est parfaitement confondu à celui de la mesure.

Dans le cas du CI numéro 1, le pic de tension est très bien reproduit. La mise en conduction de la protection du CI met, en mesure et en simulation, une dizaine de nanoseconde à se stabiliser au niveau quasi-statique. La simulation est quasiment confondue à la mesure de 0 à 3ns puis les oscillations présentes en mesure sont deux fois plus importantes que celle de la simulation. Le modèle limité à 200MHz ne peut pas reproduire ces oscillations qui ont une pseudo période de 2ns ce qui signifie que l'information de ce signal en fréquence est à 500MHz. La simulation du circuit intégré numéro 2 reproduit bien la largeur du pic de tension transitoire de 2ns mais la simulation surestime ce pic de plus de 50V.

3.2.5.2. Résultats sur le circuit intégré numéro 3

L'amplitude et la phase des paramètres S du composant sont données Figure 3.42.

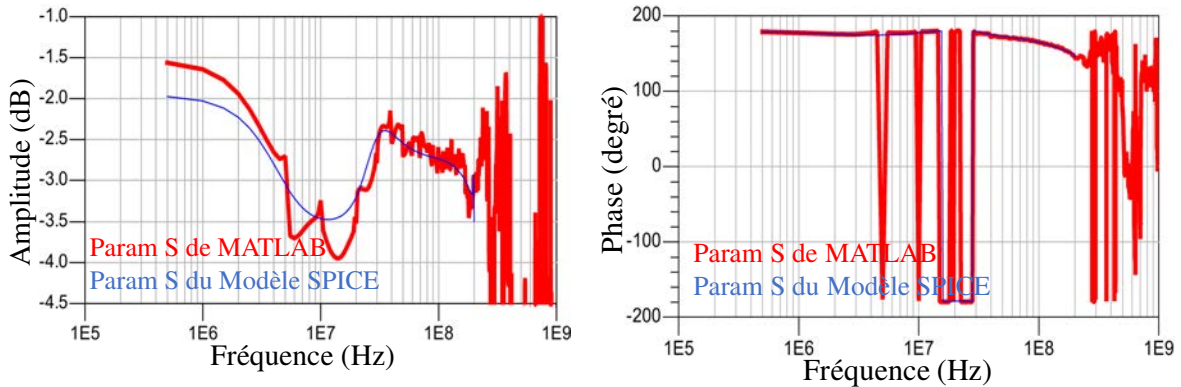


Figure 3.42: Amplitude et phase du paramètre S11 du composant CI 3.

Dans la mesure Figure 3.43 le composant est rapide et se stabilise vite sur son niveau quasi-statique. Dès que l'impulsion est terminée à 100ns, il met un certain temps à revenir à 0V. Le logiciel ADS qui cherche à faire correspondre un modèle passif à ce comportement nous donne un modèle SPICE incorrect pour reproduire le déclenchement de la protection mais il reproduit parfaitement ce qui se passe au-delà des 100ns. Dans le cas de composant passif la réponse à un échelon du composant est symétrique. Cela signifie que l'allure du front montant et du front descendant est identique, or l'allure de la tension mesurée n'est pas symétrique.

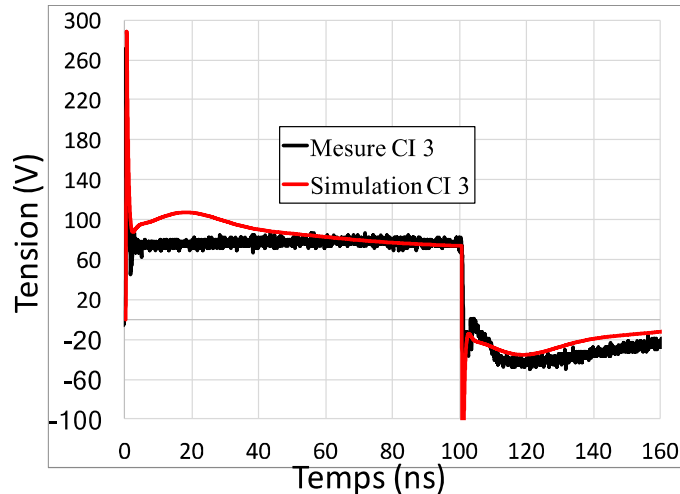


Figure 3.43: Comparaison de la tension mesurée sur le CI 3 à la tension simulée sur le modèle SPICE du CI 3.

Pour que le logiciel ADS trouve un modèle SPICE passif qui correspond au déclenchement de la protection ESD, la réponse TLP du CI doit être symétrique. Nous décidons de réaliser l'opération suivante :

$$V_{mesure}(t) = \begin{cases} V_{mesure}(t) & \text{pour } 0 < t < 99ns \\ V_{mesure}(99ns) - V_{mesure}(t - 99ns) & \text{pour } t > 99ns \end{cases}$$

Après modification de la mesure, nous obtenons les nouveaux paramètres S : (Figure 3.44)

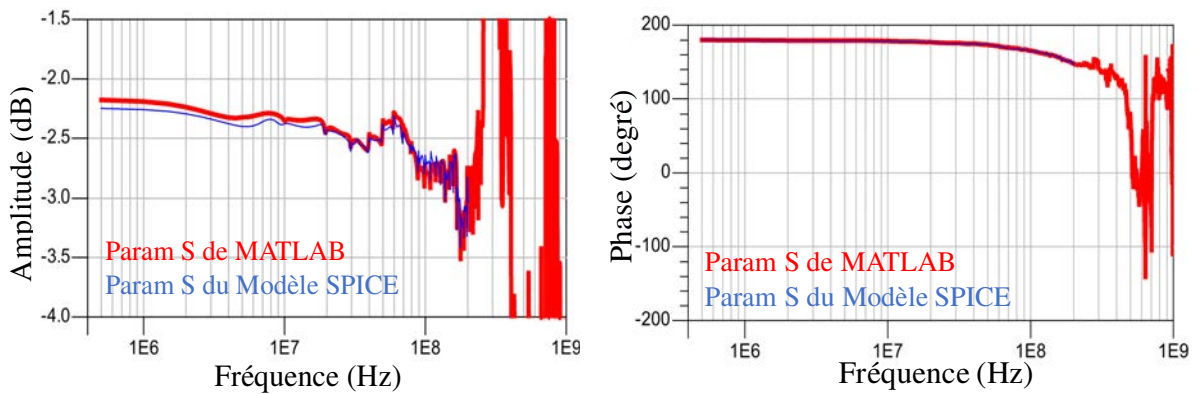


Figure 3.44: Amplitude et phase du paramètre S11 du composant CI3 après modification.

Le nouveau modèle SPICE donne le résultat présenté Figure 3.45. Le pic de tension est identique à la mesure et le modèle représente l’enveloppe du signal de la mise en conduction jusqu’au niveau quasi-statique. Comme pour les autres cas les variations de tension trop rapides ne sont pas reproduites.

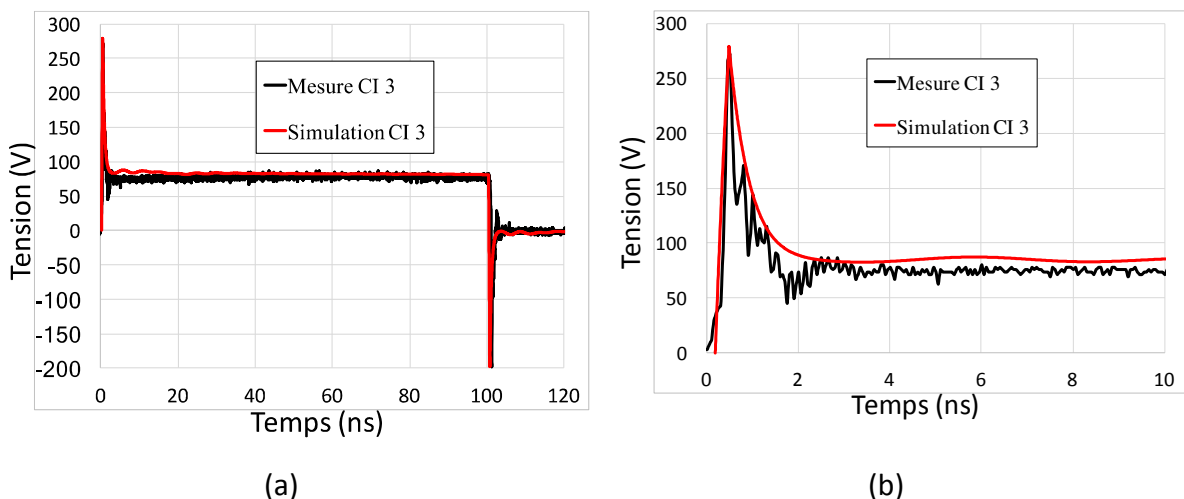


Figure 3.45: (a) Comparaison de la tension mesurée sur le CI 3 après modification, et de la tension simulée sur le modèle SPICE du CI 3 généré à partir de la mesure rectifiée. (b) Zoom sur les dix premières nanosecondes.

Toute la démarche pour extraire un modèle SPICE à partir de la tension obtenue en mesure TLP a été décrite. Cette démarche est basée sur l’hypothèse émise au début de l’étude sur la linéarité des protections ESD. Dans l’ensemble, les trois modèles SPICE générés permettent de reproduire assez fidèlement l’allure des tensions mesurées aux bornes des différents CI. Le modèle SPICE tel que présenté est parfaitement capable de reproduire le comportement des circuits intégrés soumis aux ESD tant que les conditions sont respectées. C’est-à-dire, tant que la tension n’a pas des variations rapides qui se situent dans les hautes fréquences. Le modèle étant limité à 200MHz, il n’est donc pas capable de les reproduire. Cette limite en fréquence

a été fixée par le logiciel ADS qui n'arrive pas à générer un modèle SPICE au-delà de cette fréquence. Nous avons vu que ces paramètres étaient très bruités au-delà de 300MHz. Théoriquement cette limite en fréquence peut être améliorée en réduisant le temps de montée et la durée de l'impulsion TLP. C'est pour cette raison que nous avons effectué les mesures sur les protections ESD sans le filtre de temps de montée. Cependant les paramètres S obtenus sont toujours énormément bruités à partir de 300MHz. Il sera donc indispensable pour aller plus haut en fréquence de réduire la durée de l'impulsion TLP.

Plusieurs problèmes sont liés à la mesure temporelle. Un point que nous avons résolu, était la non symétrie de l'impulsion TLP qui de ce fait ne permettait pas au modèle SPICE généré de faire correspondre le modèle à l'allure du déclenchement de la protection. Le temps de montée quant à lui reste limité par la caractéristique des câbles. Nous ne pouvons pas le réduire plus sans changer la ligne utilisée pour générer l'impulsion TLP. Le passage de la mesure temporelle aux paramètres S, qui sont dans le domaine fréquentiel, est le point le plus critique dans cette méthode. En effet les divisions par zéro dues aux sinus cardinaux qui constituent l'impulsion TLP entraînent des sauts de valeurs dans les paramètres S calculés.

Afin d'utiliser ces modèles SPICE en dehors des conditions citées précédemment, et notamment pour des injections proches du déclenchement, la méthode doit être complétée. En effet pour des injections proches du déclenchement, tous les effets non linéaires de la charge et de la mise en conduction des protections font leur apparitions (Chapitre 2 sous-section 2.2.3.4). Le modèle proposé dans cette section est un modèle SPICE composé uniquement d'éléments passifs, il ne sera donc pas capable de reproduire les effets non linéaires.

Un point non abordé jusqu'ici est la possibilité de réaliser différents types de simulations transitoires et fréquentielles avec le modèle SPICE ou directement avec les paramètres S. L'intérêt de ce modèle est qu'il puisse être utilisé pour les simulations ESD ou pour les simulations fréquentielles telles que les simulations de compatibilité électromagnétique (CEM).

3.3. Analyse des paramètres [X] pour la modélisation des protections ESD

Afin d'éviter les problèmes de calculs liés à la conversion des données temporelles vers le domaine fréquentiel, nous nous sommes orientés vers une méthode fréquentielle qui fonctionne en faible et forte amplitude pour modéliser des composants non-linéaires. Les paramètres X [4] sont une forme d'amélioration des paramètres S. Les paramètres S sont utilisés pour caractériser les composants linéaires à partir d'un faible signal tandis que les paramètres X sont utilisés pour caractériser les composants linéaires et non linéaires à petits et forts signaux. Les paramètres X sont dotés de matrices caractérisant le composant de manière complète. Elles comprennent l'amplitude et la phase de toutes les composantes spectrales présentes en sortie du quadripôle. Ces composantes spectrales sont générées par le signal incident vu à l'entrée du quadripôle mais également par les harmoniques et les

produits d'intermodulations liés à la non-linéarité du quadripôle. MT. Comberiate [5] a utilisé les paramètres X pour caractériser et modéliser une diode à capacité variable. Ces paramètres peuvent être utilisés pour caractériser un amplificateur de puissance au-delà de son régime linéaire. Avec ces paramètres il est possible de caractériser le point de compression, la distorsion d'harmonique et la distorsion d'intermodulation sur une large plage de fréquence. Dans l'article [6] J. Schutt-Ainé utilise ces paramètres pour simuler le comportement d'une ligne dédiée aux communications hautes fréquences. Ces paramètres sont ensuite utilisés en simulation sur le logiciel ADS afin de comprendre les phénomènes mis en jeu dus à la non-linéarité de tous les éléments qui constituent un système. L'ingénieur système chargé de répondre aux besoins de leurs clients, peut introduire dans son système des composants provenant de différents fabricants. Aujourd'hui, il est difficile pour l'ingénieur système d'obtenir des informations sur le contenu du circuit intégré utiles pour faire des simulations ESD pour des raisons de propriétés intellectuelles. Les paramètres [X] permettent de protéger le savoir-faire du fondeur en proposant une boîte noire qui permet de reproduire le comportement des composants linéaire et non linéaire. Ces boîtes de paramètres peuvent être cascadiées et le système entier peut ainsi être constitué de plusieurs boîtes de paramètres X attachées les unes aux autres, et dont chacune représente un composant, une ligne etc...

Les protections ESD sont considérées comme des dipôles ou des quadripôles non-linéaires qui se déclenchent uniquement pour de fortes injections, les diodes, les transistors, les thyristors, il est donc impossible de caractériser ces composants au VNA pour en extraire des paramètres S. Les paramètres X se présentent alors comme l'outil adapté pour extraire un modèle comportemental de ces protections. Ne disposant pas du matériel au LAAS-CNRS nous avons contacté le Pr José Schutt-Ainé du laboratoire Electrical and Computer Engineering (ECE) de l'université de Urbana-Champaign en Illinois (États-Unis). Mr Schutt-Ainé est l'auteur de la publication [6], nous lui avons présenté notre problématique afin de monter une collaboration. Le projet a été soumis à deux bourses d'aide à la mobilité, celle de l'Université Fédérale Toulouse Midi-Pyrénées et l'École des Docteurs (EDT) ainsi que celle de l'université Paul Sabatier (ATUPS). Elles m'ont été attribuées dans le but de me rendre aux États-Unis dans le laboratoire ECE durant deux mois afin de me former sur l'utilisation des paramètres X et vérifier la faisabilité d'extraction et de simulation de ces paramètres sur des protections ESD.

3.3.1. Principe des paramètres [X]

Lorsqu'un signal sinusoïdal de fréquence f_1 et d'amplitude A_{1dB} est appliqué dans un système linéaire, ce signal se retrouve en sortie sous la même forme. Cependant l'amplitude du signal en sortie est modifiée par un gain K_{dB} qui l'amplifie ou l'atténue. Ce signal peut être déphasé de $\Delta\phi$ par rapport au signal d'entrée. Dans un système non-linéaire le signal sinusoïdal en entrée est déformé par la non linéarité du système Figure 3.46. Cette déformation se traduit par l'ajout de fréquences dites harmoniques qui sont situées à des fréquences multiples de la fréquence fondamentale f_0 , f_2 , f_3 et f_4 sur la Figure 3.47.

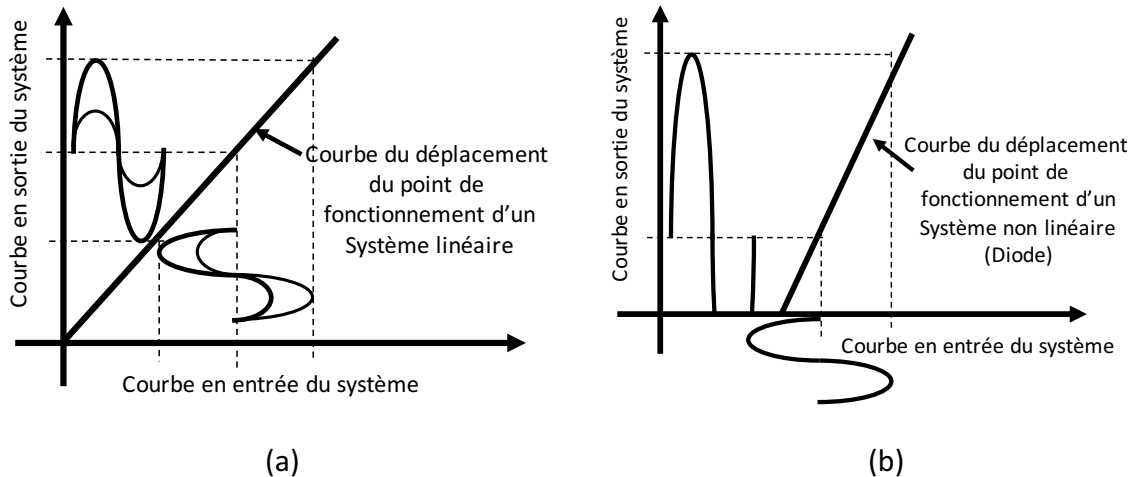


Figure 3.46: (a) Réponse temporelle d'un système linéaire. (b) Réponse temporelle d'un système non linéaire

Les paramètres X prennent en compte la réponse complète du système c'est-à-dire la réponse à la fréquence fondamentale S_1 plus toutes ces harmoniques S_0, S_2, S_3 et S_4 . Pour chaque raie spectrale les paramètres X relèvent le gain K_{dB} du signal par rapport à l'amplitude A_1 du signal d'entrée soit $K_{f_0} = S_0 - A_1$, $K_{f_1} = S_1 - A_1$, $K_{f_2} = S_2 - A_1$, $K_{f_3} = S_3 - A_1$ et $K_{f_4} = S_4 - A_1$. Ainsi que le déphasage du signal de sortie par rapport à la phase du signal d'entrée c'est-à-dire $\Delta\phi_1 = \phi_{S_1} - \phi_{A_1}$, et $\Delta\phi_4 = \phi_{S_4} - \phi_{A_1}$.

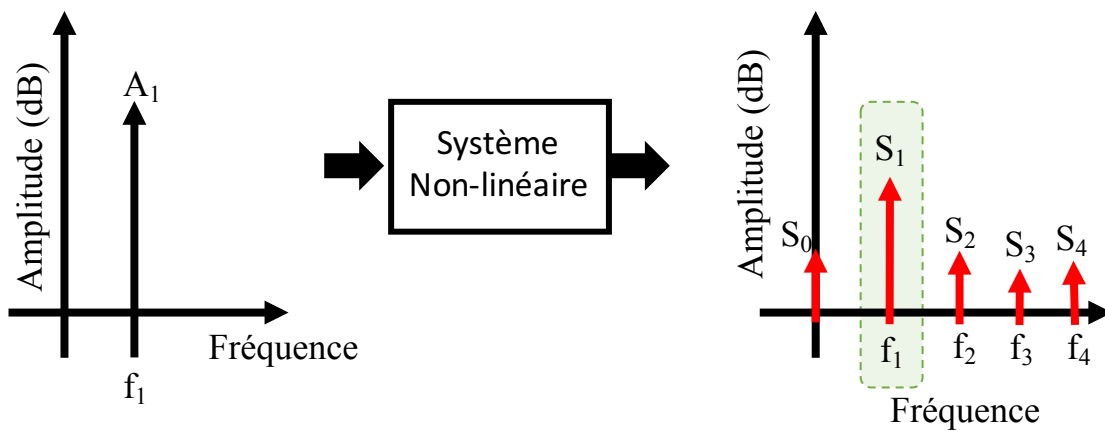


Figure 3.47: Réponse spectrale d'un système non linéaire à une injections sinusoïdale.

Si l'amplitude du signal en entrée est augmentée de +10dB ($A'_1 = A_1 + 10$) dans un système linéaire l'amplitude du signal de sortie est augmentée d'autant $S'_1 = A'_1 + K_{dB}$ soit $S'_1 = S_1 + 10$. Dans le cas d'un système non linéaire Figure 3.48 l'amplitude de chaque raie spectrale en sortie est modifiée suivant un gain K_{dB} différent. De plus le gain K_{dB} appliqué à chaque raie n'est pas constant et dépend de l'amplitude du signal d'entrée, il s'écrit $K_{dB}(A_1)$. Le déphasage de chaque harmonique dépend aussi de l'amplitude A_1 du signal d'entrée $\Delta\phi(A_1)$. Toutes ces informations sont incluses dans les paramètres X .

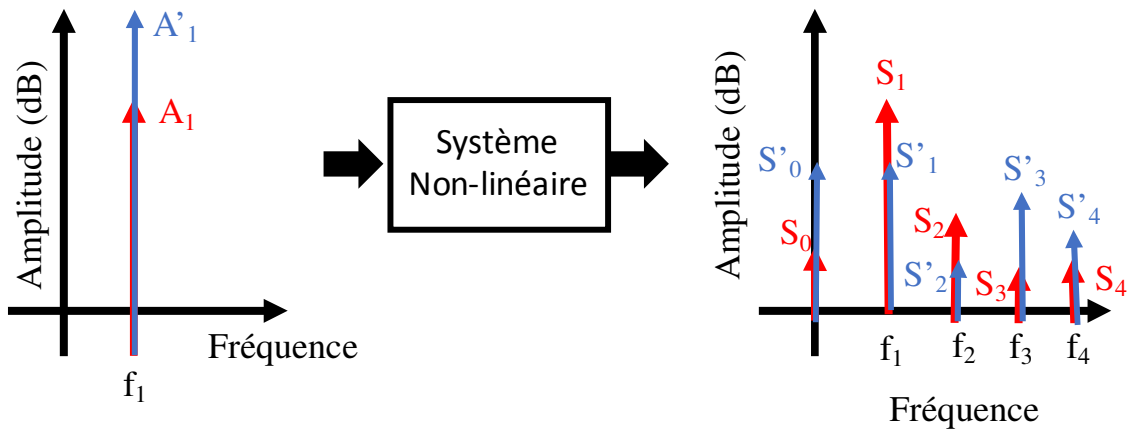


Figure 3.48: Réponse spectrale d'un système non linéaire pour un signal en entrée d'amplitude A_1 ou A'_1 .

Maintenant nous rajoutons en entrée un petit signal A_2 à une fréquence f_2 multiple de la fondamentale en plus du large signal A_1 . Les paramètres X relèvent la contribution de ce petit signal A_2 en entrée sur chaque raie fréquentielle en sortie. Puis il remplace le petit signal A_2, f_2 en entrée par un petit signal A_3, f_3 et relève la contribution de ce signal sur la réponse spectrale en sortie. Il fait de même pour A_4, f_4 . La représentation des flèches qui partent dans différent sens signifie que la phase $\Delta\phi(A)$ de chaque petit signal appliqué en entrée, contribue de manière différente sur l'amplitude du signal de sortie. Cette contribution de la phase est aussi importante que celle de l'amplitude du petit signal appliqué en entrée. Toutes ces informations sont également incluses dans les paramètres X .

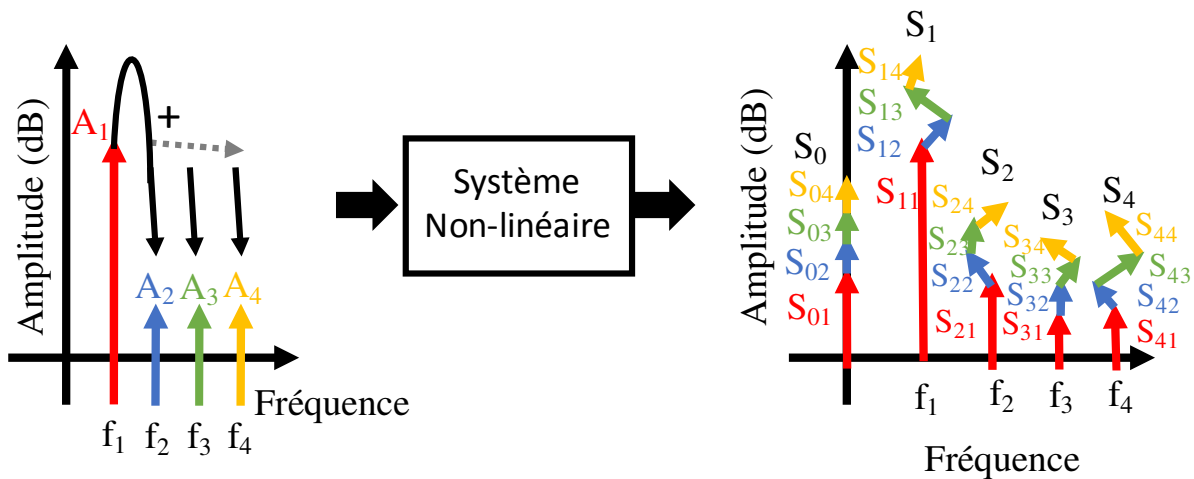


Figure 3.49: Réponse spectrale d'un système non linéaire soumis à un signal de forte amplitude sur lequel est rajouté un signal de faible amplitude.

Ces opérations sont répétées pour chaque port du système à différentes fréquences fondamentales, à différentes amplitudes du signal A_1 et pour chaque harmonique. Dans le cas d'un quadripôle dit unilatéral c'est-à-dire qui ne fonctionne que dans un sens comme les amplificateurs, le signal de forte amplitude A_1 est uniquement injecté sur le port 1.

Les paramètres X sont extraits à l'aide d'un « Nonlinear Vector Network Analyzer », les nombres de points d'amplitudes, de fréquences et d'harmoniques sont choisis par

l'utilisateur, sachant que le nombre d'harmoniques est limité par la bande passante du NVNA utilisé. Les paramètres X extraits par la mesure peuvent être utilisés dans le logiciel ADS pour faire des simulations en « Harmonic Balance » et vérifier le comportement temporel du quadripôle Figure 3.50 lorsqu'il est soumis à une ou plusieurs sources de signal sinusoïdal.

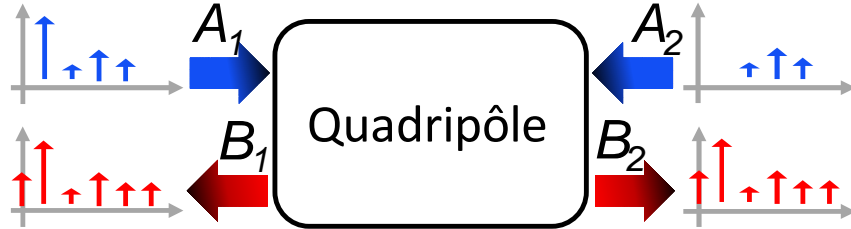


Figure 3.50: Représentation des signaux appliqués par le NVNA « A » sur un quadripôle et les signaux réfléchis « B » par le quadripôle.

Je reporte ici la principale équation des paramètres X. La description de chaque terme est donnée. L'explication complète est décrite dans les publications [4] [5]. Cette théorie est relativement compliquée.

$$\begin{aligned}
 B_{p,k} &= X_{p,k}^{(F)}(|A_{1,1}|, DC, f) \cdot P^k && \text{Equ 3.13} \\
 + \sum_{\substack{q=1, l=1 \\ (q,l) \neq (1,1) \\ q=N, l=K}}^{q=N, l=K} X_{p,k,q,l}^{(S)}(|A_{1,1}|, DC, f) \cdot A_{q,l} \cdot P^{k-l} \\
 + \sum_{\substack{q=1, l=1 \\ (q,l) \neq (1,1) \\ q=N, l=K}}^{q=N, l=K} X_{p,k,q,l}^{(T)}(|A_{1,1}|, DC, f) \cdot A_{q,l}^* \cdot P^{k+l}
 \end{aligned}$$

Avec :

- $A_{1,1}$ = Signal d'attaque injecté en f_1 (fréquence fondamentale) au port 1
- $P = e^{j \cdot \arg(A_{1,1})}$ = Phase de la fondamentale du signal de forte amplitude en entrée
- q = Indice du port d'entrée
- l = Indice de la fréquence d'entrée
- p = Indice du port de sortie
- k = Indice de la fréquence de sortie

Dans cette équation, $A_{q,l}$ est la contribution de l'harmonique l de l'onde incidente sur le port q . $A_{q,l}^*$ est le complexe conjugué de $A_{q,l}$. $B_{p,k}$ est la contribution de l'harmonique K de l'onde réfléchie sur le port p .

Le terme $X_{p,k}^{(F)}$ représente la réponse de sortie large signal au port p pour l'harmonique k due au fondamental $A_{1,1}$ appliqué en entrée dans des conditions idéales d'adaptation. Dans de telles conditions tous les signaux dits « petit signal » appliqués en entrée sont égaux à zéro.

Le terme $X_{p,k,q,l}^{(S)}$ est la contribution de l'harmonique l de l'onde incidente du port q sur l'harmonique k de l'onde réfléchie au port p . Ce terme est équivalent au « Hot S parameter » ou autrement appelé « large signal S parameter » [8]. Les « Hot S parameter » sont la première extension des paramètres S dédiés à la caractérisation de composant non linéaire. La mesure de ces paramètres consiste à injecter un large signal au port 1 du quadripôle. Une fois ce signal appliqué un petit signal est rajouté sur le port 1 pour réaliser la mesure en direct puis sur le port 2 pour la mesure inverse. Cette méthode ressemble fortement aux paramètres X. Cependant il a été démontré [8] que les « Hot S parameter » ne permettent pas de reproduire le comportement du composant lorsqu'il est dans des conditions de forte non linéarité.

Le terme $X_{p,k,q,l}^{(T)}$ est donc utilisé pour apporter les informations manquantes dans les « Hot S parameter » pour la modélisation du composant dans ces conditions. Ce terme prend en compte la contribution de l'harmonique l du conjugué de l'onde incidente du port q sur l'harmonique k de l'onde réfléchie au port p .

Dans Equ 3.13 tous les termes précédemment décrits dépendent de DC qui est la tension ou le courant continu appliqué mais aussi de f la fréquence fondamentale et de l'amplitude $A_{1,1}$ du signal fondamental appliqué à l'entrée.

Les constantes N et K sont respectivement le nombre de ports et le nombre d'harmoniques pris en compte pour le composant étudié.

3.3.2. Configuration pour la mesure de paramètres [X]

Le NVNA utilisé pour réaliser les mesures de paramètres X est le PNA-X N5242A dont la configuration de test pour la mesure de paramètres X est donnée Figure 3.51. La plage de fréquence d'utilisation de l'appareil est de 10MHz à 26.5GHz. Cela limite la plage de fréquence pour caractériser le composant et le nombre d'harmoniques. Si l'utilisateur souhaite prendre en compte 10 harmoniques, il ne pourra pas caractériser son composant au-delà de 2.65GHz car la 10^{ème} harmonique sera à 26.5GHz. La plage de la puissance de sortie de l'appareil est de -20dBm à 20dBm.

L'utilisateur doit spécifier la plage de fréquence et la plage de puissance dans laquelle il souhaite caractériser son composant ainsi que le nombre de points pour ces deux paramètres. Comme décrit précédemment dans le scénario il doit également spécifier le nombre d'harmoniques. Une fois qu'il a configuré l'appareil pour ces mesures, il doit suivre une démarche de calibrage de l'appareil très rigoureusement.

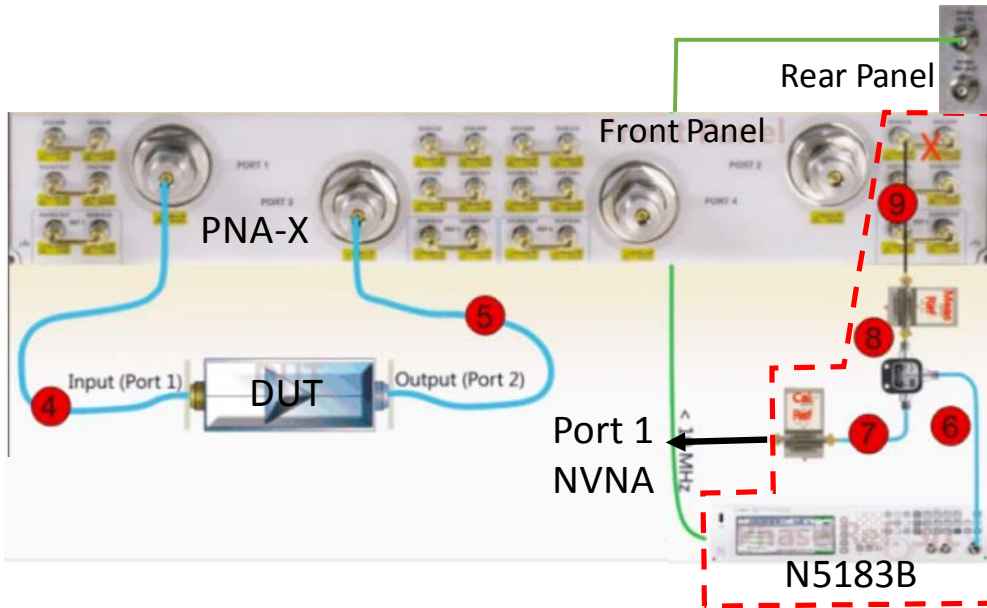


Figure 3.51: Configuration de test pour l'extraction de paramètres X [10]

Le calibrage du NVNA est effectué en trois étapes :

La première étape consiste à calibrer la phase. Afin de permettre au NVNA de capturer les intermodulations et la relation de la phase entre le signal d'entrée et le signal de sortie. Le calibrage est effectué à l'aide de générateur d'impulsion (U9391C) Figure 3.52 connecté au port 1 du NVNA et d'un générateur de signal vectoriel (N5183B). L'ensemble utilisé pour calibrer la phase est entouré en pointillé rouge sur la Figure 3.51.



Figure 3.52: Photo du générateur d'impulsion utilisé pour la calibration de la phase [5].

La seconde est la calibration de l'amplitude. Les mesures effectuées avec un VNA exploitent les propriétés linéaires du composant et permettent de réaliser un ratio entre l'onde réfléchie

et l'onde incidente. Ce ratio ne peut pas être appliqué pour les mesures avec le NVNA sur des composants non linéaires. Il est donc indispensable de réaliser une calibration de l'amplitude. Ce calibrage est effectué en utilisant le wattmètre (E4417A) avec une sonde de puissance (E4412A) Figure 3.53 qui doit être connectée au port 1 du NVNA. Le wattmètre est piloté par le PNA-X pour calibrer les sources et les récepteurs du NVNA.



Figure 3.53: Photo de la sonde de puissance utilisée pour calibrer la puissance du NVNA [5].

Le dernier calibrage a pour but de déplacer le plan de mesure du NVNA aux ports du composant à tester. Ce calibrage a le même objectif que le calibrage effectué par des bouchons court-circuit, circuit ouvert et par une charge adaptée pour un VNA. Cependant le NVNA doit être capable de mesurer la puissance absolue et la phase des intermodulations pour un composant considéré comme non linéaire. Ce calibrage est bien plus complexe que le VNA et est effectuée à l'aide d'un module de calibrage électronique (ECal-Electronic Calibration) Figure 3.54 pour corriger le plan de la mesure.



Figure 3.54: Photo du module de calibrage électrique appelé ECal [5].

Une fois le calibrage de l'appareil effectué nous pouvons tester notre dispositif. Nous avons choisi de tester dans un premier temps des diodes schottky RF (référence farnell 76R0522). Ne disposant pas de station sous pointes pour réaliser la mesure de paramètres X directement sur les broches du composant, un PCB a été développé avant de partir aux États-Unis. Tous les composants à tester sont brasés sur un PCB ultralam 2000 qui a la particularité d'avoir un ϵ_r ,

faible de 2,4. Sur chaque PCB, la longueur des accès, du connecteur SMA aux bornes du composant, sont identiques. Cette propriété permet de calibrer le plan de mesure aux bornes du composant avec les motifs de calibrations Figure 3.55 développés sur un PCB de même propriété.

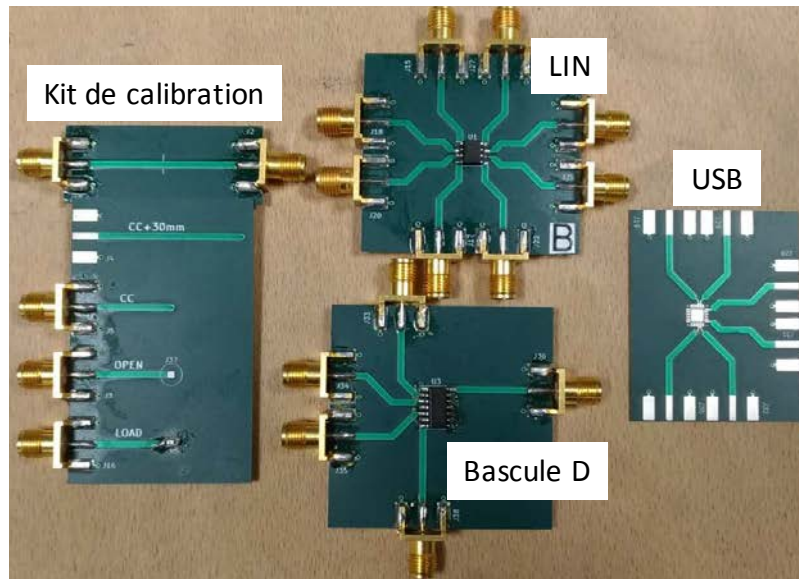


Figure 3.55 : Photo des cartes développées pour les mesures de paramètres X.

Le Tableau 3.2 reporte toute la configuration de la mesure choisie pour tester les diodes.

| | |
|-------------------------------|--------|
| Fréquence MIN | 10 MHz |
| Fréquence MAX | 2 GHz |
| Nombre de points de fréquence | 11 |
| Puissance MIN | 0 dBm |
| Puissance MAX | 20 dBm |
| Nombre de points de puissance | 11 |
| Nombre d'harmoniques | 11 |

Tableau 3.2 : Configuration de mesure utilisée pour l'extraction de paramètres X d'une diode au NVNA

Les nombres de points de fréquences et de puissances sont seulement de 11 points. Il est vrai que pour caractériser un composant au VNA il est plus courant de voir au minimum 801 points de fréquences mais le temps de mesure de paramètres X avec la configuration visible dans le Tableau 3.2 est environ de 15mn.

La puissance disponible en sortie du NVNA de 20dBm n'est pas suffisant pour dépasser la non linéarité des diodes afin de les caractériser. La tension de seuil de ces diodes est de 0.3V cela signifie que pour 20dBm soit 0,1W le courant maximum qui peut circuler est de 0.33A.

$$P(mW) = 1.10^{\frac{P_{dBm}}{10}}$$

Equ 3.14

Une fois la tension de seuil atteinte, la diode se comporte comme une faible résistance et le courant croît rapidement. Il n'est pas possible d'aller au-delà de la tension de seuil dû à la limitation en puissance de l'appareil de mesure. Les mesures de paramètres X sur ces diodes ne sont pas exploitables pour la réalisation d'un modèle comportemental dédié aux simulations ESD.

Les mesures de paramètres X sur les circuits intégrés n'ont pas été concluantes, car ils sont dotés de protections ESD qui se déclenchent pour quelques dizaines de volts et qui laissent passer au minimum quelques ampères. L'appareil de mesure mis à ma disposition aux États-Unis, ne dispose pas d'une dynamique de puissance de sortie suffisante pour pouvoir caractériser ce type de protection ESD. Il existe des options payantes pour pouvoir aller au-delà de cette limite de 20dBm.

Ne pouvant pas réaliser d'autres mesures, nous nous sommes focalisés sur la simulation de paramètres X sur le logiciel ADS. En simulation nous avons traité des dispositifs non linéaires souvent utilisés comme protection ESD. L'objectif de ces simulations est de valider la faisabilité de cette étude sur des protections ESD.

3.3.3. Simulation de composants non linéaires grâce aux paramètres [X]

L'extraction de paramètres X sur ADS se fait en utilisant le module nommé « X-Parameters ». Les boîtes noires de paramètres X sont ensuite implémentées sur ce même logiciel dans une simulation en « Harmonic Balance ». Le résultat de cette simulation permet d'observer le comportement temporel du composant et ainsi vérifier si l'extraction de paramètres X est capable de reproduire le comportement transitoire d'un dispositif utilisé comme une protection ESD. Toute cette démarche est présentée et détaillée dans cette section.

Dans un premier temps, la démarche est appliquée sur une diode. La disposition de la simulation d'extraction de ces paramètres sur une diode idéale est présentée Figure 3.56. Dans le module « X-Parameters » nous configurons le nombre d'harmoniques « Order », ce nombre comprend la fondamentale. Sur ce paramètre, plus le nombre est important, plus précis sera le modèle. Un compromis entre le temps de la simulation et la précision du modèle doit être effectué. Après une première simulation nous avons constaté que la puissance transportée par les harmoniques au-delà de la 4^{ème} était négligeable. Nous avons donc choisi de prendre en compte 4 harmoniques. Le paramètre « Order » est donc égal à 5. Le paramètre de la fréquence « Freq » est affecté à une variable « LSFreq ». Cette variable est utilisée dans le module « Sweep Plan » pour faire varier la valeur de la fréquence de 10MHz à 4GHz en 10 points répartis linéairement.

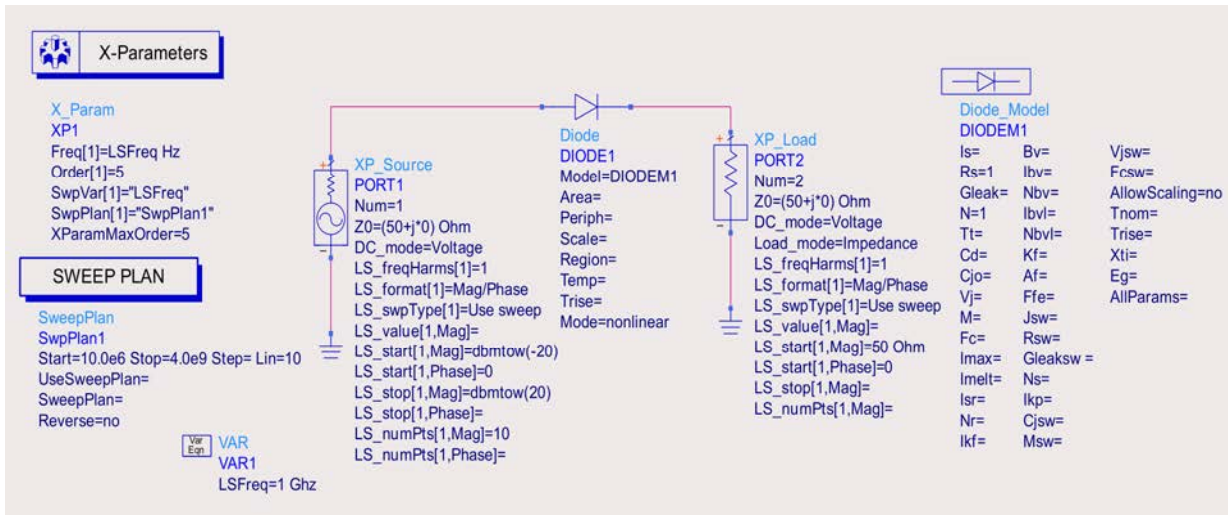


Figure 3.56: Modules et montages utilisés pour la simulation de paramètres [X] sur une diode.

Le port 1 du NVNA qui est le seul port à injecter un large signal est représenté par le module « XP_source ». La plage de puissance est spécifiée dans ce module, elle varie de -20dBm à 20dBm. Ces valeurs sont affectées aux variables « LS_start(1,Mag) » et « LS_stop(1,Mag) ». Le Port 2 du NVNA est représenté par le module « XP_Load » dont la valeur de l'impédance caractéristique est fixée à 50Ω. Dans les deux modules, un DC est rajouté. Il permet de prendre en compte la composante continue dans le modèle de paramètres X. Nous verrons l'impact de la prise en compte ou non du DC dans le modèle. Comme le montre la Figure 3.57 la source de la composante continue peut-être soit en courant soit en tension. Le choix doit se faire en fonction de la dépendance du composant testé. Dans notre cas le composant est une diode, le courant dépend de la tension à ces bornes. Une tension continue est rajoutée à la simulation de paramètres X. Il y a 10 points de tension continue répartis linéairement entre -1V et 2V. Cela permet de couvrir la non linéarité de la diode qui a une tension de seuil de 0.7V, et d'obtenir sa résistance à l'état passant.

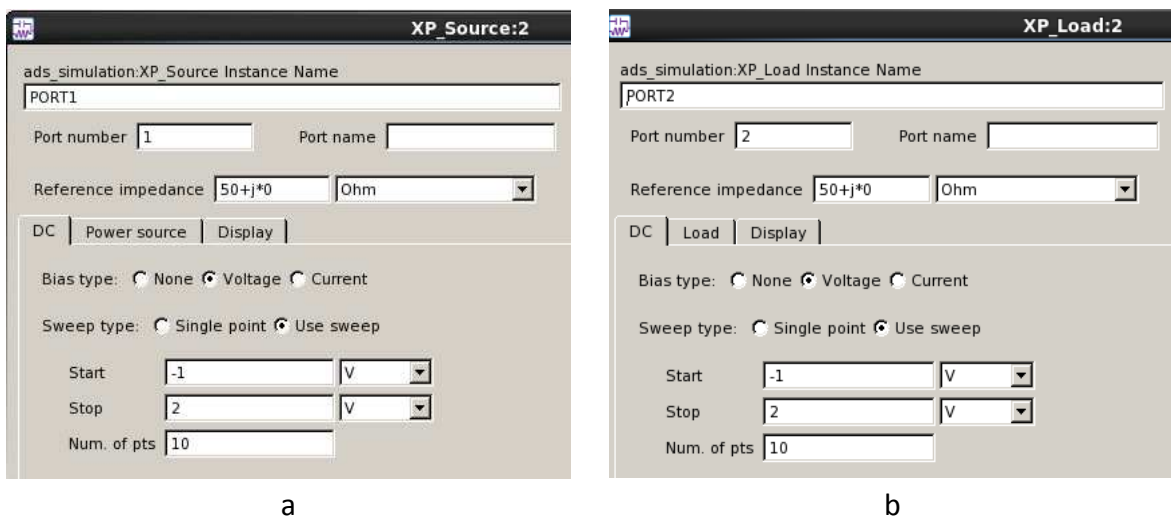


Figure 3.57: Configuration du port 1 (a) et du port 2 (b) pour la simulation de paramètres X.

Une fois la simulation de paramètres X terminée, nous ouvrons une nouvelle page de simulation dans laquelle nous plaçons le module «Harmonic Balance» (HB). Dans cette simulation Figure 3.58, nous souhaitons comparer le résultat obtenu en réalisant la simulation HB directement sur la diode au résultat de simulation HB sur notre boîte de paramètres X. La boîte de paramètres X contient le fichier « .xnp » qui sont les paramètres X extraits dans la simulation précédente. Le port d'entrée est représenté par un module « P_1Tone » qui permet d'envoyer un signal sinusoïdal d'amplitude défini par la variable « Pavs » et de fréquence « LSFreq ». Ces deux variables peuvent prendre n'importe quelle valeur définie dans la simulation de paramètres X. Dans cette démonstration la fréquence varie de 10MHz à 4GHz grâce au module « Parameter Sweep ». La puissance est paramétrée à l'intérieur du module « Harmonic Balance » et varie de -20dBm à 20dBm en 10 points répartis linéairement. Le nombre d'harmoniques est également défini dans le module « Harmonic Balance », il est de 5.

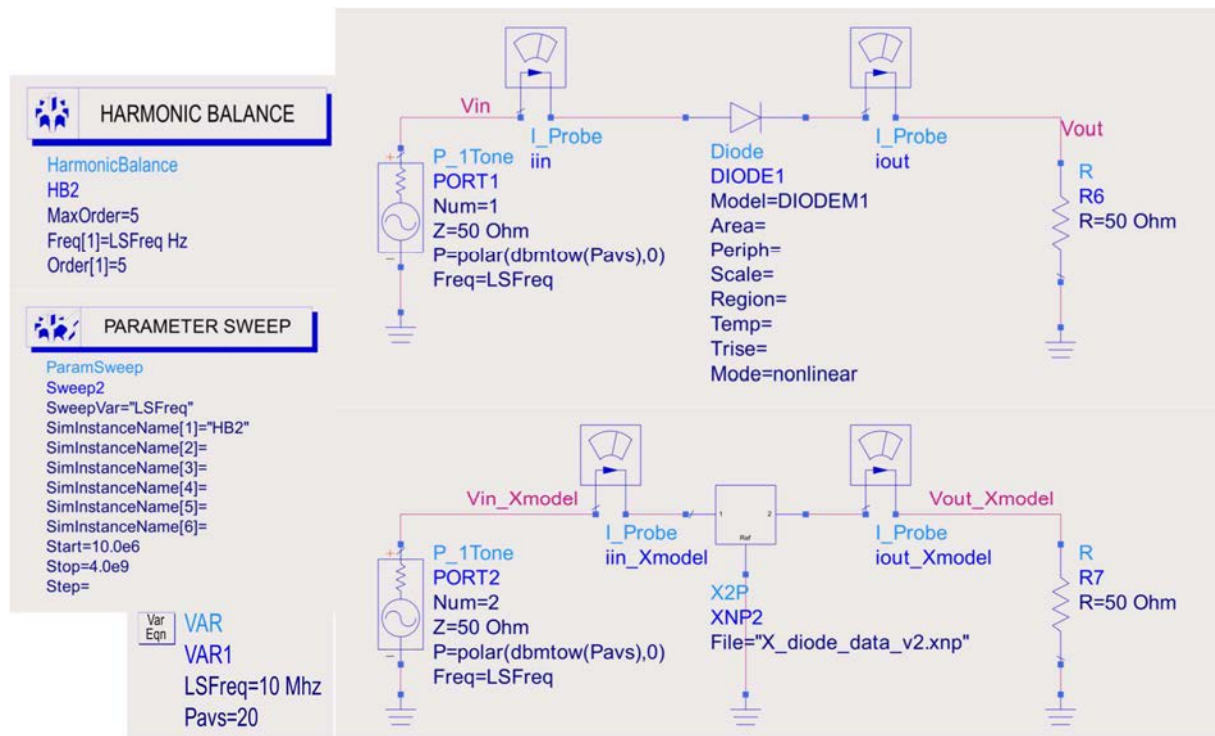


Figure 3.58: Simulation de type harmonique balance de la diode et de son modèle de paramètres X

Le résultat de simulation confronte Figure 3.59 (a) l'amplitude de la tension obtenue aux bornes de la diode « Vd » et celle obtenue aux bornes de la boîte de paramètres X « Vd_Xparam » en fonction de l'index de l'harmonique. Il y a 6 index d'harmoniques, l'harmonique 0 est la composante continue, la fondamentale porte l'index 1 et les index suivants sont les harmoniques de la fréquence fondamentale. Sur la Figure 3.59 (b) le courant qui traverse la diode est confronté au courant qui traverse la boîte de paramètres X. Sur une harmonique donnée, une flèche représente un point de fréquence et un point de puissance. Dans la simulation il y a 10 points de fréquence et 10 points de puissance il y a donc 100 flèches par index d'harmonique pour « Vd » et pour « Vd_Xparam ». Nous constatons que pour une

puissance donnée chaque amplitude d'harmoniques en tension et en courant sont superposées et ce, pour toutes les fréquences. Cela signifie que la diode et le modèle de paramètres X ne dépendent pas de la fréquence. Leurs réponses en tension et en courant sont parfaitement identiques puisque les flèches bleues et rouges sont confondues.

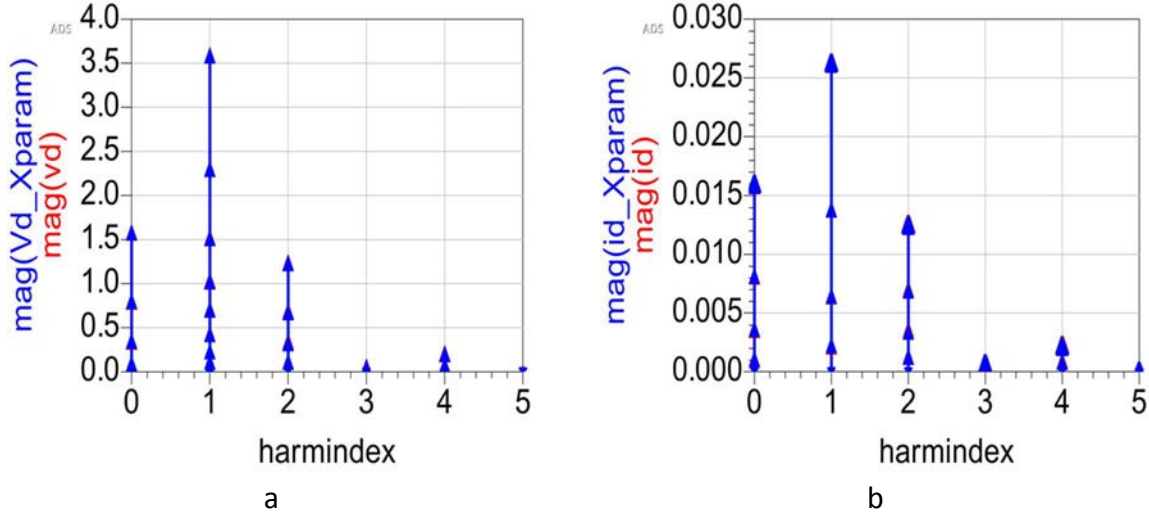


Figure 3.59: Comparaison des résultats de la simulation harmonique balance entre la diode et son modèle de paramètres [X]. En (a) comparaison du module de la tension en fonction des harmoniques et en (b) comparaison du module du courant en fonction des harmoniques.

Le modèle boîte noire de la diode en paramètres X a la même signature fréquentielle que la diode. Ce résultat peut être visualisé en temporel en utilisant une FFT inverse et permet de tracer un signal fréquentiel dans le domaine temporel. La Figure 3.60 représente le tracé des courbes IV(t) de la diode (a) et du modèle (b) pour chaque point de fréquence et de puissance.

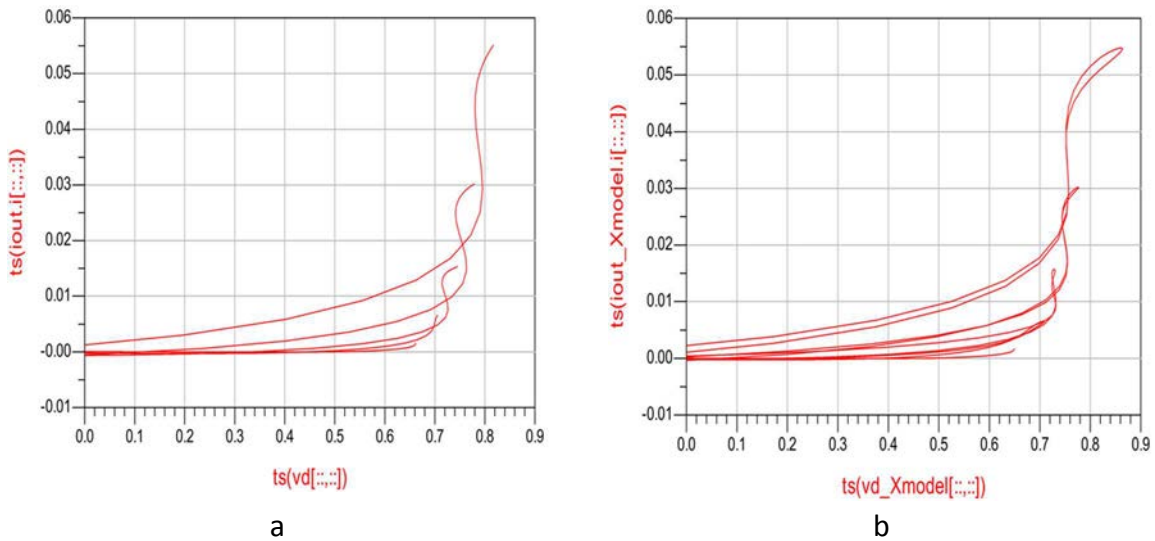


Figure 3.60: (a) Courbe IV(t) obtenue sur la diode. (b) courbe IV(t) obtenue sur le modèle de paramètres X. Elles sont obtenues pour 10 différentes valeurs de puissances du signal d'entrée.

Si nous ne considérons pas le DC dans la simulation de paramètres X, la simulation en HB du modèle Figure 3.61 est incapable de reproduire le comportement de la diode. Toutes les raies fréquentielles contenant de l'énergie sont indispensables au modèle. En mesure il est difficile d'évaluer le nombre d'harmoniques nécessaires pour reproduire le comportement d'un composant dont on ne connaît pas sa signature fréquentielle. Il est donc préconisé dans ce cas de prendre en compte le plus d'harmoniques possible.

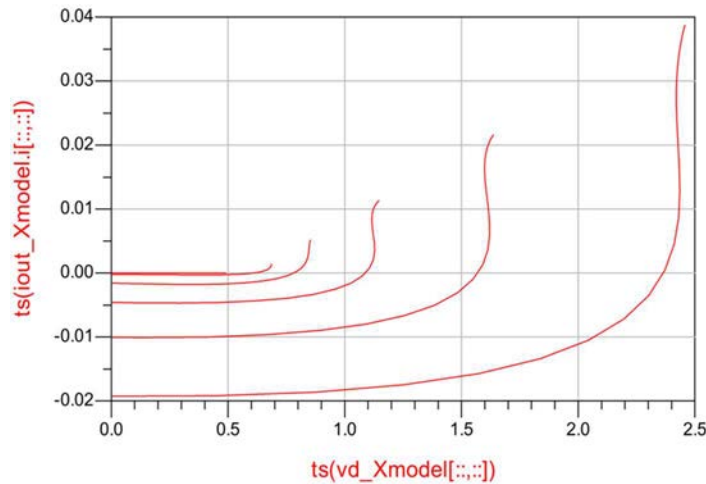


Figure 3.61: Courbes IV(t) du modèle de paramètres [X] de la diode sans la prise en compte de la composante continue lors de sa génération.

Ces résultats de simulation sur une diode idéale nous prouvent que les modèles de paramètres X sont capables de reproduire le comportement de composant non linéaire. A ce stade nous sommes capables de reproduire le comportement d'une protection ESD qui possède une courbe IV de faible non linéarité, car cette courbe est dite « continue ». Afin de vérifier si les paramètres X sont capables de reproduire le comportement d'un composant fortement non linéaire, nous appliquons la même démarche sur un thyristor qui a la particularité d'avoir une courbe IV considérée comme fortement non linéaire. Le modèle de thyristor utilisé pour la simulation de l'extraction de paramètres X est le modèle compact proposé par l'entreprise SEMTECH à l'ESDA Figure 3.62.

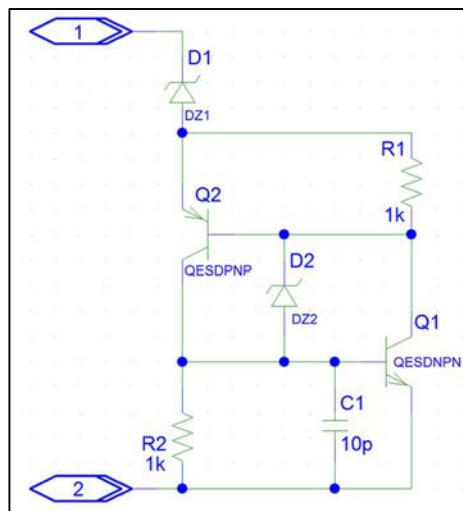


Figure 3.62: Modèle SPICE du thyristor.

La simulation d'extraction de paramètres X sur ce modèle SPICE a affiché des erreurs de convergences. Il n'a pas été possible au cours du temps imparti de résoudre les problèmes de convergences ou d'utiliser un modèle physique.

Nous avons vu que la simulation de paramètres X a permis de reproduire le comportement d'un composant non-linéaire. La faisabilité sur des protections fortement non-linéaire reste à prouver. Dans notre étude nous avons utilisé un modèle SPICE de thyristor pour essayer d'extraire des paramètres X. Nous nous sommes confrontés à des problèmes de convergences liées à la forte non linéarité du modèle. De ce fait nous n'avons pas pu donner suite à la simulation de paramètres X pour ce type de protection. La mesure de ce type de paramètres sur les composants (Diodes, LIN, Bascules D et USB) avec le NVNA mis à notre disposition n'a pas été possible. Les protections ESD se déclenchent pour des niveaux de tensions relativement élevés et font appel à un courant important dû à leurs faibles résistivités. Les NVNA ne fournissent pas le niveau de puissance nécessaire pour dépasser le déclenchement de la protection. Des discussions sont en cours avec la société Keysight pour ajouter aux NVNA des éléments externes afin d'atteindre les niveaux de puissances requis. De plus nous sommes contraints à ce que la mesure de paramètres X soit réalisée sur des impulsions d'une durée de quelques centaines de nanoseconde pour éviter de détériorer les circuits intégrés. Ce dernier point est à ce jour un point bloquant sur la réalisation de modèle de protections ESD à partir de paramètres X.

La seule solution à ce jour est de travailler en temporel sur l'analyse de la réponse de la protection à un échelon de tension.

3.4. Proposition d'extraction de paramètres dynamiques via le TLP2P

L'extraction de modèles via le TLP2P est en cours de développement, dans cette partie nous allons développer toute la théorie qui nous pousse à utiliser un générateur TLP à doubles impulsions. Nous avons vu jusqu'à présent tous les points bloquants pour extraire un modèle comportemental de protections ESD dans chaque méthode et technique présentées. Le TLP à double impulsion permettrait de dé-corréler la partie non linéaire de la protection ESD de sa partie linéaire. Le premier front du premier plateau permet de déclencher la protection ESD et d'atteindre un état quasi-statique au bout de quelques nanosecondes. Une fois la protection déclenchée, la protection ESD se déplace sur sa courbe IV quasi-statique s'il y a une variation de courant. Ce déplacement du point de fonctionnement se fait au travers de la protection dans son état ON. Une fois que la protection est déclenchée et bien stable dans son état passant, nous injectons une seconde impulsion avec un front très raide et de forte amplitude. Sur cette seconde impulsion la protection étant déjà déclenchée, seuls les éléments considérés linéaires réagissent. En utilisant le principe détaillé dans la section 3.2, nous considérons qu'il est possible d'extraire un modèle SPICE capable de reproduire le comportement de la protection. Nous envisageons d'utiliser cette méthode car il n'est pas possible de réaliser une mesure de paramètres S sur l'impulsion qui dure seulement quelques dizaines de nanosecondes.

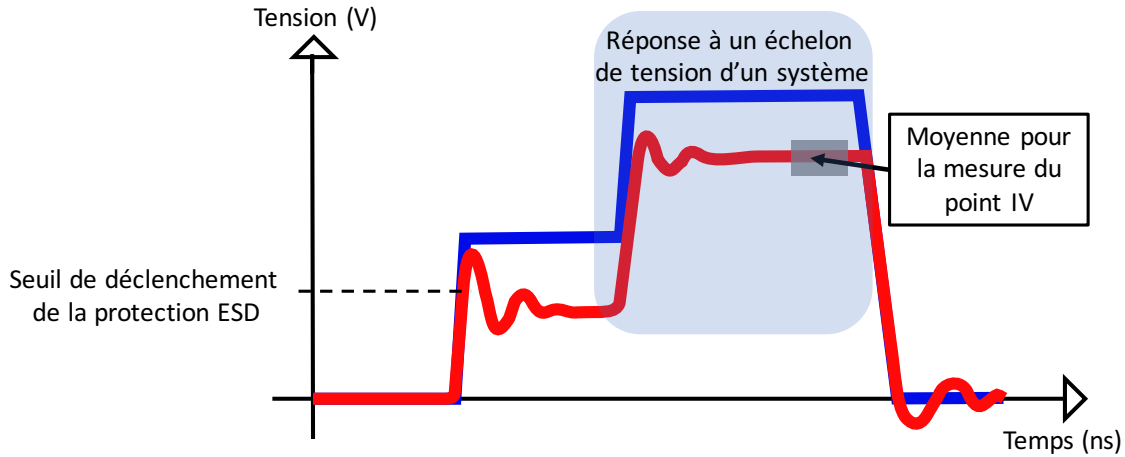


Figure 3.63: Exemple de la forme d'onde délivrée par le générateur TLP2P en bleu. Réponse attendue par le composant en rouge.

Le premier montage réalisé Figure 3.64, permet de générer la forme d'onde Figure 3.65 (a) sur un composant d'impédance 50Ω lorsque la ligne de 100ns est préchargée à 400V . La ligne de 100ns est chargée par l'alimentation continue haute tension (HV) au travers de la résistance $10\text{M}\Omega$. Une fois la ligne chargée le relais adapté 50Ω se ferme à $t = 0\text{s}$ et la ligne se décharge. Afin de comprendre comment est générée cette onde, nous avons décomposé le procédé en 2 étapes.

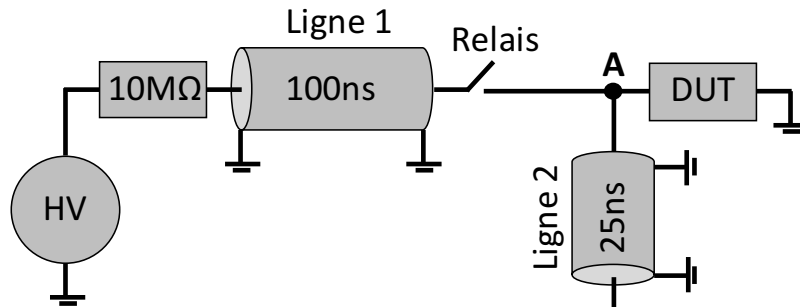


Figure 3.64: Schéma électrique du premier TLP2P réalisé

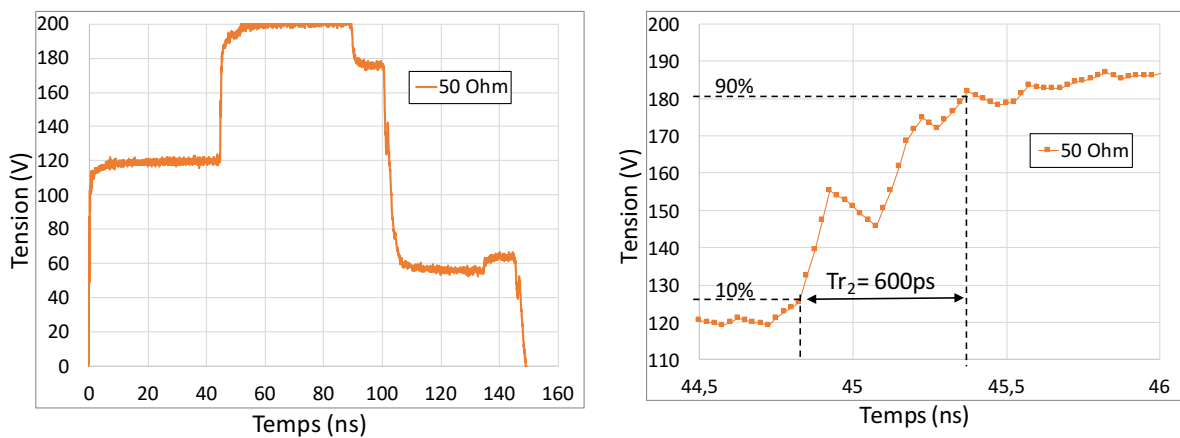


Figure 3.65: (a) Décharge du générateur TLP2P dans une impédance de 50Ω . (b) Zoom sur le second front de l'impulsion TLP2P.

La première étape consiste à générer le premier plateau de $t = 0s$ à $t = 50ns$:

Dès que le relais se ferme, l'onde incidente atteint le nœud **A** qui mène soit sur le composant (DUT) soit sur la ligne 2. En ce point l'onde incidente voit deux chemins en parallèle d'impédance caractéristique 50Ω . Le schéma électrique équivalent est représenté Figure 3.66 il s'agit d'un pont diviseur de tension entre le générateur d'impédance 50Ω et la mise en parallèle des deux chemins.

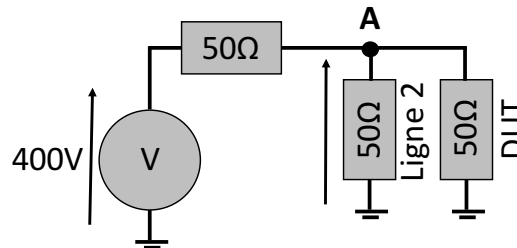


Figure 3.66: Modèle de Thévenin équivalent lorsque la ligne 1 se décharge.

En considérant la tension de précharge de la ligne de $100ns$ comme la tension de notre générateur, la tension au point A est de $V_A = \frac{400.25}{25+50} = 132V$. Cette tension est appliquée pendant toute la décharge de la ligne soit $100ns$ au DUT et sur la ligne 2. Sur la mesure Figure 3.65 un saut de tension apparaît aux bornes du DUT au bout de $50ns$.

La deuxième étape explique la génération du second plateau entre $50ns$ et $100ns$.

Durant la première étape de $t = 0s$ à $t = 25ns$ l'onde incidente de $132V$ traverse la ligne 2. Cette ligne est terminée par un circuit ouvert qui peut être représenté par une charge de très forte impédance. Le coefficient de réflexion calculé avec Equ 3.15 en bout de ligne vaut 1, de ce fait la réflexion de l'onde incidente est totale et traverse à nouveau la ligne 2. A $t = 50ns$ la tension injectée dans la ligne 2 a été totalement réfléchi en son extrémité et est maintenant considérée comme une tension incidente au point **A**. La valeur de cette tension incidente est de $132V$. Le schéma électrique Figure 3.66 peut être de nouveau appliqué avec la tension du générateur égale à $132V$ qui au travers d'une impédance de 50Ω , applique une tension de $\frac{132.25}{25+50} = 43,56V$ aux bornes du DUT en parallèle de la ligne 1.

$$\Gamma = \frac{Z_L - Z_C}{Z_L + Z_C} = \frac{V_{réfléchi}}{V_{incident}} \quad \text{Equ 3.15}$$

Avec Z_L l'impédance vue à l'extrémité de la ligne soit $+\infty$ et Z_C l'impédance caractéristique de la ligne 2 qui est de 50Ω .

En résumé nous avons vu durant la première étape, qu'une tension de $132V$ est appliquée au DUT de $t = 0ns$ à $t = 100ns$. Elle est due à la décharge de la ligne 1. Durant la deuxième étape, la ligne 2 applique une tension de $43,56V$ au DUT de $t = 50ns$ à $t = 150ns$. Aux bornes du DUT, ces tensions s'additionnent et nous donnent un premier plateau à $132V$ de $t = 0ns$ à $t = 50ns$ et un second plateau de $175,56V$ de $t = 50ns$ à $t = 100ns$. Sur la mesure Figure 3.65 (a), les valeurs de la tension lues sur le premier plateau et le second plateau sont respectivement de $120V$ et $200V$. La différence entre la théorie et la pratique est due au

coefficient de réflexion non idéal et aux pertes dans les lignes lors de l'expérimentation. Le paramètre le plus important dans cette méthode est le temps de montée de la seconde impulsion. Il doit être très rapide afin de repousser vers les hautes fréquences les artéfacts de calcul observés sur les paramètres S en utilisant la méthodologie décrite dans la section 3.2. Le montage proposé Figure 3.64, nous permet d'obtenir un second front de montée de 600ps Figure 3.65 (b). Ce front de montée est inférieur à 1ns mais il est deux fois plus important que celui utilisé sur les trois circuits intégrés dans la sous-section 3.2.5. Nous constatons que ce front de montée n'est pas parfait, il a une chute de tension de 10V au milieu de la montée. Le générateur est utilisé sur les composants LINB et LINC. D'après leur courbe IV quasi-statique, le premier possède une structure à retournement et le second possède une protection qui réagit comme une diode. Les composants sont brasés sur la carte de test LIN. Les tensions mesurées à leurs bornes pour une précharge de 400V sont données Figure 3.67.

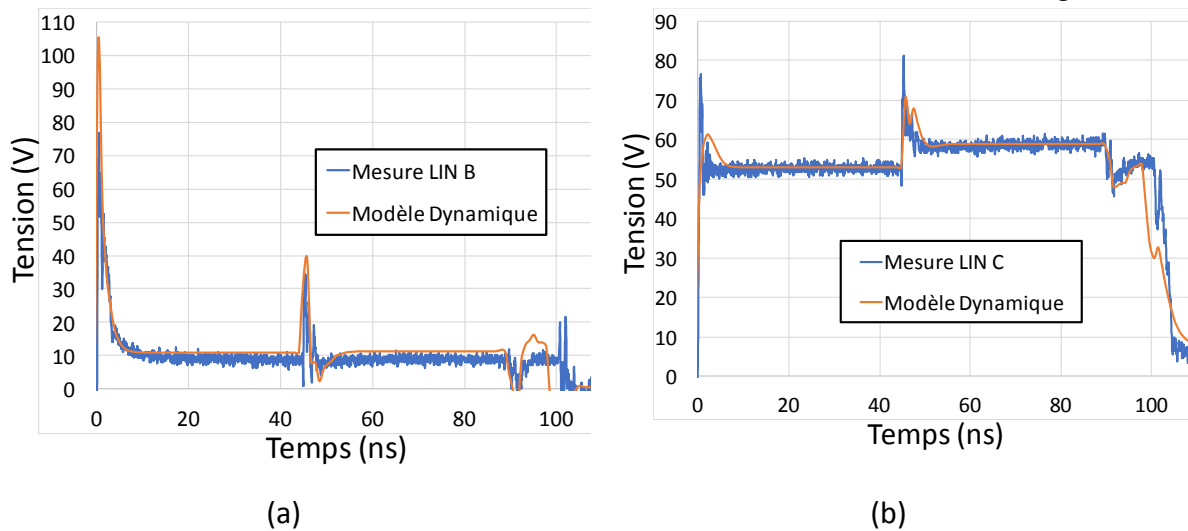


Figure 3.67: Résultats de mesures et de simulations du modèle dynamique du LIN B en (a) et du LIN C en (b) pour une précharge de la ligne 1 à 400V.

Les courbes de mesures sont comparées aux simulations effectuées sur le modèle dynamique. En simulation, nous avons utilisé le modèle du TLP avec tous ces éléments parasites. La terminaison en circuit ouvert de la ligne 2 est représentée par une impédance de 100MΩ. Sur la Figure 3.67(a), le premier pic correspond aux phénomènes de déclenchement de la protection qui inclut la charge de la protection, le temps de la mise en conduction et la non linéarité introduite par le déclenchement. Une fois son état quasi-statique atteint, la seconde impulsion à 50ns, permet de visualiser la réponse de la protection lorsqu'elle est passante. Sur ce second front il est possible d'appliquer soit la théorie de la réponse d'un système d'ordre N à un échelon de tension soit d'utiliser notre programme Matlab pour extraire les paramètres S comme détaillé dans la section 3.2 de ce chapitre. La difficulté porte sur la différence de niveau entre les deux impulsions à 50ns. Figure 3.67 (a) la protection a une résistance à l'état ON tellement faible que les deux plateaux sont quasiment aux mêmes niveaux. Nous espérons extraire des informations sur le second front même si la différence des niveaux de tension n'est pas importante.

En parallèle du premier générateur un second générateur est en cours de discussion avec la société Grund Technical Solutions basée en Californie aux États-Unis.

Ce générateur dont le schéma électrique est donné Figure 3.68 reste adapté à l'impédance 50Ω du générateur au DUT pour éviter les multiples réflexions. Il est envisagé d'utiliser des éléments dédiés à des applications hyper-fréquences (HF). Les éléments HF permettront de garder une bande passante la plus large possible afin de ne pas impacter la raideur du front de montée de la seconde impulsion.

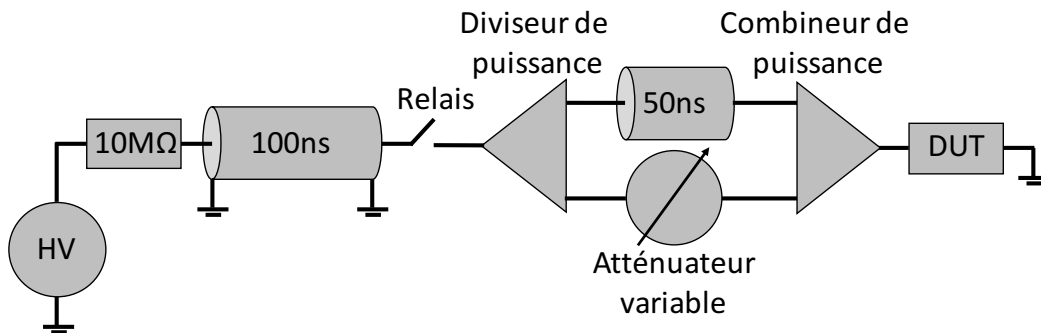


Figure 3.68: Schéma électrique du second générateur TLP2P en cours de développement.

Le dispositif qui permet de générer l'impulsion à deux plateaux est positionné entre le générateur TLP et le composant. Dès que le relais se ferme, la ligne de 100ns se décharge. Le diviseur de puissance permet de répartir la puissance de manière équitable entre ces deux sorties. Une sortie est reliée à une ligne à retard de 50ns tandis que la seconde sortie est reliée à un atténuateur variable. Ces deux chemins sont ensuite recombinaisonnés à l'aide d'un combineur de puissance avant d'atteindre le composant. L'onde obtenue avec ce générateur est représentée Figure 3.69. L'atténuateur variable est principalement utilisé pour faire varier le niveau du premier plateau. Le niveau du premier plateau est choisi juste au-dessus du seuil de déclenchement de la protection. A partir de 50ns la moitié de la puissance injectée par le TLP a traversé la ligne à retard et est superposée à la puissance délivrée par l'atténuateur variable ce qui génère le second plateau. Sur une charge 50Ω la différence de tension entre les deux plateaux serait toujours égale à $\frac{V_{TLP}}{\sqrt{2}}$. Les niveaux sont idéaux c'est-à-dire sans considérer les pertes introduites sur chaque voie du diviseur et du combineur de puissance.

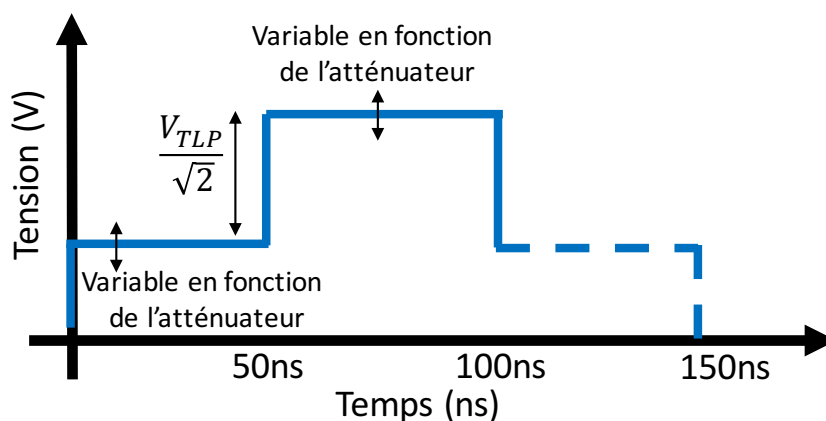


Figure 3.69: Exemple de forme d'onde générée par le second générateur TLP2P.

Ce second générateur aurait trois avantages par rapport au premier :

- Il reste 50Ω du générateur jusqu'au DUT.
- Le pas en tension est plus important entre les deux plateaux. Sachant qu'il est possible de rajouter un amplificateur sur la première voie pour augmenter le pas.
- Le second front de montée dépend principalement des outils RF utilisés. Il devrait donc être plus raide.

Nous recherchons le matériel adéquat pour réaliser ce générateur, c'est-à-dire du matériel RF capable de faire passer une large bande de fréquence et de supporter quelque Kilo Watts.

3.5. Conclusion

Dans la méthode $Z(t)$, les difficultés rencontrées portent d'une part sur la calibration du banc de test pour obtenir une mesure de $u(t)$ et $i(t)$ parfaitement en phase. Le second point bloquant lors du traitement des données est l'impact du temps de montée du générateur TLP sur le résultat de la courbe $Z(t)$. Enfin le nombre de points obtenus par la mesure durant le transitoire est très faible ce qui rend les données difficilement interprétables.

La seconde méthode qui extrait un modèle SPICE initialement à partir de la mesure TLP résout les problèmes de la calibration de la phase entre la tension $u(t)$ et le courant $i(t)$, car elle utilise uniquement la tension. Cependant le traitement se fait toujours sur le transitoire qui comporte un nombre de points limités. Pour cette méthode nous avons pris pour hypothèse que la protection ESD se comporte comme un élément linéaire. Le modèle SPICE généré en suivant notre méthodologie a été validé sur trois circuits intégrés différents. Ces modèles sont limités en fréquence à 200MHz. Ils ne sont donc pas capables de reproduire des variations d'impédances très rapides. Cette limitation en fréquence est principalement due aux erreurs de calculs introduits par les passages à zéro des sinus cardinaux constituant l'impulsion TLP. Ces erreurs de calculs se traduisent par des sauts des valeurs du Module et de la Phase des paramètres S extraits sur le composant par notre méthodologie. Des solutions pour élargir la bande de fréquence maximale des modèles sont données. Cependant le modèle proposé dans cette section est un modèle SPICE composé uniquement d'éléments passifs. Il ne sera donc pas capable de reproduire les effets non linéaires des protections ESD observés pour des injections TLP proches du seuil de déclenchement de la protection dans le chapitre 2.

La perspective pour cette méthode a été décrite dans la présentation des générateurs TLP2P en cours de développement. Les effets non-linéaires seraient visibles sur la première impulsion et ne seraient plus présents dans la seconde impulsion. Le modèle passif serait extrait sur le seconde front montée. De cette façon le modèle SPICE représenterait le comportement de la protection ESD dans son état passant. La difficulté du banc de test est de garantir la raideur du second front de montée et la bande passante de l'ensemble, banc d'injection et dispositif de mesure. La description comportementale de la protection pourrait se faire à partir de deux modèles. Un premier qui représente l'état bloqué de la protection et

un second pour son état passant. Le passage d'un état à l'autre serait effectué à l'aide d'éléments RLC comme ceux présents dans le modèle dynamique.

Enfin, ne trouvant pas satisfaction dans les méthodes temporelles nous nous sommes orientés vers les dispositifs fréquentiels capables de mesurer et modéliser les composants non-linéaires. Les paramètres X sont les seuls paramètres capables de répondre à nos besoins. Nous avons vu qu'ils étaient parfaitement capables de simuler le comportement non-linéaire d'une diode. Cependant dès que la non-linéarité devenait trop forte, le simulateur ADS n'était plus capable de converger vers un modèle de paramètres X comme ce fut le cas sur le thyristor. Il est probable que cette difficulté à converger est due au modèle SPICE utilisé pour représenter le thyristor. Un modèle physique doit être essayé.

Néanmoins les paramètres X restent une description mathématique complexe et complète du composant non-linéaire. Elles caractérisent le comportement du composant pour toutes les fréquences ainsi que chaque harmonique associée et pour toutes les amplitudes du signal d'entrée. Avec ces matrices il pourrait être envisagé d'utiliser ces données dans un outil d'intelligence artificielle. L'outil prendrait en entrée le transitoire de l'ESD, qui le transformerait en somme de signaux $e(t) = \sum_{i=0}^K A_i \sin(\omega_i t + \varphi_i)$ à l'aide de la FFT. Dans la matrice de paramètres X, il va chercher pour chaque signal fréquentiel appliqué en entrée la réponse du composant. En réalisant la somme de toutes les réponses fréquentielles du composant, nous obtenons la réponse fréquentielle du composant face à l'ESD. La réponse temporelle est obtenue en appliquant la transformée inverse sur ce résultat.

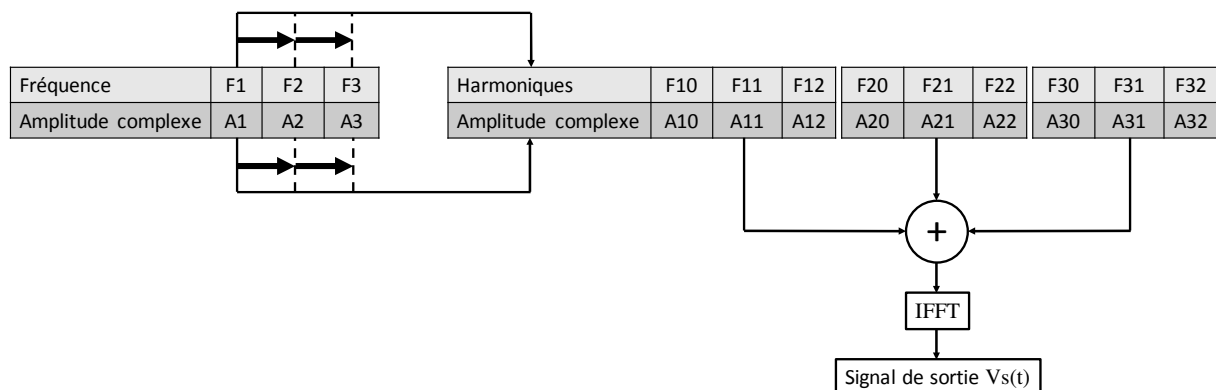


Figure 3.70: Schéma bloc de l'utilisation des paramètres X pour la prédiction du comportement de composant face à un ESD.

La mesure de paramètres X des protections ESD est à ce jour à l'étude. Nous avons vu que les protections ESD dans les circuits intégrés étudiés se déclenchent pour des niveaux de tension autour de 60V. Une fois déclenchées elles absorbent un courant pouvant aller de quelques ampères à la dizaine d'ampères pour une dizaine de volts. Les puissances nécessaires pour caractériser ces composants sont très élevées. La société Keysight nous propose le montage Figure 3.71, qui permet d'obtenir 50dBm pour caractériser le composant. Afin d'obtenir cette puissance, du matériel doit d'être rajouté en sortie du PNA-X. Ce matériel est représenté en

gris sur la figure. Il doit être choisi de sorte à correspondre aux attentes de mesures, puissances et bande de fréquences.

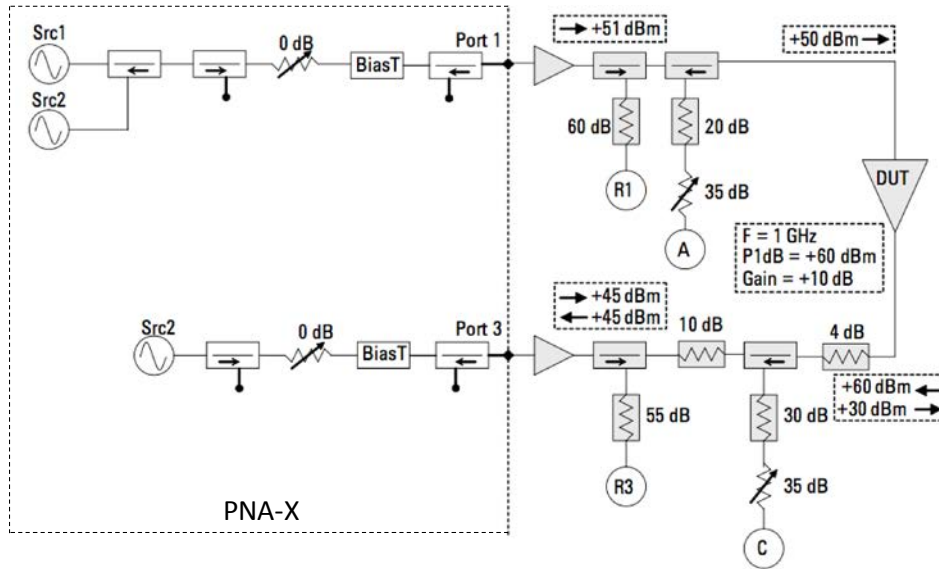


Figure 3.71: Configuration de mesure de paramètres [X] en forte puissance proposée par Keysight.

Cependant de tels niveaux de puissance ne peuvent pas être appliqués sur une longue durée au risque de détériorer le composant. Des discussions avec Keysight sont en cours, nous envisageons de réaliser des mesures de paramètres X en impulsionnel mais la durée souhaitée est très courte, une centaine de nanosecondes. La solution serait de réaliser une configuration de mesure de paramètres X à chaque impulsion, c'est-à-dire une amplitude, une fréquence et une harmonique à chaque impulsion. La mesure serait répétée autant de fois que de nombre de points des paramètres, amplitudes, fréquences et harmoniques. Nous avons vu que dans une configuration de test classique avec seulement 10 points de chaque la mesure pouvait prendre 15mn. Le temps de mesure pour un tel dispositif serait encore plus important.

- [1] S. Pannala and M. Swaminathan, "Extraction of S-parameters from TDR/TDT measurements using rational functions," *54th ARFTG Conf. Dig. Fall 1999 Autom. RF Tech. Gr. Charact. Broadband Access Technol. ARFTG Fall 1999*, pp. 1–8, 1999.
- [2] K. Kurokawa, "Power Waves and the Scattering Matrix," *IEEE Trans. Microw. Theory Tech.*, vol. 13, no. 2, pp. 194–202, 1965.
- [3] J. Cololeay and J. Tukey, "An algorithm for the machine calculation of complex fourier series," *Math. Comput.*, vol. 19, no. 90, pp. 297–301, 1965.
- [4] J. Verspecht and D. E. Root, "Polyharmonic distortion modeling," *IEEE Microw. Mag.*, vol. 7, no. 3, pp. 44–57, 2006.
- [5] T. M. Comberiate, "Using X-Parameters for Signal Integrity Applications : <https://www.ideals.illinois.edu/handle/2142/46714>," 2013.
- [6] J. E. Schutt-Ainé, P. Milosevic, and W. T. Beyene, "Modeling and simulation of high speed I/O links using X parameters," *2010 IEEE 19th Conf. Electr. Perform. Electron. Packag. Syst. EPEPS 2010*, vol. 1, no. 1, pp. 29–32, 2011.
- [7] D. E. Root, J. Xu, J. Horn, M. Iwamoto, and G. Simpson, "Device modeling with NVNAs and X-parameters," *2010 Work. Integr. Nonlinear Microw. Millimetre-Wave Circuits, INMMiC 2010 - Conf. Proc.*, no. c, pp. 12–15, 2010.
- [8] J. Verspecht, D. Barataud, J. Teyssier, and J. Nébus, "Hot S-Parameter Techniques : 6 = 4 + 2," 2005.
- [9] "www.janverspecht.com/pdf/arftg_66th_hots_verspecht.pdf."
- [10] "na.support.keysight.com/pna/nvna/NVNAWebHelp/Multitone_Hardware_Configuration.htm."

4 Modèles génériques pour la détection de défaillances matérielles et fonctionnelles dues à un ESD

Le modèle transitoire développé dans le chapitre 2 permet de mieux reproduire le comportement des systèmes face aux décharges électrostatiques en prenant en compte les comportements dynamiques des protections. Cependant, une information capitale manque à ces modèles. En effet, ils sont capables de prédire le comportement des protections ESD et les niveaux de puissance qui les traversent, mais aucune information sur la robustesse du système face aux ESD n'est donnée. Dans ce chapitre, nous avons étudié la robustesse des composants LIN face aux ESD. Deux types de défaillances ont été observées. La défaillance matérielle [1], qui est tout simplement la destruction du CI et la défaillance fonctionnelle qui est obtenue uniquement lorsque le CI est en fonctionnement. La défaillance fonctionnelle décrit des défauts de fonctionnement dus à une décharge électrostatique sur le composant ou le système. Elles sont classifiées en fonction de leur impact par les normes IEC61000-4-2 [2] et ISO10605 [3].

L'objectif ici est de développer un modèle comportemental capable de prédire le type de défaillance en fonction des caractéristiques des stress ESD. Pour ce faire l'ensemble des données collectées sur la robustesse matérielle et fonctionnelle sont analysées. Nous détaillerons les différentes configurations de tests utilisées pour détecter les deux types de robustesse. L'ensemble des méthodologies utilisées pour intégrer les défaillances dans les modèles est également décrit. Les composants et les modèles sont ensuite soumis à différentes formes de stress. Des comparaisons entre mesures et simulations sont présentées afin de démontrer le bon fonctionnement de nos modèles.

Enfin des comparaisons entre les résultats de robustesse fonctionnelle obtenus lorsque le composant LIN est testé seul ou en communication Maître/Esclave sont présentées.

4.1. Les défaillances matérielles

Dans cette partie nous avons étudié la robustesse des composants LIN face aux ESD. Si le niveau de robustesse est atteint, cela engendre la destruction du composant, on parle alors de défaillance matérielle. La robustesse peut être définie en courant, en tension, en puissance, ou en énergie. Cette étude permettra de discuter du choix du critère à intégrer dans les modèles comportementaux. L'ajout de ces niveaux dans le modèle peut permettre au concepteur du système de définir le routage des cartes, le câblage électrique et la stratégie de protection adaptée afin de respecter le cahier des charges qui définit les niveaux de robustesse du système complet.

4.1.1. Détection des défaillances matérielles dues à un ESD

La détection de la destruction du composant est effectuée à partir d'une mesure de courant consommé lorsqu'une tension statique de faible amplitude est appliquée [4]. Durant la mesure, le composant est non alimenté et le courant consommé est appelé courant de fuite. Ce courant de fuite est relativement faible, il doit être compris entre le nano-ampère et le micro-ampère suivant les composants testés. Cette mesure est réalisée après chaque injection TLP pendant la caractérisation IV quasi-statique. Pour un niveau de tension statique donné (V_{LB} – Leakage Biasing Voltage), le composant absorbe un courant de fuite constant. L'amplitude de l'injection TLP augmente après chaque test jusqu'à voir le courant statique évoluer de manière irréversible. Si la valeur de ce courant de fuite a augmenté après une injection TLP, alors le stress TLP a créé un chemin moins résistif vers la masse comme par exemple par la fusion du silicium [1].

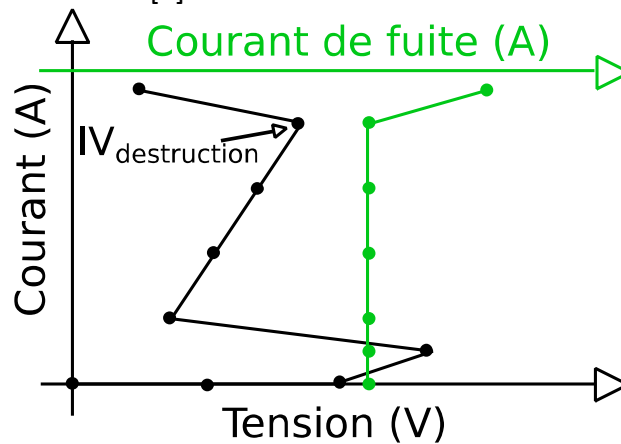


Figure 4.1: Exemple de mesure TLP et de courant de fuite.

Dès lors que le courant statique, nommé courant de fuite dans la Figure 4.1 a évolué de manière irréversible, nous relevons sur la courbe IV le point I et V précédent la destruction. Ce point, nommé $IV_{destruction}$, de courant et de tension donne le niveau de robustesse de la protection testée. Le niveau de tension V_{LB} doit être suffisamment élevé afin de pouvoir mesurer un courant de fuite avec les appareils de mesure mais il ne doit pas être trop élevé au risque d'influencer le niveau de robustesse [5].

Le test de robustesse est effectué pour différentes longueurs d'impulsion TLP. Pour ce faire, le câble qui est chargé puis déchargé pour réaliser l'impulsion TLP est remplacé par des câbles de différentes longueurs pour générer différentes durées d'impulsion. A partir des résultats obtenus, quatre courbes définissant différents critères de robustesse en fonction de la longueur de l'impulsion TLP sont tracées par protection testées Figure 4.5. La première courbe représente la robustesse de la protection en fonction du courant qui la traverse, la seconde permet de définir la robustesse en fonction de la tension à ses bornes, la troisième est la robustesse en puissance calculée à partir des deux résultats précédents, et pour finir, la robustesse en énergie calculée en réalisant l'intégrale de la courbe de robustesse de puissance. Ces courbes sont issues des courbes de robustesse de Wunsch et Bell (W&B) [6] Figure 4.2 qui ont publié en 1968 un modèle de courbe qui représente la destruction d'un semi-conducteur due à un échauffement causé par une impulsion de tension. La courbe est en double échelle logarithmiques pour représenter la puissance de destruction en fonction de la durée de l'impulsion.

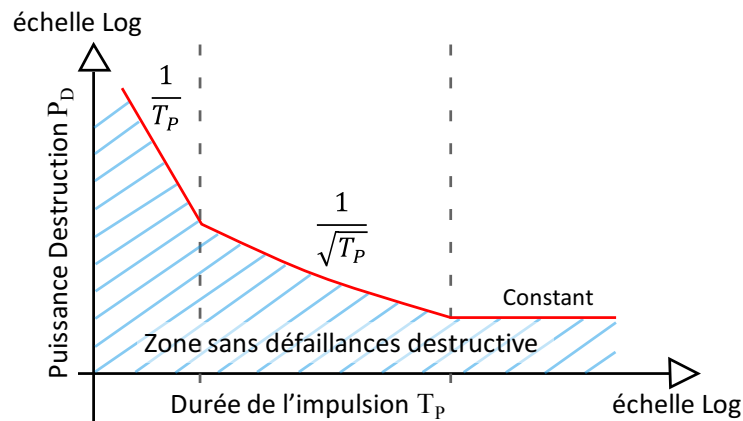


Figure 4.2: Courbe Wunsch et Bell du niveau de robustesse en puissance P_D en fonction de la durée de l'impulsion T_p en double échelles logarithmiques.

A l'origine la puissance de destruction était normalisée par rapport à la surface de la jonction. De nos jours, les fabricants de circuits intégrés donnent de moins en moins d'information sur la structure de protection interne. La puissance de destruction ne peut plus être normalisée. C'est pour cette raison que nous retrouvons des courbes W&B tracées sous la forme de P_D en fonction de T_p . Wunsch et Bell ont repéré sur ces courbes un rapport entre la durée de l'impulsion et le niveau de robustesse sous la forme de $\frac{1}{\sqrt{T_p}}$. Les courbes ont été étendues par la relation pour les impulsions courtes en $\frac{1}{T_p}$ et pour les impulsions longues par la relation « P_D constant » trouvées plus tard par Tasca [7] et Dwyer [8].

4.1.1.1. Configuration de mesure et extraction de courbes W&B

Le TLP utilisé pour les mesures de robustesse est un TLP développé par N. Mauran, N. Nolhier et D. Trémouilles au LAAS. Pour ce TLP appelé High Current TLP (HC TLP), nous disposons de différentes longueurs de câble visibles à gauche sur la Figure 4.3. Ces différents câbles nous permettant de réaliser des impulsions TLP de 50ns, 100ns, 200ns, 300ns, 500ns et 860ns. La sonde de tension est un Pick-off Tee qui utilise une résistance de 499Ω et la sonde de courant une CT1 placée sur le chemin de l'injection.

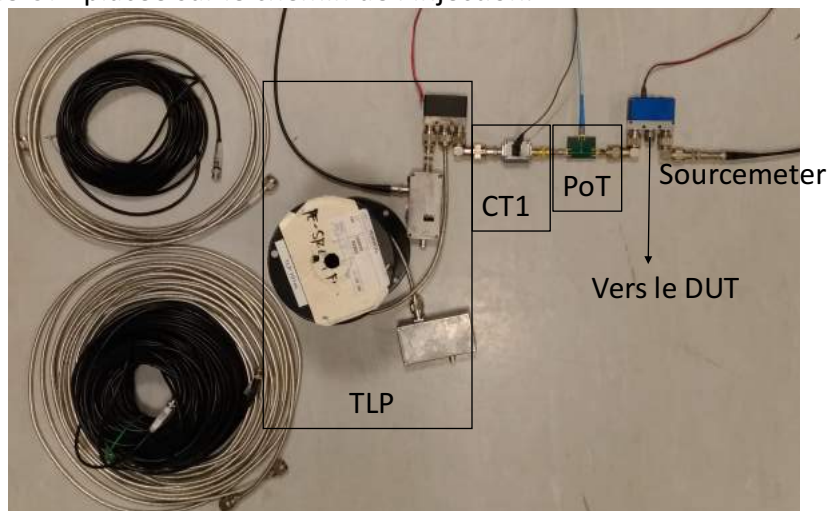


Figure 4.3: Configuration de test avec le HC-TLP du LAAS.

La configuration de mesure utilisée pour réaliser l'injection TLP et la mesure du courant statique est présentée Figure 4.4. Le relais permet de relier le composant soit au générateur TLP soit au Sourcemeter « HP 4142B » qui lui permet de réaliser la mesure statique après chaque impulsion TLP. Il est capable de mesurer un courant de 1nA au minimum avec une résolution de 50fA. Les composants testés sont les LIN testés sous pointes à l'aide de la station Suss PM8. Une pointe est reliée à l'âme du câble coaxial et l'autre au blindage, avec cette configuration la première pointe est le signal et la seconde la masse. A l'aide de ces deux pointes il est possible de tester les protections du CI en direct et en inverse, c'est-à-dire de LIN vers GND puis de GND vers LIN en intervertissant les pointes.

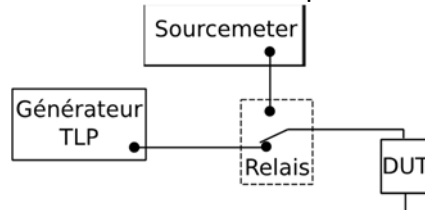


Figure 4.4: Configuration de mesure pour la détection de défaillance matérielle.

Pour chaque protection un tableau a été complété. Dès que la protection est détériorée nous relevons le courant qui traverse le composant et la tension à ses bornes ainsi que la durée de l'injection qui a engendré la défaillance matérielle.

4.1.1.2. Analyse des résultats de mesure

A partir de l'analyse de ces courbes nous souhaitons trouver le critère qui permet de définir la défaillance matérielle de chaque protections ESD.

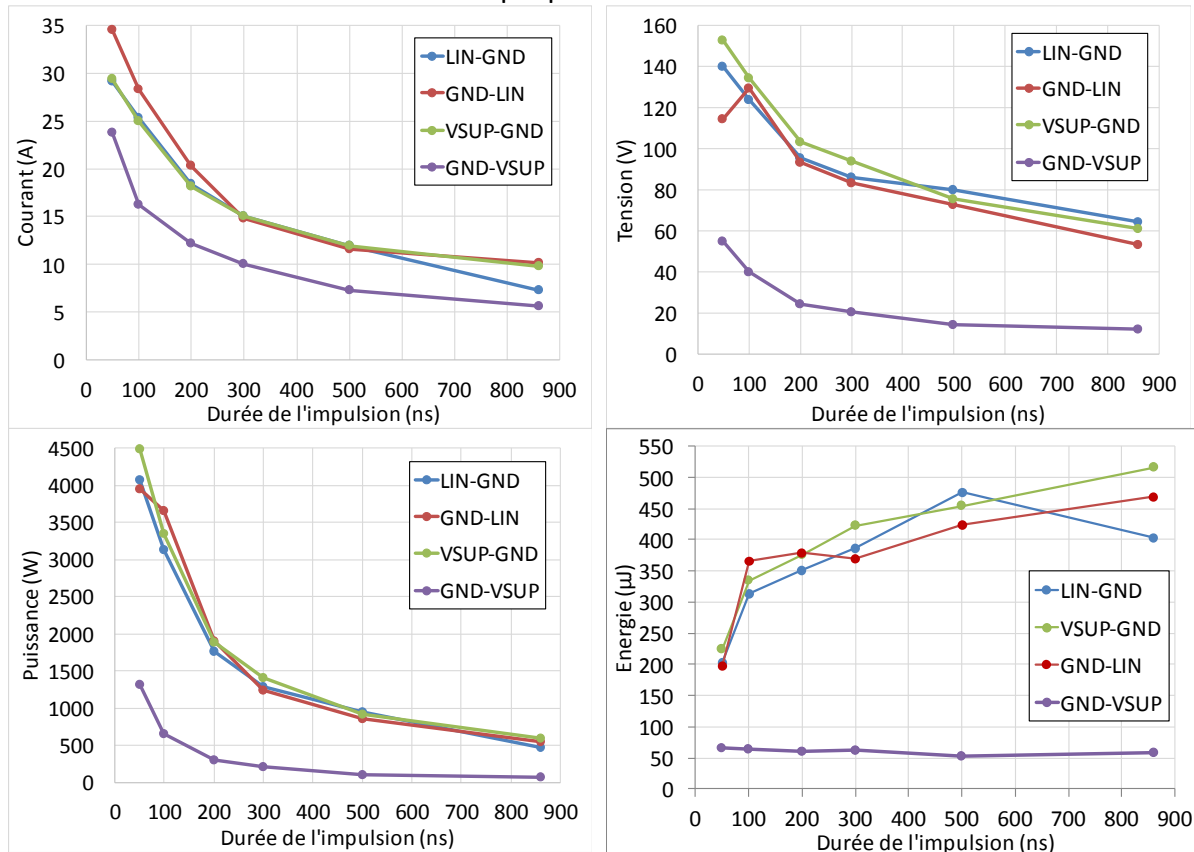


Figure 4.5: Courbes de robustesse de toutes les protections testées sur le LIN du fabricant C.

En réalisant les tests de robustesse sur toutes les protections de ce composant en direct et en inverse, nous trouvons pour chaque durée d'impulsion une défaillance matérielle. Les courbes IV qui ont permis d'obtenir les points de robustesse I et V sont confrontées aux courbes IV quasi-statiques utilisées dans les modèles comportementaux. Exemple Figure 4.6 avec la protection LIN-GND. La longueur de l'impulsion associée aux points de défaillance est notée à côté du point. Il est possible de voir en pointillé la tendance que suit la courbe IV incluse dans le modèle. Tous les points de défaillances sont situés proches ou sur la droite IV quasi-statique. Le point de défaillance de 50ns est le plus éloigné. En utilisant la courbe IV quasi-statique de la Figure 4.6, il sera impossible aux modèles de prédire précisément le niveau de tension ou le niveau du courant de destruction selon le critère choisi. L'erreur relative peut être calculée pour chaque critère de défaillances. Prenons comme exemple le point à 50ns.

Si le critère de défaillance est le courant soit 29,1A. Le modèle passe par le point (29,1A ; 133V) alors que la défaillance est survenue à (29,1A ; 140V). Dans ce cas, l'erreur relative est de -5%. Si le critère de défaillance est la tension nous trouvons avec le point (32A ; 140V) pour le modèle soit une erreur relative de 9,96%.

La puissance instantanée calculée avec le point de référence est de 4074 Watts. En suivant la courbe IV cette puissance correspond au point de coordonnées (30A ; 135,8V). Si la puissance est utilisée comme critère de défaillance, nous réduisons l'erreur relative du courant à 3,09% et celle de la tension à -3%. Cependant la puissance instantanée n'est pas un critère viable. Admettons qu'un pic de puissance instantanée de 4074 Watts soit appliqué sur le composant, celui-ci ne va pas défaillir puisque son niveau de robustesse en puissance est fonction de la durée de l'impulsion. Le composant est détérioré pour ce niveau de puissance uniquement s'il est appliqué durant 50ns. Afin de garder ce taux d'erreur relatif faible pour la tension et le courant, il peut être envisagé d'utiliser l'énergie. L'énergie est calculée en réalisant l'intégrale de la puissance sur la durée de l'impulsion. A partir de ce constat le critère en puissance peut définitivement être écarté. Le niveau de robustesse en énergie pour la protection GND-VSUP Figure 4.5 est quasiment constant et ce, peu importe la durée d'impulsion. Dans ce cas particulier, le critère en énergie peut paraître le mieux adapté.

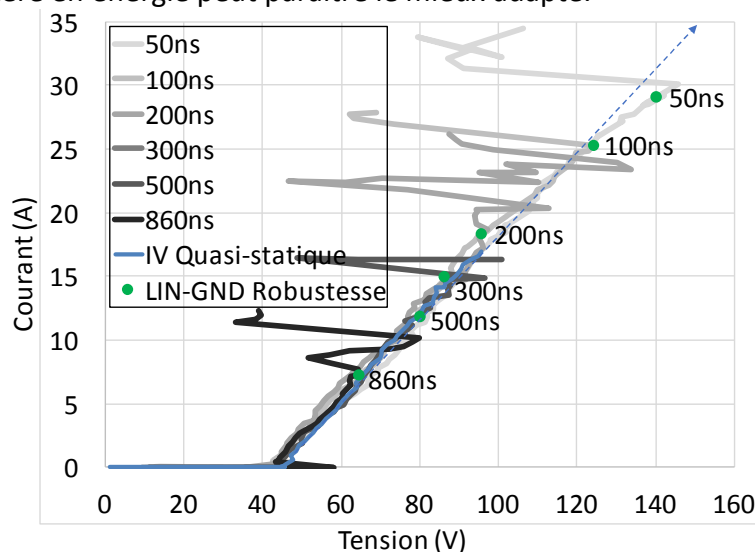


Figure 4.6: Courbes IV quasi-statiques confrontées aux points de défaillances obtenus sur la protection LIN-GND du LIN C.

Dans les résultats de robustesse présentés sur le composant LIN du fabricant A et B, certains points ne sont pas apparents. Cela signifie qu'il n'a pas été possible de détériorer la protection avec le niveau maximum délivré par notre TLP soit 2000V/40A. La protection GND-VSUP pour le composant A et B a été testée avec toutes les longueurs d'impulsion et n'a pas pu être cassée, les résultats de robustesses de cette protection ne sont donc pas présentés sur la Figure 4.7 pour le LIN B et Figure 4.9 pour le LIN A.

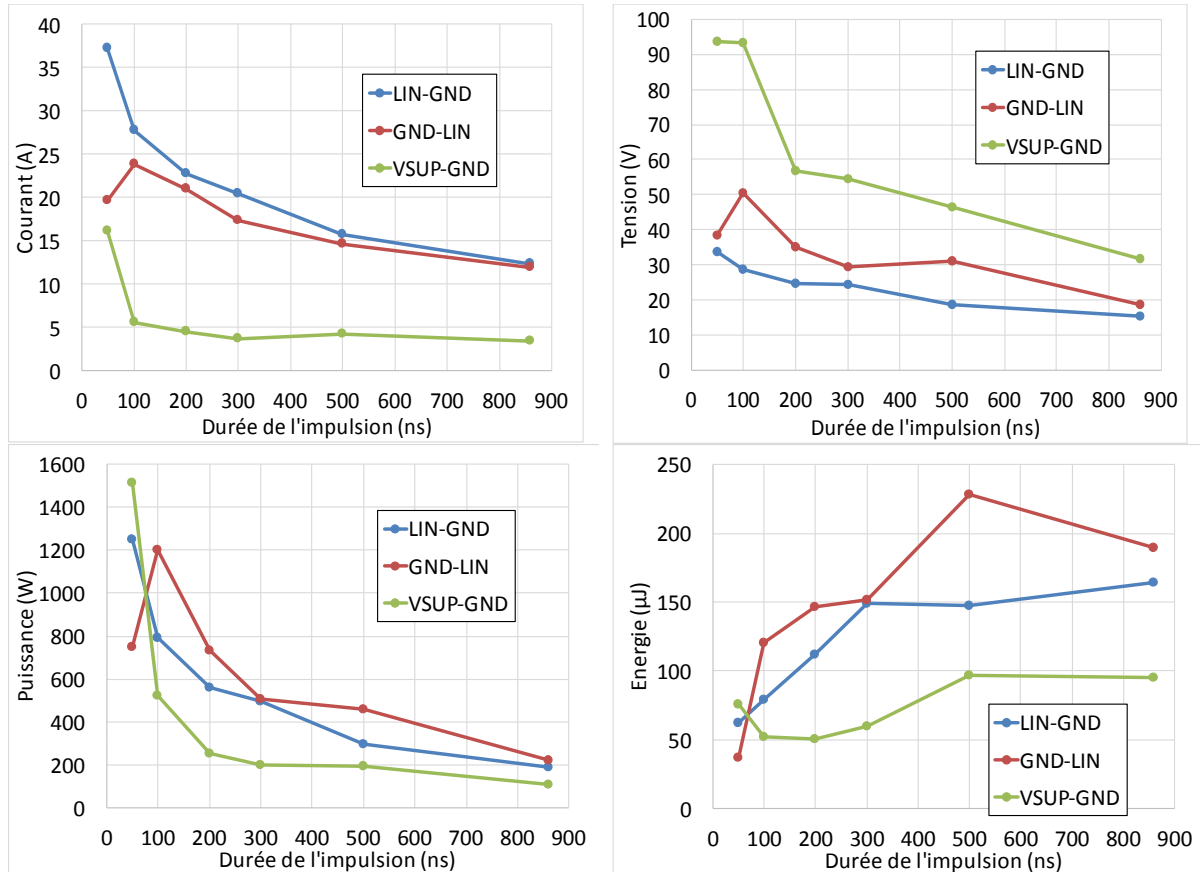


Figure 4.7: Courbes de robustesse de toutes les protections testées sur le LIN du fabricant B.

La confrontation des points de défaillances matérielles à la courbe IV quasi-statique de la protection LIN-GND de ce composant est représentée Figure 4.8 comme pour la Figure 4.6 toutes les courbes IV se superposent à la caractéristique quasi-statique utilisée dans le modèle. De plus tous les points de défaillances se trouvent relativement proches de cette courbe. Cela signifie que le modèle comportemental sera en mesure de prédire chaque niveau de défaillance en fonction de la longueur d'impulsion. Le point le plus éloigné en tension est celui qui correspond à la défaillance survenue pour une impulsion de 300ns. L'erreur relative maximale du modèle si le critère de défaillance est le courant est de -12,75%, et passe à 26,8% si le critère est la tension.

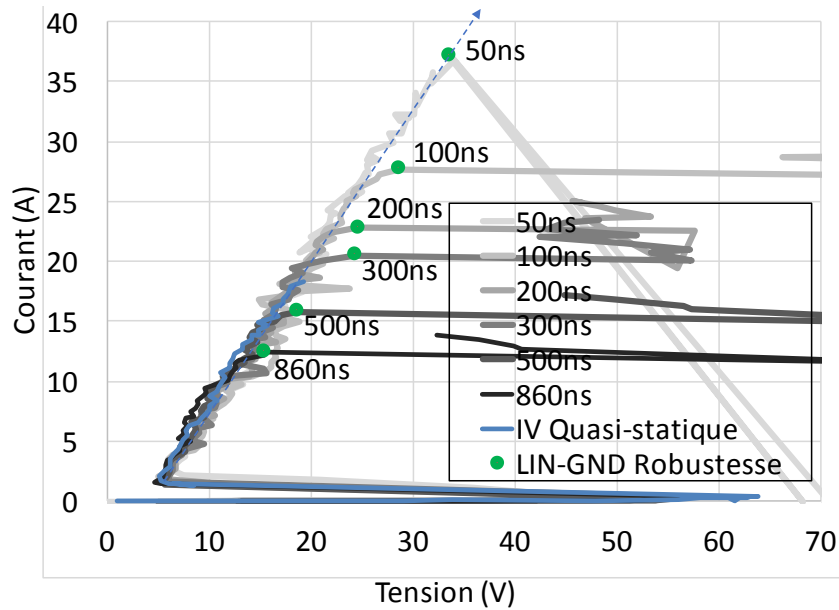


Figure 4.8: Courbes IV quasi-statiques confrontées aux points de défaillances obtenus sur la protection LIN-GND du LIN B.

Dans les résultats de robustesse obtenues pour le composant A Figure 4.9, la courbe de robustesse VSUP-GND est quasiment constante pour le courant et la tension. Dans ce cas particulier le critère de défaillance peut être un niveau de courant ou de tension atteint.

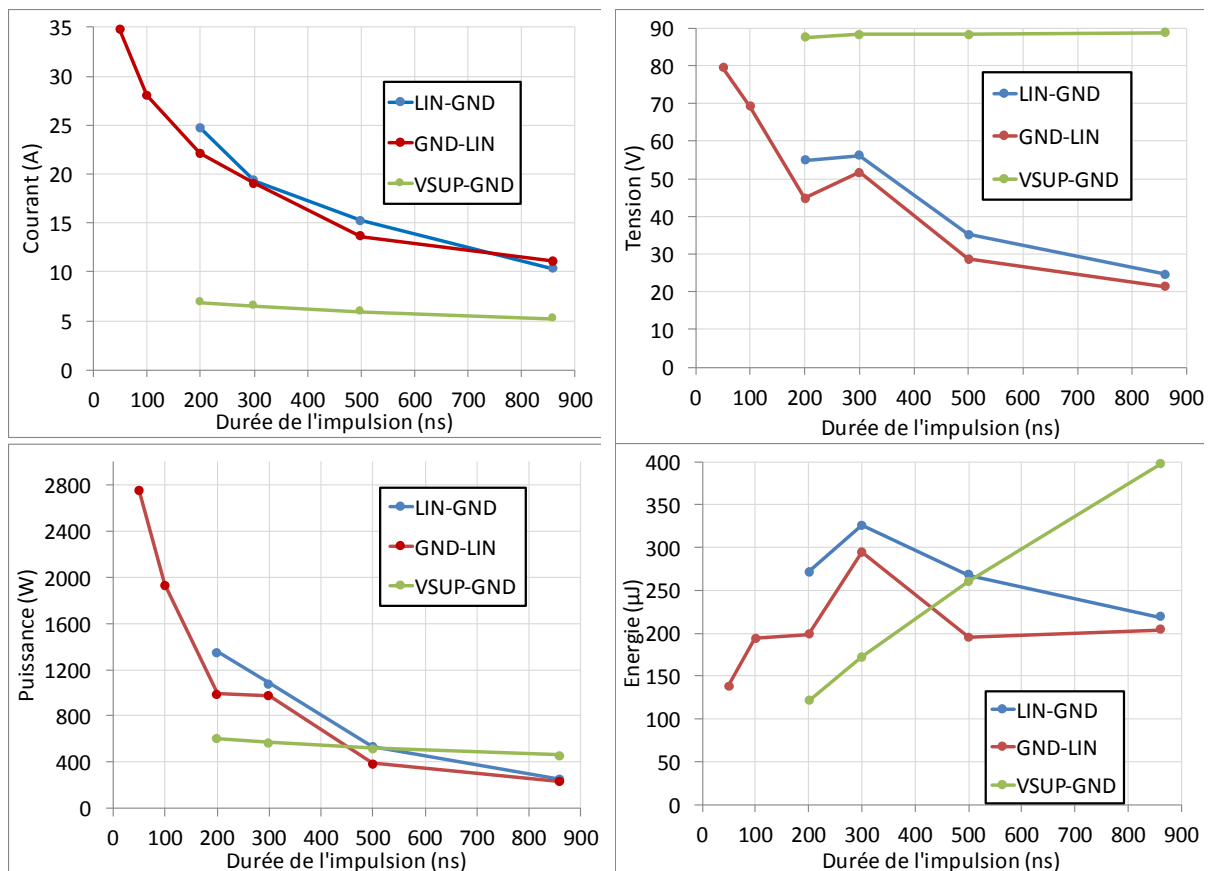


Figure 4.9: Courbes de robustesse de toutes les protections testées sur le LIN du fabricant A.

Toutes les courbes IV qui ont permis d'obtenir chaque point de défaillance sont comparées à la courbe IV quasi-statique utilisée dans le modèle comportemental du composant Figure 4.10. Il est possible de constater que toutes les courbes ne se superposent pas. La courbe IV du modèle est obtenue en linéarisant la caractéristique IV quasi-statique. Le résultat est tracé en pointillé. En linéarisant la courbe, la caractéristique utilisée dans le modèle passe proche des points de défaillances obtenus pour une impulsion de 860ns et 500ns. Les autres points, 300ns et 200ns sont relativement éloignés. L'erreur relative calculée pour le point à 200ns est de -15,38% si le critère de défaillance est la tension et de 10,9% si le critère est le courant.

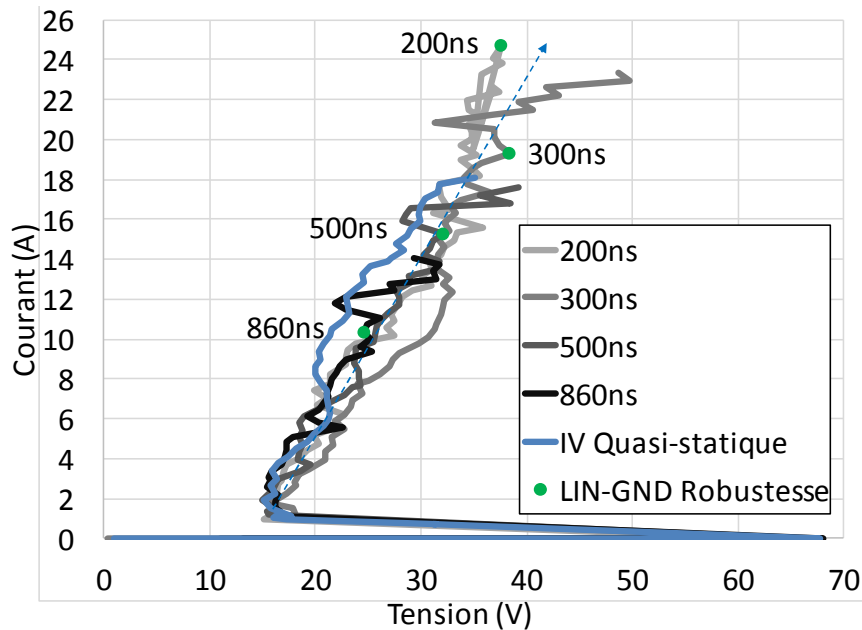


Figure 4.10: Courbes IV quasi-statiques confrontées aux points de défaillances obtenus sur la protection LIN-GND du LIN A.

Il est difficile de trouver un critère de défaillance unique pour l'ensemble des protections ESD testées. Le critère de défaillance matérielle le plus couramment utilisé est le critère en énergie du fait que la destruction du CI est souvent due à des phénomènes thermiques. La courbe de défaillance en énergie de la protection GND-LIN du composant A Figure 4.9 ainsi que celle de la protection LIN-GND du composant B Figure 4.7 évoluent de manière irrégulière.

Il nous reste le critère en tension et celui du courant. Nous avons calculé pour chaque points l'erreur relative introduite par le modèle en fonction du critère de défaillance choisi. Dans tous les cas présentés dans cette section, les erreurs relatives dues au critère de tension sont plus importantes que celles obtenues pour le courant.

Dans l'ensemble Figure 4.9, Figure 4.7, Figure 4.5, les courbes de robustesse tracées en courant en fonction de la longueur de l'impulsion évoluent de manière régulière. Elles sont décroissantes en fonction de la longueur d'impulsion. La seule exception est pour la protection GND-LIN du composant B à 100ns. Le critère de défaillance en courant selon cette étude nous paraît le mieux adapté. Ce critère a également été utilisé par F.Lafon [9] sur des composants CAN pour prédire la robustesse de ces CI lors de simulations au niveau système.

4.1.1.3. Modèle pour la simulation

Le critère choisi pour la détection de défaillance matérielle est la courbe de robustesse du courant en fonction de la longueur d'impulsion. Sur cette courbe le point I_0 est rajouté, sa valeur est choisie de manière arbitraire plus élevée que celle du point I_{50} .

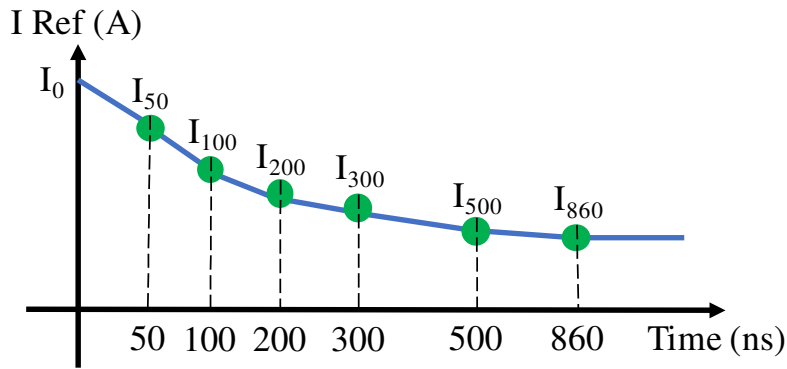


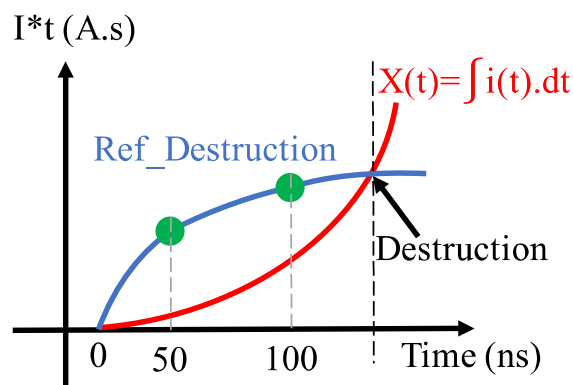
Figure 4.11: Courbe du niveau de courant de défaillance en fonction de la longueur d'impulsion.

En simulation, dès que la protection est activée, la courbe du courant I_{Ref} est utilisée pour définir l'intégrale du courant maximum qui peut traverser la protection avant la destruction suivant Equ 4.1.

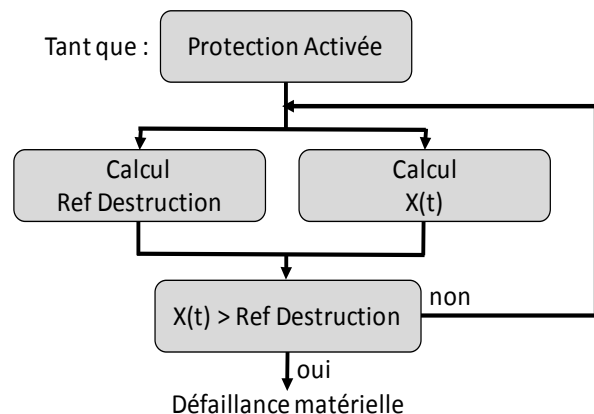
$$Ref_{Destruction} = I_{Ref}(t - t_{start}) \times (t - t_{start}) \quad \text{Equ 4.1}$$

Avec t_{start} le temps à partir duquel la protection est devenue active et t le temps actuel. $I_{ref}(t - t_{start})$ la valeur du courant de référence lue sur la courbe I_{Ref} .

Dans la Figure 4.12 (a) la courbe $Ref_Destruction$ est confrontée à la courbe $X(t)$ qui est l'intégrale du courant qui traverse la protection. Si la valeur de $X(t)$ atteint la courbe de référence alors, la simulation signale à l'utilisateur qu'il y a une défaillance matérielle. L'ensemble du code VHDL est résumé sous la forme d'un organigramme dans la Figure 4.12 (b).



(a)



(b)

Figure 4.12: (a) Courbe de l'intégrale du courant qui traverse la protection $X(t)$ (en rouge) confronté à la courbe de référence $Ref_Destruction$ (en bleu). (b) Organigramme du code VHDL utilisé pour la détection de défaillance matérielle.

4.2. Erreurs fonctionnelles dues à un ESD

Les défaillances fonctionnelles sont uniquement visibles lorsque le système est en fonctionnement. Elles peuvent se manifester sous différentes formes comme par exemple la perte de fronts d'horloge [10]. Nous verrons dans cette étude que cela peut entraîner la perte d'informations dans une communication LIN [11]. Enfin S. Vora [12] a démontré qu'un stress électrostatique sur une carte Arduino Uno [13] pouvait faire repartir le code du microcontrôleur au début.

L'ensemble des défauts ont été classés par la norme IEC6100-4-2 [2] et sont repris dans le rapport du conseil de l'industrie [14]. Dans ces documents il existe quatre niveaux dont trois niveaux de défaillances fonctionnelles et un niveau de défaillances matérielles. Les critères utilisés pour les classer sont reportés ci-dessous.

a) Fonctionnement du composant ou du système normal dans les limites spécifiées par le fabricant.

b) Perte temporaire de la fonction ou dégradation temporaire des performances qui cesse dès que la perturbation est terminée. L'équipement sous test retrouve un fonctionnement normal sans intervention de l'opérateur.

c) Perte temporaire de la fonction ou dégradation des performances dont le rétablissement d'un fonctionnement normal nécessite l'intervention d'un opérateur.

d) Perte de la fonction ou dégradation des performances non réversibles en raison de défaillances matérielles ou logicielles ou dues à une perte de données.

4.2.1. Détection d'erreurs dans une communication LIN sous stress ESD

Nous nous sommes intéressés à la susceptibilité de la communication LIN établie entre un LIN en mode « maître » transférant des données à un autre LIN en mode « esclave ». Lors de la description du LIN Chapitre 2 sous-section 2.2.3.1, nous avons indiqué que se composant recevait des informations du microcontrôleur en 0-5V sur sa broche TX. Ces informations sont mises en forme puis envoyées sur le bus LIN en 0-VSUP. Le driver LIN transmet au microcontrôleur toutes les informations qui transitent sur le bus LIN via sa broche RX. Nous avons considéré comme erreur fonctionnelle tout changement de bit dû à un ESD qui arrive sur le bus LIN et qui a été renvoyé au microcontrôleur via la broche RX. Dès que l'erreur fonctionnelle est détectée sur la broche RX, les informations sur la durée de l'erreur introduite et le niveau du bit sont renseignées dans un tableau ainsi que l'amplitude et la durée de l'ESD qui a engendré l'erreur.

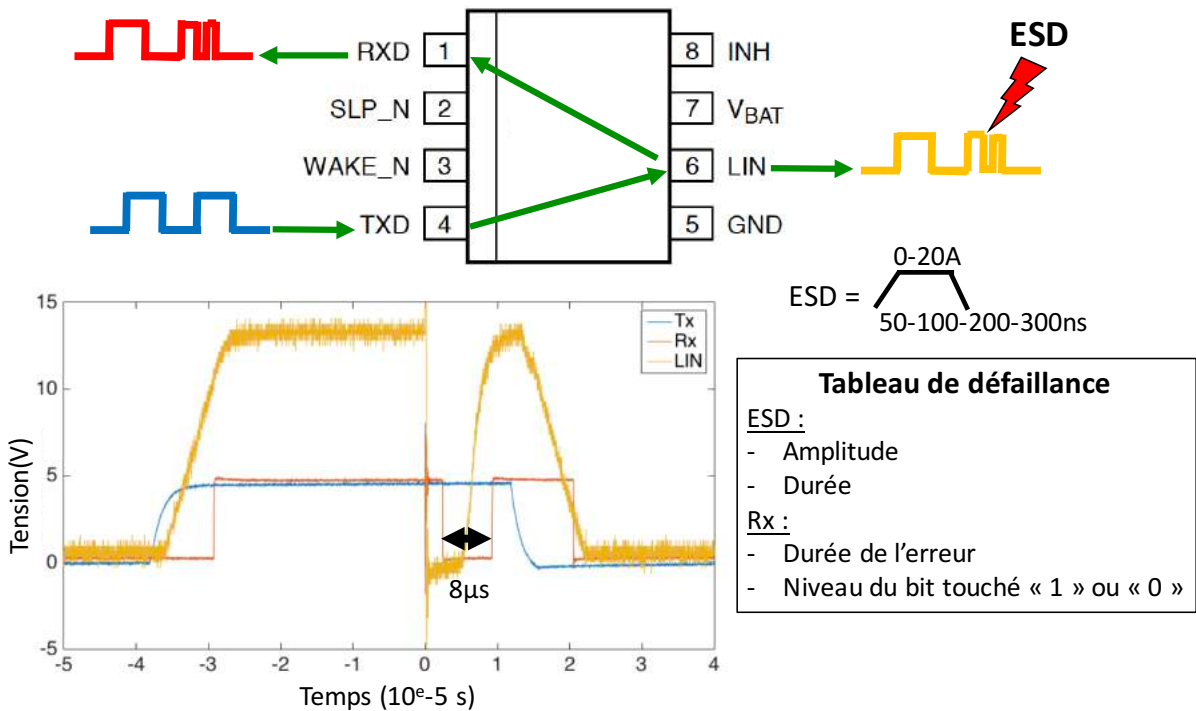


Figure 4.13: Introduction d'une erreur fonctionnelle de 8µs dans une communication due à un ESD de 16A appliqué pendant 300ns.

4.2.2. Configuration de test

Le stress ESD est une injection TLP directement sur le bus LIN via un connecteur SMA disponible sur la carte Figure 4.14 (a) nommé « Injection sur LIN-GND ». Le TLP utilisé est le HC-TLP du LAAS auquel il est possible de changer la durée du stress. Le bus LIN est donc testé pour différents niveaux d'injection avec quatre différentes durées d'injection et sur les deux niveaux de bit possibles c'est-à-dire haut et bas.

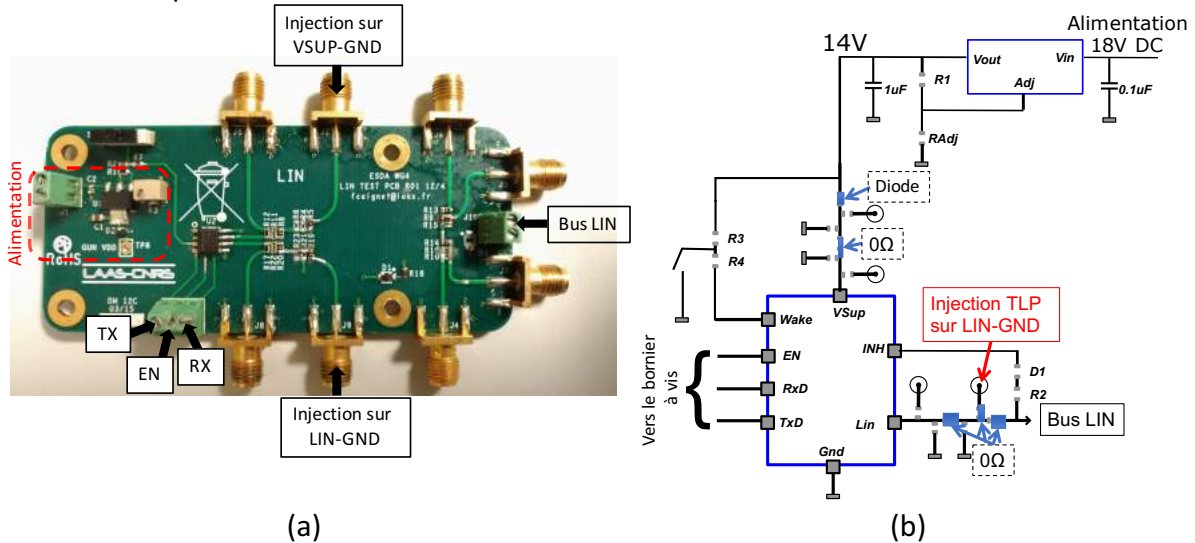


Figure 4.14: (a) Photo de la carte utilisée pour tester les LIN, (b) Schéma électrique de la carte.

Pour réaliser le test le composant LIN doit être alimenté et placé en fonctionnement en mode normal. Le circuit d'alimentation disponible sur la carte LIN Figure 4.14 (b) est réalisé à l'aide d'un régulateur LM317 connecté en amont à une alimentation DC réglée à 18V. Le circuit d'alimentation permet de délivrer au LIN une tension continue de 14V sur sa broche Vbat. Le signal Enable est réalisé à l'aide d'une alimentation DC réglé sur 5V. Dès que le signal Enable est à l'état haut le LIN est prêt à transmettre et à recevoir les informations. Le microcontrôleur qui envoie les informations en 0-5V sur la broche TX est représenté par un générateur d'impulsion (8110A) réglé à 10KHz afin de se positionner un débit de 20Kbps qui est la vitesse de communication la plus rapide pour le bus LIN. Suivant la documentation technique du composant, une résistance dite de pull-up de 2.2kΩ est nécessaire entre la broche RX et VCC. A l'oscilloscope nous visualisons le signal envoyé par le microcontrôleur TX, le signal envoyé sur le bus LIN et le signal renvoyé au microcontrôleur sur la broche RX. Ces signaux sont mesurés à l'aide des sondes de tension Tektronix TPP1000 dont la pointe est mise directement en contact sur le bornier à vis. Le trigger de l'oscilloscope est effectué sur la détection de fronts montants sur le bus LIN positionné à 16V. Ce niveau de tension permet de trigger uniquement sur l'injection TLP qui représente le stress ESD.

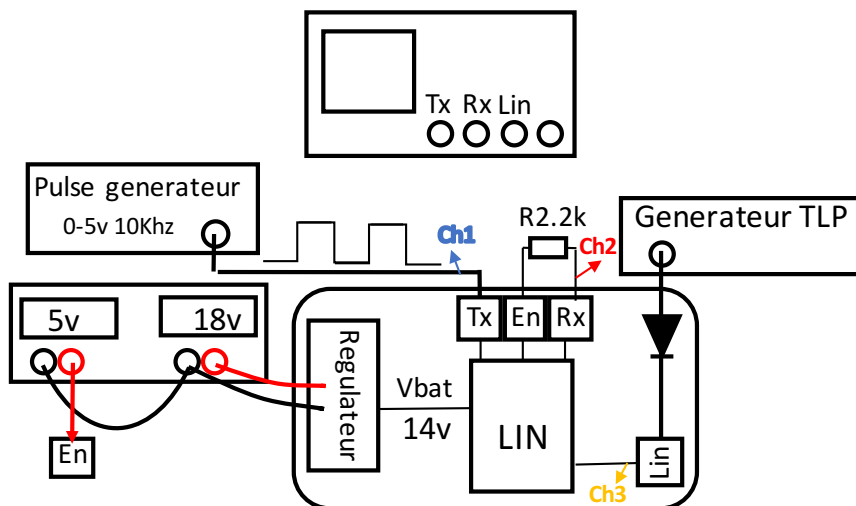


Figure 4.15: Configuration de test pour extraire la durée de l'erreur introduite par un ESD sur le bus de communication LIN.

4.2.3) Résultats d'études sur les composants LIN

Les LIN A, B et C ont été testés. Pour une meilleure lecture des résultats, la durée de l'erreur fonctionnelle est divisée en 10 niveaux. Le premier niveau « No Error » signifie qu'aucune erreur n'est visible sur la broche RX suite à l'injection TLP sur le bus LIN. Les autres paliers sont définis par des plages de durée d'erreurs. Par exemple, le premier regroupe les durées d'erreurs qui sont comprises entre 0 et 3µs. Le dernier palier regroupe les durées d'erreurs qui sont comprises entre 8 et 10µs. Ce sont les erreurs les plus longues qui ont été observées. Des couleurs ont été rajoutées pour mieux identifier les niveaux de criticité.

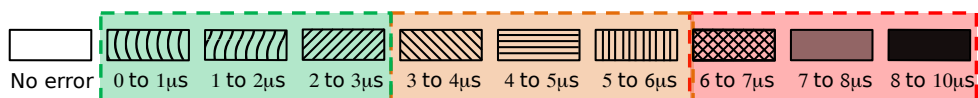


Figure 4.16: Classification des durées de la défaillances fonctionnelles.

Tous les résultats obtenus sur un composant sont synthétisés sous la forme de tableaux. Il y a deux tableaux par composant testé comme dans la Figure 4.17 pour le LIN C. Celui du haut regroupe toutes les durées de défaillances fonctionnelles observées sur la broche RX lorsque l'impulsion TLP est survenue sur un bit à l'état haut du bus LIN. Le tableau du bas regroupe les durées d'erreurs observées sur la broche RX lorsque le stress ESD est injecté sur le bus LIN à l'état bas. Ces relevés sont effectués pour différentes longueurs et différents niveaux d'impulsion TLP qui définissent respectivement les colonnes et les lignes du tableau. Dans chaque tableau, la configuration d'injection 2A et 50ns en bas à gauche est l'injection la plus courte et la plus faible. Celle qui se trouve diagonalement à l'opposé (en haut à droite) est l'injection la plus forte 16A et la plus longue 300ns.

Les résultats du LIN C Figure 4.17 sont simples à interpréter. En effet une seule défaillance fonctionnelle comprise dans la tranche 1 à 2µs a été observée pour une injection TLP de 16A appliquée pendant 300ns sur un bit à l'état bas du bus LIN. D'après ces résultats, ce composant est très robuste face aux ESD.

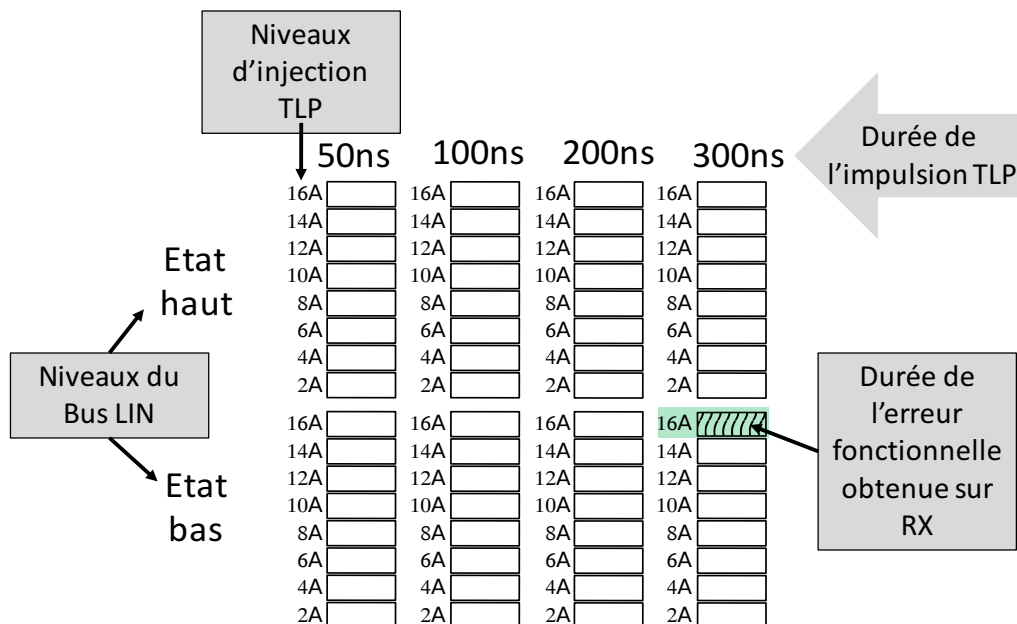


Figure 4.17: Résultats de l'analyse de la durée des erreurs fonctionnelles sur les LIN C pour les deux états du bus LIN, bas et haut.

Les résultats du LIN A sont synthétisés dans la Figure 4.18. L'état bas du LIN A est très robuste contrairement à son niveau haut qui présente pour toutes les configurations d'injection une erreur. Grace aux couleurs, nous remarquons que l'état haut de ce LIN a une durée d'erreurs qui augmente lorsque l'amplitude et la longueur d'impulsion augmentent.

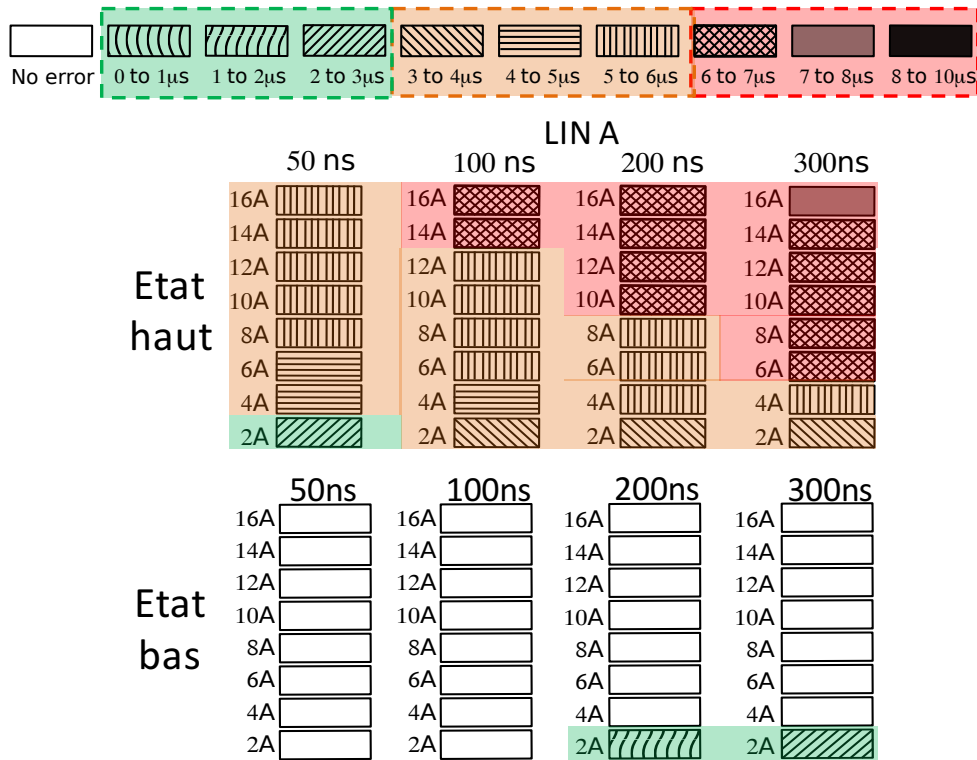


Figure 4.18: Résultats de l’analyse de la durée des erreurs fonctionnelles sur le LIN A pour les deux états du bus LIN, bas et haut.

L’état haut du LIN B Figure 4.19 réagit comme l’état haut du LIN A, les durées des défaillances fonctionnelles augmentent en fonction de l’amplitude et de la longueur de l’impulsion TLP. Son état bas présente lui aussi des erreurs fonctionnelles. Les durées d’erreurs les plus importantes se trouvent au milieu du tableau. Selon ces résultats, il semblerait que l’état bas de ce composant soit sensible à un niveau de courant compris entre 8 et 10A.

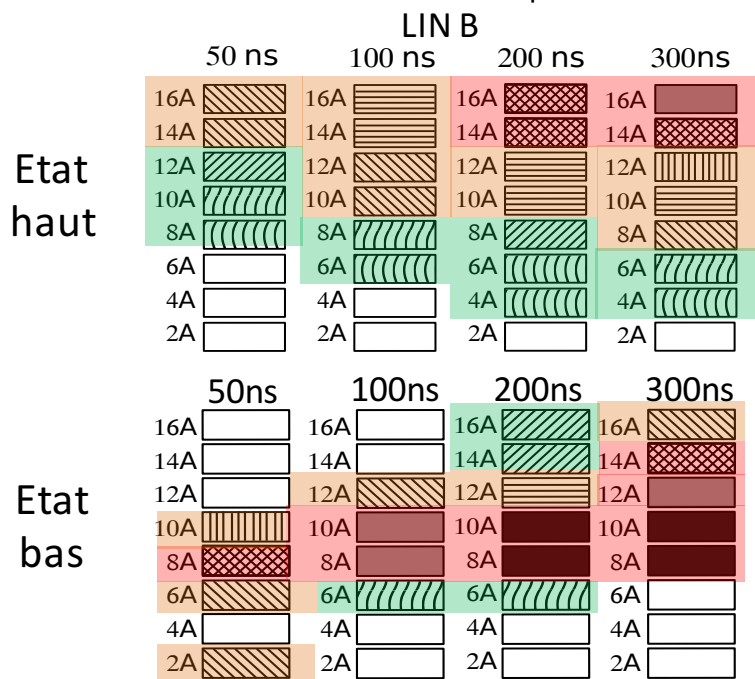


Figure 4.19: Résultats de l’analyse de la durée des erreurs fonctionnelles sur le LIN B pour les deux états du bus LIN, bas et haut.

Suivant les résultats du LIN A et B, les durées d'erreurs du bus LIN à l'état haut dépendent de l'amplitude et de la durée de l'impulsion TLP. L'état bas du LIN B est le moins robuste comparé aux autres composants. Les durées d'erreurs observées sur cet état dépendent principalement d'un niveau de courant. De tous les composants testés, le LIN C serait le plus robuste face aux ESD puisqu'il ne présente aucune erreur sur son état haut et une seule erreur sur son état bas visible pour l'injection la plus critique. Il faut toutefois se méfier de se composant, en observant les résultats capturés à l'oscilloscope pour une injection de 300V TLP pendant 100ns Figure 4.20. Nous avons remarqué que le bus LIN a changé d'état durant 1,81 μ s mais cette erreur n'est pas retranscrite sur la broche RX.

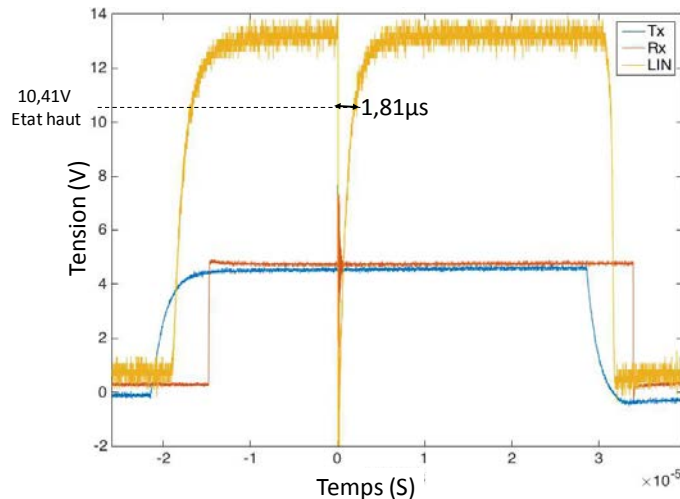


Figure 4.20: Signaux TX, RX et le bus LIN observés à l'oscilloscope pour le LIN C soumis à une injection TLP de 300V pendant 100ns.

Sur ces exemples le composant est testé seul, ce qui n'est pas le cas dans le réseau de communication automobile. Il sera donc intéressant d'observer le comportement de drivers LIN de fabricants différents, LIN C communiquant avec un LIN A par exemple, lorsque le bus LIN est soumis à des stress ESD. L'erreur qui est retranscrite par chaque driver LIN, selon cette étude, serait complètement différente d'une configuration à l'autres. Le LIN A va affirmer avoir vu une erreur de communication tandis que le LIN C affirme que la trame est correcte. Pour comprendre ce qui pourrait se passer nous avons étendu l'étude au niveau système en utilisant deux LIN en communications dans ce chapitre section 4.2.6.

4.2.3. Critères de défaillance fonctionnelle du LIN

Nous supposons que ces durées d'erreurs fonctionnelles sont fonction de l'énergie contenue dans le stress ESD. Afin de vérifier cette hypothèse nous décidons de calculer pour chaque configuration d'injection, durée et amplitude du TLP, l'énergie totale qui a traversé le composant. Le courant $i(t)$ et la tension $v(t)$ sont mesurés au plus proche du composant. La tension est mesurée à l'aide du PoT disponible sur la carte LIN et le courant à l'aide d'une sonde champ proche placée à une hauteur de moins de 40 μ m sur la piste PCB qui mène à la broche LIN. Ces deux courbes $i(t)$ et $v(t)$ sont multipliées point par point dans le temps pour obtenir la puissance instantanée en fonction du temps $P(t)$ Equ 4.2.

$$P(t) = i(t) \times v(t) \quad \text{Equ 4.2}$$

$$E(T_{TLP}, I_{TLP}) = \int_0^{T_{TLP}} P(t) . dt \quad \text{Equ 4.3}$$

La puissance est ensuite intégrée sur toute la longueur de l'impulsion TLP pour obtenir l'énergie totale qui a traversé le composant $E(T_{TLP}, I_{TLP})$ Equ 4.3. Cette opération est répétée pour chaque niveau d'injection I_{TLP} et chaque durée d'impulsion T_{TLP} . Nous obtenons ainsi pour chaque durée d'erreurs fonctionnelles l'énergie totale qui a traversé le composant et qui a engendré l'erreur. Ces courbes sont représentées Figure 4.21, elles permettent de mettre en évidence la relation entre l'énergie du stress et la durée de l'erreur fonctionnelle. Seules les courbes de l'état haut du LIN A et B sont représentées dans la Figure 4.21. La Figure 4.22 représente uniquement les durées d'erreurs obtenues sur l'état bas du LIN B, tracées en fonction de l'énergie Figure 4.22 (a) et en fonction du courant Figure 4.22 (b). Le LIN C et l'état bas du LIN A ne sont pas représentés, il n'y a aucun intérêt à les représenter sous forme de courbes car ils ont peu ou pas de défaillances fonctionnelles.

Le critère de défaillance dû à l'énergie est cohérent aux vues des résultats obtenus sur l'état haut du LIN A Figure 4.21 (a). Toutes les courbes sont quasiment superposées. Sous cette représentation, l'état haut du LIN B suit difficilement la même tendance.

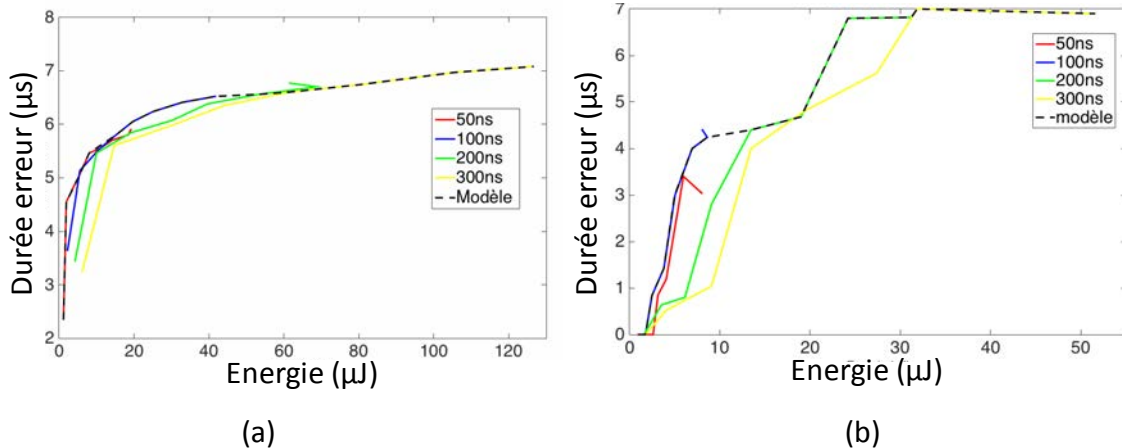


Figure 4.21: Courbes de la durée de l'erreur en fonction de l'énergie et de la longueur d'impulsion pour l'état haut du LIN A en (a) et pour l'état haut du LIN B en (b).

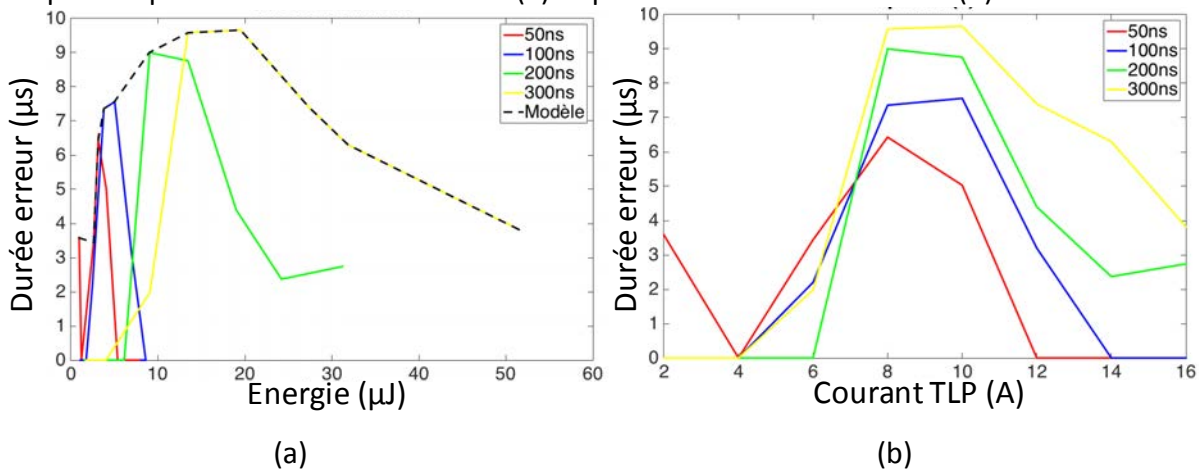


Figure 4.22: Durée de l'erreur en fonction de l'énergie (à gauche) et en fonction du courant (à droite) pour l'état bas du LIN B.

En ce qui concerne l'état bas du LIN B nous constatons que ce critère n'est pas correct puisque aucune courbe ne se superpose sur la Figure 4.22 (a). Suivant les remarques effectuées dans la section précédente sur la Figure 4.19. Le tableau du LIN B à l'état bas aurait une durée de défaillance qui dépend d'un niveau de courant compris entre 8A et 10A. Afin de vérifier cette hypothèse, nous avons tracé dans la Figure 4.22 (b) les courbes de la durée de défaillance en fonction du courant TLP. Ces courbes confirment que les durées de défaillances, les plus importantes sont bien sur une plage de courant mais elles dépendent aussi de la durée de l'impulsion. Plus l'impulsion est importante plus la durée d'erreurs est importante.

Quel critère de défaillance fonctionnelle choisir suite à ces observations ? Afin de simplifier les modèles nous choisissons de considérer pour tous les LIN et tous les états, un critère de défaillance en énergie. La courbe du modèle est tracée en pointillé noir sur les figures. Elle prend en compte le pire cas pour chaque résultat, c'est-à-dire que la courbe suit la durée d'erreurs la plus importante. En utilisant cette démarche nous sommes conscients des erreurs introduites dans le modèle. Par exemple le modèle du LIN B état haut Figure 4.21 (b) signalera à l'opérateur une erreur de 4,3µs pour une injection TLP de 300ns contenant 10µJ alors que celle mesurée était de 1µs. Cela signifie que nous avons pris parti de surestimer l'erreur signalée.

4.2.4. Modèle complet du circuit intégré pour la prédiction des défaillances

Le modèle du composant LIN Figure 4.23 prend en compte les défaillances matérielles et fonctionnelles obtenues suite aux études réalisées. Ce modèle est composé de trois parties nommées le « LIN_Core », « ESD protection » et le « bloc de défaillance ».

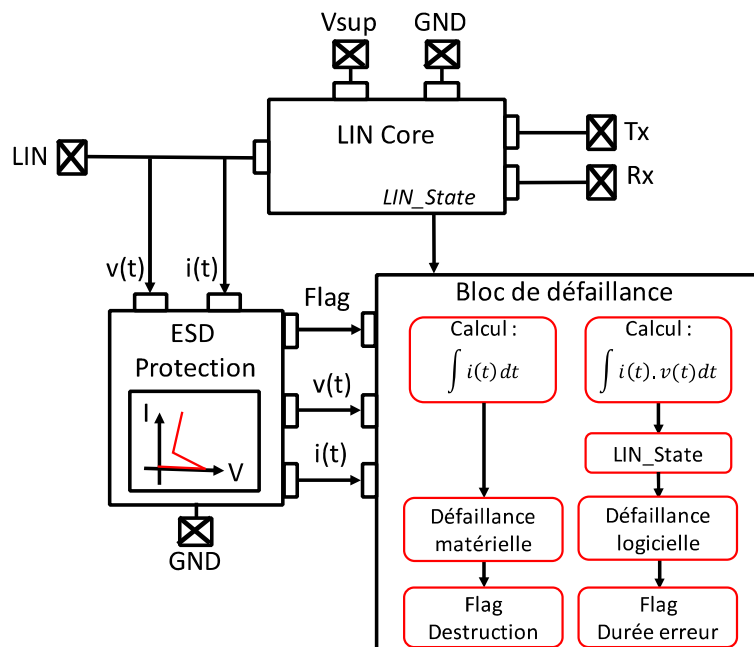


Figure 4.23: Modèle du composant LIN pour la simulation de défaillances matérielles et fonctionnelles.

- Le « LIN Core » permet de simuler la fonction du composant LIN, ce composant est doté d'un système interne complexe. Dans cette étude seule la fonction principale du LIN est intégrée dans le modèle, c'est-à-dire la transmission et la mise en forme des données entre TX, RX et le bus LIN. L'état du bus LIN est transmis en temps réel au bloc de défaillance via le signal « LIN-State »
- Le bloc « ESD protection », comme son nom l'indique est l'ensemble du réseau de protection (reliant les entrées et sorties, et les alimentations). La protection qui est représentée sur la Figure 4.23 est la protection LIN-GND, cependant toutes les autres paires de broches testées disposant de protections ESD sont également implémentées dans le modèle des composants ayant servis dans les simulations. Le modèle de protection utilisé est le modèle dynamique développé dans le chapitre 2. Ce bloc dispose de deux entrées et de trois sorties. La tension et le courant qui circulent sur le bus LIN durant un stress activent la protection ESD. Le signal Flag donne au bloc de défaillance l'information sur l'état de la protection, « ON » ou « OFF ». Le courant qui traverse la protection et la tension à ces bornes sont envoyés au bloc de défaillance.
- Le « bloc de défaillance » est activé dès que la protection se déclenche. Il calcule l'intégrale du courant qui traverse la protection afin de détecter une défaillance matérielle. En parallèle, il calcule l'énergie qui traverse la protection pour déterminer la durée de la défaillance fonctionnelle en fonction de l'état du bus LIN transmis par le signal LIN_state. Afin de détecter ces défaillances, les courbes de référence extraites par la mesure sont renseignées dans ce bloc. Ces défaillances sont signalées à l'utilisateur, soit par un flag pour la destruction du CI, soit en transmettant la durée de l'erreur introduite « t_failure ».

4.2.5. Validation du modèle

Afin de valider le modèle de LIN développé nous avons confronté les résultats de simulation aux mesures pour différentes configurations de test (Figure 4.24). Ces configurations de test permettent de valider le modèle dans un premier temps sur un cas simple en utilisant le TLP comme générateur de décharges électrostatiques. Les formes d'ondes sont ensuite complexifiées. La seconde configuration utilise le MR-TLP détaillé dans le chapitre 1, ce TLP dispose de deux plateaux dont la transition entre chaque plateau permet de vérifier si le comportement transitoire du modèle est bien reproduit. La dernière configuration utilise le standard HMM qui peut être généré soit par le pistolet ESD soit par le TLP-HMM.

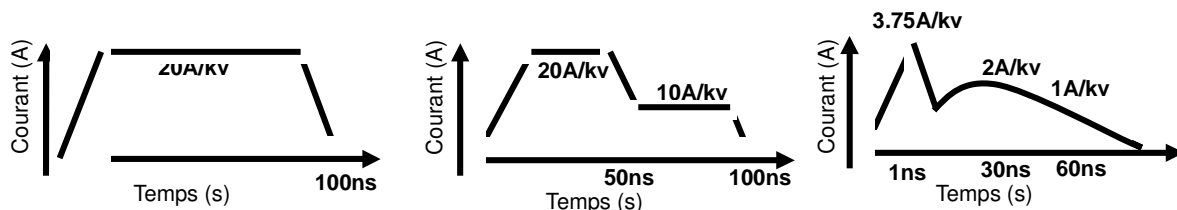


Figure 4.24: Différentes formes d'ondes appliquées sur le LIN pour la validation des modèles. De gauche à droite, le TLP, le MR-TLP et le standard HMM.

Pour chaque configuration de test le composant LIN est brasé sur le PCB de test. Les générateurs TLP sont reliés à la broche LIN via un connecteur SMA. Quant au pistolet ESD, il est appliqué directement en mettant en contact la pointe du pistolet sur la piste PCB. L'ensemble de la carte est modélisé pour la simulation. Les lignes PCB sont représentées par leur modèle LC équivalent sans pertes. Les deux résistances de 0Ω présentes sur le chemin d'injection sont remplacées par leur modèle RLC obtenue au VNA.

4.2.5.1. Validation du modèle avec une injection TLP

Dans un premier temps le LIN du fabricant A en fonctionnement est testé avec le générateur TLP Celestron, avec un temps de montée de 1ns. Le TLP est réglé à 16A pour une durée de 100ns. Lorsque ce stress survient sur un bit à l'état haut du bus LIN, nous avons observé en mesure une erreur fonctionnelle de $6.52\mu\text{s}$. La simulation de ce dispositif prévient l'utilisateur que l'erreur introduite pour un tel niveau d'injection est de $6.54\mu\text{s}$.

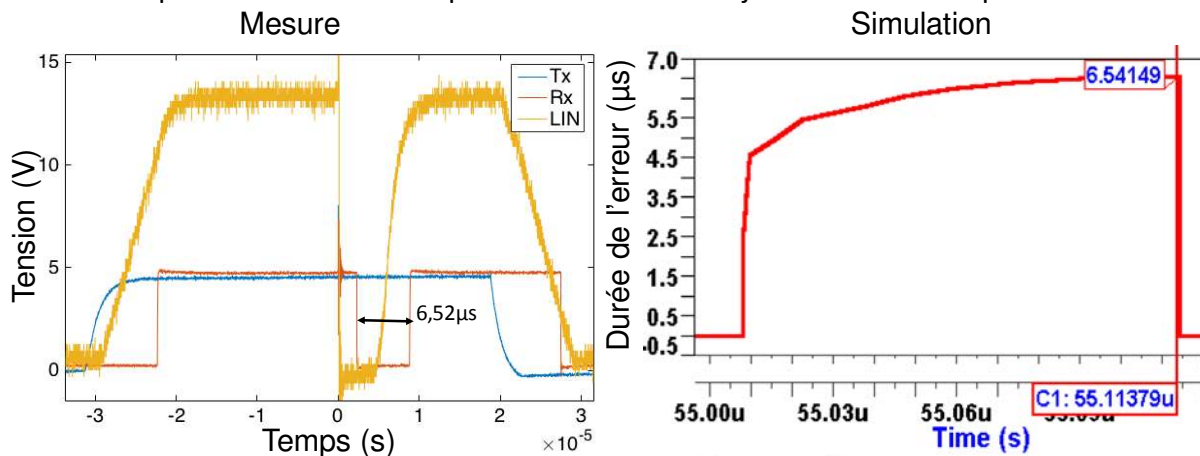


Figure 4.25: Mesure et simulation du comportement d'un composant LIN soumis à une injection TLP de 100ns et 16A.

La simulation du composant LIN prédit correctement la durée de l'erreur introduite. Le modèle utilisé est donc valide pour une injection TLP. Afin de vérifier que le modèle soit fiable pour n'importe quelle autre forme d'injection nous avons mis en place le MR-TLP.

4.2.5.2. Validation du modèle pour une injection MR-TLP

Le multi-réflexion TLP (MR-TLP) présenté dans le chapitre 1 est un TLP à deux niveaux. Le second plateau a pour valeur la moitié du premier. La transition entre les deux niveaux permet de vérifier d'une part que le modèle dynamique est capable de reproduire la vitesse et le comportement du composant passant d'un niveau à l'autre. D'autre part, il permet de vérifier que la simulation est capable de nous donner la bonne valeur de la durée de l'erreur pour ce type de stress. Pour ce faire le générateur TLP utilisé jusqu'à présent est remplacé par le générateur MR-TLP. La Figure 4.26 met en œuvre la configuration de mesure utilisée pour injecter le MR-TLP sur le bus LIN. La mesure de la durée de l'erreur introduite dans la communication est toujours réalisée sur la broche RX.

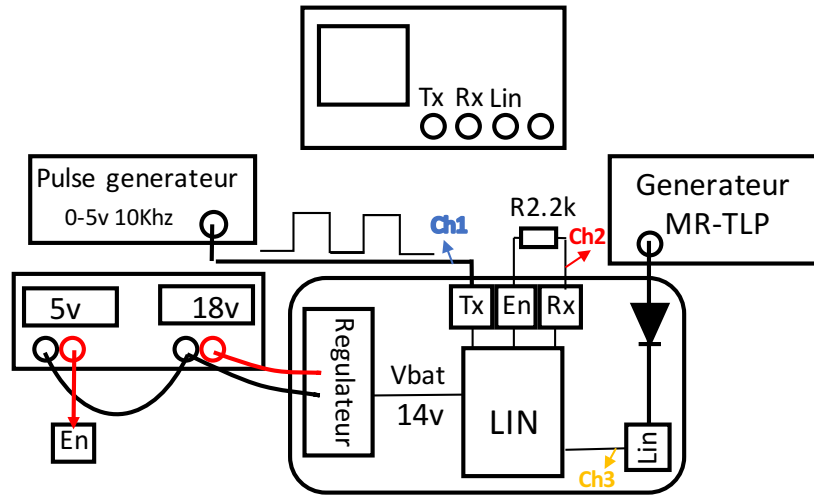


Figure 4.26: Configuration de test pour extraire la durée de l'erreur introduite par une injection du générateur MR-TLP sur le bus de communication LIN.

Comme pour l'injection TLP nous relevons sur l'oscilloscope les signaux qui transitent sur la broche TX, RX et LIN du composant testé. Ces trois signaux obtenus pour injection MR-TLP de 14A/7A sur le bus LIN du fabricant A sont reportés dans la Figure 4.27. Cette injection survenue sur un niveau haut du bus LIN a introduit une erreur fonctionnelle d'une durée de $6\mu\text{s}$. Cette valeur est directement mesurée sur le signal RX obtenue à l'oscilloscope. Le générateur a été modélisé pour la simulation. La durée de l'erreur fonctionnelle obtenue en simulation pour la même configuration que la mesure est de $6.2\mu\text{s}$, ce résultat est visible à droite de la Figure 4.27 avec le courant qui a traversé la protection.

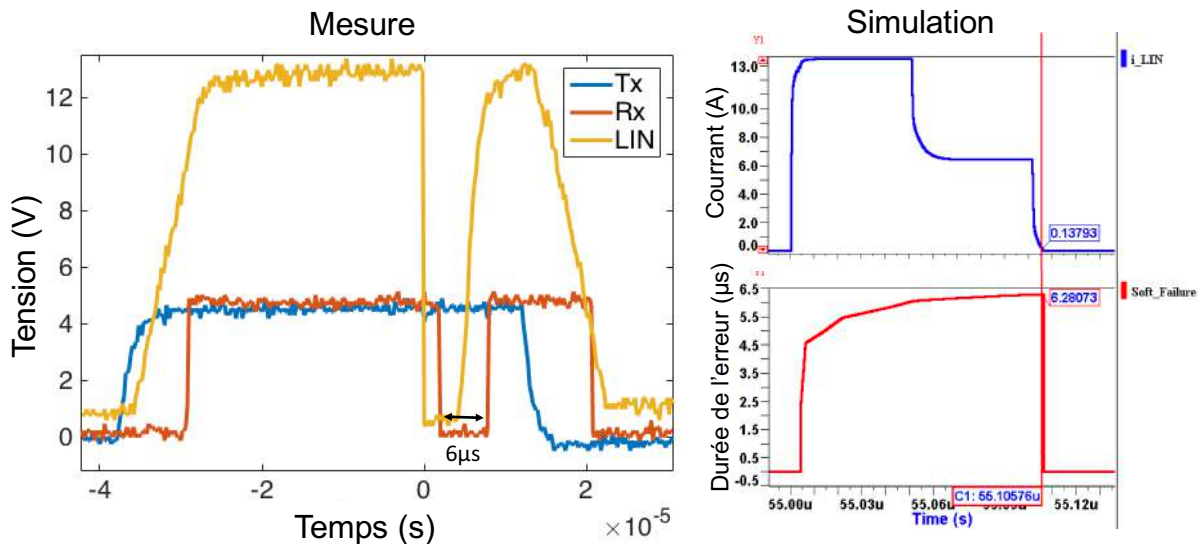


Figure 4.27: Résultats de mesure et de simulation obtenus pour une injection MR-TLP sur le bus LIN à l'état haut. Le composant est celui du fabricant A

La durée de l'erreur obtenue en simulation de $6.2\mu\text{s}$ est similaire à celle visible sur la mesure $6\mu\text{s}$, le modèle est fiable et juste pour une forme d'onde différente du TLP. La prochaine étape consiste à valider ce modèle sur une forme d'onde standardisée comme le HMM. Cela permettrait de rendre le modèle dynamique valide pour la prédiction de défaillances suite à des formes d'onde de décharges électrostatiques bien définies.

4.2.5.3. Validation du modèle avec un stress HMM

Le pistolet ESD généralement utilisé pour la norme IEC-61000-4-2 est utilisé dans cette étude pour reproduire la décharge d'un corps humain sur la carte électronique au travers d'un objet métallique. Afin de reproduire une décharge HMM avec le pistolet ESD, le retour de masse du pistolet est connecté à la masse de la carte. Le pistolet est utilisé en injection directe. Pour ce faire, il est équipé de la pointe de décharge pointue placée en contact sur le bornier à vis qui mène à la broche LIN. La carte LIN est fixée sur un support en plexiglass le tout posé sur une table métallique. L'ensemble de la configuration est reportée dans la Figure 4.28.

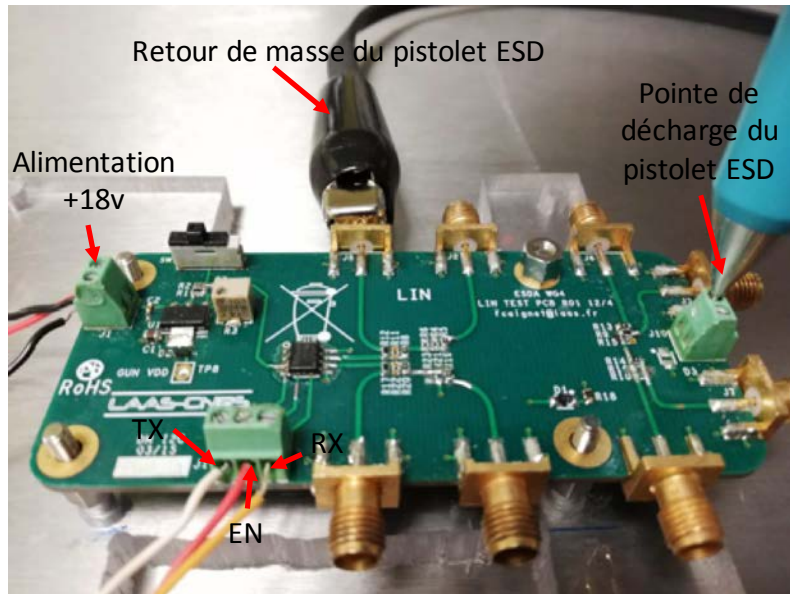


Figure 4.28: Photographie de l'expérimentation d'une injection ESD de type HMM sur la communication LIN.

La mesure de la durée de l'erreur est effectuée comme pour les autres configurations à l'aide de l'oscilloscope et des sondes Tektronix TP1000. Ces sondes sont connectées sur la broche RX et le signal TX (elles ne sont pas présentes sur la Figure 4.28). Ces sondes sont conçues pour supporter une tension maximale de 300V, c'est pour cela que nous ne connectons pas l'oscilloscope à la broche LIN. Nous préférons nous abstenir du risque que l'injection remonte vers l'oscilloscope très sensible à ce genre de stress. Le trigger de l'oscilloscope est réglé sur un front montant qui dépasse 8V sur la broche RX. Ce réglage permet de trigger uniquement sur la décharge du pistolet car le signal RX est compris entre 0V et 5V. Le résultat de la mesure de la durée de l'erreur fonctionnelle par rapport à la tension de précharge du pistolet est donné Figure 4.29 (a). Les données sont représentées sous forme de graphique, en chandeliers, où le niveau le plus bas du chandelier représente la durée de l'erreur la plus faible observée pour un niveau d'injection et l'extrémité supérieure du chandelier, la durée la plus importante pour cette même injection. Le trait horizontal sur le chandelier correspond à la valeur récurrente (moyenne) obtenue pour un niveau d'injection.

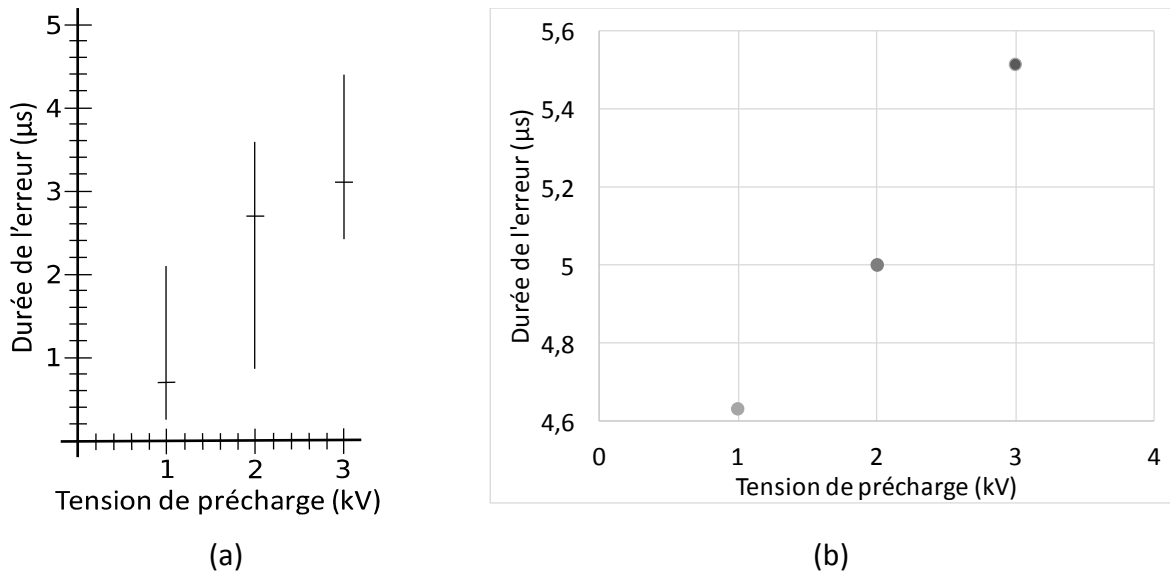


Figure 4.29: (a) Mesure de la durée de l'erreur en fonction de la tension de précharge du pistolet ESD. (b) Durée de l'erreur obtenue en simulation en fonction de la tension de précharge du pistolet ESD. Injection sur le niveau haut du bus LIN du fabricant A.

Ce résultat obtenu pour le LIN A, démontre que la durée de l'erreur est très disparate avec le pistolet ESD. De plus les valeurs de la durée de l'erreur se chevauchent les unes par rapport aux autres en fonction de la tension de pré-charge, ce qui ne permet pas de faire correspondre une durée d'erreur fixe à un niveau d'injection.

En simulation le modèle de Chiu est utilisé pour représenter le pistolet ESD. L'utilisation de ce modèle de pistolet sur le modèle du composant LIN du fabricant A a permis d'obtenir les durées d'erreur reportées sur la Figure 4.29 (b), tracées en fonction de la tension de précharge du modèle de pistolet.

La durée d'erreur pour une précharge de pistolet de 1kV en mesure est comprise entre $0,3\mu\text{s}$ et $2,1\mu\text{s}$. Une durée d'erreur aussi faible n'était pas prévisible par notre modèle qui commence à prédire les erreurs à partir de $2,36\mu\text{s}$ suivant la courbe du modèle Figure 4.30. La simulation pour un tel niveau d'injection nous prédit une erreur de $4,63\mu\text{s}$, l'erreur relative minimale par rapport à la mesure est de 96,18%. Avec ce faible niveau d'injection nous nous trouvons sur le début de la courbe du modèle qui possède une pente très raide. Le moindre écart en énergie entre mesure et simulation peut engendrer une erreur importante.

Pour une précharge de 2kV, la durée de l'erreur en mesure est comprise entre $0,8\mu\text{s}$ et $3,6\mu\text{s}$ tandis que la simulation nous donne $5\mu\text{s}$. L'erreur relative minimale ici est de 38,88%.

Enfin une précharge de 3kV donne une durée d'erreur comprise entre $2,4\mu\text{s}$ et $4,6\mu\text{s}$ en mesure et $5,5\mu\text{s}$ en simulation. L'erreur relative minimale pour cette comparaison est de 19,56%.

L'erreur relative diminue lorsque la précharge du pistolet ESD augmente, cette remarque se confirme en visualisant la tendance de toutes les courbes tracées dans la Figure 4.21 (a) reportée sur la Figure 4.30. Quatre courbes de durée d'erreurs sont tracées en fonction de l'énergie contenue dans l'impulsion TLP et de la durée de l'impulsion TLP utilisée. Sur cette figure, les durées de défaillance sont confondues pour de fortes injections c'est-à-dire quand l'énergie est supérieure à $15\mu\text{J}$ et s'écarte en dessous. En pointillé est représenté le modèle introduit en simulation qui suit la tendance la plus critique en terme de durée de défaillance. La précharge la plus élevée, 3kV, a donné en simulation une durée de $5,5\mu\text{s}$ ce qui correspond

environ à $10\mu\text{J}$. Si le modèle introduit en simulation suivait la tendance de la courbe de 300ns la durée de l'erreur serait de $4,3\mu\text{s}$ et serait comprise dans la plage relevée en mesure.

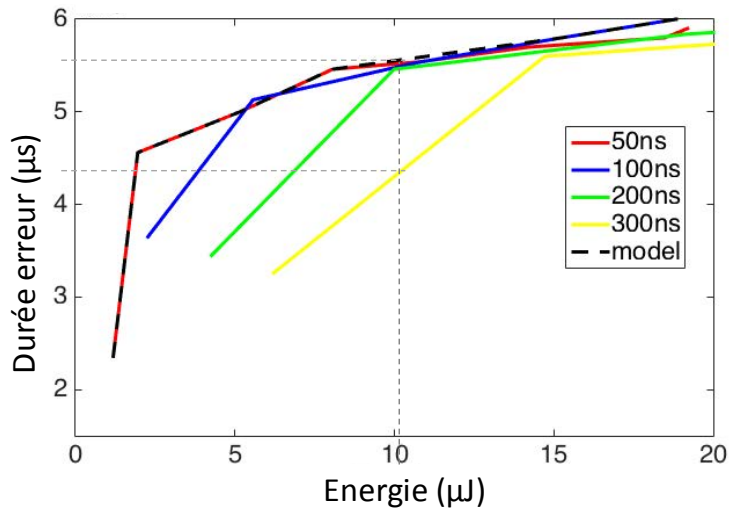


Figure 4.30: Zoom sur les 20 premiers μJ de la figure 4.20

Il est difficile pour ces faibles niveaux d'injection de savoir où est située la durée de l'erreur qui correspond à une décharge de type HMM sachant qu'elle ne ressemble pas à une impulsion TLP.

La principale difficulté dans cette étude est la grande diversité des durées de défaillances obtenues en mesure pour une tension de précharge du pistolet ESD. En effet, la décharge dépend du positionnement du pistolet tenu à la main sur le PCB, elle dépend également du contact de la pointe sur le PCB, son usure ainsi que son rayonnement. Plusieurs autres facteurs non cités entrent en jeu.

4.2.6. Etude des erreurs fonctionnelles lors d'une communication LIN maître esclave

Dans un système électronique dédié à la communication, comme la communication CAN ou LIN, le composant n'est jamais seul. En effet la communication LIN est réalisée à partir d'un LIN en mode Maître et d'au moins un LIN en mode Esclave. Afin de se positionner dans un cas d'étude réel, la dernière configuration de test utilise un LIN en mode maître communicant avec un LIN en mode Esclave. La configuration de mesure est représentée Figure 4.31. Le stress ESD est réalisé à l'aide d'un générateur TLP connecté à la communication LIN sur la carte dite « Maître ». Les signaux circulant sur le LIN, le RX du côté maître et le RX du côté esclave sont observés à l'oscilloscope. Les deux LIN sont connectés ensemble via une paire de câble torsadé de 1m. Les informations à transmettre sont envoyées sur le TX du LIN en mode maître.

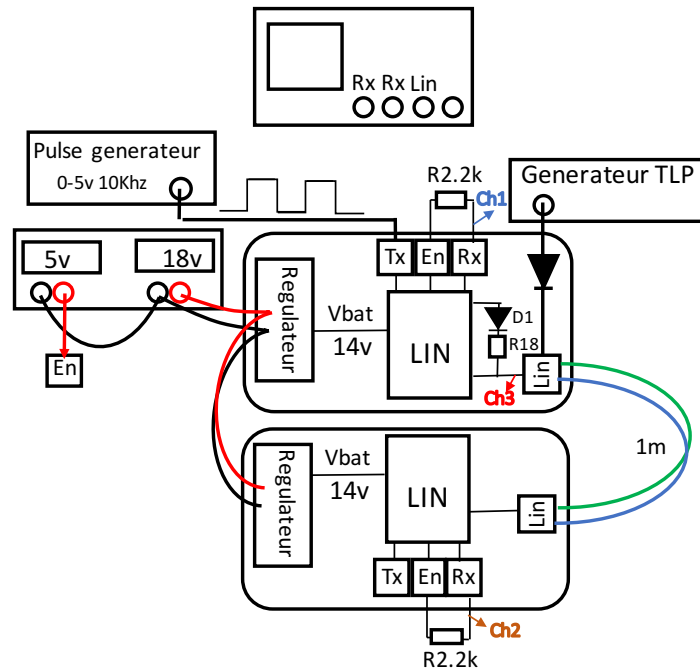


Figure 4.31: Configuration de test pour la détection d'erreurs fonctionnelles dans une communication LIN entre maître et esclave.

Toutes les combinaisons Maître/Esclave possibles avec les trois fabricants A, B et C sont testées. L'ensemble des résultats obtenus a été synthétisé sous forme de tableaux. Les défaillances introduites dans la communication ont été décomposées en six niveaux comme l'illustre la Figure 4.32. Les cinq premiers niveaux correspondent à des durées de défaillances fonctionnelles tandis que le sixième et dernier niveau nommé HF pour « Hard Failure » correspond à la défaillance matérielle du composant observée pour certaines injections.



Figure 4.32: Classement des défaillances observées lorsque la communication LIN du maître à l'esclave est soumise à des stress TLP.

4.2.6.1. Analyse des résultats

Tous les résultats sont synthétisés dans des tableaux comme celui présenté Figure 4.33. Ce tableau correspond aux résultats obtenus lorsque le LIN A est placé en tant que maître. Le LIN esclave quant à lui varie entre les fabricants A, B et C. Les deux états de la communication sont testés, le niveau haut et le niveau bas, pour huit niveaux d'injection TLP allant de 2A à 16A et quatre durées d'impulsions correspondant à 50ns, 100ns, 200ns et 300ns. Les résultats pour une injection de 50ns ne sont pas présentés. Les durées des erreurs observées sur le RX du LIN maître sont notées dans la colonne « M » tandis que celles visibles sur le RX du LIN esclave sont notées dans la colonne « S ».

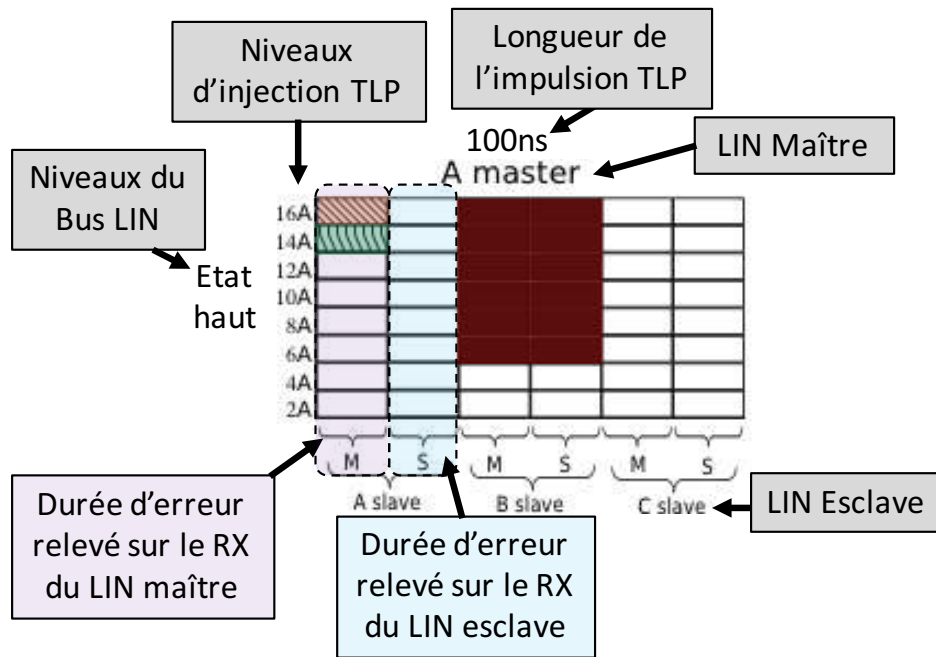


Figure 4.33: Exemple de tableau synthétisant les durées de défaillances obtenues pour toutes les configurations du LIN A en maître. L'injection TLP est de 100ns et est injectée sur l'état haut du bus LIN.

Les résultats visibles dans la Figure 4.34 sont obtenus lorsque le LIN A est placé en tant que maître. Dans ces premiers résultats il est possible de constater que la configuration la plus critique est celle du LIN A en maître et du LIN B en esclave puisque des durées d'erreurs de plusieurs millisecondes sont constatées à partir de 6A et au-delà, autant sur le niveau haut que sur le niveau bas et ce, quelle que soit la durée de l'injection TLP.

Le LIN A en maître communiquant avec le LIN A en esclave ne présente aucune faute sur le niveau bas. En ce qui concerne son niveau haut, le niveau de susceptibilité aux fautes diminue lorsque l'énergie du stress augmente. Cette remarque sera développée dans la section 4.2.6.2 où les durées d'erreurs fonctionnelles relevées quand le LIN est testé tout seul sont comparées aux durées d'erreurs obtenues lorsque deux LIN de même fabricant sont en communication.

La troisième configuration fait communiquer le LIN A en maître avec le LIN C en esclave, il est possible d'observer sur cette dernière configuration que le LIN C ne présente aucune erreur fonctionnelle tandis que le LIN A reporte, pour certaines injections, une durée d'erreur pouvant aller jusqu'à quelques microsecondes.

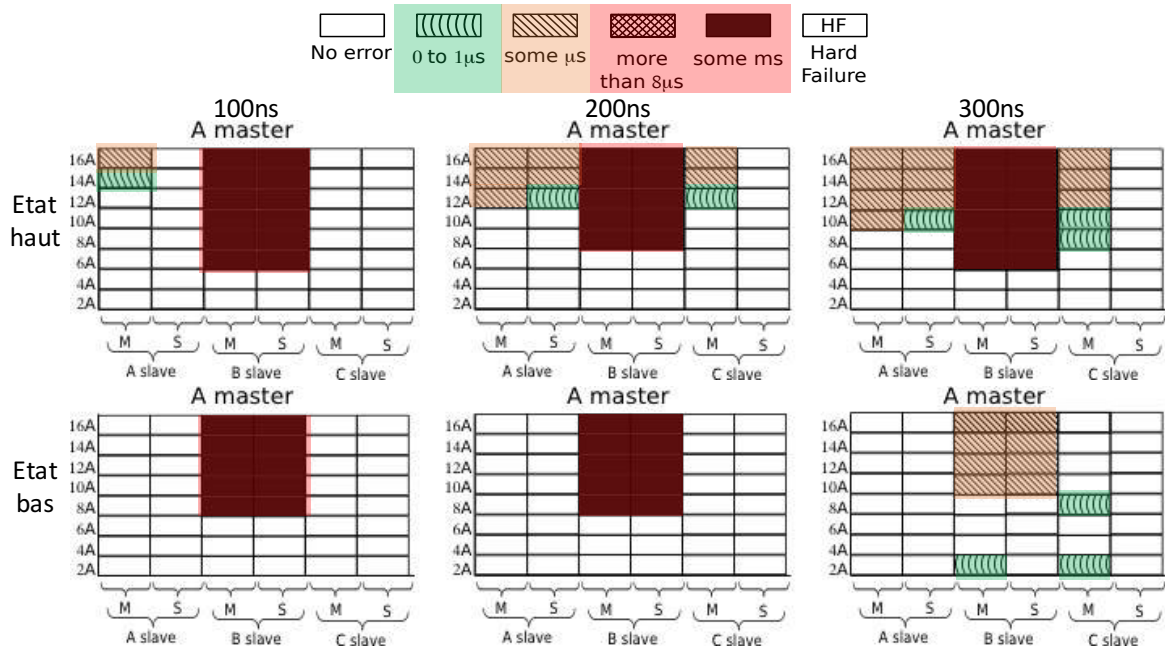


Figure 4.34: Erreurs fonctionnelles observées pour la communication maître et esclave lorsque le LIN A est en mode maître.

Dans la Figure 4.35 ce sont toutes les combinaisons possibles qui sont testées lorsque le LIN B est en mode maître. Les erreurs obtenues sur l'état haut du bus LIN sont identiques quelle que soit la durée de l'impulsion TLP. L'état haut n'est pas perturbé quand le LIN B communique avec le LIN A ou le LIN C. Le cas le plus critique est la configuration LIN B maître LIN B esclave, des erreurs de quelques millisecondes sont remarquées pour des injections supérieures à 8A. L'état bas du bus LIN est fortement susceptible aux erreurs fonctionnelles et pour la première fois le LIN C en mode esclave présente des défaillances pour des injections inférieures à 16A. Dans toutes les configurations possibles, l'état bas du bus LIN lorsque le LIN B est en mode maître, possède des erreurs pour une injection de 2A puis les niveaux d'injection de 4A et 6A ne présentent pas de défaillance et les erreurs sont de nouveau visibles au-delà. L'injection de 2A TLP sur la protection LIN-GND du composant B, correspond au point de mesure qui se situe juste après le seuil de déclenchement de la protection. Par lecture graphique sur la courbe IV quasi-statique de cette protection le niveau de tension à 2A TLP est situé en dessous de la tension d'alimentation du LIN. Nous supposons que les erreurs visibles pour une injection de 2A sont dues à ce niveau de tension de retournement trop faible.

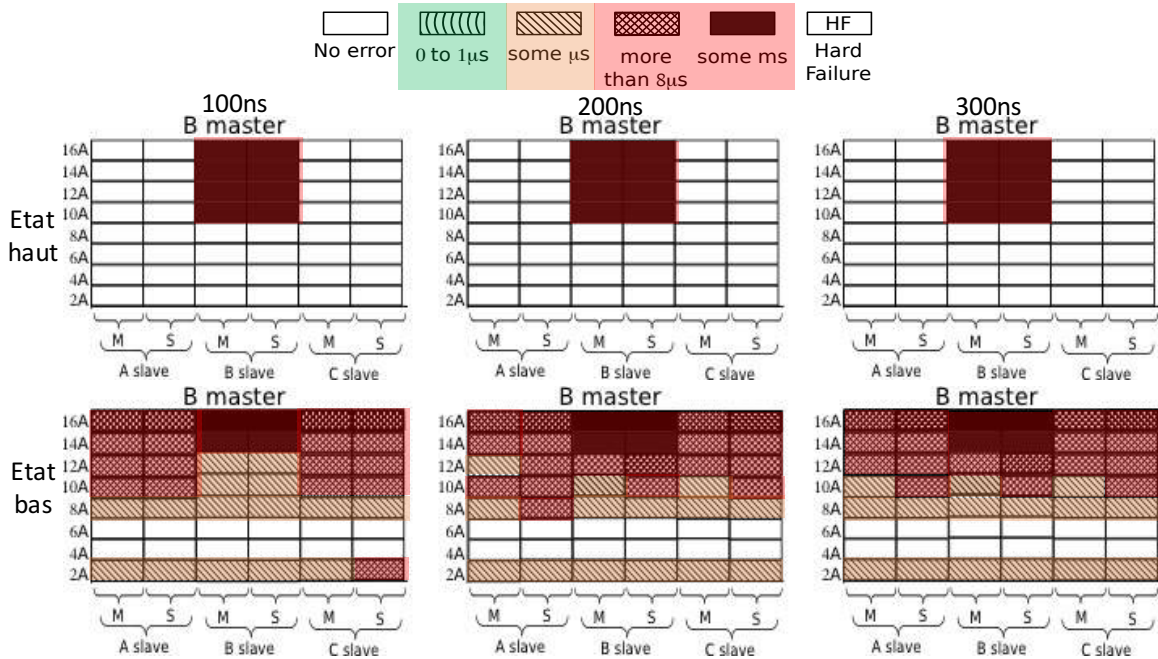


Figure 4.35: Erreurs fonctionnelles observées pour la communication maître et esclave lorsque le LIN B est en mode maître.

La Figure 4.36 reporte les défaillances fonctionnelles observées quand le LIN C est en mode maître. Comme pour les autres configurations lorsque le LIN B est utilisé des erreurs de quelques millisecondes sont observées mais ce n'est pas le pire cas. En effet si des stress ESD de 300ns arrivent sur le bus de communication entre le LIN C en mode maître et le LIN A en mode esclave, le LIN A présente des défaillances matérielles.

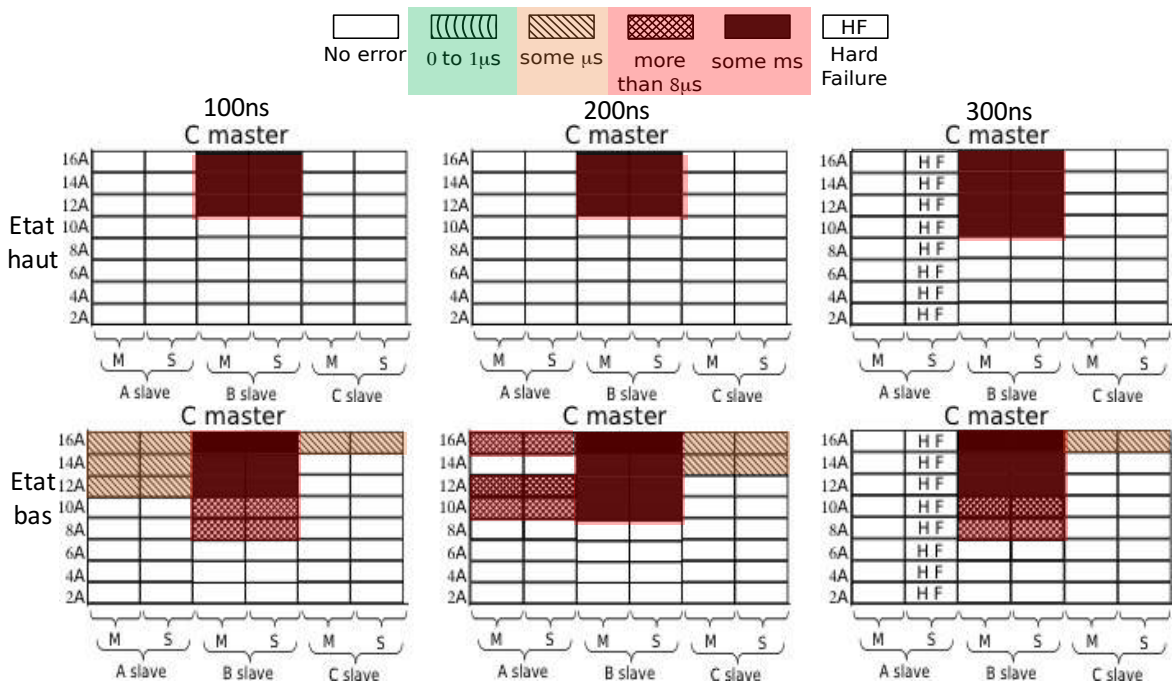


Figure 4.36: Erreurs fonctionnelles observées pour la communication maître et esclave lorsque le LIN C est en mode maître.

La défaillance matérielle est traduite par le fait que la communication LIN ne fonctionne plus. Les composants mis en cause sont alors testés seuls pour vérifier s'ils transmettent les données qui arrivent sur la broche TX vers le bus LIN et vers la broche RX. Durant le test nous avons remarqué que Le LIN C fonctionne bien ce qui n'est pas le cas du LIN A qui ne transmet plus aucune information. Le composant est alors remplacé par un neuf puis de nouveau testé en configuration seul pour vérifier que l'ensemble de la carte fonctionne correctement. Nous avons alors constaté que la diode située sur le chemin de l'alimentation du LIN Figure 4.14 (b) était détériorée et ne permettait pas au composant de fonctionner. Cette diode schottky (Référence Farnell : 1525500) supporte un courant continu maximum de 200mA bien au-dessus du courant de consommation maximum du LIN A qui est de 8mA. Cependant il reste en dessous du courant maximum de 2A que peut délivrer le régulateur. Nous supposons que le composant LIN a créé un court-circuit entre les broches VSUP et GND. Ce phénomène est bien connu dans le domaine des ESD et porte le nom de « latch-up » [16]. Ce phénomène a conduit à un courant de consommation très important et a entraîné la détérioration du LIN et de la diode.

En résumé, dans toutes les configurations, exceptée la défaillance matérielle observée pour la configuration LIN C maître LIN A esclave, le composant le plus sensible est le LIN B. Dès que ce LIN est utilisé en esclave, des erreurs de quelques millisecondes sont observées.

L'étude démontre que la susceptibilité de la communication LIN dépend énormément des composants utilisés. Il est donc impossible de définir une durée de défaillance fonctionnelle en fonction du stress ESD de manière générique. La possibilité de prédire en simulation la configuration la mieux adaptée éviterait au concepteur système de caractériser toutes les possibilités une à une. Cependant il est impossible de déterminer le niveau de robustesse d'un produit final qui peut regrouper plusieurs systèmes communicants entre eux conçus par des ingénieurs différents. En effet si un constructeur automobile assemble un véhicule avec un système possédant un LIN C communicant avec un système utilisant un LIN A ou B les risques de défaillances sont grands, de plus le bus LIN pourrait ne plus respecter les niveaux de robustesse et de susceptibilité exigés par le cahier de charge de l'industrie automobile.

4.2.6.2. Comparaison des résultats du LIN testé seul et en configuration Maître Esclave.

Dans cette section nous comparons les résultats de la durée de l'erreur fonctionnelle obtenue pour le LIN testé seul avec les résultats obtenus pour la configuration maître/esclave. La première hypothèse à vérifier est dans le cas où deux LIN de même fabricant sont placés en communication maître et esclave, cela revient à placer la même protection LIN-GND en parallèle. Dans ce cas bien particulier nous recherchons une correspondance entre les résultats de test du LIN seul et ceux du test en parallèle.

La Figure 4.37 compare les tableaux de données relevées pour les perturbations survenues lors de l'état haut du LIN A seul et ceux du LIN A en mode maître communicant avec le LIN A en mode esclave.

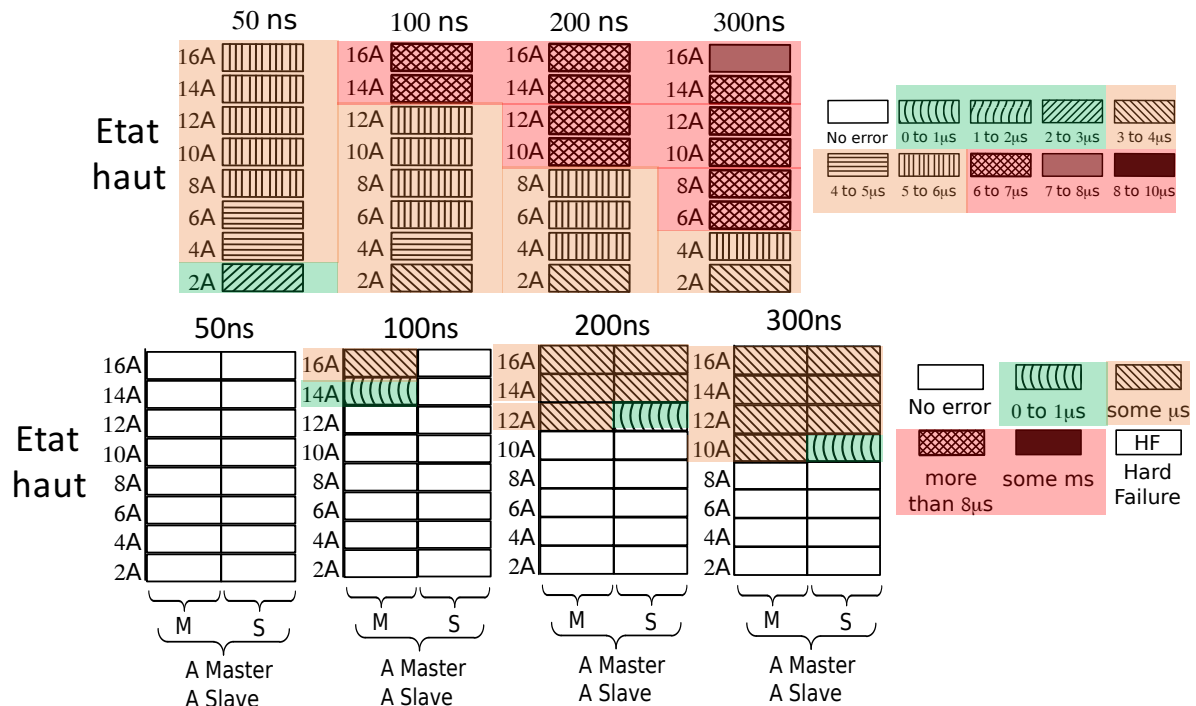


Figure 4.37: Comparaison de la durée de défaillance obtenue pour la configuration LIN seul et la configuration maitre/esclave pour le LIN du fabricant A.

Sur cette comparaison, une première conclusion visuelle peut être effectuée. En effet les résultats entre ces deux configurations semblent cohérents puisque la durée de l'erreur augmente quand l'énergie du stress ESD augmente. Placer ces deux protections LIN-GND du même fabricant en parallèle augmente le niveau de la robustesse fonctionnelle de la communication.

Cette comparaison est également effectuée sur le composant du fabricant B Figure 4.38. Le niveau de susceptibilité a bien été augmenté vu qu'il n'y a aucune erreur en dessous du niveau d'injection de 10A dans la seconde configuration contrairement à la première. Cependant la durée de la défaillance est bien plus importante, quelques millisecondes contre 8 à 10 μs pour l'erreur la plus longue observée dans la première configuration. Dans la seconde configuration il apparait un niveau à ne pas dépasser pour éviter des erreurs ce qui n'était pas visible dans la première configuration. Suivant les résultats de ce composant il n'existe aucune correspondance entre les tests effectués sur le composant seul et sur le système communicant.

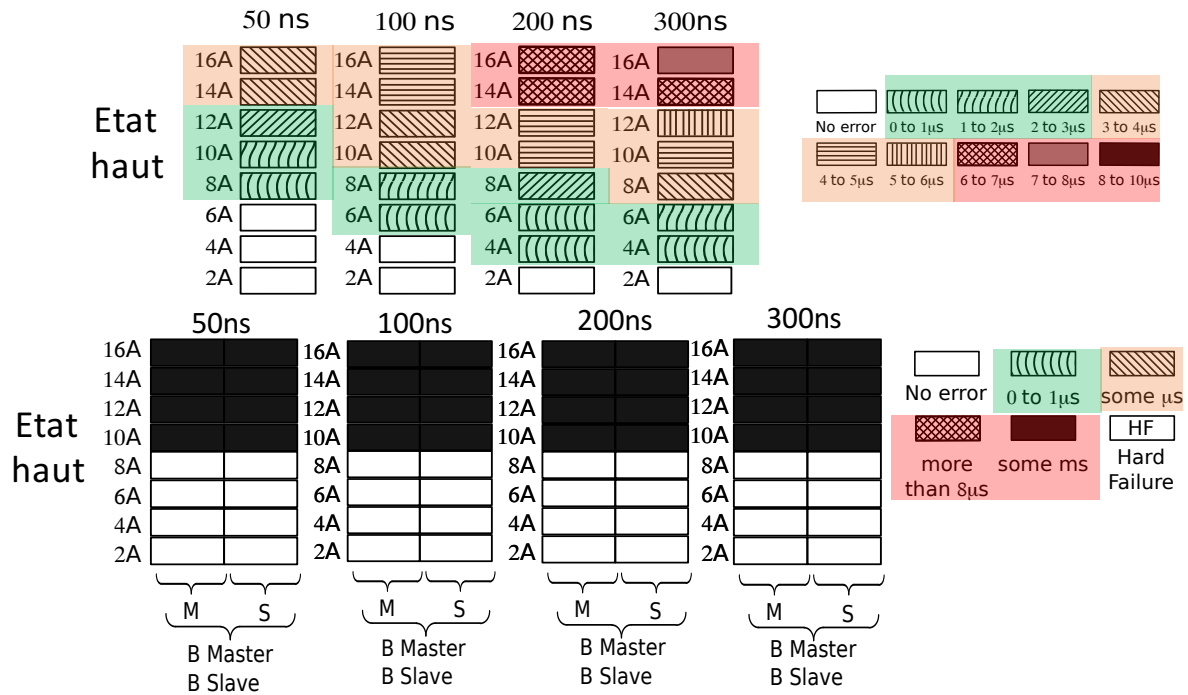


Figure 4.38: Comparaison de la durée de défaillance obtenue pour la configuration LIN seul et la configuration maitre/esclave pour le LIN du fabricant B.

4.3. Conclusion

Dans ce chapitre nous avons étudié sur trois composants LIN de fabricants différents deux types de défaillances, matérielles et logicielles. Dans chaque cas, l'ensemble des configurations a été détaillé et les résultats analysés. A partir de l'analyse de ces résultats des critères pour la détection de défaillances matérielles et logicielles ont été choisis. Ces critères définissent les niveaux de robustesses matérielles et fonctionnelles du circuit intégré face aux ESD. La méthodologie pour intégrer en simulation la détection de ces défauts a entièrement été développée et détaillée dans ce chapitre.

Suites à ces travaux, les modèles de CI dynamiques sont maintenant dotés d'une fonction supplémentaire capable de prédire et d'avertir quel type de défaillance est introduit dans le système lors de la simulation de décharges électrostatiques.

Dans le cas d'une défaillance logicielle le modèle informe l'opérateur de la durée de l'erreur introduite dans la communication LIN en fonction de l'état du bit stressé. Ce modèle a été validé pour différentes formes d'onde telles que le TLP et le MR-TLP. Une troisième forme d'onde de type HMM n'a pu être validée d'une part, par le manque de donnée de mesure et d'autre part, par la non correspondance des résultats entre mesure et simulation.

La dernière étude qui porte sur les défaillances introduites sur une communication LIN établie entre un LIN maitre et un LIN esclave, a permis de démontrer que certaines configurations pouvaient être très robustes et d'autres plus sensibles voire critiques. En effet dans l'une des configurations, des défaillances matérielles ont été observées pour des niveaux faibles d'injection. Suivant la courbe de robustesse fonctionnelle du LIN il est impossible pour nos modèles de prévoir une défaillance matérielle à 2A d'injection TLP, cette défaillance n'existant pas lorsque le composant est testé seul (le niveau de robustesse mesuré étant bien au-delà

de cette valeur). Ce phénomène pourrait être lié à l'environnement de test orienté système ou de multiples réflexions non prises en compte dans notre simulation.

Nous constatons ici un verrou pour la prédiction de défaillances au niveau système. L'étude des composants seuls ne nous a pas permis de prédire comment ils se comportent lorsqu'ils sont mis en réseau. Les mesures des défaillances fonctionnelles en réseau montrent que les défaillances sont globalement plus importantes, faisant apparaître des arrêts de la communication (plusieurs millisecondes). Il paraît alors difficile de prévoir comment protéger matériellement les systèmes face à ces inconnues sans avoir toutes les données du système avec une grande précision et un grand nombre d'investigations.

Dans un but totalement différent, nous avons développé une nouvelle carte LIN présentée Figure 4.39. Le but de cette carte est d'essayer de trouver des solutions logicielles pour résoudre les problèmes d'erreurs de transmissions de données lors d'évènements ESD. Si les défaillances fonctionnelles sont difficiles à prévoir il est certainement possible de trouver des solutions logicielles pour les détecter et les traiter

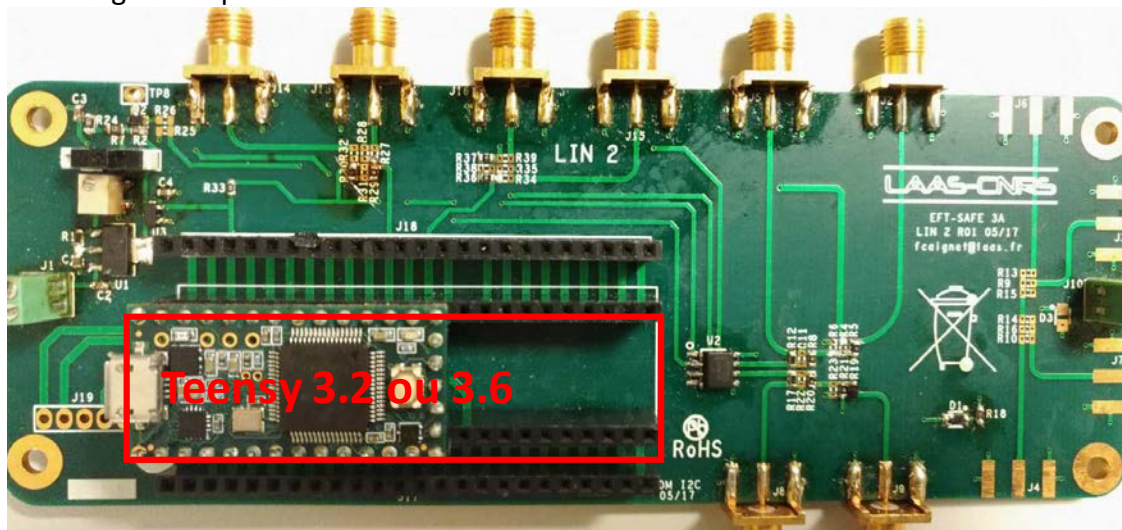


Figure 4.39: Nouvelle carte LIN développée supportant une carte programmable de type Teensy 3.2 ou 3.6.

Cette nouvelle carte LIN reprend le routage de l'ancienne carte sur laquelle nous avons rajouté un emplacement pour une carte programmable. L'empreinte est prévue pour une carte de type Teensy 3.2 ou 3.6 [17] (base de programmation Arduino). La carte LIN est conçue pour que le Teensy gère les broches TX, RX et EN du composant LIN. L'intérêt de cette carte est de pouvoir intégrer le protocole LIN [18] et de gérer la partie habituellement contrôlée par le microcontrôleur dans une communication LIN. Les enjeux sont multiples. Différents scénarios peuvent être testés et il sera possible :

- D'observer l'impact d'un stress ESD en fonction du bit touché dans une trame LIN respectant le protocole.
- De réaliser des probabilités de défaillances fonctionnelles en fonction de la partie du protocole touchée.
- De réaliser des probabilités d'erreurs fonctionnelles en fonction d'où arrive le stress sur le bit c'est-à-dire au début au milieu ou à la fin du bit.
- D'intégrer ces cartes dans un environnement réel afin de compter le nombre de défaillances et de les classer.

A la suite de cette études l'opérateur peut choisir de durcir la partie logicielle afin de filtrer numériquement ces défaillances fonctionnelles, de filtrer ces perturbations à l'aide de composants sur la carte ou de changer sa stratégie de protection externe contre les ESD. Avec la nouvelle carte LIN nous envisageons également de réaliser des études de sûreté de fonctionnement en étudiant la propagation dans un système des défaillances logicielles. Dans l'objectif à termes de simuler cette propagation de défaillance avec nos modèles. Cette carte a été confiée à des étudiants de mastère dans le but d'introduire les notions de base de la sûreté de fonctionnement des systèmes. Cela leur permet d'aborder les problèmes d'agressions électromagnétiques, mais surtout de tester des codes correcteurs d'erreurs avec des contraintes temps réel.

- [1] W. Stadler *et al.*, "From the ESD robustness of products to the system ESD robustness," in *2004 Electrical Overstress/Electrostatic Discharge Symposium, 2004*, pp. 1–8.
- [2] "IEC 61000-4-2," "Electromagnetic compatibility (EMC), Part 4-2 : testing and measurement techniques, electrostatic discharge immunity test. Ed 2.0, 2008-12. ISBN: 2-8318-1019-7." ,” 2008.
- [3] "International Organization for Standardization Technical Committee ISO/TC 22, Road vehicles and electronic equipment." "Road vehicles - test methods for electrical disturbances from electrostatic discharge",” *tech. rep. ISO*, 2008.
- [4] I. T. S. Impact, "ESD Induced Damage on Ultra-Thin Gate Oxide MOSFETs and its impact on device reliability,” pp. 84–90, 2005.
- [5] S. L. Chen and M. H. Lee, "TLP Characterization and Leakage-Biasing-Voltage (VLB) Correlations in MOSFET Measurements,” *2014 Int. Symp. Comput. Consum. Control*, pp. 199–202, 2014.
- [6] D. C. Wunsch and R. R. Bell, "Determination of Threshold Failure Levels of Semiconductor Diodes and Transistors Due to Pulse Voltages,” *IEEE Trans. Nucl. Sci.*, vol. 15, no. 6, 1968.
- [7] D. M. Tasca, "Failure semiconductors,” pp. 364–372.
- [8] V. M. Dwyer, A. J. Franklin, and D. S. Campbell, "Electrostatic Discharge Thermal Failure in Semiconductor Devices,” *IEEE Trans. Electron Devices*, vol. 37, no. 11, pp. 2381–2387, 1990.
- [9] F. LAFON, F. DE DARAN, and L. Sébastien, "Characterization methodology for pulse analysis from IC to PCB,” *Val. VIC*, 2007.
- [10] N. Monnereau *et al.*, "Investigation of Modeling System ESD Failure and Probability Using IBIS ESD Models To cite this version : Investigati o n of Modeling System ESD Failure and Probability U sing IBIS ESD Models,” 2014.
- [11] F. Escudié, F. Caignet, and N. Nolhier, "LIN communication behaviours against ESD events,” *2017 Int. Symp. Electromagn. Compat. - EMC Eur. 2017, EMC Eur. 2017*, pp. 0–5, 2017.
- [12] S. Vora, R. Jiang, S. Vasudevan, and E. Rosenbaum, "Application level investigation of system-level ESD-induced soft failures,” in *2016 38th Electrical Overstress/Electrostatic Discharge Symposium (EOS/ESD)*, 2016, pp. 1–10.
- [13] "<https://www.arduino.cc>.” .
- [14] "Industry Council on ESD Target Levels, White Paper 1: A Case for Lowering Component Level HBM/MM ESD Specifications and Requirements,” 2011.

- [15] R. Beges *et al.*, "TLP-based Human Metal Model stress generator and analysis method of ESD generators," *2015 37th Electr. Overstress/Electrostatic Disch. Symp.*, vol. 2, no. 1, pp. 1–10, 2015.
- [16] "<http://www.ti.com/lit/an/slya014a/slya014a.pdf>." .
- [17] "<https://www.pjrc.com/teensy/>." .
- [18] "International Organization for Standardization (ISO), Road vehicles."Local Interconnect Network (LIN)", Ref : ISO 17987," 2016.

Conclusion générale

Dans les véhicules modernes et ceux du futur l'électronique joue et jouera un rôle important sur la sécurité des usagers. C'est pour cette raison que tous les équipements électroniques sont, dès à présent, soumis à des tests de fiabilités avant d'être introduits dans nos véhicules. Ces tests ne sont pas forcément validés dès le premier passage. L'équipementier doit alors refaire de nouveaux systèmes en réorganisant les composants et en surprotégeant les circuits intégrés (CI), sensibles aux décharges électrostatiques. Il est aussi demandé aux fondeurs de fournir des composants de plus en plus robustes. Cependant la configuration système qui entoure le circuit intégré agit également sur la robustesse de celui-ci. Les équipementiers cherchent donc à réaliser des simulations du système complet avant le passage obligatoire par les tests standardisés. Pour ce faire, des modèles comportementaux de tout ce qui constitue le système, c'est-à-dire les lignes, les composants passifs ainsi que les CI doivent être développés.

Pour répondre à cette demande, nous avons détaillé dans ce manuscrit des méthodes et des techniques de caractérisation et d'analyse permettant d'extraire des modèles comportementaux dédiés à la simulation système de décharges électrostatiques. Nous avons également développé une méthodologie de modélisation qui permet d'introduire aux modèles comportementaux de CI la détection du type de défaillances, matérielles ou logicielles, engendrées suite à un ESD.

Tout d'abord, nous avons brièvement introduit les procédés de générations de décharges électrostatiques. L'impact de ces décharges dans les composants et les systèmes ont été décrits. Il existe des protections contre ces décharges électrostatiques. Leurs principes de fonctionnement ainsi que les structures les plus utilisées pour les réaliser ont été données. Les protections mises en places dans les circuits intégrés sont placées de manières stratégiques et constituent ce que nous appelons le réseau de protection interne. Ce réseau de protection ainsi que les protections externes montées directement sur la carte électronique, permettent d'accroître la robustesse du système. Un inventaire des normes utilisées pour tester les composants et les systèmes électroniques a été effectué, pour chaque générateur le modèle équivalent à utiliser en simulation est fourni. En plus de ces générateurs normalisés, des générateurs utilisant le TLP (Transmission Line Pulse) sont décrits tels que le TLP-HMM, le MR-TLP et le TLP2P. Ils ont été utilisés pour valider nos modèles comportementaux. Ces générateurs ont l'avantage d'être adaptés 50Ω . Cela permet d'éviter les désadaptations d'impédances qui se traduisent par de multiples réflexions du signal, empêchant une analyse précise du comportement de la protection ESD.

Par la suite, nous avons vu que les éléments passifs ne sont pas parfaits. Des modèles dits « haute fréquence » (HF) pour chaque élément passif R, L et C sont présentés. Ils permettent de prendre en compte les effets parasites du boîtier. L'étude des condensateurs Multi Couche en Céramique (MLCC) des classes 1 et 2 a permis de démontrer que le modèle HF n'était pas suffisant pour décrire le comportement des condensateurs de la seconde classe face à un ESD. Une méthodologie de modélisation a spécifiquement été développée pour reproduire le comportement de ces condensateurs MLCC.

Ensuite, nous avons rappelé la méthodologie de modélisation comportementale développée par N. Monnereau. Ces modèles sont écrits en VHDL-AMS sous forme de machine d'états, celle-ci, décrit les courbes $I(V)$ quasi-statiques des protections ESD extraites à partir d'une

caractérisation TLP. Cette méthodologie a été appliquée sur des circuits intégrés dédiés à une application de communication automobile. Différentes configurations de tests ont été effectuées à plusieurs niveaux d'injections TLP. Dans chaque cas, la comparaison entre la mesure et la simulation des modèles comportementaux a permis de mettre en évidence les différents défauts du modèle quasi-statique. Ces défauts sont uniquement visibles sur le comportement transitoire de la protection ESD. Cependant la capacité du modèle à reproduire avec précision les dynamiques de déclenchement des protections est indispensable pour prédire l'impact d'une décharges électrostatiques dans un système.

Au cours de cette thèse nous nous sommes donc focalisés sur la recherche de méthodes et de techniques permettant d'améliorer le modèle quasi-statique en un modèle dynamique. Le modèle dynamique présenté dans le chapitre 2 reprend le modèle quasi-statique sur lequel nous avons rajouté des éléments RLC. Ces éléments extraits à partir de différentes méthodes permettent de reproduire le passage de la protection de son état bloqué à son état passant. Des comparaisons entre les deux modèles « quasi-statique », « dynamique » et la mesure ont permis de démontrer que nos modèles sont bien plus précis en forte et faible injections TLP. De plus, ils permettent de prédire avec exactitudes quel composant subit la décharge lorsqu'elle est introduite dans une communication LIN, entre un maître et un esclave. Contrairement à une simple analyse des courbes $I(V)$ quasi-statiques.

Toutes les autres méthodes et techniques utilisées sont regroupées dans le troisième chapitre. Nous avons commencé par la méthode nommée $Z(t)$. L'objectif de cette méthode était d'extraire la valeur du paramètre L_{dyn} du modèle dynamique décrit dans le second chapitre. Ce paramètre était le seul à ne pas être extrait via une technique de mesure ou suite à l'analyse de courbes. Cette méthode $Z(t)$ est basée sur la lecture de l'évolution de l'impédance dans le temps de la protection ESD. Les multiples hypothèses et simplifications effectuées au cours de l'étude ne nous ont pas permis d'aboutir à des résultats concluants. La seconde partie de ce chapitre porte sur une méthode d'extraction de paramètres fréquentiels des protections ESD à partir des mesures impulsionnelles TLP. Pour ce faire nous avons émis l'hypothèse que dans certaines conditions de tests, les protections ESD pouvaient être assimilées à un composant linéaire. Nous avons extrait les paramètres S à partir des mesures TLP-TDR (Time Domain Reflectrometrie). Cette méthode a été validée sur un circuit RLC passif puis sur des protections ESD de différents circuits intégrés. Cette validation a été faite à partir de modèles SPICE extraits sur les paramètres S . Ces derniers permettent de reproduire assez fidèlement leurs comportements face aux ESD de fortes amplitudes et de temps de montée rapides. Ces modèles sont valides dans une certaine plage de fréquence comme nous l'avons décrit. Cependant ils ne sont pas capables de reproduire les effets non-linéaires visibles pour des injections TLP proches du seuil de déclenchement de la protection. La recherche de méthode dans le domaine fréquentiel a focalisé toute notre attention sur les paramètres X . Ces paramètres sont vendus comme la solution pour caractériser les composants non-linéaires. Une initiation à ces paramètres et l'étude de la faisabilité d'extraction de paramètres X des protections ESD ont été réalisées aux Etats-Unis durant deux mois. Les résultats de cette étude démontrent qu'il est possible d'extraire des modèles de type « boîte noire » constitués de ces paramètres. Ceci est vrai pour des protections qui possèdent des courbes IV « continues » comme celle d'une diode. Dans le cas de protection fortement non-linéaire tel qu'un thyristor le temps imparti ne nous a pas permis de statuer sur la faisabilité. Toute cette démarche n'a pas été validée par la mesure dû à la faible dynamique de puissance de sortie de l'appareil mis

à notre disposition. Des discussions avec la société Keysight démontrent que des niveaux de puissances suffisamment élevés pour déclencher les protections ESD peuvent être délivrés par l'appareil si des modules externes sont rajoutés. Cependant les méthodes fréquentielles restent des méthodes qui appliquent un signal durant une longue durée pour réaliser le traitement du signal, ce qui peut entraîner la destruction du composant. Une solution doit être apportée pour pouvoir réaliser la mesure des paramètres X durant quelques centaines de nanosecondes. Les méthodes temporelles restent à ce jour la seule solution. Nous travaillons actuellement sur le développement d'un banc TLP2P qui permet de générer en une seule impulsion deux niveaux quasi-statiques. Le premier front est utilisé pour déclencher la protection ESD tandis que le second permet en régime linéaire d'obtenir l'état passant de la protection par l'utilisation des paramètres S. Le modèle comportemental de la protection ESD serait constitué de deux modèles. Le premier traduirait le comportement de la protection à l'état bloqué tandis que le second serait utilisé pour reproduire son comportement à l'état passant. Le passage d'un état à l'autre pourrait être effectué à partir d'éléments RLC comme décrit dans le modèle dynamique.

Toutes ces études ne permettent pas de définir la solution pour réaliser des modèles comportementaux de circuits intégrés mais démontrent toutes les possibilités envisagées et les points bloquants de chaque méthode. Afin de poursuivre ces travaux et aller vers des modèles dynamiques, de nouveaux outils de caractérisations et de mesures doivent être développés. Ces outils doivent être conçus avec une bande passante la plus haute possible, car c'est elle qui va limiter la validité du modèle. Travailler dans le domaine temporel avec une grande précision, quelques dizaines de picosecondes, implique des méthodes de calibrations très minutieuses.

La dernière partie de ces travaux de thèse porte sur l'étude de défaillances matérielles et fonctionnelles de trois circuits intégrés LIN de fabricants différents. L'objectif final de cette partie est de fournir un modèle de circuit intégré complet prenant en compte la principale fonction du LIN mais aussi toute sa stratégie de protection et la détection de défaillances. Le LIN a été dans un premier temps étudié seul non alimenté. La défaillance matérielle qui est la destruction du CI est étudiée à partir des mesures TLP de différentes longueurs d'impulsions. Le critère de défaillance a été choisi en fonction des différentes courbes de Wunsch et Bell tracées. Toute une partie de ce chapitre porte sur le choix du critère de défaillance que nous avons effectué pour introduire la détection de défaillance matérielle dans nos modèles ainsi que les erreurs introduites. Par la suite, le LIN a été testé seul, alimenté pour étudier les erreurs fonctionnelles. Nous avons décrit ce que nous considérons comme une erreur fonctionnelle dans une communication LIN et classifié ces défaillances en fonction de leur durée. Pour introduire ces défaillances dans le modèle nous avons fait le choix d'utiliser le critère de défaillance en énergie. Ce choix est longuement discuté et les erreurs introduites ont été brièvement démontrées. La validation de la détection de défaillance a été effectuée à partir de différents générateurs en comparant les résultats de mesure aux résultats de simulation. Le premier générateur utilisé est le TLP puis, nous avons utilisé le MR-TLP et pour finir le pistolet ESD en configuration HMM. Les résultats des deux premiers générateurs sont très concluants comparés aux résultats obtenus pour le pistolet ESD.

Enfin, nous avons étudié le LIN dans une configuration de communication entre maître et esclave. Toutes les configurations maîtres et esclaves pour les trois LIN ont été testées. Nous avons vu que dans certaines configurations la communication était plus robuste que lorsque le composant est testé tout seul. Cependant dans d'autres cas la communication LIN était beaucoup plus sensible. Dans une configuration des défaillances matérielles ont été observées

pour des injections TLP de 2A alors que les composants testés seuls tiennent bien plus. La validation des modèles comportementaux qui incluent la détection du type de défaillances n'a pas pu être réalisée dans cette dernière configuration.

La confrontation des résultats de mesures du composant LIN testé seul ou en communication avec un composant LIN du même fabricant démontre d'une part, que la mise en parallèle d'une même protection ESD ne permet pas de rendre systématiquement la communication plus robuste. Elle démontre également que l'analyse des défaillances sur le composant LIN testé seul ne permet pas de prédire les défaillances dans une configuration système. Prédire l'impact d'une décharge électrostatiques dans un système s'avère être plus complexe que prévu. L'étude sur une communication LIN constituée de plusieurs composants devra être approfondie. Il faudrait pouvoir mettre en place une configuration de test qui permettrait de suivre la répartition du courant dans tout le réseau de communication ainsi que sur les cartes. Une première méthode serait de mettre en place de multiples points de mesure de courant et de tension sur la carte, sur le bus et si possible dans les composants. Une seconde méthode serait de réaliser une cartographie temporelle de la répartition du courant à l'aide des méthodes de scan champ proche. La précision des simulations porte également sur la prise en compte du moindre détail, via, lignes PCB, accès des composants, connecteurs, etc.. Tous les éléments doivent être étudiés dans le domaine fréquentiel et en régime impulsionnel de forte puissance.

A l'avenir le protocole de communication doit être inséré sur la carte LIN pour étudier l'impact des défaillances fonctionnelles sur la sûreté de fonctionnement du véhicule. Toutes les erreurs introduites dans les communications peuvent nuire au bon fonctionnement d'un véhicule autonome. Selon les dires du directeur général de Peugeot J.P. Imparato lors d'une interview au salon de l'automobile mondial 2018 de Paris, « La technique pour réaliser des véhicules autonomes existe, elle existe dans le marché, elle fonctionne mais tant que nous ne sommes pas absolument certains que nous ne mettons pas en danger le moindre client, nous ne commercialiserons pas ces véhicules. Peugeot c'est sûreté de fonctionnement d'abord. »

De ce fait, il nous paraît essentiel d'étudier et de pouvoir prédire en simulation, la propagation d'une erreur fonctionnelle dans les systèmes de communication qui a été causée par une décharge électrostatique.

Liste des publications

Revue :

- “Impact of Non-linear Capacitances on Transient Waveforms during System Level ESD Stress” F. Escudié, F. Caignet, N. Nolhier, M. Bafleur ; *Microelectronics Reliability*; vol. 64, pp. 88-92, 2016.
- “Prediction of LIN Communication Robustness Against EFT Events Using Dedicated Failure Models” F. Escudié, F. Caignet, N. Nolhier, M. Bafleur ; *Microelectronics Reliability*; vol. 76-77, pp. 685-691, 2017.

Congrès Internationaux avec comité de lecture :

- “Présentation d’un travail normatif de modélisation de système pour la prédiction de défaillance ESD” F. Escudié, F. Caignet, N. Nolhier, M. Bafleur ; *CEM 2016, Rennes, France, 11-13 Juillet 2016*.
- “From quasi-static to transient system level ESD simulation: Extraction of turn-on elements” F. Escudié, F. Caignet, N. Nolhier, M. Bafleur ; *Electrical Overstress / Electrostatic Discharge Symposium (EOS/ESD Symposium 2016)*, Garden Grove, California, USA, 11-16 September 2016.
- “LIN communication behaviours against ESD events” F. Escudié, F. Caignet, N. Nolhier; *EMC Europe 2017, Angers, France, 04-08 September 2017*.

Congrès Internationaux sans comité de lecture :

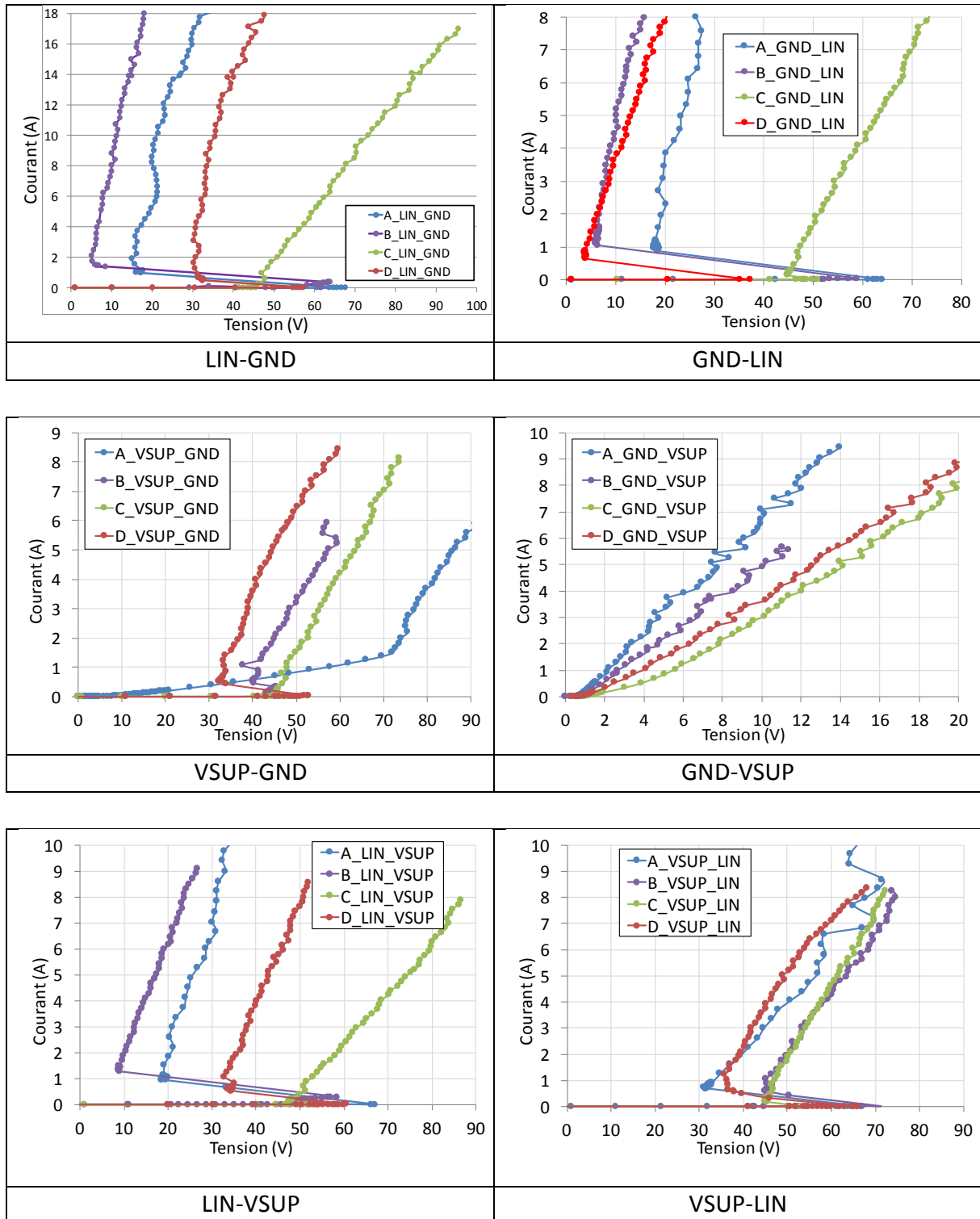
- “Impact of ESD on an electrical system-ESDA WG26 results” F. Escudié, F. Caignet, R. Ashton, D. Jordan, Y. Lin, B. Orr, G. Notermans, H. Gossner, M. Scholz; *10th International Electrostatic Discharge Workshop (IEW 2016)*, Tutzing, Allemagne, 17-19 May 2016.
- “Building hard/soft error models of LIN communication’s devices” F. Caignet, F. Escudié; *12th International Electrostatic Discharge Workshop (IEW 2018)*, Oud-Turnhout, Belgique, 14-18 May 2018.

Congrès Nationaux :

- “Modélisation de système pour la prédiction de défaillances dues aux décharges électrostatiques” F. Escudié, F. Caignet, N. Nolhier; *Journées Nationales du Réseau Doctoral en Micro-nanoélectronique (JNRDM 2016)* ; Toulouse, France, 11-13 Mai 2016.
- “Modèles comportementaux pour la prédiction de défaillances dues aux décharges électrostatiques” F. Escudié; *Journées Ecole Doctorale GEET* ; Blagnac, France, 5 Avril 2018.

Annexe

Annexe A : Courbes quasi-statiques des protections ESD des circuits intégrés LIN



Annexe B : Code VHDL-AMS de la protection LIN-GND du composant LIN du fabricant A.

```
library IEEE;
use IEEE.electrical_systems.all;
use IEEE.math_real.all;
use work.all;

entity LIN_GND_LINA is
generic (
    v1      : real:=61.0;
    v2      : real:=66.8;
    v3      : real:=16.0;
    v4      : real:=22.3;
    i5      : real:=0.01;
    i1      : real:=0.0;
    i2      : real:=0.0058;
    i3      : real:=1.0;
    i4      : real:=7.0);
port ( terminal P,N : ELECTRICAL; Signal flag_p : out integer :=0; Signal Vp,Ip : out real :=0.0);
end entity LIN_GND_LINA;

architecture LIN_GND_MODEL of LIN_GND_LINA is
quantity Vscr across Iscr through P to N;
signal flag: integer range 0 to 2:=0;
signal previous_state : integer range 2 downto 0:=0;
constant echantillonnage : time := 0.001 ns;

begin
----- Partie numérique -----
process
    begin
        wait for echantillonnage;
        Vp <= Vscr;
        Ip <= Iscr;
    end process;

process
variable state : integer range 0 to 2 :=0;
    begin
```

```

flag <= state;
flag_p <= state;

case state is
when 0 => wait until Vscr'Above(v1);
    state :=1;
    if(Vscr'Above(v2)) then state:=2; end if;
    previous_state<=0;
when 1 => wait until (not Vscr'Above(v1)) or Vscr'Above(v2);
    if(Vscr'Above(v2))then state :=2;
    else
        state:=1;
    end if;
    previous_state<=1;
when 2 => wait until (not Iscr'Above(i5));
    state :=0;
    previous_state<=2;
when others => null;
end case;
end process;

process (flag) is
begin
case flag is
when 0=> if(previous_state = 1)then break Vscr=>v1 , Iscr=>i1;end if;
when 1 => break Vscr=>v1 , Iscr=>i1;
when 2 => break Vscr=>v3 , Iscr=>i3;
when others =>null;
end case;
end process;

```

----- Partie analogique -----

```

if (flag=1) use Iscr == ((i2-i1)/(v2-v1))*Vscr+(i1-v1*((i2-i1)/(v2-v1))); -- Etat 1
elsif (flag=2) use Iscr == ((i4-i3)/(v4-v3))*Vscr+(i3-v3*((i4-i3)/(v4-v3))); -- Etat 2
else Iscr == 0.0; --Etat OFF
end use;
break on flag;
end architecture LIN_GND_MODEL;

```

Annexe C : Code Matlab pour extraire les paramètres S à partir de mesures TLP

```
fid1 = fopen('Mesure_TLP_50ohm.txt', 'r'); %Mesure TLP sur 50ohms
Ch1 = textscan(fid1,'%f%f','Headerlines',0);
fid2 = fopen('Mesure_TLP_LINA.txt', 'r');%Mesure TLP sur le composant LINA
Ch2 = textscan(fid2,'%f%f','Headerlines',0);

Temps=Ch1{1};
Vincident=Ch1{2}*110;% Mesure TLP sur 50ohms
VDUT=Ch2{2}*110;% Mesure TLP sur le composant LINA

fclose('all'); % fermeture de tous les fichiers

% Interpolation des signaux
% Utile sur les simulations pour définir un vecteur temps à pas constant
N=262144;
temps_inter = (Temps(1,1):(Temps(length(Temps),1))/(N-1):Temps(length(Temps),1))';
Vincident_inter = (interp1(Temps,Vincident,temps_inter));
VDUT_inter = (interp1(Temps,VDUT,temps_inter));

% Application de la FFT sur les signaux
m = length(Vincident_inter);
n = pow2(nextpow2(m));% Longueur du vecteur de la FFT
dts= temps_inter(2,1)-temps_inter(1,1);% Pas temporel d'échantillonnage
tmax=(n-1)*dts+temps_inter(1,1);% Définit le temps Max du signal
x=temps_inter(1,1) : dts : tmax;% Défini un vecteurs temps à pas constant
fe=1/(x(1,2)-x(1,1));% Fréquence d'échantillonnage (Hz)
freq = (-n/2:n/2-1)*(fe/n);% Vecteur Fréquence de la FFT
Vincident_f = fft(Vincident_inter,n); % FFT sur la mesure TLP sur 50ohms
VDUT_f = fft(VDUT_inter,n); % FFT sur la mesure TLP du composant

% Calcul de la tension réfléchié dans le domaine fréquentiel
Vreflechi_f=fftshift(VDUT_f)-fftshift(Vincident_f);

% Calcul de l'amplitude complexe des paramètres S
S_Complex=Vreflechi_f./fftshift(Vincident_f);

% Calcul du module et de la phase des paramètres S
Module = abs(S_Complex);
Phase = angle(S_Complex);

% Nous gardons que les paramètres S des fréquences positives
fref=freq';
ftest=fref((length(fref)/2)+1:length(fref));

Module_S = Module((length(Module)/2)+1:length(Module));
Phase_S =180*Phase((length(Phase)/2)+1:length(Phase))/pi;
```

Annexe D : Code VHDL-AMS du bloc de défaillance

```
library IEEE;
use IEEE.electrical_systems.all;
use IEEE.math_real.all;
use work.all;

entity Defaillance is
generic (
    tab_tHf : real_vector :=(50.0e-9,100.0e-9,200.0e-9,300.0e-9,500.0e-9,860.0e-9); -- Durée d'impulsion TLP
    Hf : real_vector :=(52.0,40.0,24.7,19.3,15.2,10.3);--courant de casse de la protection LIN-GND du LIN A
    E_Sf : real_vector :=(1.18e-6,1.95e-6,5.16e-6,8.06e-6,1.52e-5,1.97e-5,2.52e-5,3.29e-5,4.16e-5,5.34e-
5,6.13e-5,8.0e-5,1.05e-4,1.26e-4);--Energie TLP correspondant aux durées d'erreur les plus importantes pour
l'état haut du LINA
    tab_tSf : real_vector := (2.36e-6,4.56e-6,5.0e-6,5.46e-6,5.8e-6,6.05e-6,6.24e-6,6.41e-6,6.52e-6,6.56e-6,6.6e-
6,6.74e-6,6.97e-6,7.08e-6); --Durée des erreurs les plus importantes de l'état haut du LIN A
port ( quantity Vprotection, Iprotection : real:=0.0; Signal flag_p : in integer :=0; Signal LIN_state: in integer);
end entity Defaillance;

architecture Defaillance _LIN_GND_A of Defaillance is
signal i_integ_ref : real :=0.0;
signal i_integ_protec : real :=0.0;
signal Flag_Hard_Failure : integer range 1 downto 0:=0;
signal Flag_Soft_Failure : integer range 1 downto 0:=0;
signal duree_perturbation : real :=0.0;
signal E_integ_protec : real :=0.0;
signal Vp : real :=0.0;
signal Ip : real :=0.0;
signal i_ref : real :=0.0;
constant echantillonnage : time := 0.001 ns;

begin
process
variable state : integer range 0 to 2 :=0;
variable integ_Pprotec : real :=0.0;
variable start : integer range 1 downto 0:=0;
variable t_start : real:=0.0;
variable Delta_t : real:=0.0;
variable Delta_t_hold : real:=0.0;
variable i_ref_H : real:=0.0;
variable Integ_i_ref_H : real:=0.0;
variable Integ_i_ref_H_hold : real:=0.0;
variable Integ_i_p_H : real:=0.0;
variable Integ_i_p_H_hold : real:=0.0;
variable Puissance_protec : real :=0.0;
variable Integ_Energie_protec : real:=0.0;
variable Integ_Energie_protec_hold : real:=0.0;
variable t_SF : real :=0.0;

begin
wait for echantillonnage;
Vp <= Vprotection;
Ip <= Iprotection;
if(flag_p > 0) then --Dès que la protection se déclenche on calcule l'énergie qui la traverse
    Puissance_protec := Vprotection*Iprotection;-- Puissance instantanée dans la protection
```

```

Integ_i_ref_H_hold:=Integ_i_ref_H;
Integ_i_p_H_hold:=Integ_i_p_H;
Delta_t_hold := Delta_t+Delta_t_hold;
Integ_Energie_protec_hold:=Integ_Energie_protec;
--Integ_E_ref_S_hold:=Integ_E_ref_S;
if (start =0) then t_start:=(now); start:=1; end if;
    Delta_t := (now)-Delta_t_hold-t_start;

----- Partie détection de défaillances matérielles « Hard Failure »-----
--Calcul du courant de référence des HF en fonction de la durée de la décharge.
    if(((now)-t_start)> tab_tHf(4)) then
i_ref_H := ((Hf(5)-Hf(4))/(tab_tHf(5)-tab_tHf(4)))*((now)-t_start)+Hf(4)-((Hf(5)-Hf(4))/(tab_tHf(5)-
tab_tHf(4)))*tab_tHf(4);
        elsif(((now)-t_start)> tab_tHf(3)) then
i_ref_H := ((Hf(4)-Hf(3))/(tab_tHf(4)-tab_tHf(3)))*((now)-t_start)+Hf(3)-((Hf(4)-Hf(3))/(tab_tHf(4)-
tab_tHf(3)))*tab_tHf(3);
        elsif(((now)-t_start)> tab_tHf(2)) then
i_ref_H := ((Hf(3)-Hf(2))/(tab_tHf(3)-tab_tHf(2)))*((now)-t_start)+Hf(2)-((Hf(3)-Hf(2))/(tab_tHf(3)-
tab_tHf(2)))*tab_tHf(2);
        elsif(((now)-t_start)> tab_tHf(1)) then
i_ref_H := ((Hf(2)-Hf(1))/(tab_tHf(2)-tab_tHf(1)))*((now)-t_start)+Hf(1)-((Hf(2)-Hf(1))/(tab_tHf(2)-
tab_tHf(1)))*tab_tHf(1);
        elsif(((now)-t_start)> tab_tHf(0)) then
i_ref_H := ((Hf(1)-Hf(0))/(tab_tHf(1)-tab_tHf(0)))*((now)-t_start)+Hf(0)-((Hf(1)-Hf(0))/(tab_tHf(1)-
tab_tHf(0)))*tab_tHf(0);
        else
i_ref_H := ((Hf(0)-58.0)/(tab_tHf(0)-0.0))*((now)-t_start)+58.0-((Hf(0)-58.0)/(tab_tHf(0)-0.0))*(0.0);
        end if;

Integ_i_ref_H := (i_ref_H*((now)-t_start)); --Le courant de référence est intégré
Integ_i_p_H := Integ_i_p_H_hold+(ip*Delta_t); --Le courant qui traverse la protection est intégré
i_integ_ref<=Integ_i_ref_H;
i_integ_protec<=Integ_i_p_H;

--Detection de la défaillance matérielle par comparaison des courants intégrés--
if(i_integ_protec > i_integ_ref )then Flag_Hard_Failure <= 1; end if;

--Signalement à l'utilisateur de la défaillance matérielle --
assert Integ_i_p_H > Integ_i_ref_H
report "Destruction de la protection"
severity WARNING;

----- Fin de la détection de défaillance matérielle -----

----- Partie détection de défaillances fonctionnelles « Soft Failure »-----
--Calcul de l'énergie de référence des SF en fonction de l'énergie qui traverse la protection.
    if(Integ_Energie_protec > E_Sf(12)) then
t_SF := ((tab_tSf(13)-tab_tSf(12))/(E_Sf(13)-E_Sf(12)))*(Integ_Energie_protec)+(tab_tSf(12)-
E_Sf(12))*((tab_tSf(13)-tab_tSf(12))/(E_Sf(13)-E_Sf(12)));
        elsif(Integ_Energie_protec > E_Sf(11)) then
t_SF := ((tab_tSf(12)-tab_tSf(11))/(E_Sf(12)-E_Sf(11)))*(Integ_Energie_protec)+(tab_tSf(11)-
E_Sf(11))*((tab_tSf(12)-tab_tSf(11))/(E_Sf(12)-E_Sf(11)));
        elsif(Integ_Energie_protec > E_Sf(10)) then
t_SF := ((tab_tSf(11)-tab_tSf(10))/(E_Sf(11)-E_Sf(10)))*(Integ_Energie_protec)+(tab_tSf(10)-
E_Sf(10))*((tab_tSf(11)-tab_tSf(10))/(E_Sf(11)-E_Sf(10)));
        elsif(Integ_Energie_protec > E_Sf(9)) then

```



```

t_SF := ((tab_tSf(10)-tab_tSf(9))/(E_Sf(10)-E_Sf(9)))*(Integ_Energie_protec)+(tab_tSf(9)-E_Sf(9))*((tab_tSf(10)-
tab_tSf(9))/(E_Sf(10)-E_Sf(9)));
    elsif(Integ_Energie_protec > E_Sf(8)) then
t_SF := ((tab_tSf(9)-tab_tSf(8))/(E_Sf(9)-E_Sf(8)))*(Integ_Energie_protec)+(tab_tSf(8)-E_Sf(8))*((tab_tSf(9)-
tab_tSf(8))/(E_Sf(9)-E_Sf(8)));
    elsif(Integ_Energie_protec > E_Sf(7)) then
t_SF := ((tab_tSf(8)-tab_tSf(7))/(E_Sf(8)-E_Sf(7)))*(Integ_Energie_protec)+(tab_tSf(7)-E_Sf(7))*((tab_tSf(8)-
tab_tSf(7))/(E_Sf(8)-E_Sf(7)));
    elsif(Integ_Energie_protec > E_Sf(6)) then
t_SF := ((tab_tSf(7)-tab_tSf(6))/(E_Sf(7)-E_Sf(6)))*(Integ_Energie_protec)+(tab_tSf(6)-E_Sf(6))*((tab_tSf(7)-
tab_tSf(6))/(E_Sf(7)-E_Sf(6)));
    elsif(Integ_Energie_protec > E_Sf(5)) then
t_SF := ((tab_tSf(6)-tab_tSf(5))/(E_Sf(6)-E_Sf(5)))*(Integ_Energie_protec)+(tab_tSf(5)-E_Sf(5))*((tab_tSf(6)-
tab_tSf(5))/(E_Sf(6)-E_Sf(5)));
    elsif(Integ_Energie_protec > E_Sf(4)) then
t_SF := ((tab_tSf(5)-tab_tSf(4))/(E_Sf(5)-E_Sf(4)))*(Integ_Energie_protec)+(tab_tSf(4)-E_Sf(4))*((tab_tSf(5)-
tab_tSf(4))/(E_Sf(5)-E_Sf(4)));
    elsif(Integ_Energie_protec > E_Sf(3)) then
t_SF := ((tab_tSf(4)-tab_tSf(3))/(E_Sf(4)-E_Sf(3)))*(Integ_Energie_protec)+(tab_tSf(3)-E_Sf(3))*((tab_tSf(4)-
tab_tSf(3))/(E_Sf(4)-E_Sf(3)));
    elsif(Integ_Energie_protec > E_Sf(2)) then
t_SF := ((tab_tSf(3)-tab_tSf(2))/(E_Sf(3)-E_Sf(2)))*(Integ_Energie_protec)+(tab_tSf(2)-E_Sf(2))*((tab_tSf(3)-
tab_tSf(2))/(E_Sf(3)-E_Sf(2)));
    elsif(Integ_Energie_protec > E_Sf(1)) then
t_SF := ((tab_tSf(2)-tab_tSf(1))/(E_Sf(2)-E_Sf(1)))*(Integ_Energie_protec)+(tab_tSf(1)-E_Sf(1))*((tab_tSf(2)-
tab_tSf(1))/(E_Sf(2)-E_Sf(1)));
    elsif(Integ_Energie_protec > E_Sf(0)) then
t_SF := ((tab_tSf(1)-tab_tSf(0))/(E_Sf(1)-E_Sf(0)))*(Integ_Energie_protec)+(tab_tSf(0)-E_Sf(0))*((tab_tSf(1)-
tab_tSf(0))/(E_Sf(1)-E_Sf(0)));
    else
t_SF := 0.0;--((tab_tSf(0))/(E_Sf(0)))*(Integ_Energie_protec);
    end if;

```

```

Integ_E_ref_S := Integ_E_ref_S_hold+(E_ref_S*Delta_t); --L'énergie de référence est intégrée
Integ_Energie_protec := Integ_Energie_protec_hold+(Puissance_protec*Delta_t); --L'énergie de la protection
est intégrée
E_integ_protec<=Integ_Energie_protec;
E_integ_ref<= Integ_E_ref_S;

```

```

--Detection de la défaillance matérielle par comparaison des énergies intégrés --
if(E_integ_protec > E_integ_ref)then Flag_Soft_Failure <= 1; end if;

```

```

--Signalement à l'utilisateur de la défaillance fonctionnelle --
assert Integ_Energie_protec > Integ_E_ref_S
report "Défaillance fonctionnelle"
severity WARNING;

```

```

duree_perturbation <= t_SF;-- Durée de l'erreur fonctionnelle

```

```

----- Fin de la détection de défaillance fonctionnelle-----

```

```

i_ref<=i_ref_H;
end if;
end process;

```

```

end architecture Defaillance_LIN_GND_A;

```

Résumé en Français :

Les événements transitoires de forte puissance (EFT – Electrical Fast Transient) sont l'une des préoccupations des concepteurs de systèmes embarqués. Ils peuvent conduire au dysfonctionnement du système et sont à l'origine d'un grand nombre de défaillances matérielles et fonctionnelles. Notre étude est principalement portée sur l'impact des décharges électrostatique (ESD - Electro Static Discharge) sur l'électronique embarquée dans un véhicule. D'après une étude de Renault, un véhicule peut subir deux décharges par jour durant sa vie.

Les ingénieurs systèmes ne disposent pas de moyen pour prédire l'impact de ces décharges dans les systèmes, et les solutions actuelles sont essentiellement basées sur l'expérience. Afin de prédire le chemin d'un ESD dans tout le système électronique et la stratégie de protection à adopter pour protéger les composants les plus sensibles, des recherches dans le monde entier sont en cours. Les travaux de recherche du groupe ESE du LAAS-CNRS ont mené à des méthodologies de modélisation de composant passif, de circuit intégré et de carte électronique en VHDL-AMS. Les circuits intégrés sont dotés d'un réseau de protection ESD interne qui permet de détourner le stress des zones critiques. La méthodologie développée au cours des précédentes années permet de modéliser le comportement de ce réseau de protection. Cependant, ces modèles sont rudimentaires, ils décrivent uniquement le niveau de déclenchement de la protection et son impédance quasi-statique en fonction du niveau de stress ESD. Aucune information sur le comportement transitoire de la protection n'est décrite dans le modèle. Il est donc difficile de prévoir certaines défaillances liées aux phénomènes transitoires de déclenchement des protections faisant apparaître de très fortes surtensions ou des niveaux de courant mal évalués. Les différents aspects abordés durant cette thèse permettent de résoudre ces problèmes en proposant des modèles dynamiques, et différentes méthodes pour pouvoir extraire les paramètres des modèles.

Un des points important développé dans ce document est de pouvoir prédire les défaillances fonctionnelles des systèmes. Un bloc dédié a été ajouté aux modèles dynamiques pour prédire des défauts de transmission de données lors de stress ESD dans les bus de communication automobiles (LIN).

La première partie de cette thèse concerne le recensement des formes d'onde de décharges connues et définies par les standards IEC et ISO. Elle recense également les techniques de mesures appliquées sur les composants pour en extraire des informations tels que les niveaux de robustesse.

La seconde partie présente les recherches menées sur la réalisation de modèles comportementaux de composants passifs et de circuits intégrés. Nous avons montré les comportements non-linéaires des capacités lorsqu'elles sont soumises à des EFT. Le modèle dynamique de protection ESD que nous avons développé à partir de caractérisation électrique sur le circuit intégré y est également présenté. Ce modèle est constitué du modèle précédemment développé (quasi-statique) sur lequel nous rajoutons des éléments qui décrivent le comportement transitoire de la protection.

La troisième partie détaille différentes techniques et outils pour extraire des informations sur le comportement dynamique des protections ESD internes aux composants.

Nous utilisons des techniques de réflectométrie temporelle ainsi que des méthodes mathématiques appliquées aux hyper-fréquences comme les paramètres S et X. Une validation entre mesure et simulation est systématiquement réalisée à chaque étape.

Finalement, la quatrième partie présente l'étude des défaillances matérielles et fonctionnelles sur des circuits intégrés dédiée à la communication automobile. Ces résultats expérimentaux sont utilisés pour enrichir nos modèles qui intègrent désormais la détection de défaillances matérielles et fonctionnelles.

Mots-Clès en Français : ESD; EMC; EFT; Modélisation

Résumé en Anglais :

Electrical Fast Transient (EFT) are one of the concerns of embedded system engineers. They can lead to system malfunction. EFT are the cause of a large number of hardware and software failures. Our study is mainly focused on the impact of Electro Static Discharge (ESD) on embedded electronic systems, focusing on car's applications. According to a Renault's study, a car can suffer two discharges per day during its entire life. System engineers do not have any tools to predict the ESD impact on the systems. In order to predict the ESD path throughout the electronic system and adjust the ESD protection strategy to provide proper protection for all critical components, some researches around the world are in process. The research results from ESE working group from the LAAS-CNRS laboratory, were mainly on passive components, integrated circuits and electronics boards modeling methods, implemented in VHDL-AMS language. Integrated circuits have an internal ESD protection network that helps to deflect the stress from critical areas. The methodology developed in the last few years allows to model the behavior of this protection network. However, these models are basically made, they are made of the triggering level of the protection and the impedance value of the component depending on the ESD stress amplitude. No information on the transient behavior of the protections is included in this model. It is not possible to predict some failures related to the transient phenomenon of the protection like triggering and turning on time that induce very high overvoltage or mismatch on the current levels estimation. The various topics covered during this thesis allows to solve these problems by using a, proposed dynamic model. Different methods are proposed to extract the parameters used into the dynamic model. One important point also aborted into this document is that the model have to be able to predict the soft failure which can appear in the system during an ESD stress. A dedicated block has been added to the dynamic models to predict data transmission faults during an automotive communication (LIN Bus) under stress conditions.

The first part of this thesis is a summary of the different discharge waveforms known and defined by the IEC and ISO standards. It also lists some measurement techniques used to extract information on the component like the robustness level.

The second part presents the behavioral models of passive components and integrated circuits. We have shown non-linear behavior of capacitors when they are under EFT stress. The way to extract our dynamic model of ESD protection from electrical measurement on the integrated circuit is included in this part. This model uses the previous model named quasi-static model on which we add elements that describe the transient behavior of the protections.

In the third part, we explore different techniques and tools to extract some information about the dynamic behavior of internal ESD protections of the component. We used time domain reflectometry techniques as well as mathematical methods applied in hyper frequency domain like the S parameters and X parameters. Comparison between measurement and simulation is systematically performed for each method to evaluate their efficiency.

Finally, the fourth part presents the study of hardware and software failures on integrated circuits used in automotive communication application. Experimental results are used in the component model which is now able to predict both failures.

Mots-Clès en Anglais : ESD; EMC; EFT; Modeling